



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

# POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

257011

(11) (B1)

(51) Int. Cl.<sup>4</sup>

G 05 F 5/00

(22) Přihlášeno 15 05 86

(21) PV 3535-86.E

(40) Zveřejněno 13 08 87

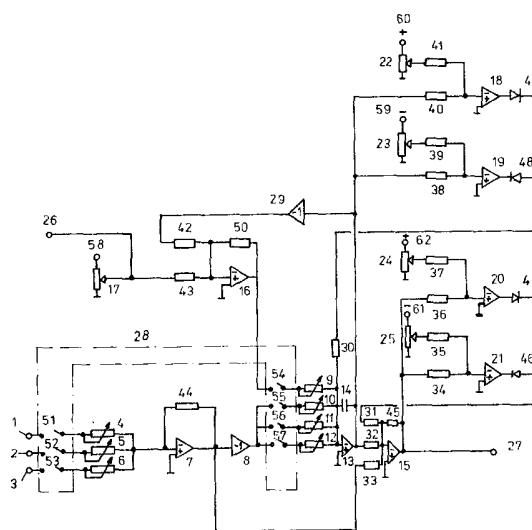
(45) Vydáno 16 01 89

(75)  
Autor vynálezu

WALTER KAREL ing., MĚSTO TOUŠKOV, NOSEK JINDŘICH ing.,  
VEINFURT FRANTIŠEK ing. CSc., PLZEŇ

(54) Zařízení pro regulaci více veličin jediným akčním členem

Zařízení je možno použít při regulaci veličin v elektrárnách a průmyslových zařízeních. Vyřešilo problém zjednodušení regulačních zařízení a snížení nákladů tím, že výstup vstupního zesilovače s několika vstupními kanály ovládanými logickým řízením je spojen jednak se vstupem sčítacího zesilovače a jednak přes první invertor a logické řízení s některým kanálem integračního zesilovače, jehož vstup je přitom spojen jednak přes některý kanál a logické řízení s rozdílovým zesilovačem a jednak přímo s výstupem prvního a druhého komparátoru. Vstup sčítacího zesilovače je spojen jednak s výstupem vstupního zesilovače a s výstupem integračního zesilovače a jednak s výstupem komparátorů.



Vynález se týká zařízení pro regulaci více veličin jediným akčním členem s různými požadavky na vlastnosti proporcionálně integračního regulátoru, tvořeného proměnnými odpory, zesilovači, invertory, kondenzátorem, potenciometry, komparátory, logickým zařízením, odpory, diodami a spínači.

Až dosud není známo zařízení pro regulaci více veličin tímž akčním členem s různými požadavky na vlastnosti proporcionálně integračního regulátoru. Pokud bylo třeba tímž akčním členem regulovat více veličin, používalo se více proporcionálně integračních regulátorů. To však bylo složité a nákladné. Dále bylo třeba použít zvláštních obvodů a zařízení pro zajištění spolupráce jednotlivých proporcionálně integračních regulátorů.

Tyto nedostatky odstraňuje zařízení pro regulaci více veličin podle vynálezu, jehož podstata spočívá v tom, že výstup vstupního zesilovače, jehož neinvertující vstup je uzemněn, má na invertující vstup připojeno několik vstupních kanálů ovládaných logickým zařízením, z nichž každý je tvořen sériovým spojením vstupní svorky, spínače a proměnného odporu, jejichž běžce jsou spojeny s prvními konci proměnných odporů, je připojen přes patnáctý odpor na vstup vstupního zesilovače, přes čtvrtý odpor na invertující vstup sčítacího zesilovače a přes první invertor na několik vstupních kanálů integračního zesilovače, ovládaných logickým zařízením, přičemž vstupní kanály jsou připojeny na invertující vstup integračního zesilovače, přičemž každý ze vstupních kanálů integračního zesilovače je tvořen sériovým spojením spínače a proměnných odporů, jejichž běžce jsou připojeny na jejich první konce.

Druhé konce proměnných odporů jsou spojeny a připojeny na invertující vstup integračního zesilovače, jehož neinvertující vstup je uzemněn, přes kondenzátor na jeho výstup a přes čtvrtý proměnný odpor, jehož běžec je připojen na jeho druhý konec, připojený přes čtvrtý spínač na výstup rozdílového zesilovače, jehož neinvertující vstup je uzemněn. Výstup rozdílového zesilovače je připojen přes sedmáctý odpor na jeho invertující vstup, připojený přes čtrnáctý odpor na běžec řídicího potenciometru, připojený k první svorce.

První konec řídicího potenciometru je uzemněn a druhý konec je připojen ke třetí svorce. Invertující vstup rozdílového zesilovače je připojen přes třináctý odpor a druhý invertor na výstup integračního zesilovače, přes devátý odpor na invertující vstup druhého komparátoru, připojený přes desátý odpor na běžec druhého potenciometru, jehož první konec je uzemněn a druhý konec je připojen na první zápornou svorku a přes jedenáctý odpor na invertující vstup prvního komparátoru připojený přes dvanáctý odpor na běžec prvního potenciometru, jeho první konec je uzemněn a druhý konec je připojen na první kladnou svorku.

Neinvertující vstupy prvního a druhého komparátoru jsou uzemněny, zatímco výstup prvního komparátoru je spojen přes katodu čtvrté diody s výstupem druhého komparátoru, připojeným na anodu třetí diody a společně jsou připojeny přes první odpor na první konec čtvrtého proměnného odporu. Výstup integračního zesilovače je připojen přes třetí odpor spolu se čtvrtým odporem a druhým odporem na invertující vstup sčítacího zesilovače. Jeho výstup je připojen jednak přes šestnáctý odpor na jeho invertující vstup a jednak na druhou svorku.

Druhý konec druhého odporu je připojen jednak přes první diodu, připojenou anodou k výstupu čtvrtého komparátoru, jehož neinvertující vstup je uzemněn a jehož invertující vstup je jednak spojen přes pátý odpor a sedmý odpor s invertujícím vstupem třetího komparátoru a jednak přes šestý odpor s běžcem čtvrtého potenciometru, jehož první konec je uzemněn a druhý konec je připojen ke třetí záporné svorce. Katoda první diody je spojena s anodou druhé diody připojené katodou k výstupu třetího komparátoru, jehož invertující vstup je spojen jednak s druhým koncem sedmého odporu a jednak přes osmý odpor s běžcem třetího potenciometru, jehož první konec je uzemněn a druhý konec je připojen na čtvrtou kladnou svorku.

Zařízení podle vynálezu je obvodově jednoduché a odpovídá fyzikálním zákonům. Jeho použitím se zjednoduší a zdokonalí elektronické automatizační prostředky pro průmysl a

energetiku. Příklad praktického provedení vynálezu je na přiloženém výkresu, na kterém je zobrazeno schéma zapojení.

Výstup vstupního zesilovače 7, jehož neinvertující vstup je uzemněn a který má na invertující vstup připojeny tři vstupní kanály ovládané logickým zařízením 28, z nichž první je tvořen sériovým spojením první vstupní svorky 1, prvního spínače 51 a prvního proměnného odporu 4, jehož běžec je připojen na jeho první konec, druhý kanál je tvořen sériovým spojením druhé vstupní svorky 2, druhého spínače 52 a druhého proměnného odporu 5, jehož běžec je připojen na jeho první konec a třetí kanál je tvořen sériovým spojením třetí vstupní svorky 3, třetího spínače 53 a třetího proměnného odporu 6, jehož běžec je připojen na jeho první konec, je připojen přes patnáctý odpor 44 na invertující vstup vstupního zesilovače 7, přes čtvrtý odpor 33 na neinvertující vstup sčítacího zesilovače 15 a přes první invertor 8 na tři vstupní kanály integračního zesilovače 13 ovládaní logickým zařízením 28 a připojené na jeho invertující vstup.

První z nich je tvořen sériovým spojením pátého spínače 55 a pátého proměnného odporu 10, jehož běžec je připojen na jeho první konec. Druhý kanál je tvořen sériovým spojením šestého spínače 56 a šestého proměnného odporu 11, jehož běžec je připojen na jeho první konec. Třetí kanál je tvořen sériovým spojením sedmého spínače 57 se sedmým proměnným odporem 12, jehož běžec je spojen s jeho prvním koncem. Druhé konce proměnných odporů 10, 11, 12 jsou spojeny a připojeny na invertující vstup integračního zesilovače 13, jehož neinvertující vstup je uzemněn, přes kondenzátor 14 na jeho výstup a přes čtvrtý proměnný odpor 9, jehož běžec je připojen na jeho druhý konec, připojený přes čtvrtý spínač 54 na výstup rozdílového zesilovače 16, jehož neinvertující vstup je uzemněn.

Výstup rozdílového zesilovače 16 je připojen přes sedmnáctý odpor 50 na jeho invertující vstup připojený přes čtrnáctý odpor 43 na běžec řídicího potenciometru 17, připojený k první svorce 26. První konec řídicího potenciometru 17 je uzemněn a druhý konec je připojen ke třetí svorce 58. Invertující vstup rozdílového zesilovače 16 je připojen přes třináctý odpor 42 a druhý invertor 29 na výstup integračního zesilovače 13, přes devátý odpor 38 na invertující vstup druhého komparátoru 19, připojený přes desátý odpor 39 na běžec druhého potenciometru 23, jehož první konec je uzemněn a druhý konec je připojen na první zápornou svorku 59, přes jedenáctý odpor 40 na invertující vstup prvního komparátoru 18, připojený přes dvanáctý odpor 41 na běžec prvního potenciometru 22, jehož první konec je uzemněn a druhý konec je připojen na první svorku 60.

Neinvertující vstupy prvního a druhého komparátoru 8, 19 jsou uzemněny. Výstup prvního komparátoru 18 je spojen přes katodu čtvrté diody 49 s výstupem druhého komparátoru 19, připojeným na anodu třetí diody 48 a společně jsou připojeny přes první odpor 30 na první konec čtvrtého proměnného odporu 9. Výstup integračního zesilovače 13 je připojen přes třetí odpor 32 spolu se čtvrtým odporem 33 a druhým odporem 31 na invertující vstup sčítacího zesilovače 15, jehož výstup je připojen jednak přes šestnáctý odpor 45 na jeho invertující vstup a jednak na druhou svorku 27.

Druhý konec druhého odporu 31 je připojen jednak přes první diodu 46 připojenou anodou k výstupu čtvrtého komparátoru 21, jehož neinvertující vstup je uzemněn a jehož invertující vstup je jednak spojen přes pátý odpor 34 a sedmý odpor 36 s invertujícím vstupem třetího komparátoru 20 a jednak přes šestý odpor 35 s běžcem čtvrtého potenciometru 25, jehož první konec je uzemněn a druhý konec je připojen ke třetí záporné svorce 61. Katoda první diody 46 je spojena s anodou druhé diody 47 připojené katodou k výstupu třetího komparátoru 20, jehož invertující vstup je spojen jednak s druhým koncem sedmého odporu 36 a jednak přes osmý odpor 37 s běžcem třetího potenciometru 24, jehož první konec je uzemněn a druhý konec je připojen na čtvrtou kladnou svorku 62.

V každém vstupním kanálu vstupního zesilovače 7 lze nastavit potřebné zesílení a logické zařízení 28 rozhodne, který vstupní kanál má být v činnosti.

Tím je určeno zesílení vstupního zesilovače 7, jehož výstup je přes čtvrtý odpor 33 připojen jednak na invertující vstup sčítacího zesilovače 15 pro sčítání proporcionální a integrační složky, jenak přes první invertor 8 a přes logické zařízení 28 na některý kanál integračního zesilovače 13. Každý kanál má tedy svou integrační konstantu a logické zařízení 28 rozhodne, která bude v činnosti.

V případě, že regulovaná soustava je ovládána bez proporcionálně integračního regulátoru, tj. bez uzavřené regulační smyčky, indikuje rozdílový zesilovač 16 odchylku mezi napětím na kondenzátoru 14 na výstupu integračního zesilovače 13 a napětím, odpovídajícím poloze akčního členu, zadané například ručně a indikované řídicím potenciometrem 17. Rozdílový zesilovač 16 zesiluje tuto odchylku a dobíjí kondenzátor 14 na stejnou hodnotu, jakou má řídicí potenciometr 17, čímž je umožněn beznárazový přechod do uzavřené regulační smyčky s proporcionálně integračním regulátorem. Druhý invertor 29 zajišťuje správnou polaritu na výstupu rozdílového zesilovače 16.

Aby napětí na kondenzátoru 14 mohlo dosáhnout jen určitou hodnotu, je použito prvního potenciometru 22 a prvního komparátoru 18 pro nastavení koncového bodu integrace v jedné polaritě a druhého komparátoru 19 a druhého potenciometru 23 pro nastavení koncového bodu integrace v druhé polaritě. Při překročení některého z koncových bodů integrační zesilovač 13 dostává protinapětí, které další integraci zastaví.

Podobně pracují třetí komparátor 20 a čtvrtý komparátor 21, které když součet proporcionální a integrační složky překročí některou z hodnot nastavení na třetím potenciometru 24 a na čtvrtém potenciometru 25, dodávají sčítacímu zesilovači 15 přímo nebo přes druhý odpor 31 protinapětí, jež zastaví integraci nebo oříznou proporcionální složku.

Výstupní napětí proporcionálně integračního regulátoru se odebírá z druhé svorky 27.

Vynález je možno použít při regulaci veličin v elektrárnách a průmyslových zařízeních.

#### P R E D M Ě T V Y N Á L E Z U

Zařízení pro regulaci více veličin jediným akčním členem s různými požadavky na vlastnosti proporcionálně integračního regulátoru, vyznačené tím, že výstup vstupního zesilovače (7), jehož neinvertující vstup je uzemněn, má na invertující vstup připojeny vstupní kanály spojené s ovládacím logickým zařízením (28), z nichž každý je tvořen sériovým spojením vstupní svorky (1, 2, 3), spínače (51, 52, 53) a proměnného odporu (4, 5, 6), jejichž běžce jsou spojeny s prvními konci proměnných odporů (4, 5, 6), je připojen přes patnáctý odpor (44) na invertující vstup vstupního zesilovače (7), přes čtvrtý odpor (33) na invertující vstup sčítacího zesilovače (15) a přes první invertor (8) na vstupní kanály integračního zesilovače (13), spojené s ovládacím logickým zařízením (28), přičemž vstupní kanály jsou připojeny na invertující vstup integračního zesilovače (13), přičemž každý ze vstupních kanálů integračního zesilovače (13) je tvořen sériovým spojením spínače (55, 56, 57) a proměnných odporů (10, 11, 12), jejichž běžce jsou připojeny na jejich první konce, přičemž druhé konce proměnných odporů (10, 11, 12) jsou spojeny a připojeny na invertující vstup integračního zesilovače (13), jehož neinvertující vstup je uzemněn, přes kondenzátor (14) na jeho výstup a přes čtvrtý proměnný odpor (9), jehož běžec je připojen na jeho druhý konec, připojený přes čtvrtý spínač (54) na výstup rozdílového zesilovače (16), jehož neinvertující vstup je uzemněn, zatímco výstup rozdílového zesilovače (16) je připojen přes sedmáctý odpor (50) na jeho invertující vstup, připojený přes čtrnáctý odpor (43) na běžec řídicího potenciometru (17), připojený k první svorce (26), přičemž první konec řídicího potenciometru (17) je uzemněn a druhý konec je připojen ke třetí svorce (28) a druhý invertor (29) na výstup integračního zesilovače (13), přes devátý odpor (38) na invertující vstup druhého komparátoru (19), připojený přes desátý odpor (39) na běžec druhého

potenciometru (23), jehož první konec je uzemněn a druhý konec je připojen na první zápornou svorku (59) a přes jedenáctý odpor (40) na invertující vstup prvního komparátoru (18), připojený přes dvanáctý odpor (41) na běžec prvního potenciometru (22), jehož první konec je uzemněn a druhý konec je připojen na druhou kladnou svorku (60), přičemž neinvertující vstupy prvního a druhého komparátoru (18, 19) jsou uzemněny, zatímco výstup prvního komparátoru (18) je spojen přes katodu čtvrté diody (49) s výstupem druhého komparátoru (19), připojeným na anodu třetí diody (48) a společně jsou připojeny přes první odpor (30) na první konec čtvrtého proměnného odporu (9), přičemž výstup integračního zesilovače (13) je připojen přes třetí odpor (32) spolu se čtvrtým odporem (33) a druhým odporem (31) na invertující vstup sčítací zesilovače (15), jehož výstup je připojen jednak přes šestnáctý odpor (45) na jeho invertující vstup a jednak na druhou svorku (27), přičemž druhý konec druhého odporu (31) je připojen jednak přes první diodu (46), připojenou anodou k výstupu čtvrtého komparátoru (21), jehož neinvertující vstup je uzemněn a jehož invertující vstup je jednak spojen přes pátý odpor (34) a sedmý odpor (36) s invertujícím vstupem třetího komparátoru (20) a jednak přes šestý odpor (35) s běžcem čtvrtého potenciometru (25), jehož první konec je uzemněn a druhý konec je připojen ke třetí záporné svorce (61), zatímco katoda první diody (46) je spojena s anodou druhé diody (47), připojené katodou k výstupu třetího komparátoru (20), jehož invertující vstup je spojen jednak s druhým koncem sedmého odporu (36) a jednak přes osmý odpor (37) s běžcem třetího potenciometru (24), jehož první konec je uzemněn a druhý konec je připojen na čtvrtou kladnou svorku (62).

1 výkres

257011

