



[12] 发明专利说明书

专利号 ZL 200710178114.5

[45] 授权公告日 2009年10月14日

[11] 授权公告号 CN 100549997C

[22] 申请日 2007.11.26

[21] 申请号 200710178114.5

[73] 专利权人 中兴通讯股份有限公司

地址 518057 广东省深圳市南山区高新技术产业园科技南路中兴通讯大厦

[72] 发明人 吴雪松 周昶 潘向明

[56] 参考文献

US2007/0011500A1 2007.1.11

CN1246672A 2000.3.8

CN1346099A 2002.4.24

CN1458596A 2003.11.26

US2003/0056051A1 2003.3.20

审查员 王兴秋

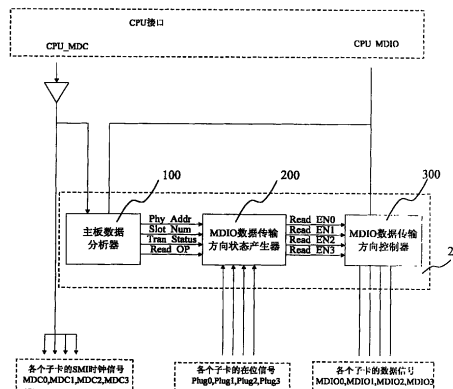
权利要求书 3 页 说明书 8 页 附图 6 页

[54] 发明名称

一种支持串行管理接口热插拔的方法和装置

[57] 摘要

本发明公开了一种支持串行管理接口热插拔的装置，为设置在一主板处理器与多个子卡之间的一隔离装置，其包括：主板数据分析器，用于对主板处理器的 MDIO 接口数据信号进行分析并输出确认的接口参数；MDIO 数据传输方向状态产生器，用于接收接口参数以及子卡输出的在位信号，并确定数据传输方向状态的参数值；MDIO 数据传输方向控制器，用于接收并根据该数据传输方向状态的参数值控制该主板处理器与多个子卡之间的数据传输方向。本发明还相应公开了一种实现支持串行管理接口热插拔的方法。借此，本发明能够在插拔子卡时，提高 SMI 数据传输的可靠性，从而实现支持 SMI 接口的热插拔功能。



1、一种支持串行管理接口热插拔的装置，其特征在于，为设置在一主板处理器与多个子卡之间的一隔离装置，该隔离装置包括：

主板数据分析器，用于对该主板处理器的管理数据输入/输出接口 MDIO 接口数据信号进行分析并输出确认的接口参数；所述主板数据分析器输出的接口参数包括：当前主板处理器访问的物理地址、时隙数、传输数据状态和 MDIO 的操作命令是否为读；

MDIO 数据传输方向状态产生器，用于接收该主板数据分析器传送的接口参数以及所述多个子卡中的其中一个子卡输出的在位信号，并确定数据传输方向状态的参数值；所述确定数据传输方向状态的参数值具体包括：当传输数据状态有效，物理地址等于本子卡号，子卡在位，MDIO 处于第 13 时隙且操作命令为读，以上条件全满足时，将数据传输方向状态确认为子卡到主板处理器；否则将数据传输方向状态确认为主板处理器到子卡；

MDIO 数据传输方向控制器，用于接收该 MDIO 数据传输方向状态产生器输出的数据传输方向状态的参数值，并根据该数据传输方向状态的参数值控制该主板处理器与多个子卡之间的数据传输方向。

2、根据权利要求 1 所述的支持串行管理接口热插拔的装置，其特征在于，所述 MDIO 数据传输方向控制器在进行如下控制：当所述 MDIO 数据传输方向状态产生器输出的第一数据传输方向状态信号 Read_EN0=1、第二数据传输方向状态信号 Read_EN1=1、第三数据传输方向状态信号 Read_EN2=1、第四数据传输方向状态信号 Read_EN3=1 时，将相应物理地址的数据传输方向控制为子卡到主板处理器；当所述 MDIO 数据传输方向状态产生器输出的信号 Read_EN0=0、Read_EN1=0、Read_EN2=0、Read_EN3=0 时，将数据传输方向控制为主板处理器到子卡。

3、根据权利要求 1 或 2 所述的支持串行管理接口热插拔的装置，其特征在于，该隔离装置为 FPGA、DSP、逻辑器件或 CPU。

4、一种实现支持 MDIO 信号热插拔的方法，包括在主板处理器与多个子卡之间进行数据传输过程中设置一隔离步骤，其特征在于，该隔离步骤包括：
A、主板数据分析步骤，用于对该主板处理器的管理数据输入/输出接口

MDIO 接口数据信号进行分析并输出确认的接口参数；所述主板数据分析步骤输出的接口参数包括：当前主板处理器访问的物理地址、时隙数、传输数据状态和 MDIO 的操作命令是否为读；

B、MDIO 数据传输方向状态产生步骤，用于接收该主板数据分析步骤传送的接口参数以及所述多个子卡中的其中一个子卡输出的在位信号，并确定数据传输方向状态的参数值；所述确定数据传输方向状态的参数值具体包括：当传输数据状态有效，物理地址等于本子卡号，子卡在位，MDIO 处于第 13 时隙且操作命令为读，以上条件全满足时，将数据传输方向状态确认为子卡到主板处理器；否则将数据传输方向状态确认为主板处理器到子卡；

C、MDIO 数据传输方向控制步骤，用于接收该 MDIO 数据传输方向状态产生步骤输出的数据传输方向状态的参数值，并根据该数据传输方向状态的参数值控制该主板处理器与多个子卡之间的数据传输方向。

5、根据权利要求 4 所述的支持串行管理接口热插拔的方法，其特征在于，所述步骤 A 又包括：

步骤 S100，设置时隙数 Slot_Num=0，传输状态 Tran_Status=0；

步骤 S101，用管理数据时钟 MDC 做为时钟采样 MDIO 信号，用 5 位移位寄存器检测传输起始符 01；

步骤 S102，当检测到低 2 位的值为传输起始符 01 后，进行下一步操作，否则回到步骤 S100 继续检测；

步骤 S103，设置时隙数 Slot_Num=3，用 MDC 做为时钟对 Slot_Num 累加，设置传输状态 Tran_Status=1；

步骤 S104，当 Slot_Num=4 时，如果移位寄存器低 2 位的值为 10 时，设置 MDIO 的操作命令是否为读参数 Read_OP=1，否则 Read_OP=0；

步骤 S105，当 Slot_Num=9 时，将 5 位移位寄存器的值输出给物理地址寄存器 Phy_Addr；

步骤 S106，当 Slot_Num=31 时，回到步骤 S100，否则继续等待。

6、根据权利要求 4 或 5 所述的支持串行管理接口热插拔的方法，其特征在于，所述 C 步骤中，当所述 B 步骤输出的信号 Read_EN0=1、Read_EN1=1、Read_EN2=1、Read_EN3=1 时，将相应物理地址的数据传输方向控制为子卡到主板处理器；当所述 B 步骤输出的信号 Read_EN0=0、Read_EN1=0、

Read_EN2=0、Read_EN3=0 时，将数据传输方向控制为主板处理器到子卡。

一种支持串行管理接口热插拔的方法和装置

技术领域

本发明涉及一种支持 SMI (Serial Management Interface, 串行管理接口) 热插拔技术, 尤其涉及一种用来实现支持 SMI 的子卡在热插拔时可以正常传输管理命令的方法和装置。

背景技术

随着对网络需求的高速发展, 对 SMI 接口的需求也快速发展。现有技术是将主板 CPU (处理器) 与子卡连接, 图 1 是现有技术中 SMI 装置的拓扑结构示意图, 图中主板处理器 1 直接连接子卡的各物理通道 (PHY1~PHY4) 2~5 的 MDIO (管理数据输入/输出接口) 通道。但由于 MDIO 接口数据信号是双向信号, 一旦插拔子卡, 可能 MDIO 接口正处于读写状态, 因此产生的干扰可能导致数据读写错误。现有技术尚不能对 SMI 总线的 MDIO 返回信号进行选择, 以达到控制返回主板 CPU 的 MDIO 接口数据信号通路的目的, 进而导致 SMI 接口无法支持热拔插功能。

由上所述可知, 现有 SMI 接口热拔插技术, 在实际使用上显然存在不便与缺陷, 所以有必要加以改进。

发明内容

针对上述的缺陷, 本发明的目的在于提供一种支持 SMI (串行管理接口) 热插拔的方法和装置, 其能够在插拔子卡时, 提高 SMI 数据传输的可靠性, 从而实现支持 SMI 接口的热插拔功能。

为实现上述目的, 本发明提供一种支持串行管理接口热插拔的装置, 为设置在一主板处理器与多个子卡之间的一隔离装置, 该隔离装置包括:

主板数据分析器, 用于对该主板处理器的 MDIO 接口数据信号进行分析并输出确认的接口参数;

MDIO 数据传输方向状态产生器, 用于接收该主板数据分析器传送的接口

参数以及所述多个子卡中的其中一个子卡输出的在位信号，并确定数据传输方向状态的参数值；所述确定数据传输方向状态的参数值具体包括：当传输数据状态有效，物理地址等于本子卡号，子卡在位，MDIO 处于第 13 时隙且操作命令为读，以上条件全满足时，将数据传输方向状态确认为子卡到主板处理器；否则将数据传输方向状态确认为主板处理器到子卡；

MDIO 数据传输方向控制器，用于接收该 MDIO 数据传输方向状态产生器输出的数据传输方向状态的参数值，并根据该数据传输方向状态的参数值控制该主板处理器与多个子卡之间的数据传输方向。

根据本发明支持串行管理接口热插拔的装置，所述主板数据分析器输出的接口参数为：当前主板处理器访问的物理地址、时隙数、传输数据状态及 MDIO 的操作命令是否为读。

根据本发明支持串行管理接口热插拔的装置，所述 MDIO 数据传输方向状态产生器进行如下判断：当传输数据状态有效，物理地址等于本子卡号，子卡在位，MDIO 处于第 13 时隙且操作命令为读，将数据传输方向状态确认为子卡到主板处理器；否则将数据传输方向状态确认为主板处理器到子卡。

根据本发明支持串行管理接口热插拔的装置，所述 MDIO 数据传输方向控制器在进行如下控制时：当所述 MDIO 数据传输方向状态产生器输出的信号 Read_EN0=1、Read_EN1=1、Read_EN2=1、Read_EN3=1 时，将相应物理地址的数据传输方向控制为子卡到主板处理器；当所述 MDIO 数据传输方向状态产生器输出的信号 Read_EN0=0、Read_EN1=0、Read_EN2=0、Read_EN3=0 时，将数据传输方向控制为主板处理器到子卡。

根据本发明支持串行管理接口热插拔的装置，该隔离装置为 FPGA、DSP、逻辑器件或 CPU。

本发明还提供一种实现支持 MDIO 信号热插拔的方法，包括在主板处理器与多个子卡之间进行数据传输过程中设置一隔离步骤，该隔离步骤包括：

A、主板数据分析步骤，用于对该主板处理器的 MDIO 接口数据信号进行分析并输出确认的接口参数；

B、MDIO 数据传输方向状态产生步骤，用于接收该主板数据分析步骤传送的接口参数以及所述多个子卡中的其中一个子卡输出的在位信号，确定数据传输方向状态的参数值；所述确定数据传输方向状态的参数值具体包括：当传

传输数据状态有效，物理地址等于本子卡号，子卡在位，MDIO 处于第 13 时隙且操作命令为读，以上条件全满足时，将数据传输方向状态确认为子卡到主板处理器；否则将数据传输方向状态确认为主板处理器到子卡；

C、MDIO 数据传输方向控制步骤，用于接收该 MDIO 数据传输方向状态产生步骤输出的数据传输方向状态的参数值，并根据该数据传输方向状态的参数值控制该主板处理器与多个子卡之间的数据传输方向。

根据本发明实现支持 MDIO 信号热插拔的方法，所述 A 步骤输出的接口参数为：当前主板处理器访问的物理地址、时隙数、传输数据状态及 MDIO 的操作命令是否为读。

根据本发明实现支持 MDIO 信号热插拔的方法，在所述 B 步骤中，当传输数据状态有效，物理地址等于本子卡号，子卡在位，MDIO 处于第 13 时隙且操作命令为读，将数据传输方向状态确认为子卡到主板处理器；否则将数据传输方向状态确认为主板处理器到子卡。

根据本发明实现支持 MDIO 信号热插拔的方法，所述步骤 A 又包括：

步骤 S100，设置时隙数 Slot_Num=0，传输状态 Tran_Status=0；

步骤 S101，用 MDC 做为时钟采样 MDIO 信号，用 5 位移位寄存器检测传输起始符 01；

步骤 S102，当检测到低 2 位的值为传输起始符 01 后，进行下一步操作，否则回到步骤 S100 继续检测；

步骤 S103，设置时隙数 Slot_Num=3，用 MDC 做为时钟对 Slot_Num 累加，设置传输状态 Tran_Status=1；

步骤 S104，当 Slot_Num=4 时，如果移位寄存器低 2 位的值为 10 时，设置 Read_OP=1，否则 Read_OP=0；

步骤 S105，当 Slot_Num=9 时，将 5 位移位寄存器的值输出给物理地址寄存器 Phy_Addr；

步骤 S106，当 Slot_Num=31 时，回到步骤 S100，否则继续等待。

根据本发明实现支持 MDIO 信号热插拔的方法，所述 C 步骤中，当所述 B 步骤输出的信号 Read_EN0=1、Read_EN1=1、Read_EN2=1、Read_EN3=1 时，将相应物理地址的数据传输方向控制为子卡到主板处理器；当所述 B 步骤输出的信号 Read_EN0=0、Read_EN1=0、Read_EN2=0、Read_EN3=0 时，

将数据传输方向控制为主板处理器到子卡。

本发明通过对主板处理器的 MDIO 接口通道进行隔离，并对 MDIO 接口数据信号进行分析并输出确认的接口参数，再根据该接口参数以及子卡输出的在位信号，来确定数据传输方向状态，并根据数据传输方向状态来控制该主板处理器与多个子卡之间的数据传输方向。因此，本发明在热插拔子卡时，隔离插拔子卡时 MDIO 接口数据信号对正常传输线的干扰，增加了 SMI 数据传输的可靠性，从而实现支持 SMI 接口的热插拔功能；同时，本发明降低了系统开发的难度和提高了系统的可靠性。

附图说明

图1是现有技术中SMI装置的拓扑结构示意图；

图2是本发明SMI的读时序图；

图3是本发明SMI的写时序图；

图4是本发明支持SMI热插拔装置的拓扑结构示意图；

图5是本发明支持SMI热插拔装置的总体结构示意图；

图6是本发明支持SMI热插拔的方法流程图；

图7是本发明的主板数据分析器逻辑的流程图；

图8是本发明的通道0的MDIO数据传输方向状态产生器逻辑的流程图；

图9是本发明通道0的MDIO数据传输方向控制器逻辑的流程图。

具体实施方式

为了使本发明的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本发明进行进一步详细说明。应当理解，此处所描述的具体实施例仅仅用以解释本发明，并不用于限定本发明。

本发明的基本思想是：在主板处理器与多个子卡之间增加了一隔离装置，以对主板处理器的 MDIO 接口通道进行隔离，并对 MDIO 接口数据信号进行分析并输出确认的接口参数，再根据该接口参数以及子卡输出的在位信号，来确定数据传输方向状态，并根据数据传输方向状态来控制该主板处理器与多个子卡之间的数据传输方向。由于 MDIO 接口数据信号是双向信号，如图 2 和图 3 所示，一旦插拔子卡，可能 MDIO 正处于读写状态，因此产生的干扰可

能导致数据读写错误。本发明可实现对 SMI 的 MDIO 返回信号进行选择，以达到控制返回主板处理器的 MDIO 信号通路的目的。

本发明提供一种支持 SMI 热插拔的装置，其为设置在一主板处理器与多个子卡之间的一隔离装置 20，如图 4 所示，主板处理器 10 通过隔离装置 20 间接连接子卡的各物理通道 (PHY1~PHY4) 30~60 的 MDIO 通道。该隔离装置 20 优选为 CPLD (Complex Programmable Logic Device, 复杂可编程逻辑器件)，当然隔离装置 20 也可以是其他的 FPGA、DSP、逻辑器件或 CPU 等。

如图 5 所示，该隔离装置 20 主要包括主板数据分析器 (Data_Analyse) 100、MDIO 数据传输方向状态产生器 (Direction_Status) 200、MDIO 数据传输方向控制器 (Direction_CTRL) 300，其中：

该主板数据分析器 100，对该主板处理器的 MDIO 接口数据信号进行分析并输出确认的接口参数。优选的是，该主板数据分析器 100 输出的接口参数为：当前主板处理器访问的物理地址 (Phy_Addr)、时隙数 (Slot_Num)、传输数据状态 (Tran_Status) 及 MDIO 的操作命令是否为读 (Read_OP) 等。

MDIO 数据传输方向状态产生器 200，接收该主板数据分析器 100 传送的接口参数以及该物理通道或子卡的在位信号 (如：Plug 0、Plug 1、Plug 2, Plug 3)，并确定数据传输方向状态的参数值。这里，各个子卡的在位信号包括 Plug 0、Plug 1、Plug 2 以及 Plug 3。具体而言，所述 MDIO 数据传输方向状态产生器 200 进行如下判断：当传输数据状态 (Tran_Status) 有效，物理地址 (Phy_Addr) 等于本子卡号，子卡在位，MDIO 处于第 13 时隙且操作命令为读 (Read)，以上条件全满足时，将数据传输方向状态确认为子卡到主板处理器 (Read_EN0=1; Read_EN1=1; Read_EN2=1; Read_EN3=1)；否则将数据传输方向状态确认为主板处理器到子卡 (Read_EN0=0; Read_EN1=0; Read_EN2=0; Read_EN3=0)。

MDIO 数据传输方向控制器 300，接收该 MDIO 数据传输方向状态产生器 200 输出的数据传输方向状态的参数值，并根据该数据传输方向状态的参数值控制该主板处理器与多个子卡之间的数据传输方向。这里，各个子卡的数据信号包括 MDIO0、MDIO1、MDIO2 以及 MDIO3。具体而言，当所述 MDIO 数据传输方向状态产生器 200 输出的信号 Read_EN0=1、Read_EN1=1、Read_EN2=1、Read_EN3=1 时，MDIO 数据传输方向控制器 300 将相应物理地

址的数据传输方向控制为子卡到主板处理器。而当所述 MDIO 数据传输方向状态产生器 200 输出的信号 Read_EN0=0、Read_EN1=0、Read_EN2=0、Read_EN3=0 时，MDIO 数据传输方向控制器 300 将相应物理地址的数据传输方向控制为主板处理器到子卡。

本发明还揭示了一种实现支持 MDIO 信号热插拔的方法，如图 6 所示，包括在主板处理器与多个子卡之间进行数据传输过程中设置一隔离步骤，其可通过图 5 所示的隔离装置 20 实现，具体的隔离步骤又包括主板数据分析步骤 S10、MDIO 数据传输方向状态产生步骤 S20、MDIO 数据传输方向控制步骤 S30，其中：

该主板数据分析步骤，对该主板处理器的 MDIO 接口数据信号进行分析并输出确认的接口参数。本步骤中输出的接口参数优选为：当前主板处理器访问的物理地址 (Phy_Addr)、时隙数 (Slot_Num)、传输数据状态 (Tran_Status) 及 MDIO 的操作命令是否为读 (Read_OP) 等。本主板数据分析步骤具体由图 5 中的主板数据分析器 100 来实现，图 7 示出了本发明的主板数据分析器 100 逻辑的流程，通过主板数据分析器 100 对主板处理器的 MDIO 接口数据信号进行分析，包括步骤如下：

步骤 S100，设置时隙数 Slot_Num=0；传输状态 Tran_Status=0。

步骤 S101，用 MDC 做为时钟采样 MDIO 信号，用 5 位移位寄存器检测传输起始符 01。

步骤 S102，当检测到低 2 位的值为传输起始符 01 后，进行下一步操作，否则回到步骤 S100 继续检测。

步骤 S103，设置时隙数 Slot_Num=3，用 MDC 做为时钟对 Slot_Num 累加。设置传输状态 Tran_Status=1。

步骤 S104，当时隙数 Slot_Num=4 时，如果移位寄存器低 2 位的值为 10 时，设置 Read_OP=1，否则 Read_OP=0。

步骤 S105，当时隙数 Slot_Num=9 时，将 5 位移位寄存器的值输出给物理地址寄存器 Phy_Addr。

步骤 S106，当时隙数 Slot_Num=31 时，回到步骤 1，否则继续等待。

MDIO 数据传输方向状态产生步骤，用于接收所述主板数据分析步骤传送的接口参数以及该子板输出的在位信号，并确定数据传输方向状态的参数值。

本 MDIO 数据传输方向状态产生步骤具体由图 5 中的 MDIO 数据传输方向状态产生器 200 来实现，图 8 示出了本发明的通道 0（其它通道类似）的 MDIO 数据传输方向状态产生器逻辑的流程，其数据处理方法流程如下：

步骤 S200，数据传输方向状态为设置为主板处理器到子卡（Read_EN0=0）。

步骤 S201~S202，当检测到传输数据状态有效（Tran_Status=1），子卡在位，操作命令为读（Read_OP=1），物理地址等于本子卡号（Phy_Addr=0），MDIO 处于第 13 时隙（Slot_Num=13）时，以上条件全满足时，设置数据传输方向状态 Read_EN0=1，即子卡到主板处理器；否则依然将数据传输方向状态确认为主板处理器到子卡。

步骤 S203，当传输数据状态无效（Tran_Status=0）时，则回到步骤 S200，否则继续等待。

MDIO 数据传输方向控制步骤，用于接收该 MDIO 数据传输方向状态产生步骤输出的数据传输方向状态的参数值，并根据该数据传输方向状态的参数值控制该主板处理器与多个子卡之间的数据传输方向。本 MDIO 数据传输方向控制步骤具体由图 5 中的 MDIO 数据传输方向控制器 300 来实现，图 9 示出了本发明通道 0（其它通道类似）MDIO 数据传输方向控制器逻辑的流程，MDIO 数据传输方向控制器 300 根据数据传输方向状态 Read_EN 的值，控制数据传输方向，其数据处理方法流程如下：

步骤 S300，将数据传输方向设置为本板处理器到子卡。

步骤 S301，如果 Read_EN0=1，执行下一步；否则回到步骤 S300。

步骤 S302，将数据传输方向设置为子卡到本板处理器；返回步骤 S301。

整体而言，当所述 MDIO 数据传输方向状态产生步骤输出的信号

Read_EN0=1、Read_EN1=1、Read_EN2=1、Read_EN3=1 时，将相应物理地址的数据传输方向控制为子卡到主板处理器；当所述 MDIO 数据传输方向状态产生步骤输出的信号 Read_EN0=0、Read_EN1=0、Read_EN2=0、Read_EN3=0 时，则将数据传输方向控制为主板处理器到子卡。

综上所述，本发明通过对主板处理器的 MDIO 接口通道进行隔离，并对 MDIO 接口数据信号进行分析并输出确认的接口参数，再根据该接口参数以及子卡输出的在位信号，来确定数据传输方向状态，并根据数据传输方向状态来

控制该主板处理器与多个子卡之间的数据传输方向。因此，本发明在热插拔子卡时，隔离插拔子卡时 MDIO 接口数据信号对正常传输线的干扰，增加了 SMI 数据传输的可靠性，从而实现支持 SMI 接口的热插拔功能；同时，本发明降低了系统开发的难度和提高了系统的可靠性。

可以理解的是，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

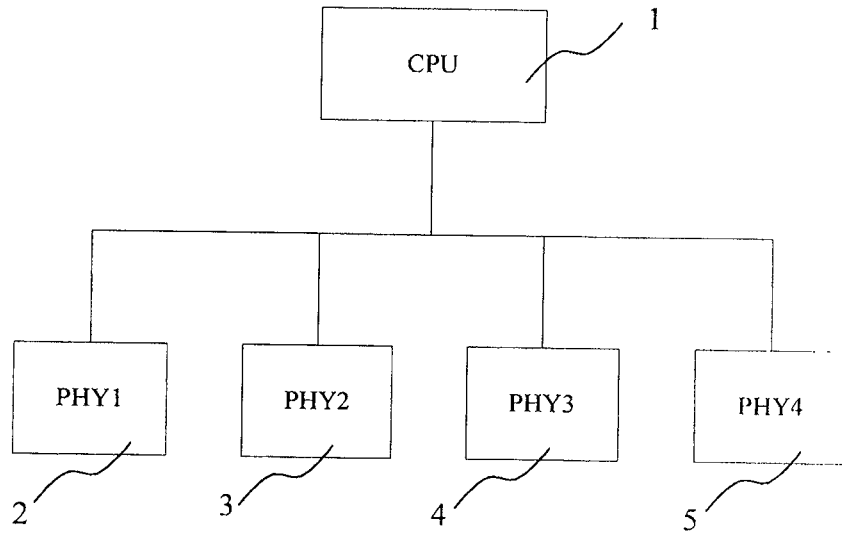


图 1

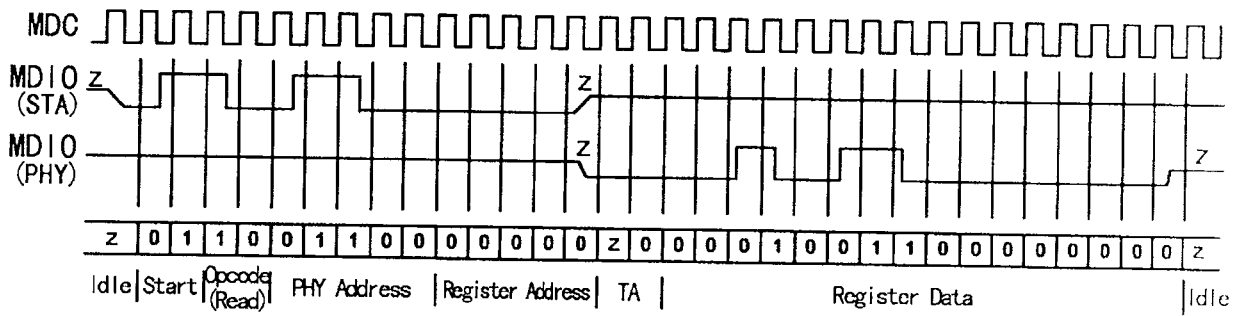


图 2

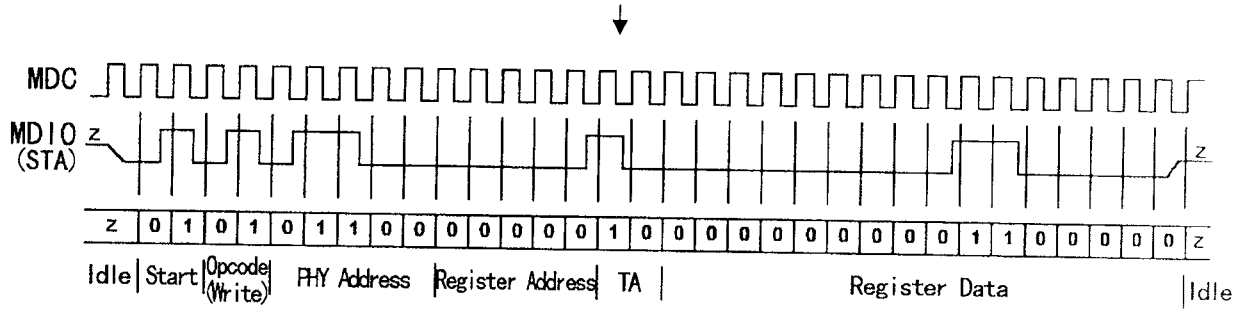


图 3

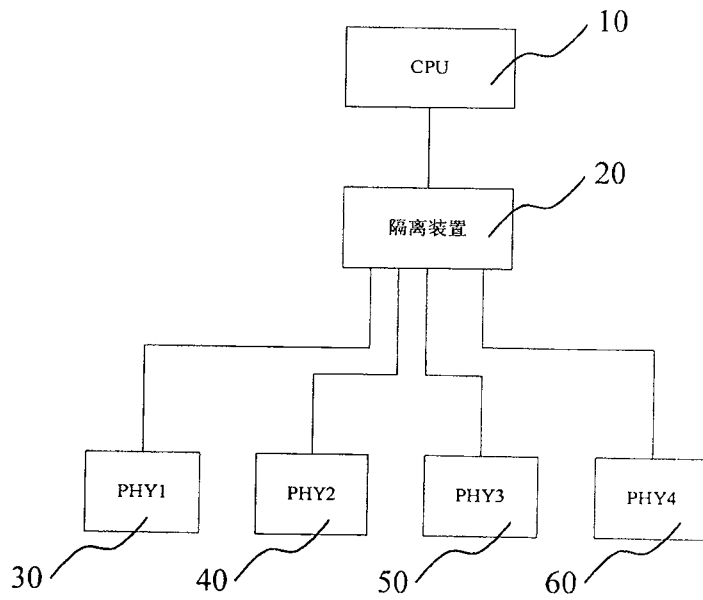


图 4

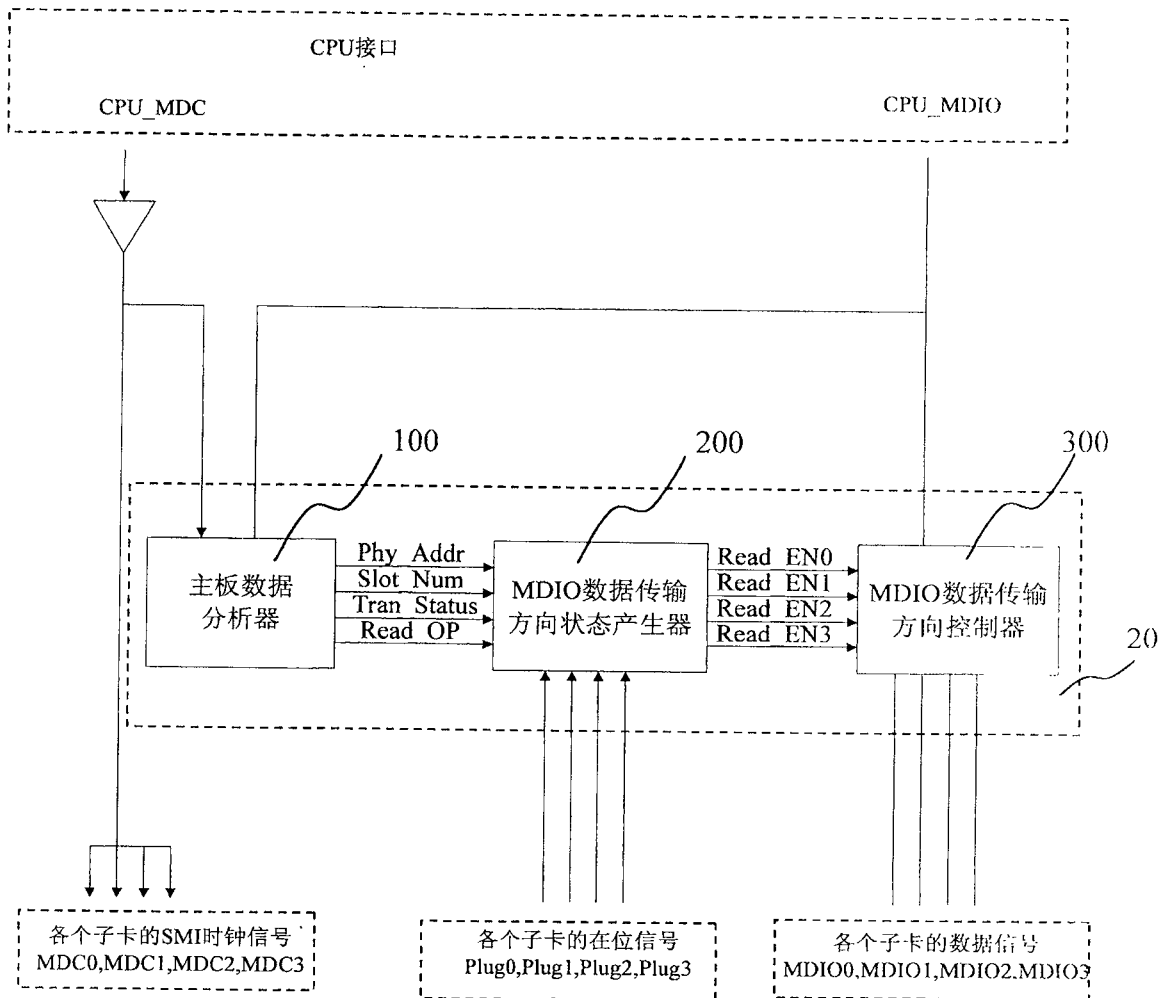


图 5

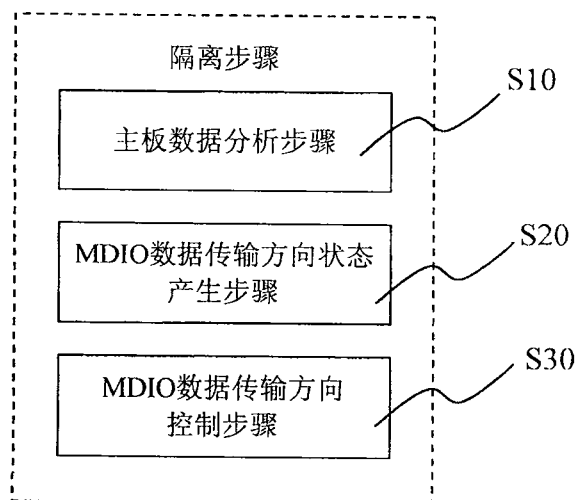


图 6

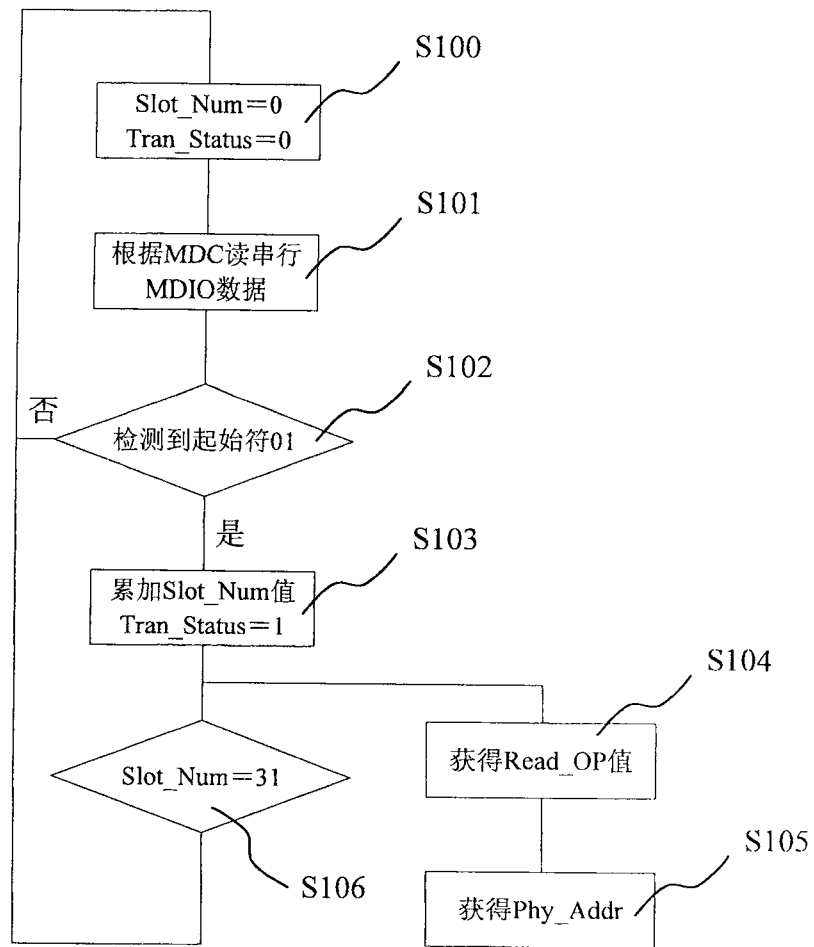


图 7

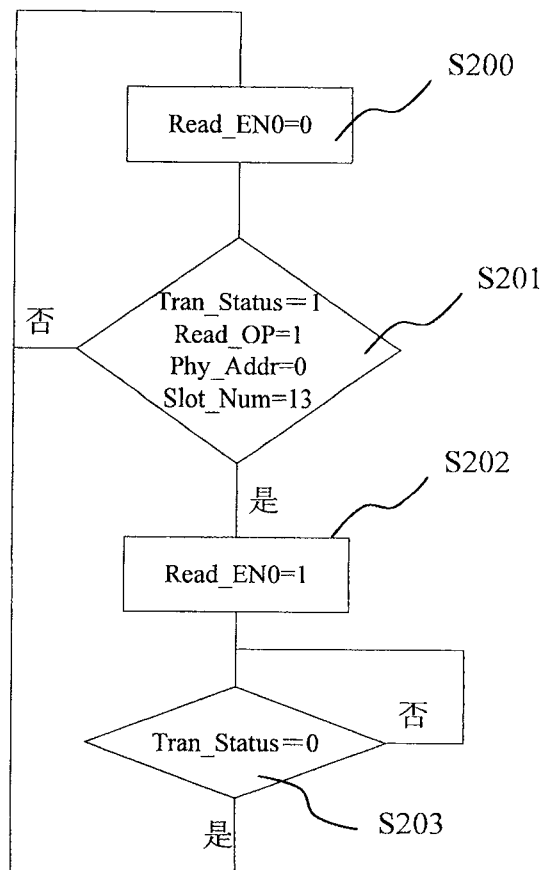


图 8

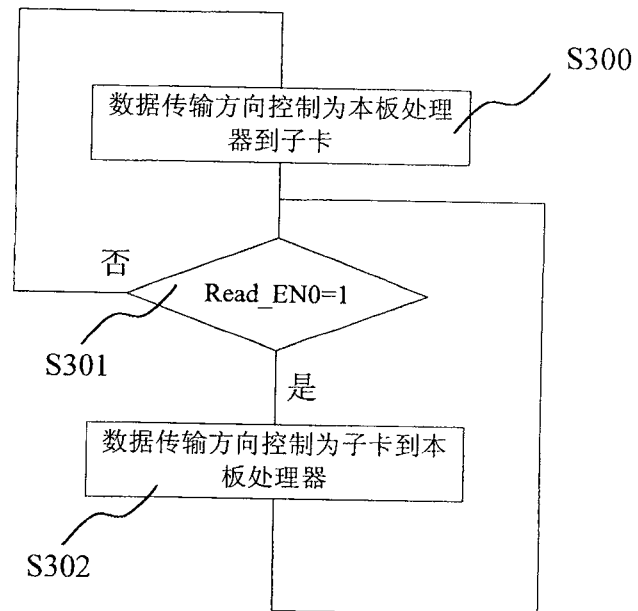


图 9