



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년07월02일
(11) 등록번호 10-1533512
(24) 등록일자 2015년06월26일

(51) 국제특허분류(Int. Cl.)
H04L 1/16 (2006.01)
(21) 출원번호 10-2013-7002870
(22) 출원일자(국제) 2011년07월01일
심사청구일자 2013년07월08일
(85) 번역문제출일자 2013년02월01일
(65) 공개번호 10-2013-0030820
(43) 공개일자 2013년03월27일
(86) 국제출원번호 PCT/KR2011/004867
(87) 국제공개번호 WO 2012/002778
국제공개일자 2012년01월05일
(30) 우선권주장
1894/CHE/2010 2010년07월02일 인도(IN)
(56) 선행기술조사문헌
US20080195911 A1
US7676721 B2
KR1020090094948 A

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
이기철, 아널
인도, 방갈로 560093, 비라잔드라, C V 라만 나가
르, 바그마네테크 파크, 넘버 66/1, 블록 'B', 바
그마네 레이크뷰
장영빈
경기 안양시 동안구 동안로 40, 206동 1102호 (호
계동, 무궁화금호아파트)
(74) 대리인
이건주

전체 청구항 수 : 총 40 항

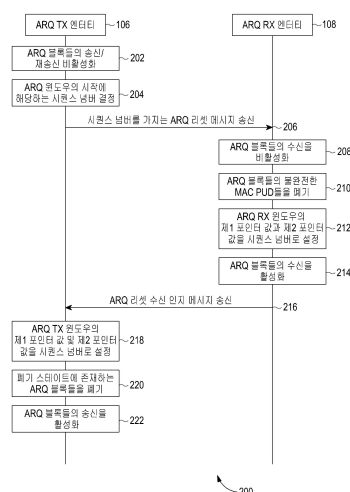
심사관 : 정은선

(54) 발명의 명칭 무선 통신 환경에서 자동 반복 요구 리셋을 수행하는 방법들 및 디바이스들

(57) 요약

본 발명의 실시 예는 무선 통신 시스템에서 송신 디바이스가 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 방법 및 장치를 제공한다. 본 발명의 실시 예에서 상기 방법은, ARQ 리셋 절차가 개시될 경우 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 결정하는 과정과, 상기 결정된 시퀀스 넘버를 포함하는 ARQ 리셋 메시지를 수신 디바이스로 송신하는 과정과, 상기 수신 디바이스로부터 상기 ARQ 리셋 메시지에 대한 응답으로 ARQ 리셋 수신 인지(acknowledgement) 메시지를 수신하면, 상기 송신 디바이스에서 상기 결정된 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 과정을 포함한다.

대표도 - 도2



명세서

청구범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

무선 통신 시스템에서 송신 디바이스가 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 방법에 있어서,

ARQ 리셋 절차가 개시될 경우 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 결정하는 과정;

상기 결정된 시퀀스 넘버를 포함하는 ARQ 리셋 메시지를 수신 디바이스로 송신하는 과정; 및

상기 수신 디바이스로부터 상기 ARQ 리셋 메시지에 대한 응답으로 ARQ 리셋 수신 인지(acknowledgement) 메시지를 수신하면, 상기 송신 디바이스에서 상기 결정된 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 과정을 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 27

제 26 항에 있어서, 상기 ARQ 리셋 절차는 상기 송신 디바이스에 의해 개시되는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 28

제 26 항에 있어서, 상기 ARQ 리셋 절차는 상기 수신 디바이스에 의해 개시되는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 29

제 28 항에 있어서, 상기 시퀀스 넘버를 결정하는 과정 전에,

상기 수신 디바이스로부터 상기 ARQ 리셋 절차의 개시를 나타내는 ARQ 리셋 메시지를 수신하는 과정을 더 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 30

제 26 항에 있어서,

상기 ARQ 윈도우(window)의 시작을 나타내는 상기 시퀀스 넘버는,

상기 송신 디바이스에서 상기 ARQ 리셋 절차가 트리거된 시점에 상기 송신 디바이스에서 상기 ARQ 윈도우의 시작 시퀀스, 상기 ARQ 윈도우의 사이즈, 그리고 ARQ 시퀀스 넘버 모듈러스($ARQ_SN_Modulus$)를 이용하여 결정되는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 31

제 26 항에 있어서,

상기 ARQ 윈도우(window)의 시작을 나타내는 상기 시퀀스 넘버는,

하기 수학적식을 기반으로 결정되는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법,

<수학적식>

$$ARQ_WINDOW_START_SN_{ARQ_RESET} = (ARQ_TX_WINDOW_START_SN + ARQ_WINDOW_SIZE) \bmod (ARQ_SN_MODULUS)$$

여기서 상기 $ARQ_TX_WINDOW_START_SN$ 는 상기 송신 디바이스에서 상기 ARQ 리셋 절차가 트리거된 시점에 상기 송신 디바이스에서 상기 ARQ 윈도우의 시작 시퀀스, 상기 ARQ_WINDOW_SIZE 는 상기 ARQ 윈도우의 사이즈, 그리고 상기 $ARQ_SN_MODULUS$ 는 ARQ 시퀀스 넘버 모듈러스($ARQ_SN_Modulus$)임.

청구항 32

제 26 항에 있어서,

상기 송신 디바이스에서 상기 ARQ 윈도우를 구성하는 정보는 상기 수신 디바이스로부터 긍정 수신 인지되지 않은 가장 낮은 시퀀스 번호를 갖는 ARQ 블록의 시퀀스 번호를 지시하는 ARQ 송신 윈도우 시작 정보($ARQ_TX_WINDOW_START$)와, 상기 송신 디바이스에 의해 다음에 송신될 ARQ 블록의 시퀀스 넘버를 지시하는 $ARQ_TX_NEXT_SN$ 을 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 33

제 26 항에 있어서, 상기 시퀀스 넘버를 결정하기 전에 상기 송신 디바이스가 새로운 ARQ 블록들 및 이전에 송신된 ARQ 블록들의 재송신을 비활성화시키는 과정을 더 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 34

제 26 항에 있어서, 상기 ARQ 윈도우를 구성하는 정보를 상기 결정된 시퀀스 넘버로 설정한 후, ARQ 블록들의 송신을 활성화시키는 과정을 더 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 35

제 26 항에 있어서, 상기 ARQ 리셋 메시지에 대한 응답으로 상기 수신 디바이스로부터 ARQ 리셋 수신 인지(acknowledgement) 메시지를 수신하는 과정을 더 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 36

무선 통신 시스템에서 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 송신 디바이스에 있어서,

수신 디바이스와 ARQ 리셋 절차를 위한 메시지들을 송수신하는 통신 인터페이스;

상기 ARQ 리셋 절차가 개시될 경우 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 결정하고, 상기 결정된 시퀀스 넘버를 포함하는 ARQ 리셋 메시지를 수신 디바이스로 송신하며, 상기 송신 디바이스에서 상기 결정된 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 ARQ 엔터티; 및

상기 통신 인터페이스와 상기 ARQ 엔터티의 동작을 제어하는 프로세서를 포함하는 송신 디바이스.

청구항 37

제 36 항에 있어서, 상기 ARQ 리셋 절차는 상기 송신 디바이스에 의해 개시되는 무선 통신 시스템에서 송신 디바이스.

청구항 38

제 36 항에 있어서, 상기 ARQ 리셋 절차는 상기 수신 디바이스에 의해 개시되는 무선 통신 시스템에서 송신 디바이스.

청구항 39

제 38 항에 있어서, 상기 ARQ 엔터티는 상기 시퀀스 넘버를 결정하기 전에, 상기 수신 디바이스로부터 상기 ARQ 리셋 절차의 개시를 나타내는 ARQ 리셋 메시지를 수신하는 송신 디바이스.

청구항 40

제 36 항에 있어서,

상기 ARQ 윈도우(window)의 시작을 나타내는 상기 시퀀스 넘버는,

상기 송신 디바이스에서 상기 ARQ 리셋 절차가 트리거된 시점에 상기 송신 디바이스의 상기 ARQ 윈도우의 시작 시퀀스, 상기 ARQ 윈도우의 사이즈, 그리고 ARQ 시퀀스 넘버 모듈러스(ARQ_SN_Modulus)를 이용하여 결정되는 송신 디바이스.

청구항 41

제 36 항에 있어서,
상기 ARQ 윈도우(window)의 시작을 나타내는 상기 시퀀스 넘버는,
하기 수학적식을 기반으로 결정되는 송신 디바이스.

<수학적식>

$$ARQ_WINDOW_START_SN_{ARQ_RESET} = (ARQ_TX_WINDOW_START_SN + ARQ_WINDOW_SIZE) \bmod (ARQ_SN_MODULUS)$$

여기서 상기 ARQ_TX_WINDOW_START_SN는 상기 송신 디바이스에서 상기 ARQ 리셋 절차가 트리거된 시점에 상기 송신 디바이스에서 상기 ARQ 윈도우의 시작 시퀀스, 상기 ARQ_WINDOW_SIZE는 상기 ARQ 윈도우의 사이즈, 그리고 상기 ARQ_SN_MODULUS는 ARQ 시퀀스 넘버 모듈러스(ARQ_SN_Modulus)임.

청구항 42

제 36 항에 있어서,
상기 송신 디바이스에서 상기 ARQ 윈도우를 구성하는 정보는 상기 수신 디바이스로부터 긍정 수신 인지되지 않은 가장 낮은 시퀀스 번호를 갖는 ARQ 블록의 시퀀스 번호를 지시하는 ARQ 송신 윈도우 시작 정보(ARQ_TX_WINDOW_START)와, 상기 송신 디바이스에 의해 다음에 송신될 ARQ 블록의 시퀀스 넘버를 지시하는 ARQ_TX_NEXT_SN을 포함하는 송신 디바이스.

청구항 43

제 36 항에 있어서, 상기 ARQ 엔터티는 상기 시퀀스 넘버를 결정하기 전에 새로운 ARQ 블록들의 송신 및 이전에 송신된 ARQ 블록들의 재송신을 비활성화시키는 송신 디바이스.

청구항 44

제 36 항에 있어서, 상기 ARQ 엔터티는 상기 ARQ 윈도우를 구성하는 정보를 상기 결정된 시퀀스 넘버로 설정한 후, ARQ 블록들의 송신을 활성화시키는 송신 디바이스.

청구항 45

제 36 항에 있어서, 상기 ARQ 엔터티는 상기 ARQ 리셋 메시지에 대한 응답으로 상기 수신 디바이스로부터 ARQ 리셋 수신 인지(acknowledgement) 메시지를 수신하는 무선 통신 시스템에서 송신 디바이스.

청구항 46

무선 통신 시스템에서 수신 디바이스가 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 방법에 있어서,

ARQ 리셋 절차가 개시될 경우 송신 디바이스로부터 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 포함하는 ARQ 리셋 메시지를 수신하는 과정; 및

상기 수신 디바이스에서 상기 ARQ 리셋 메시지에 포함된 상기 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 과정을 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 47

제 46 항에 있어서, 상기 ARQ 리셋 절차는 상기 송신 디바이스에 의해 개시되는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 48

제 46 항에 있어서, 상기 ARQ 리셋 절차는 상기 수신 디바이스에 의해 개시되는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 49

제 46 항에 있어서, 상기 ARQ 윈도우를 구성하는 정보를 상기 ARQ 리셋 메시지에서 수신된 시퀀스 넘버로 설정할 경우, 상기 송신 디바이스로 상기 ARQ 리셋 메시지에 대한 응답으로 ARQ 리셋 수신 인지(acknowledgement) 메시지를 송신하는 과정을 더 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 50

제 46 항에 있어서,

상기 ARQ 윈도우(window)의 시작을 나타내는 상기 시퀀스 넘버는,

상기 송신 디바이스에서 상기 ARQ 리셋 절차가 트리거된 시점에 상기 송신 디바이스에서 상기 ARQ 윈도우의 시작 시퀀스, 상기 ARQ 윈도우의 사이즈, 그리고 ARQ 시퀀스 넘버 모듈러스(ARQ_SN_Modulus)를 이용하여 결정되는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 51

제 46 항에 있어서,

상기 ARQ 윈도우(window)의 시작을 나타내는 상기 시퀀스 넘버는,

하기 수학적식을 기반으로 결정되는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법,

<수학적식>

$$ARQ_WINDOW_START_SN_{ARQ_RESET} = (ARQ_TX_WINDOW_START_SN + ARQ_WINDOW_SIZE) \bmod (ARQ_SN_MODULUS)$$

여기서 상기 ARQ_TX_WINDOW_START_SN는 상기 송신 디바이스에서 상기 ARQ 리셋 절차가 트리거된 시점에 상기 송신 디바이스에서 상기 ARQ 윈도우의 시작 시퀀스, 상기 ARQ_WINDOW_SIZE는 상기 ARQ 윈도우의 사이즈, 그리고 상기 ARQ_SN_MODULUS는 ARQ 시퀀스 넘버 모듈러스(ARQ_SN_Modulus)임.

청구항 52

제 46 항에 있어서,

상기 수신 디바이스에서 상기 ARQ 윈도우를 구성하는 정보는 상기 수신 디바이스에서 정확하게 수신되지 않은 가장 낮은 시퀀스를 번호를 갖는 ARQ 블록을 지시하는 ARQ 윈도우의 시작을 지시하는 ARQ_RX_WINDOW_START와, 상기 수신 디바이스가 수신한 ARQ 블록의 가장 큰 시퀀스 넘버에 1을 더한 값을 지시하는 ARQ_RX_NEXT_BSN을 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 53

제 46 항에 있어서, 상기 송신 디바이스로부터 상기 ARQ 리셋 메시지를 수신할 경우 하나 또는 복수의 ARQ 블록들의 수신을 비활성화시키는 과정을 더 포함하는 무선 통신 환경에서 ARQ 리셋을 수행하는 방법.

청구항 54

제 46 항에 있어서, ARQ 리셋 절차가 개시될 경우, 하나 또는 복수의 ARQ 블록들의 수신을 비활성화시키는 과정을 더 포함하는 무선 통신 환경에서 ARQ 리셋을 수행하는 방법.

청구항 55

제 46 항에 있어서, 상기 ARQ 윈도우를 구성하는 정보를 상기 ARQ 리셋 메시지에서 수신된 상기 시퀀스 넘버로 설정한 후, ARQ 블록들의 수신을 활성화하는 과정을 더 포함하는 무선 통신 시스템에서 ARQ 리셋을 수행하는 방법.

청구항 56

무선 통신 시스템에서 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 수신 디바이스에 있어서,

송신 디바이스와 ARQ 리셋 절차를 위한 메시지들을 송수신하는 통신 인터페이스;

ARQ 리셋 절차가 개시될 경우 상기 송신 디바이스로부터 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 포함하는 ARQ 리셋 메시지를 수신하고, 상기 수신 디바이스에서 상기 ARQ 리셋 메시지에 포함된 상기 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 ARQ 엔터티; 및

상기 통신 인터페이스와 상기 ARQ 엔터티의 동작을 제어하는 프로세서를 포함하는 수신 디바이스.

청구항 57

제 56 항에 있어서, 상기 ARQ 리셋 절차는 상기 송신 디바이스에 의해 개시되는 수신 디바이스.

청구항 58

제 56 항에 있어서, 상기 ARQ 리셋 절차는 상기 수신 디바이스에 의해 개시되는 수신 디바이스.

청구항 59

제 56 항에 있어서, 상기 ARQ 엔터티는 상기 ARQ 윈도우를 구성하는 정보를 상기 시퀀스 넘버로 설정한 경우, 상기 송신 디바이스로 상기 ARQ 리셋 메시지에 대한 응답으로 ARQ 리셋 수신 인지(acknowledgement) 메시지를 송신하는 수신 디바이스.

청구항 60

제 56 항에 있어서,

상기 ARQ 윈도우(window)의 시작을 나타내는 상기 시퀀스 넘버는,

상기 송신 디바이스에서 상기 ARQ 리셋 절차가 트리거된 시점에 상기 송신 디바이스에서 상기 ARQ 윈도우의 시

작 시퀀스, 상기 ARQ 윈도우의 사이즈, 그리고 ARQ 시퀀스 넘버 모듈러스(ARQ_SN_Modulus)를 이용하여 결정되는 수신 디바이스.

청구항 61

제 56 항에 있어서,

상기 ARQ 윈도우(window)의 시작을 나타내는 상기 시퀀스 넘버는,

하기 수학적식을 기반으로 결정되는 수신 디바이스,

<수학적식>

$$ARQ_WINDOW_START_SN_{ARQ_RESET} = (ARQ_TX_WINDOW_START_SN + ARQ_WINDOW_SIZE) \bmod (ARQ_SN_MODULUS)$$

여기서 상기 ARQ_TX_WINDOW_START_SN는 상기 송신 디바이스에서 상기 ARQ 리셋 절차가 트리거된 시점에 상기 송신 디바이스에서 상기 ARQ 윈도우의 시작 시퀀스, 상기 ARQ_WINDOW_SIZE는 상기 ARQ 윈도우의 사이즈, 그리고 상기 ARQ_SN_MODULUS는 ARQ 시퀀스 넘버 모듈러스(ARQ_SN_Modulus)임.

청구항 62

제 56 항에 있어서,

상기 수신 디바이스에서 상기 ARQ 윈도우를 구성하는 정보는 상기 수신 디바이스에서 정확하게 수신되지 않은 가장 낮은 시퀀스를 번호를 갖는 ARQ 블록을 지시하는 ARQ 윈도우의 시작을 지시하는 ARQ_RX_WINDOW_START와, 상기 수신 디바이스가 수신한 ARQ 블록의 가장 큰 시퀀스 넘버에 1을 더한 값을 지시하는 ARQ_RX_NEXT_BSN을 포함하는 수신 디바이스.

청구항 63

제 56 항에 있어서, 상기 ARQ 엔터티는 상기 송신 디바이스로부터 상기 ARQ 리셋 메시지를 수신할 경우 하나 또는 복수의 ARQ 블록들의 수신을 비활성화시키는 수신 디바이스.

청구항 64

제 56 항에 있어서, 상기 ARQ 엔터티는 ARQ 리셋 절차가 개시될 경우 하나 또는 복수의 ARQ 블록들의 수신을 비활성화시키는 수신 디바이스.

청구항 65

제 56 항에 있어서, 상기 ARQ 엔터티는 상기 ARQ 윈도우를 구성하는 정보를 상기 ARQ 리셋 메시지에서 수신된 상기 시퀀스 넘버로 설정한 후, ARQ 블록들의 수신을 활성화시키는 수신 디바이스.

발명의 설명

기술 분야

[0001]

본 발명은 무선 통신 디바이스들의 기술 분야에 관한 것으로서, 특히 무선 통신 환경에서 자동 반복 요구(automatic repeat request: ARQ) 리셋(reset)을 수행하는 것에 관한 것이다.

배경 기술

[0002]

다양한 스탠다드들(일 예로, 국제 전기 전자 기술자 협회(Institute of Electronic and Electric Engineers:

IEEE) 802.16 기반 WiMAX 스탠다드 및 상기 IEEE 802.16의 에볼루션(evolution)인 IEEE 802.16m)을 기반으로 하는 광대역 무선 네트워크들은 음성과, 패킷 데이터(packet data) 등과 같은 다양한 타입(type)들의 서비스를 제공한다. 상기 음성과, 패킷 데이터 등과 같은 다양한 타입들의 서비스들을 제공하기 위해서는, 제어 정보 및 데이터 패킷들이 이동 단말기(mobile station: MS)들과 기지국(base station: BS)간에 교환될 필요가 있다. 상기 제어 정보는 상기 이동 단말기들과 기지국에서 다양한 프로토콜(protocol)들에 의해 생성되며, 이에 반해 상기 데이터 패킷들은 상기 이동 단말기들과 기지국들에서 다양한 어플리케이션(application)들에 의해 생성된다.

[0003]

일반적으로, 상기 무선 통신 스탠다드들(일 예로, 3GPP LTE, IEEE 802.20 및 IEEE 802.16e-2005)은 상기 이동 단말기들과 기지국간의 데이터 패킷들을 신뢰성있게 송신하기 위해 매체 접속 제어(media access control: MAC) 계층에서 자동 반복 요구(automatic repeat request: ARQ) 프로토콜을 사용한다. 일반적인 ARQ 동작에서, 송신 디바이스(일 예로, 이동 단말기 혹은 기지국)는 하나 혹은 그 이상의 ARQ 블록들을 수신 디바이스(일 예로, 상기 기지국 혹은 상기 이동 단말기)에게 송신하고, 상기 수신 디바이스로부터 수신 인지(acknowledgment)를 대기한다. 상기 하나 혹은 그 이상의 ARQ 블록들에는 시퀀스 넘버(sequence number)가 부여된다는 점에 유의하여야만 한다. 만약, 상기 수신 디바이스가 상기 ARQ 블록을 성공적으로 수신할 경우, 상기 수신 디바이스는 긍정(positive) 수신 인지를 상기 송신 디바이스로 송신한다. 만약, 상기 수신 디바이스가 하나 혹은 그 이상의 ARQ 블록들을 손실하였음을 검출하였을 경우, 상기 수신 디바이스는 부정(negative) 수신 인지를 상기 송신 디바이스로 송신한다. 따라서, 상기 송신 디바이스는 상기 수신 디바이스로부터 수신된 상기 ARQ 피드백(feedback)을 기반으로 ARQ 윈도우(window)를 업데이트한다. 이와 유사하게, 상기 수신 디바이스는 상기 수신된 ARQ 블록들을 기반으로 업데이트되는 ARQ 윈도우를 업데이트한다.

[0004]

일반적으로, 상기 송신 디바이스에서, 상기 ARQ 윈도우는 2개의 포인터(pointer)들로 구성된다. 제1 포인터(ARQ TX WINDOW START)는 상기 윈도우의 시작이고, 상기 송신 디바이스에 의해 송신되고, 아직 상기 수신 디바이스에 의해 긍정적으로 수신 인지되지 않은 가장 낮은 시퀀스 넘버를 가지는 ARQ 블록을 지시한다. 제2 포인터(ARQ TX NEXT BSN)는 상기 송신 디바이스에 의해 다음에 송신될 ARQ 블록의 시퀀스 넘버이다. 상기 제2 포인터(ARQ TX NEXT BSN)는 상기 구간 ARQ_TX_WINDOW_START부터 (ARQ_TX_WINDOW_START + ARQ_WINDOW_SIZE) 구간 내에 위치되어야만 한다.

[0005]

또한, 상기 수신 디바이스에서, 상기 ARQ 윈도우 역시 2개의 포인터들로 구성된다. 제1 포인터(ARQ RX WINDOW START)는 마지막 시퀀스 넘버(상기 수신 디바이스에 의해 정확하게 수신되지 않은)를 가지는 상기 ARQ 블록을 지시하는 윈도우의 시작이다. 제2 포인터(ARQ RX NEXT BSN)는 상기 수신 디바이스에 의해 수신된 가장 큰 ARQ 블록의 가장 큰 시퀀스 넘버이다. 상기 제2포인터(ARQ RX NEXT BSN)는 상기 구간 ARQ_RX_WINDOW_START 내지 (ARQ_RX_WINDOW_START + ARQ_WINDOW_SIZE)에 위치되어야만 한다. ARQ 블록들의 신뢰성있는 송신을 위해, 상기 송신 디바이스에서 ARQ 윈도우와 상기 수신 디바이스에서의 ARQ 윈도우가 동기화되는 것이 바람직하다. 일 예로, 상기 송신 디바이스에서 ARQ 윈도우와 수신 디바이스에서 ARQ 윈도우간의 동기는 무선 채널에서 에러(error)가 존재할 경우 손실된다.

[0006]

상기 동기가 손실될 경우, ARQ 리셋 절차가 상기 송신 디바이스 혹은 상기 수신 디바이스의 ARQ 엔터티(entity)에 의해 개시된다. 상기 ARQ 리셋 절차가 상기 수신 디바이스에서 개시될 경우, 상기 ARQ 엔터티는 새로운 ARQ 블록들의 송신 및 부정 수신 인지된 ARQ 블록들의 재송신을 비활성화시킨다. 그리고 나서, 상기 ARQ 엔터티는 상기 수신 디바이스의 ARQ 엔터티로 ARQ 리셋 메시지를 송신하고, 상기 수신 디바이스의 ARQ 엔터티로부터의 ARQ 리셋 메시지를 대기한다. 상기 ARQ 리셋 메시지를 기반으로, 상기 수신 디바이스의 ARQ 엔터티는 상기 ARQ 블록 수신을 비활성화시키고, 상기 제1 포인터(ARQ_RX_WINDOW_START)를 0으로 설정하고, 상기 제2 포인터(ARQ RX NEXT BSN)를 0으로 설정하고, 상기 ARQ 블록들에서 수신된, 모든 불완전한 MAC 서비스 데이터 유닛(service data unit: SDU)들을 폐기하고, 상기 ARQ 블록 수신을 활성화시킨다. 그리고 나서, 상기 수신 디바이스의 상기 ARQ 엔터티는 상기 송신 디바이스의 ARQ 엔터티로 ARQ 리셋 메시지를 송신한다. 따라서, 상기 송신 디바이스의 ARQ 엔터티는 상기 제1 포인터(ARQ_TX_WINDOW_START)를 0으로 설정하고, 상기 제2 포인터(ARQ TX NEXT BSN)를 0으로 설정하고, 상기 폐기 스테이트(discarded state)에 존재하는 ARQ 블록들을 폐기하고, 그리고 나서 상기 ARQ 블록들의 송신을 활성화시킨다. 상기 ARQ 블록들은 ARQ 블록 라이프 타임(life time) 내에 ARQ 블록에 대한 수신 인지가 수신되지 않을 경우 상기 폐기 스테이트에 존재하게 될 것임에 유의하여야만 한다. 상기 ARQ 리셋 절차가 상기 송신 디바이스의 ARQ 엔터티로 ARQ 반복 요구를 송신한, 상기 수신 디바이스의 ARQ 엔터티를 제외한, 상기 수신 디바이스의 ARQ 엔터티에 의해 개시될 경우, 유사한 ARQ 리셋 절차가 수행된다.

[0007]

현재의 ARQ 리셋 절차에서, 상기 송신 디바이스의 ARQ 엔터티는 새로운 ARQ 블록들과 부정 수신 인지된 ARQ 블

록들의 송신을 비활성화시키고, 그리고 나서 상기 수신 디바이스의 ARQ 엔터티로 ARQ 리셋 메시지를 송신한다. 상기 ARQ 리셋 메시지의 송신 시점에서, 새로운 ARQ 블록들을 가지는 MAC 계층 패킷을 전달하는 새로운 HARQ 프로세스(process)는 개시되지 않는다. 그러나, 활성화되고, 새로운 ARQ 블록들의 송신을 비활성화시키기 전에 생성된 ARQ 블록들을 송신하는 HARQ 프로세스들이 존재할 수 있다. 상기 ARQ 리셋 메시지를 가지는 MAC 계층 패킷을 전달하는 HARQ 프로세스는 상기 ARQ 블록들을 전달하는 HARQ 프로세스들의 완료 전에 완료될 수 있다는 점에 유의하여야만 한다. 따라서, 상기 수신 디바이스의 ARQ 블록은 상기 송신 디바이스에 의한 상기 ARQ 리셋 메시지의 송신 전에 생성된 상기 ARQ 블록들보다 먼저 상기 ARQ 리셋 메시지를 수신할 수 있다.

[0008]

기본적으로, HARQ는 ARQ 블록들을 가지는 MAC 계층 패킷을 송신하기 위해 상기 물리 계층(physical layer)에서 사용된다. 상기 MAC 계층 패킷은 ARQ 블록들을 포함하는 MAC PDU들로 구성된다. HARQ에서, 다수의 ARQ 프로세스들(MAC 계층 패킷을 전달하는 각 HARQ 프로세스)은 동시에 활성화된다. 상기 송신 디바이스에 의해 송신된 MAC 계층 패킷들은 각각이 채널 조건들을 다양화시킴으로 인해 서로 다른 재송신 시도들을 시도하는, 다수의 HARQ 프로세스들로 인해 순차적으로 수신되지 않는다는 점에 유의하여야만 한다.

[0009]

상기 HARQ 프로세스에서 전달되는 MAC 계층 패킷들이 서로 다른 연결(connection)들에 속하는 다수의 MAC PDU들로 구성되기 때문에, 상기 송신 디바이스는 상기 ARQ 리셋 메시지가 송신될 경우 진행중인 HARQ 송신들을 종료시킬 수 없다. 즉, 상기 송신 디바이스가 상기 진행중인 HARQ 송신들을 종료시킬 경우, 다른 연결들에 해당하는 데이터가 손실될 수 있다.

[0010]

이와는 달리, HARQ 재정렬(reordering)은 상기 MAC 계층 패킷들에서 MAC PDU들을 처리하기 전에 상기 수신 디바이스에서 수행될 수 있다. 그러나, 상기 HARQ 재정렬은 하나의 연결의 MAC PDU들이 다른 연결들의 MAC PDU들로 인해 지연되므로 연결들을 교차하여 HARQ 재정렬이 수행될 경우, 서비스 품질(quality of service: QoS)은 악화될 수 있다.

발명의 내용

해결하려는 과제

[0011]

상기에서 설명한 바와 같은 기존의 ARQ 리셋 절차의 제한들은 하기와 같은 예들을 참조하여 설명된다:

[0012]

1) 데이터 손실: ARQ 리셋 절차의 완료 후에 상기 송신 디바이스에 의해 송신되는, 많은 개수의 ARQ 블록들은 중복(duplicate)들로 폐기될 수 있다. ARQ 윈도우 사이즈(size) 512를 가지는 시스템을 고려하기로 한다. 또한, 상기 ARQ 리셋 절차가 개시될 경우 SN 300으로부터 시작되는 ARQ 블록들이 송신될 경우를 고려하기로 한다.

[0013]

상기 ARQ 윈도우가 리셋된 후 상기 수신 디바이스에 의해 SN 300을 가지는 ARQ 블록이 수신되는 경우를 가정하기로 한다. SN 300을 가지는 ARQ 블록을 수신할 경우, 상기 수신 디바이스는 제거 타이머(purge timer)를 구동 시작하고, SN 0부터 SN 299를 가지는 ARQ 블록들의 수신을 대기한다. 일반적으로, 상기 제거 타이머 값은 ARQ 블록에 대한 ARQ 재송신 횟수를 고려하도록 구성된다. 이후, 상기에서 설명한 바와 같은 시나리오는 상기 ARQ 윈도우의 마지막에서 상기 ARQ 블록의 수신으로 인해 시작된다. 따라서, 상기 제거 타이머가 구동 종료될 경우, 상기 송신 디바이스는 상기 ARQ 리셋을 개시한 후 수신 디바이스가 기대하는 모든 ARQ 블록들이 아닌, 송신된 새로운 ARQ 블록들을 가질 수 있다. 설명을 위한 목적으로, 상기 ARQ 리셋을 개시한 후, 또한 상기 제거 타이머가 구동 종료되기 전에, 상기 송신 디바이스에 의해 200개의 ARQ 블록들이 송신되는 경우를 고려하기로 한다. 또한, 200개의 ARQ 블록들 모두가 상기 수신 디바이스에 의해 수신되는 경우를 고려하기로 한다.

[0014]

상기 폐기 타이머가 구동 종료된 후, 상기 수신 디바이스에서 상기 ARQ 윈도우는 SN 301에서 시작되고, 이에 반해 상기 송신 디바이스의 ARQ 윈도우는 SN 200에서 시작된다. 결과적으로, 상기 송신 디바이스는 SN 200에서 시작되는 ARQ 블록들을 송신하고, SN 200부터 SN 300까지의 모든 ARQ 블록들은 상위 계층(upper layer: TCP)에서 데이터 손실 및 많은 재송신을 초래하는 중복들로 폐기된다.

[0015]

2) 신뢰성없는 전달(어플리케이션에 의한 부정확한 데이터 수신): 상기 송신 디바이스가 SN 0부터 SN 3을 가지는 ARQ 블록들을 송신하고, 제1 타이머(ARQ_TX_WINDOW_START)가 SN 0을 지시하고, 제2 타이머(ARQ_TX_NEXT_SN)가 SN 4를 지시하는 경우를 고려하기로 한다. MAC SDU 1이 SN 0을 가지는 ARQ 블록에서 송신된다. MAC SDU 2이 SN 1을 가지는 ARQ 블록에서 송신된다. MAC SDU 3의 첫 번째 프래그먼트(fragment)가 SN 2를 가지는 ARQ 블록에서 송신된다. MAC SDU 3의 마지막 프래그먼트가 SN 3을 가지는 ARQ 블록에서 송신된다. 상기 ARQ 리셋 절차

가 개시될 경우, SN 3을 가지는 상기 ARQ 블록이 송신된다. 상기 ARQ 블록은 상기 ARQ 리셋 절차 후 상기 수신 디바이스에 의해 수신된다. 상기 ARQ 리셋 절차의 완료 후에, 상기 송신 디바이스는 SN = 0에서 시작하는 ARQ 블록들에서 다시 MAC SDU들을 송신한다.

[0016]

이제, SN0을 가지는 ARQ 블록이 MAC SDU 1을 전달하는 경우를 고려하기로 한다. SN1을 가지는 상기 ARQ 블록은 MAC SDU 2 및 MAC SDU 3을 전달한다. SN 2를 가지는 ARQ 블록은 MAC SDU 4의 첫 번째 프래그먼트를 전달하고, SN 3을 가지는 ARQ 블록은 MAC SDU 4의 마지막 프래그먼트를 전달한다. 상기 수신 디바이스가 SN3을 가지는 ARQ 블록을 수신할 경우, 상기 ARQ 블록은 상기 ARQ 수신기가 SN3을 가지는 ARQ 블록을 수신하기 때문에 중복으로 폐기된다. 그리고 나서, 상기 수신 디바이스는 SN 2 및 SN 3을 가지는 ARQ 블록을 결합하여 MAC SDU를 생성하고, 상기 상위 계층으로 송신한다. 하지만, 상기 MAC SDU는 상기 MAC SDU가 SDU 4의 처음 1/2과 SDU 3의 나중 1/2로 구성되기 때문에 부정확한 MAC SDU가 된다.

과제의 해결 수단

[0017]

본 발명은 무선 통신 환경에서 자동 반복 요구(automatic repeat request: ARQ) 리셋(reset)을 수행하는 방법 및 시스템을 제공한다.

본 발명의 실시 예에 따라 무선 통신 시스템에서 송신 디바이스가 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 방법은, ARQ 리셋 절차가 개시될 경우 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 결정하는 과정과, 상기 결정된 시퀀스 넘버를 포함하는 ARQ 리셋 메시지를 수신 디바이스로 송신하는 과정과, 상기 수신 디바이스로부터 상기 ARQ 리셋 메시지에 대한 응답으로 ARQ 리셋 수신 인지(acknowledgement) 메시지를 수신하면, 상기 송신 디바이스에서 상기 결정된 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 과정을 포함한다.

또한 본 발명의 실시 예에 따라 무선 통신 시스템에서 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 송신 디바이스는, 수신 디바이스와 ARQ 리셋 절차를 위한 메시지들을 송수신하는 통신 인터페이스와, 상기 ARQ 리셋 절차가 개시될 경우 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 결정하고, 상기 결정된 시퀀스 넘버를 포함하는 ARQ 리셋 메시지를 수신 디바이스로 송신하며, 상기 송신 디바이스에서 상기 결정된 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 ARQ 엔터티와, 상기 통신 인터페이스와 상기 ARQ 엔터티의 동작을 제어하는 프로세서를 포함한다.

또한 본 발명의 실시 예에 따라 무선 통신 시스템에서 수신 디바이스가 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 방법은, ARQ 리셋 절차가 개시될 경우 송신 디바이스로부터 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 포함하는 ARQ 리셋 메시지를 수신하는 과정과, 상기 수신 디바이스에서 상기 ARQ 리셋 메시지에 포함된 상기 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 ARQ 엔터티와, 상기 통신 인터페이스와 상기 ARQ 엔터티의 동작을 제어하는 프로세서를 포함한다.

또한 본 발명의 실시 예에 따라 무선 통신 시스템에서 자동 반복 요구(Automatic Repeat Request : ARQ) 리셋을 수행하는 수신 디바이스는, 송신 디바이스와 ARQ 리셋 절차를 위한 메시지들을 송수신하는 통신 인터페이스와,

ARQ 리셋 절차가 개시될 경우 상기 송신 디바이스로부터 ARQ 윈도우(window)의 시작을 나타내는 시퀀스 넘버(sequence number)를 포함하는 ARQ 리셋 메시지를 수신하고, 상기 수신 디바이스에서 상기 ARQ 리셋 메시지에 포함된 상기 시퀀스 넘버를 이용하여 상기 ARQ 윈도우를 구성하는 정보를 설정하는 ARQ 엔터티와, 상기 통신 인터페이스와 상기 ARQ 엔터티의 동작을 제어하는 프로세서를 포함한다.

본 발명의 실시예들에 대한 하기의 구체적인 설명에서, 참조 번호들은 그 일부를 구성하고, 본 발명이 실행될 수 있는 구체적인 실시예들을 도시하기 위한 방식으로 도시되는 첨부 도면들에서 사용될 수 있다. 본 발명의 실시예들은 본 발명이 속하는 기술 분야의 당업자들이 본 발명을 실행하는 것이 가능하도록 충분히 구체적으로 설명될 것이다. 또한, 본 발명의 범위를 벗어남이 없이 다른 실시예들이 사용되고 본 발명의 실시예들에 변경이 이루어질 수 있음은 자명함은 물론이다. 따라서, 하기의 구체적인 설명은 첨부되는 청구항들에 의해서만 정의되는 본 발명의 사상과 범위를 제한하지 않도록 간주될 수 있음은 물론이다.

도면의 간단한 설명

- [0018] 도 1은 본 발명의 일 실시예에 따른 자동 반복 요구(automatic repeat request: ARQ) 리셋(reset) 절차를 수행하는 무선 통신 시스템의 블록 다이어그램을 도시한 도면이다.
- 도 2는 본 발명의 일 실시예에 따른, 무선 통신 환경에서 ARQ 리셋 절차를 수행하는 바람직한 방법을 도시한 신호 흐름도이다.
- 도 3은 본 발명의 다른 실시예에 따른, 무선 통신 환경에서 ARQ 리셋 절차를 수행하는 바람직한 방법을 도시한 신호 흐름도이다.
- 도 4는 본 발명의 또 다른 실시예에 따른, 무선 통신 환경에서 ARQ 리셋 절차를 수행하는 바람직한 방법을 도시한 신호 흐름도이다.
- 도 5는 본 발명의 또 다른 실시예에 따른, 무선 통신 환경에서 ARQ 리셋 절차를 수행하는 바람직한 방법을 도시한 신호 흐름도이다.
- 도 6A 및 도 6B는 본 발명의 일 실시예에 따른, ARQ 리셋 메시지들 및 ARQ 리셋 수신 인지 메시지의 바람직한 포맷들을 도시한 도면이다.
- 도 7은 본 발명의 실시예들을 구현하는 다양한 구성 요소들을 도시하는 송신 디바이스의 블록 다이어그램이다.
- 도 8은 본 발명의 실시예들을 구현하는 다양한 구성 요소들을 도시하는 수신 디바이스의 블록 다이어그램이다.
- 여기에서 설명되는 도면들은 오직 설명을 위한 목적으로서만 사용되며, 어떤 형태로는 본 발명의 범위를 제한하는 의도로서 사용되어서는 안됨에 유의하여야만 할 것이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 도 1은 본 발명의 일 실시예에 따른 자동 반복 요구(automatic repeat request: ARQ) 리셋(reset) 절차를 수행하는 무선 통신 시스템(100)의 블록 다이어그램을 도시한 도면이다. 도 1에서, 상기 무선 통신 시스템(100)은 ARQ TX 엔터티(entity)(106)를 가지는 송신 디바이스(102)와, ARQ RX 엔터티(108)를 가지는 수신 디바이스(104)와, 네트워크(network)(110)를 포함한다. 일 예로, 상기 송신 디바이스(102)는 기지국(base station) 혹은 사용자 단말기(user equipment)가 될 수 있다. 또한, 상기 수신 디바이스(104)는 사용자 단말기 혹은 기지국이 될 수 있다.
- [0020] 바람직한 동작에서, 상기 ARQ TX 엔터티(106)는 상기 송신 디바이스(102) 및 수신 디바이스(104)와 연관되는 ARQ 윈도우(window)들을 동기화시키는 ARQ 리셋 절차를 개시하는 경우를 고려하기로 한다. 상기 ARQ RX 엔터티(108)가 상기 ARQ 리셋 절차를 개시할 수 있다는 것에 유의하여야만 한다. 상기 ARQ TX 엔터티(106)는 상기 ARQ 리셋 절차를 개시할 경우 ARQ 윈도우의 시작에 해당하는 시퀀스 넘버(sequence number)를 결정한다. 상기 결정된 시퀀스 넘버는 상기 ARQ 리셋 절차가 완료될 경우 상기 송신 디바이스(102)에 의해 송신될 첫 번째 ARQ 블록의 시퀀스 넘버이다.
- [0021] 상기 ARQ TX 엔터티(106)는 상기 결정된 ARQ 블록의 시퀀스 넘버를 나타내는 ARQ 리셋 메시지를 상기 수신 디바이스(104)로 송신한다. 따라서, 상기 ARQ RX 엔터티(108)는 상기 수신 디바이스(104)의 ARQ 윈도우의 제1 포인터(pointer) (ARQ_RX_WINDOW_START_SN) 값 및 제2 포인터(ARQ_RX_NEXT_SN) 값을 상기 송신 디바이스(102)로부터 수신된 ARQ 리셋 메시지에 의해 지시되는 시퀀스 넘버로 설정한다. 그리고 나서, 상기 ARQ RX 엔터티(108)는 상기 송신 디바이스(102)로 ARQ 리셋 수신 인지(acknowledgment) 메시지를 송신한다. 상기 ARQ 리셋 수신 인지 메시지를 수신할 경우, 상기 ARQ TX 엔터티(106)는 상기 송신 디바이스(102)의 ARQ 윈도우의 제1 포인터(ARQ_TX_WINDOW_START_SN) 값과 제2 포인터(ARQ_TX_NEXT_SN) 값을 상기 결정된 시퀀스 넘버(즉, 상기 ARQ TX 엔터티(106)에 의해 송신된 ARQ 리셋 메시지에 의해 지시되는 시퀀스 넘버)로 설정한다. 그리고 나서, 상기에서 설명한 바와 같은 방법으로, 상기 ARQ 리셋 절차는 완료된다. 따라서, 상기 송신 디바이스(102)와 수신 디바이스(104)는 상기 ARQ 리셋 절차를 완료할 경우, 상기 송신 디바이스(102) 혹은 상기 수신 디바이스(104)에 의해 상기 ARQ 리셋 절차가 개시되는지 여부와 상관없이 상기 ARQ TX 엔터티(106)에 의해 결정된 시퀀스 넘버로부터 상기 송신 디바이스(102)와 수신 디바이스(104)의 ARQ 윈도우들을 시작시킨다. 또한, 본 발명의 하나 혹은 그 이상의 바람직한 실시예들에 따른 상기 ARQ 리셋 절차는 하기에서 도 2 내지 도 5를 참조하여 구체적으로 설명될 것이다.
- [0022] 도 2는 본 발명의 일 실시예에 따른, 무선 통신 환경에서 ARQ 리셋 절차를 수행하는 바람직한 방법을 도시한 신호 흐름도(200)이다. 202단계에서, 상기 ARQ TX 엔터티(106)는 상기 ARQ 리셋 절차를 개시할 경우 새로운 ARQ

블록들의 송신 및 이전에 송신된 ARQ 블록들의 재송신을 비활성화시킨다. 도 2에서 202 단계 내지 222단계는 상기 ARQ 리셋 절차가 상기 송신 디바이스(102)에 의해 개시될 경우 상기 송신 디바이스(102)와 수신 디바이스(104)간에 수행되는 ARQ 리셋 절차를 도시한다.

[0023] 204단계에서, 상기 ARQ TX 엔터티(106)는 상기 ARQ 리셋 절차의 개시가 트리거(trigger)될 경우 ARQ 윈도우의 시작에 상응하는 시퀀스 넘버를 결정한다. 본 발명의 일 실시예에서, 상기 송신 디바이스(102)와 수신 디바이스(104)의 상기 ARQ 윈도우들은 상기 ARQ 리셋 절차가 완료될 경우 상기 결정된 시퀀스 넘버로부터 시작된다. 본 발명의 일 실시예에서, 상기 결정된 시퀀스 넘버는 상기 ARQ 리셋 절차가 완료될 경우, 상기 송신 디바이스(102)에 의해 송신될 첫 번째 ARQ 블록의 시퀀스 넘버에 대응된다. 상기 204단계는 상기 202단계와 동시에 수행될 수도 있다는 점에 유의하여야만 한다.

[0024] 본 발명의 일 실시예에서, 상기 시퀀스 넘버는 ARQ 리셋 절차의 개시가 트리거될 경우 상기 송신 디바이스(102)의 ARQ 윈도우의 제1 포인터 값($ARQ_TX_WINDOW_START_SN$)을 기반으로 결정된다. 본 발명의 일 실시예에서, 상기 ARQ 윈도우의 시작에 해당하는 상기 시퀀스 넘버($ARQ_WINDOW_START_SN_{ARQ_RESET}$)는 다음과 같은 수학적 식을 기반으로 결정된다:

[0025] <수학적 식>

[0026] $ARQ_WINDOW_START_SN_{ARQ_RESET} = (ARQ_TX_WINDOW_START_SN + ARQ_WINDOW_SIZE) \bmod (ARQ_SN_MODULUS)$

[0027] 여기서, $ARQ_WINDOW_START_SN_{ARQ_RESET}$ 는 결정된 시퀀스 넘버이고, $ARQ_TX_WINDOW_START_SN$ 는 상기 ARQ 리셋 절차가 트리거된 시점에서 상기 송신 디바이스(102)의 ARQ 윈도우의 시작 시퀀스이고, $ARQ_SN_MODULUS$ 는 다수의 고유 시퀀스 넘버 값들이다. 일 예로, 시퀀스 넘버가 10비트(시퀀스 넘버 = 10 비트)이고, ARQ_WINDOW_SIZE 가 512($ARQ_WINDOW_SIZE = 512$)인 시스템을 고려하기로 한다. 상기 $ARQ_TX_WINDOW_START_SN$ 가 0($ARQ_TX_WINDOW_START_SN = 0$)일 경우, $ARQ_WINDOW_START_SN_{ARQ_RESET}$ 는 521($ARQ_WINDOW_START_SN_{ARQ_RESET} = (0+512) \bmod (1024) = 512$)이다. 상기 ARQ 리셋 절차를 완료할 경우, 상기 송신 디바이스(102)는 시퀀스 넘버가 512(시퀀스 넘버 = 512)에서 시작하는 새로운 ARQ 블록들을 송신할 것이다. 즉, 상기 ARQ 리셋 절차를 완료할 경우, 상기 수신 디바이스(104)가 수신할 것이라고 기대하는 첫 번째 ARQ 블록은 시퀀스 넘버 512를 가지는 ARQ 블록이다.

[0028] 본 발명의 또 다른 실시예에서, 상기 시퀀스 넘버는 ARQ 리셋 절차가 트리거되는 시점에서 상기 송신 디바이스(102)의 ARQ 윈도우의 제2 포인터 값($ARQ_TX_NEXT_SN$)을 기반으로 결정된다. 본 발명의 바람직한 일 실시예에서, 상기 ARQ 윈도우의 시작에 대응되는 상기 시퀀스 넘버($ARQ_WINDOW_START_SN_{ARQ_RESET}$)는 하기의 수학적 식을 기반으로 결정된다:

[0029] <수학적 식>

[0030] $ARQ_WINDOW_START_SN_{ARQ_RESET} = (ARQ_TX_NEXT_SN + ARQ_WINDOW_SIZE) \bmod (ARQ_SN_MODULUS)$

[0031] 여기서, $ARQ_TX_NEXT_SN$ 는 마지막으로 송신된, 새로운 ARQ 블록의 시퀀스 번호보다 크다.

[0032] 206단계에서, 상기 ARQ TX 엔터티(106)는 상기 결정된 시퀀스 넘버를 가지는 ARQ 리셋 메시지를 송신한다. 상기 ARQ 리셋 메시지는 상기 ARQ RX 엔터티(108)로 상기 ARQ 리셋 절차가 개시되었음을 지시한다. 상기 ARQ 리셋 메시지가 수신될 경우, 상기 ARQ RX 엔터티(108)는 208단계에서 상기 송신 디바이스(102)로부터의 ARQ 블록들 수신을 비활성화시킨다. 210단계에서, 상기 ARQ RX 엔터티(108)는 상기 ARQ 리셋 메시지를 수신할 경우 상기 ARQ 블록들에서 불완전한 MAC PDU들을 폐기한다.

[0033] 212단계에서, 상기 ARQ RX 엔터티(108)는 상기 수신 디바이스(104)의 ARQ 윈도우의 제1 포인터 값($ARQ_RX_WINDOW_START_SN$)과 제2 포인터 값($ARQ_RX_NEXT_SN$)을 상기 ARQ 리셋 메시지에서 지시되는 상기 시퀀스 넘버($ARQ_WINDOW_START_SN_{ARQ_RESET}$)로 설정한다. 214단계에서, 상기 ARQ RX 엔터티(108)는 상기 송신 디바이스(102)로부터의 ARQ 블록들 수신을 활성화시킨다. 216단계에서, 상기 ARQ RX 엔터티(108)는 상기 ARQ 리셋 메시지의 수신을 나타내는 ARQ 리셋 수신 인지 메시지를 송신한다.

[0034] 218단계에서, 상기 ARQ TX 엔터티(106)는 상기 송신 디바이스(104)의 ARQ 윈도우의 제1 포인터 값($ARQ_TX_WINDOW_START_SN$)과 제2 포인터 값($ARQ_RX_NEXT_SN$)을 상기 결정된 시퀀스 넘버($ARQ_WINDOW_START_SN_{ARQ_RESET}$)로 설정한다. 220단계에서, 상기 ARQ TX 엔터티(106)는 상기 ARQ 윈도우에 제1 포

인터 값 및 제2 포인터 값을 설정할 경우 폐기 상태에 존재하는 ARQ 블록들을 폐기한다. 222단계에서, 상기 ARQ TX 엔터티(106)는 상기 수신 디바이스(104)의 ARQ 블록들의 송신을 활성화시킨다.

[0035] 도 3은 본 발명의 다른 실시예에 따른, 무선 통신 환경에서 ARQ 리셋 절차를 수행하는 바람직한 방법을 도시한 신호 흐름도(300)이다. 도 3에 도시되어 있는 방법에서, 상기 ARQ 수신 엔터티(108)는 302단계에서 ARQ 리셋 절차의 개시를 나타내는 ARQ 리셋 메시지를 상기 송신 디바이스(102)로 송신한다. 도 3의 304 단계 내지 324 단계는 상기에서 설명한 202 단계 내지 222단계와 유사함을 알 수 있으며, 따라서 304 단계 내지 324 단계에 대한 설명을 생략하기로 한다.

[0036] 도 4는 본 발명의 또 다른 실시예에 따른, 무선 통신 환경에서 ARQ 리셋 절차를 수행하는 바람직한 방법을 도시한 신호 흐름도(400)이다. 도 4는 상기 송신 디바이스(102)에 의해 개시되는 ARQ 리셋을 수행하는 바람직한 방법을 도시하고 있으며, 따라서 그 절차는 416 단계 내지 418단계를 제외하고 도 2에서 설명한 ARQ 리셋 절차와 유사함에 유의하여야만 한다.

[0037] 416단계에서, 상기 ARQ RX 엔터티(108)는 상기 ARQ 윈도우를 리셋하기 전에(즉, 412단계에서 상기 ARQ 윈도우의 제1 포인터 값 및 제2 포인터 값을 ARQ TX 엔터티(106)로부터의 ARQ 리셋 메시지에서 수신된 시퀀스 번호로 설정하기 전에) 상기 수신 디바이스(104)의 ARQ 윈도우의 제1 포인터 값에 의해 지시되는 ARQ 블록의 시퀀스 번호를 나타내는 ARQ 리셋 수신 인지 메시지를 상기 ARQ TX 엔터티(106)로 송신한다. 따라서, 418단계에서, 상기 ARQ TX 엔터티(106)는 상기 수신 디바이스(104)에 의해 긍정 수신 인지된 ARQ 리셋 수신 인지 메시지에서의 시퀀스 번호보다 작은 시퀀스 번호를 가지는 ARQ 블록들을 고려한다. 이후, 상기 송신 디바이스(102)는 상기 긍정 수신 인지된 ARQ 블록들에서 송신된 MAC SDU들의 재송신을 피하게 된다.

[0038] 도 5는 본 발명의 또 다른 실시예에 따른, 무선 통신 환경에서 ARQ 리셋 절차를 수행하는 바람직한 방법을 도시한 신호 흐름도(500)이다. 도 5는 상기 송신 디바이스(102)에 의해 개시되는 ARQ 리셋을 수행하는 바람직한 방법을 도시하고 있으며, 따라서 그 절차는 518 단계 내지 520단계를 제외하고 도 3에서 설명한 ARQ 리셋 절차와 유사함에 유의하여야만 한다.

[0039] 518단계에서, 상기 ARQ RX 엔터티(108)는 상기 ARQ 윈도우를 리셋하기 전에(즉, 514단계에서 상기 ARQ 윈도우의 제1 포인터 값 및 제2 포인터 값을 ARQ TX 엔터티(106)로부터의 ARQ 리셋 메시지에서 수신된 시퀀스 번호로 설정하기 전에) 상기 수신 디바이스(104)의 ARQ 윈도우의 제1 포인터 값에 의해 지시되는 ARQ 블록의 시퀀스 번호를 나타내는 ARQ 리셋 수신 인지 메시지를 상기 ARQ TX 엔터티(106)로 송신한다. 따라서, 520단계에서, 상기 ARQ TX 엔터티(106)는 상기 수신 디바이스(104)에 의해 긍정 수신 인지된 ARQ 리셋 수신 인지 메시지에서의 시퀀스 번호보다 작은 시퀀스 번호를 가지는 ARQ 블록들을 고려한다. 이후, 상기 송신 디바이스(102)는 상기 긍정 수신 인지된 ARQ 블록들에서 송신된 MAC SDU들의 재송신을 피하게 된다.

[0040] 도 6A 및 도 6B는 본 발명의 일 실시예에 따른, ARQ 리셋 메시지들 및 ARQ 리셋 수신 인지 메시지의 바람직한 포맷들(600,650)을 도시한 도면이다. 도 6A에서, 참조 번호 600은 상기 송신 디바이스(102)에 의해 상기 ARQ 리셋 절차가 개시될 경우 상기 수신 디바이스(102)로 송신된, 결정된 시퀀스 번호를 포함하는 ARQ 리셋 메시지(일 예로, 206단계에서 송신된 ARQ 리셋 메시지)의 포맷을 나타낸다. 또한, 상기 참조 번호 600은 상기 ARQ 리셋 절차가 상기 수신 디바이스(104)에 의해 개시될 경우 상기 수신 디바이스(104)로 송신되는, 결정된 시퀀스 번호를 포함하는 ARQ 리셋 메시지(일 예로, 308단계에서 송신되는 ARQ 리셋 메시지)의 다른 포맷을 나타낸다. 상기 ARQ 리셋 메시지들은 상기 ARQ 윈도우를 리셋하기 위해 결정된 시퀀스 번호를 나타내는, 추가적인 'ARQ 윈도우 시작(ARQ window start)' 필드를 포함한다는 점에 유의하여야만 한다.

[0041] 도 6B에서, 참조 번호 650은 상기 ARQ 리셋 메시지가 상기 수신 디바이스(104)에서 수신될 경우 제1 포인터 값에 의해 지시되는 시퀀스 번호를 포함하는 ARQ 리셋 수신 인지 메시지(일 예로, 416단계에서 송신된 ARQ 리셋 수신 인지 메시지)의 포맷을 나타낸다. 상기 ARQ 수신 인지 리셋 메시지는 상기 ARQ 리셋 메시지가 상기 수신 디바이스(104)에서 수신될 경우 상기 수신 디바이스(104)의 ARQ 윈도우의 시작에 상응하는 ARQ 블록의 시퀀스 번호를 나타내는, 추가적인 'ARQ 수신기 윈도우 시작(ARQ receiver window start)' 필드를 포함한다는 점에 유의하여야만 한다.

[0042] 도 7은 본 발명의 실시예들을 구현하는 다양한 구성 요소들을 도시하는 상기 송신 디바이스(102)의 블록 다이어그램이다. 도 7에서, 상기 송신 디바이스(102)는 프로세서(702)와, 메모리(704)와, 읽기 전용 메모리(read only memory: ROM)(706)와, 송수신기(708)와, 버스(bus)(710)와, 통신 인터페이스(712)와, 디스플레이(714)와, 입력 디바이스(716)와, 커서 제어(cursor control)(718)를 포함한다.

- [0043] 여기서 사용되는 바와 같은, 상기 프로세서(702)는 마이크로 프로세서(microprocessor)와, 마이크로 제어기(microcontroller)와, 복합 명령어 집합 컴퓨팅 마이크로 프로세서(complex instruction set computing microprocessor)와, 축소 명령어 집합 컴퓨팅 마이크로 프로세서(reduced instruction set computing microprocessor)와, 긴 명령어 워드 마이크로 프로세서(very long instruction word microprocessor)와, 명백한 병렬 명령어 컴퓨팅 마이크로 프로세서(explicitly parallel instruction computing microprocessor)와, 그래픽 프로세서(graphics processor)와, 디지털 신호 프로세서(digital signal processor), 혹은 다른 어떤 형태의 프로세싱 회로와 같은, 그렇다고 그들에 한정되지는 않는 임의의 타입의 컴퓨팅(computing) 회로를 나타낸다. 또한, 상기 프로세서(702)는 일반 논리 디바이스들, 혹은 프로그램 가능 논리 디바이스들(generic or programmable logic devices), 혹은 어레이(array)들, 주문형 반도체(application specific integrated circuit)들과, 단일 칩(single-chip) 컴퓨터들과, 스마트 카드(smart card)들 등과 같은 삽입된 제어기들을 포함할 수 있다.
- [0044] 상기 메모리(704)와 ROM(706)은 휘발성 메모리 및 비휘발성 메모리가 될 수 있다. 상기 메모리(704)는 상기에서 설명한 바와 같은 하나 혹은 그 이상의 실시예들에 따른, ARQ 윈도우를 리셋하는 하나 혹은 그 이상의 단계들을 수행하는(일 예로, ARQ 윈도우의 시작에 해당하는 시퀀스 넘버를 결정하고, 상기 ARQ 윈도우의 제1 포인터 값 및 제2 포인터 값을 상기 결정된 시퀀스 넘버로 설정하는) ARQ TX 모듈(106)을 포함한다. 다양한 컴퓨터 관독 가능 저장 매체가 상기 메모리 엘리먼트들에 저장될 수 있고, 상기 메모리 엘리먼트들로부터 접속될 수 있다. 메모리 엘리먼트들은 데이터 및 기계 관독 가능 명령어들을 저장하는데 적합한 어떤 형태의 메모리 디바이스(들)이라도 포함할 수 있으며, 상기 적합 메모리 디바이스(들)는 랜덤 액세스 메모리(random access memory)와, 소거 가능 프로그램 읽기 전용 메모리(erasable programmable read only memory)와, 전기적 소거 가능 프로그램 읽기 전용 메모리(electrically erasable programmable read only memory)와, 하드 드라이브(hard drive)와, 콤팩트 디스크(compact disk)들을 처리하는 제거 가능 미디어 드라이브(removable media drive)와, 메모리 카드(memory card)들과, 메모리 스틱(Memory Stick)들 등이 될 수 있다.
- [0045] 본 발명의 실시예들은 태스크(task)들을 수행하거나, 요약 데이터 타입들 혹은 low-level 하드웨어 컨텍스트를 정의하기 위해 함수들과, 절차들과, 데이터 구조들과, 어플리케이션 프로그램들을 포함하는 모듈들과 함께 구현될 수 있다. 상기에서 설명한 바와 같은 기록 매체에 저장된 기계 관독 가능 명령어들은 상기 프로세서(702)에 의해 실행될 수 있다. 일 예로, 컴퓨터 프로그램은 상기에서 설명한 바와 같은 본 발명의 실시예들 및 그 교시에 따라 대역들에 걸쳐 컴포넌트 캐리어를 통합할 수 있는 기계 관독 가능 명령어들을 포함할 수 있다. 본 발명의 일 실시예에서, 상기 프로그램은 콤팩트 디스크-읽기 전용 메모리(compact disk-read only memory: CD-ROM)에 포함될 수 있고, 상기 CD-ROM에서 상기 비휘발성 메모리의 하드 드라이브로 로딩될 수 있다. 상기 기계 관독 가능 명령어들은 본 발명의 다양한 실시예들에 상응하게 상기 송신 디바이스(102)가 인코딩하도록 할 수 있다.
- [0046] 상기 송수신기(708)는 상기 ARQ 윈도우의 시작에 해당하는 시퀀스 넘버를 포함하는 ARQ 리셋 메시지를 상기 수신 디바이스로 송신하고, 상기 ARQ 리셋 메시지에 대한 응답으로 상기 ARQ 리셋 수신 인지 메시지를 수신할 수 있다. 상기 버스(710)는 상기 송신 디바이스(102)의 다양한 구성 요소들간의 상호 연결로서 동작한다. 상기 통신 인터페이스들(712)과, 디스플레이(714)와, 입력 디바이스(716)와, 커서 제어(718)와 같은 구성 요소들은 해당 기술 분야의 당업자에게 잘 알려져 있으며, 따라서 그 설명은 생략하기로 한다.
- [0047] 도 8은 본 발명의 실시예들을 구현하는 다양한 구성 요소들을 도시하는 상기 수신 디바이스(104)의 블록 다이어그램이다. 도 8에서, 상기 수신 디바이스(104)는 프로세서(802)와, 메모리(804)와, 읽기 전용 메모리(read only memory: ROM)(806)와, 송수신기(808)와, 버스(810)와, 통신 인터페이스(812)와, 디스플레이(814)와, 입력 디바이스(816)와, 커서 제어(818)를 포함한다.
- [0048] 여기서 사용되는 바와 같은, 상기 프로세서(802)는 마이크로 프로세서와, 마이크로 제어기와, 복합 명령어 집합 컴퓨팅 마이크로 프로세서와, 축소 명령어 집합 컴퓨팅 마이크로 프로세서와, 긴 명령어 워드 마이크로 프로세서와, 명백한 병렬 명령어 컴퓨팅 마이크로 프로세서와, 그래픽 프로세서와, 디지털 신호 프로세서, 혹은 다른 어떤 형태의 프로세싱 회로와 같은, 그렇다고 그들에 한정되지는 않는 임의의 타입의 컴퓨팅 회로를 나타낸다. 또한, 상기 프로세서(802)는 일반 논리 디바이스들, 혹은 프로그램 가능 논리 디바이스들, 혹은 어레이들, 주문형 반도체들과, 단일 칩 컴퓨터들과, 스마트 카드들 등과 같은 삽입된 제어기들을 포함할 수 있다.
- [0049] 상기 메모리(804)와 ROM(806)은 휘발성 메모리 및 비휘발성 메모리가 될 수 있다. 상기 메모리(804)는 상기에서 설명한 바와 같은 하나 혹은 그 이상의 실시예들에 따른, ARQ 윈도우를 리셋하는 하나 혹은 그 이상의 단계들

을 수행하는(일 예로, 상기 결정된 시퀀스 넘버를 포함하는 ARQ 리셋 메시지를 수신하고, 상기 ARQ 윈도우의 제 1 포인터 값과 제2 포인터 값을 상기 결정된 시퀀스 넘버로 설정하는) ARQ RX 모듈(108)을 포함한다. 다양한 컴퓨터 판독 가능 저장 매체가 상기 메모리 엘리먼트들에 저장될 수 있고, 상기 메모리 엘리먼트들로부터 접속될 수 있다. 메모리 엘리먼트들은 데이터 및 기계 판독 가능 명령어들을 저장하는데 적합한 어떤 형태의 메모리 디바이스(들)이라도 포함할 수 있으며, 상기 적합 메모리 디바이스(들)는 랜덤 접속 메모리와, 소거 가능 프로그램 읽기 전용 메모리와, 전기적 소거 가능 프로그램 읽기 전용 메모리와, 하드 드라이브와, 콤팩트 디스크들을 처리하는 제거 가능 미디어 드라이브와, 메모리 카드들과, 메모리 스틱들 등이 될 수 있다.

[0050]

본 발명의 실시예들은 태스크(task)들을 수행하거나, 요약 데이터 타입들 혹은 low-level 하드웨어 컨텍스트를 정의하기 위해 함수들과, 절차들과, 데이터 구조들과, 어플리케이션 프로그램들을 포함하는 모듈들과 함께 구현될 수 있다. 상기에서 설명한 바와 같은 기록 매체에 저장된 기계 판독 가능 명령어들은 상기 프로세서(802)에 의해 실행될 수 있다. 일 예로, 컴퓨터 프로그램은 상기에서 설명한 바와 같은 본 발명의 실시예들 및 그 교시에 따라 상기 ARQ 윈도우를 리셋하는 하나 혹은 그 이상의 단계들을 수행할 수 있는 기계 판독 가능 명령어들을 포함할 수 있다. 본 발명의 일 실시예에서, 상기 프로그램은 콤팩트 디스크-읽기 전용 메모리(compact disk-read only memory: CD-ROM)에 포함될 수 있고, 상기 CD-ROM에서 상기 비휘발성 메모리의 하드 드라이브로 로딩될 수 있다. 상기 기계 판독 가능 명령어들은 본 발명의 다양한 실시예들에 상응하게 상기 수신 디바이스(104)가 인코딩하도록 할 수 있다.

[0051]

상기 송수신기(808)는 상기 ARQ 윈도우의 시작에 해당하는 시퀀스 넘버를 포함하는 ARQ 리셋 메시지를 수신하고, 상기 송신 디바이스(102)로 상기 ARQ 리셋 수신 인지 메시지를 송신할 수 있다. 상기 버스(810)는 상기 수신 디바이스(104)의 다양한 구성 요소들간의 상호 연결로서 동작한다. 상기 통신 인터페이스들(812)와, 디스플레이(814)와, 입력 디바이스(816)와, 커서 제어(818)와 같은 구성 요소들은 해당 기술 분야의 당업자에게 잘 알려져 있으며, 따라서 그 설명은 생략하기로 한다.

[0052]

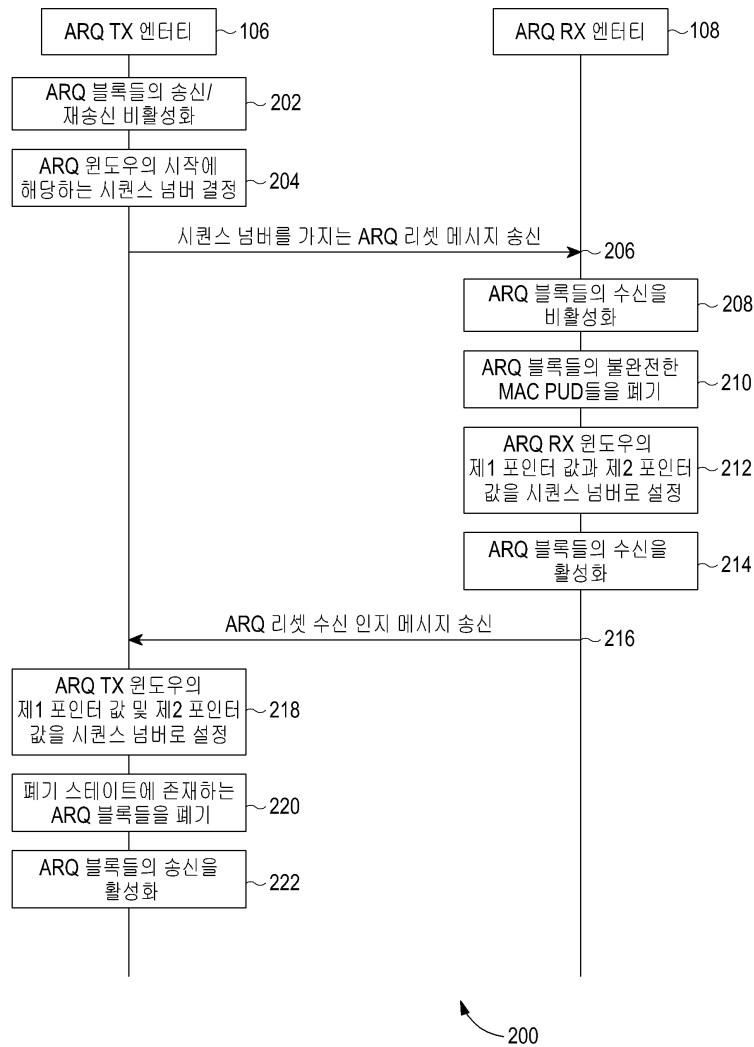
본 발명의 실시예들은 특정 실시예들을 참조하여 설명되고 있지만, 상기 다양한 실시예들의 범위와 사상을 벗어남이 없이 본 발명의 실시예들에 다양한 수정들 및 변경들이 이루어질 수 있음은 자명할 수 있다. 또한, 본 발명에서 설명되는 상기 다양한 디바이스들과, 모듈(module)들과, 선택기들과, 추정기들 등은 활성화될 수 있고, 하드웨어(hardware) 회로, 일 예로 상보성 금속 산화막 반도체(complementary metal oxide semiconductor) 기반 논리 회로와, 펌웨어(firmware)와, 소프트웨어(software) 및/혹은 하드웨어와 펌웨어 및/혹은 기계 판독 가능 매체에 삽입된 소프트웨어의 조합과 같은 하드웨어 회로를 사용하여 동작될 수 있다. 일 예로, 상기 다양한 전기 구조 및 방법들은 트랜지스터(transistor)들과, 논리 게이트(logic gate)들과, 주문형 반도체와 같은 전기 회로들을 사용하여 실시될 수 있다.

도면

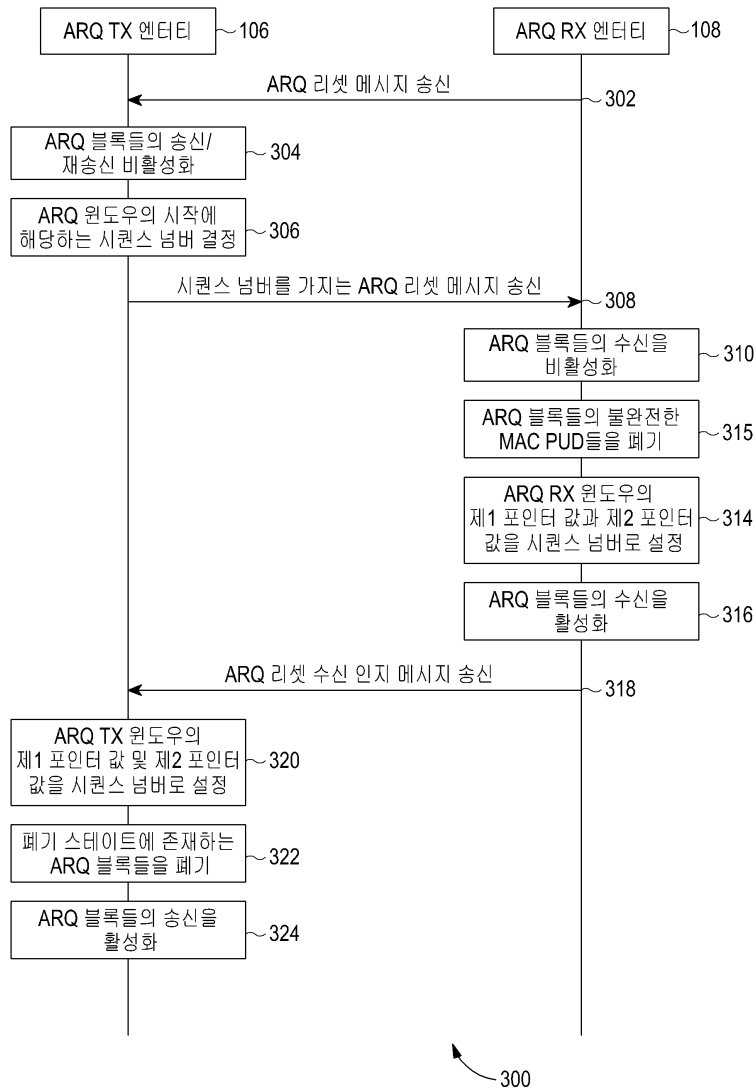
도면1



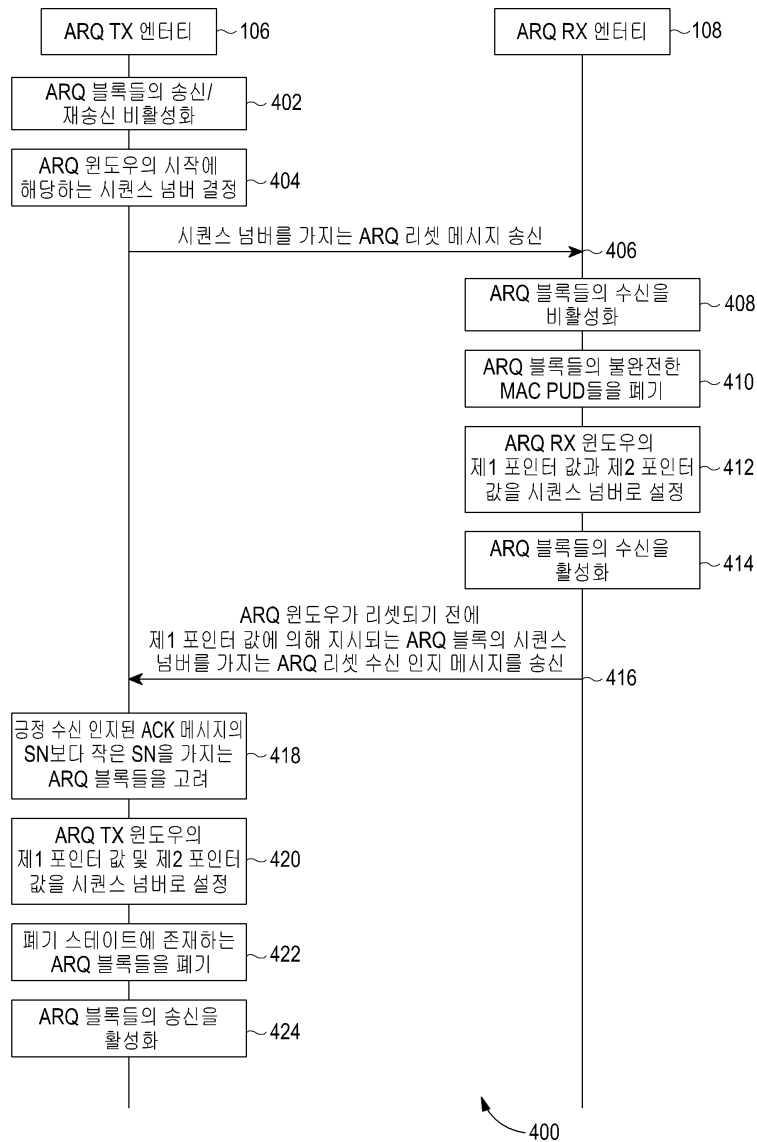
도면2



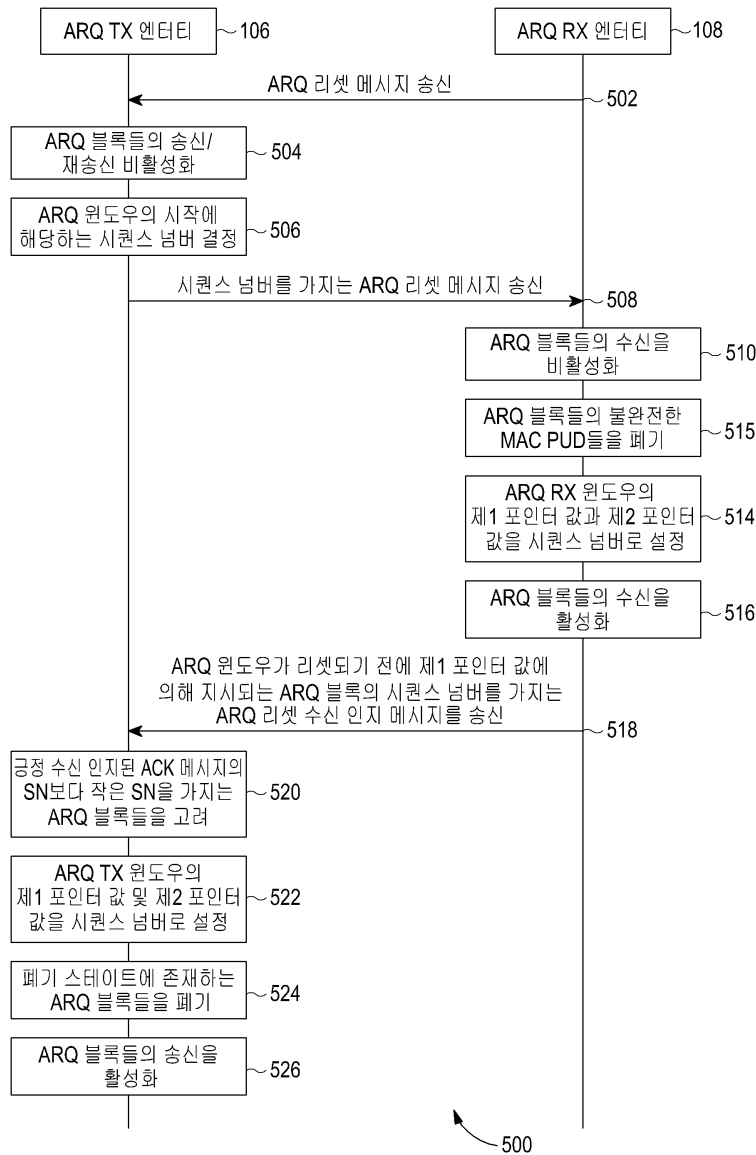
도면3



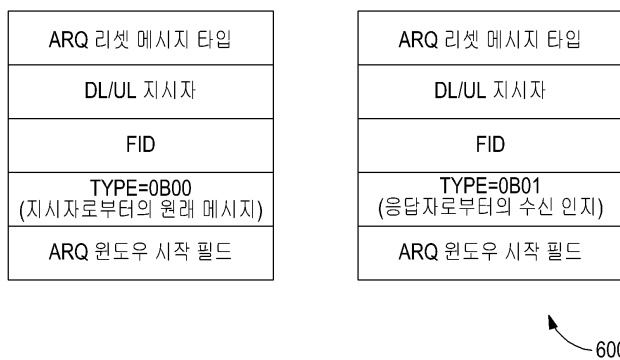
도면4



도면5



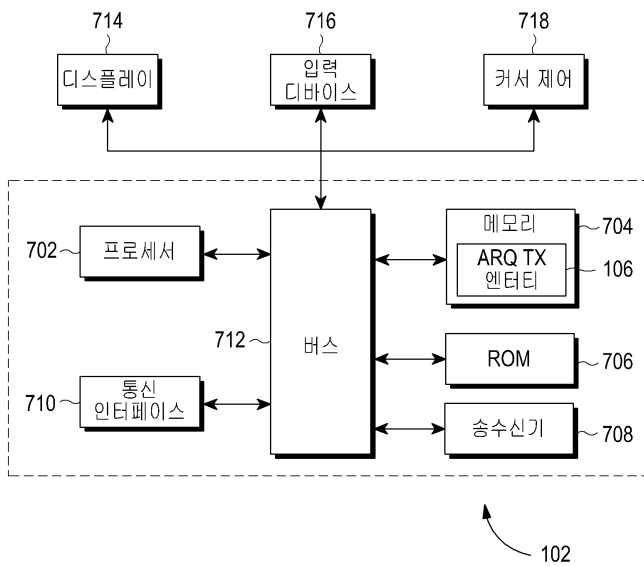
도면6a



도면6b



도면7



도면8

