



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년02월27일
(11) 등록번호 10-1953055
(24) 등록일자 2019년02월21일

- | | |
|--|---|
| <p>(51) 국제특허분류(Int. Cl.)
H04W 28/02 (2009.01) H04W 76/10 (2018.01)</p> <p>(52) CPC특허분류
H04W 28/0215 (2013.01)
H04W 28/0205 (2013.01)</p> <p>(21) 출원번호 10-2017-7031669</p> <p>(22) 출원일자(국제) 2016년02월22일
심사청구일자 2018년03월15일</p> <p>(85) 번역문제출일자 2017년10월31일</p> <p>(65) 공개번호 10-2018-0002646</p> <p>(43) 공개일자 2018년01월08일</p> <p>(86) 국제출원번호 PCT/US2016/018965</p> <p>(87) 국제공개번호 WO 2016/178730
국제공개일자 2016년11월10일</p> <p>(30) 우선권주장
62/156,788 2015년05월04일 미국(US)
15/048,662 2016년02월19일 미국(US)</p> <p>(56) 선행기술조사문헌
KR1020090114802 A</p> | <p>(73) 특허권자
켈컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775</p> <p>(72) 발명자
양 피터 푸이 록
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775</p> <p>장 징
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775
(뒷면에 계속)</p> <p>(74) 대리인
특허법인코리아나</p> |
|--|---|

전체 청구항 수 : 총 28 항

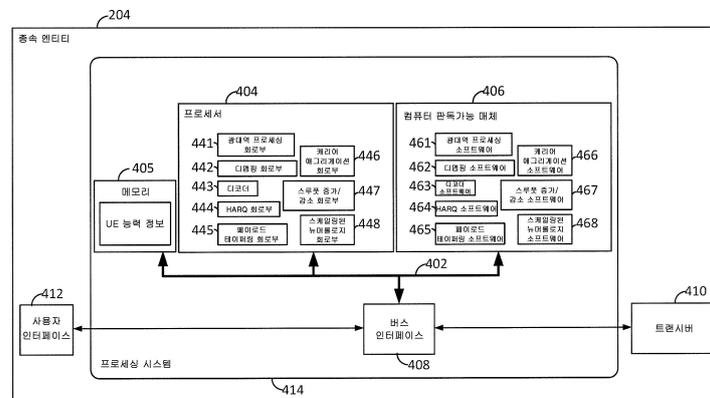
심사관 : 황운철

(54) 발명의 명칭 **모뎀 프로세싱 파이프라인을 관리하기 위한 노드간 조정**

(57) 요약

본 개시의 여러 양태들은 스케줄링 엔티티들과 종속 엔티티들 사이에서 모뎀 프로세싱 파이프라인들을 관리하기 위한 노드간 조정을 가능하게 하는 장치, 방법들, 및 소프트웨어를 제공한다. 파이프라인은 칩 면적의 실질적 증가 없이 하드웨어 프로세싱 블록들의 이용을 개선하는 입증된 기법이다. 따라서, 본 개시의 여러 양태들은 심지어 넓은 대역폭 네트워크에서도 통신 레이턴시를 감소시키는 일반 목적과 함께, 무선 통신 디바이스의 모뎀에서 효율적인 프로세싱 파이프라인을 제공한다. 여러 예들에서, 모뎀 프로세싱 파이프라인 효율은 다운링크 송신들의 전송기와 수신기 사이의 특정 조정 시그널링을 이용하는 것에 의해 증강될 수 있어, 전송기가 수신기 및 수신기에서 보장되는 파이프라인 강화안을 인지하게 한다. 이 조정의 관점에서, 파이프라인 효율에 대한 최상의 절충안이 목표로 될 수도 있으면서 여전히 일반적으로 엄격한 ACK 턴어라운드 요건들을 충족한다.

대표도



(52) CPC특허분류

H04W 28/0273 (2013.01)

H04W 76/15 (2018.02)

(72) 발명자

지 텡광

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

스미 존 에드워드

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

소리아가 조셉 비나미라

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

부산 나가

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

명세서

청구범위

청구항 1

무선 통신을 위하여 구성되는 스케줄링 엔티티로서,

프로세서;

상기 프로세서에 통신적으로 커플링된 메모리; 및

상기 프로세서에 통신적으로 커플링된 트랜시버를 포함하고,

상기 프로세서는,

사용자 장비 (user equipment; UE) 의 복수의 확인응답 (acknowledgment; ACK) 레이턴시 값들을 포함하는 UE 능력 정보 메시지를 수신하기 위해 상기 트랜시버를 이용하는 것으로서, 각각의 ACK 레이턴시 값은 상기 UE 에 대한 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, 상기 트랜시버를 이용하고;

상기 UE 능력 정보 메시지에서 ACK 레이턴시 값들의 세트로부터 ACK 레이턴시 값을 선택하고; 그리고

선택된 상기 ACK 레이턴시 값과 연관된 UE 능력 정보 메시지에서의 상기 연관된 임계 다운링크 스루풋 값에 따라 다운링크 데이터 레이트에서 다운링크 데이터를 송신하기 위해 상기 트랜시버를 이용하기 위하여 구성되는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 2

제 1 항에 있어서,

상기 ACK 레이턴시 값들의 세트에서의 각각의 ACK 레이턴시 값은 복수의 캐리어 애그리게이션 모드들 각각에 대한 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 3

제 1 항에 있어서,

상기 프로세서는 또한, 캐리어 애그리게이션이 상기 UE 에 적용될 수도 있도록, 복수의 컴포넌트 캐리어들 상에서 반송되는 상기 다운링크 데이터를 구성하기 위하여 구성되는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 4

제 1 항에 있어서,

상기 UE 능력 정보 메시지는 상기 다운링크 데이터의 페이로드 테이퍼링을 구성하기 위한 감소 스케줄을 더 포함하는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 5

제 1 항에 있어서,

상기 프로세서는 또한,

송신 시간 간격 (transmission time interval; TTI) 의 종점에서 하나 이상의 심볼들에서 페이로드를 테이퍼링하기 위하여 구성되고,

상기 테이퍼링하는 것은:

비-데이터 심볼들과 함께 상기 하나 이상의 심볼들을 로딩하는 것;

상기 하나 이상의 심볼들에 대한 MIMO 계층들의 수를 감소시키는 것;

- 상기 하나 이상의 심볼들에 대한 변조 순서를 제한하는 것;
- 상기 하나 이상의 심볼들에 대한 코딩 레이트를 감소시키는 것;
- 각각의 심볼에서 지원되는 코드 블록들의 최대 수를 감소시키는 것; 또는
- 상기 하나 이상의 심볼들에 대한 패딩을 송신하는 것

중 하나 이상을 포함하는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 6

제 1 항에 있어서,

상기 프로세서는 또한,

랭킹화된 리스트를 생성하기 위해 최저 다운링크 스루풋에서부터 최고 다운링크 스루풋까지 UE 능력 정보 메시지 내의 엔트리들을 랭킹화하고; 그리고

최소 다운링크 스루풋 임계 보다 더 큰 스루풋을 제공하는 엔트리를 상기 랭킹화된 리스트로부터 선택하기 위하여 구성되는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 7

제 1 항에 있어서,

상기 프로세서는 또한,

상기 다운링크 데이터에서의 심볼들에 대한 심볼 지속기간을 단축하고 톤 스페이싱을 증가시키기 위하여 구성되는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 8

제 1 항에 있어서,

상기 UE 에 대한 개별적으로 연관된 임계 다운링크 스루풋 값은 UE 능력에 기초하는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 9

제 1 항에 있어서,

상기 ACK 레이턴시 값은 오직 상기 연관된 임계 다운링크 스루풋 값 이하의 다운링크 스루풋 값들의 범위만을 지원하는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 10

제 5 항에 있어서,

상기 프로세서는 또한,

원하는 ACK 턴어라운드 레이턴시를 충족하는지의 상기 UE 의 성공 또는 실패를 표시하도록 구성되는 피드백을 상기 UE 로부터 수신하는 것으로서, 상기 피드백은 상기 다운링크 데이터에 대한 프로세스 오버런 상태를 포함하는, 상기 피드백을 상기 UE 로부터 수신하고;

상기 프로세스 오버런 상태에 따라 얼마나 많은 페이로드 테이퍼링을 적용하는지를 추정하고; 그리고

상기 추정에 따라 선택된 페이로드 테이퍼링 방식을 표시하도록 구성되는 다운링크 배정 시그널링을 송신하기 위하여 구성되는, 무선 통신을 위하여 구성되는 스케줄링 엔티티.

청구항 11

무선 통신을 위하여 구성되는 사용자 장비 (UE) 로서,

복수의 순차적 프로세싱 스테이지들을 갖는 파이프라인을 포함하는 프로세서;

상기 프로세서에 통신적으로 커플링된 메모리; 및
 상기 프로세서에 통신적으로 커플링된 트랜시버를 포함하고,
 상기 프로세서는,

상기 UE 의 복수의 ACK 레이턴시 값들을 포함하는 UE 능력 정보 메시지를 송신하기 위해 트랜시버를 이용하는 것으로서, 각각의 ACK 레이턴시 값은 상기 UE 에 대한 개별적으로 연관된 임계 다운로드 스루풋 값을 갖는, 상기 트랜시버를 이용하고;

상기 UE 능력 정보 메시지에 따라 구성된 다운로드 데이터를 스케줄링 엔티티로부터 수신하기 위해 상기 트랜시버를 이용하고; 그리고

상기 복수의 순차적 프로세싱 스테이지들을 갖는 파이프라인을 이용하여 수신된 상기 다운로드 데이터를 프로세싱하기 위하여 구성되는, 무선 통신을 위하여 구성되는 사용자 장비.

청구항 12

제 11 항에 있어서,

ACK 레이턴시 값들의 세트에서의 각각의 ACK 레이턴시 값은 복수의 캐리어 애그리게이션 모드들 각각에 대해 개별적으로 연관된 임계 다운로드 스루풋 값을 갖는, 무선 통신을 위하여 구성되는 사용자 장비.

청구항 13

제 11 항에 있어서,

상기 UE 능력 정보 메시지는 다운로드 데이터 송신의 페이로드 테이퍼링을 구성하기 위한 감소 스케줄을 더 포함하는, 무선 통신을 위하여 구성되는 사용자 장비.

청구항 14

제 11 항에 있어서,

상기 프로세서는 또한,

원하는 ACK 턴어라운드 레이턴시를 충족하는지의 성공 또는 실패에 대응하는 상기 다운로드 데이터에 대한 프로세스 오버런 상태를 결정하고; 그리고

상기 프로세스 오버런 상태를 표시하는 피드백을 상기 스케줄링 엔티티에 송신하기 위하여 구성되는, 무선 통신을 위하여 구성되는 사용자 장비.

청구항 15

제 11 항에 있어서,

상기 프로세서는 또한,

상기 파이프라인의 순차적 프로세싱 스테이지들 중 하나 이상의 스테이지들에 대한 프로세싱 스루풋을 순간적으로 증가시키기 위하여 구성되는, 무선 통신을 위하여 구성되는 사용자 장비.

청구항 16

스케줄링 엔티티에서 동작가능한 무선 통신 방법으로서,

사용자 장비 (UE) 의 복수의 ACK 레이턴시 값들을 포함하는 UE 능력 정보 메시지를 수신하는 단계로서, 각각의 ACK 레이턴시 값은 상기 UE 에 대해 개별적으로 연관된 임계 다운로드 스루풋 값을 갖는, 상기 사용자 장비 (UE) 능력 정보 메시지를 수신하는 단계;

상기 UE 능력 정보 메시지에서 ACK 레이턴시 값들의 세트 중에서 ACK 레이턴시 값을 선택하는 단계; 및

선택된 상기 ACK 레이턴시 값과 연관된 UE 능력 정보 메시지에서의 연관된 임계 다운로드 스루풋 값에 따라 다운로드 데이터 레이트에서 다운로드 데이터를 송신하는 단계를 포함하는, 스케줄링 엔티티에서 동작가능한 무선

통신 방법.

청구항 17

제 16 항에 있어서,

상기 ACK 레이턴시 값들의 세트에서의 각각의 ACK 레이턴시 값은 복수의 캐리어 애그리게이션 모드들 각각에 대한 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, 스케줄링 엔티티에서 동작가능한 무선 통신 방법.

청구항 18

제 16 항에 있어서,

캐리어 애그리게이션이 상기 UE 에 적용될 수도 있도록, 복수의 컴포넌트 캐리어들 상에서 반송되는 상기 다운링크 데이터를 구성하는 단계를 더 포함하는, 스케줄링 엔티티에서 동작가능한 무선 통신 방법.

청구항 19

제 16 항에 있어서,

상기 UE 능력 정보 메시지는 상기 다운링크 데이터의 페이로드 테이퍼링을 구성하기 위한 감소 스케줄을 더 포함하는, 스케줄링 엔티티에서 동작가능한 무선 통신 방법.

청구항 20

제 16 항에 있어서,

송신 시간 간격 (transmission time interval; TTI) 의 종점에서 하나 이상의 심볼들에서 페이로드를 테이퍼링하는 단계를 더 포함하고,

상기 테이퍼링하는 단계는:

- 비-데이터 심볼들과 함께 상기 하나 이상의 심볼들을 로딩하는 단계;
- 상기 하나 이상의 심볼들에 대한 MIMO 계층들의 수를 감소시키는 단계;
- 상기 하나 이상의 심볼들에 대한 변조 순서를 제한하는 단계;
- 상기 하나 이상의 심볼들에 대한 코딩 레이트를 감소시키는 단계;
- 각각의 심볼에서 지원되는 코드 블록들의 최대 수를 감소시키는 단계; 또는
- 상기 하나 이상의 심볼들에 대한 패딩을 송신하는 단계

중 하나 이상을 포함하는, 스케줄링 엔티티에서 동작가능한 무선 통신 방법.

청구항 21

제 16 항에 있어서,

랭킹화된 리스트를 생성하기 위해 최저 다운링크 스루풋에서부터 최고 다운링크 스루풋까지 UE 능력 정보 메시지 내의 엔트리들을 랭킹화하는 단계; 및

최소 다운링크 스루풋 임계 보다 더 큰 스루풋을 제공하는 엔트리를 상기 랭킹화된 리스트로부터 선택하는 단계를 더 포함하는, 스케줄링 엔티티에서 동작가능한 무선 통신 방법.

청구항 22

제 16 항에 있어서,

상기 다운링크 데이터에서의 심볼들에 대한 심볼 지속기간을 단축하고 톤 스페이싱을 증가시키는 단계를 더 포함하는, 스케줄링 엔티티에서 동작가능한 무선 통신 방법.

청구항 23

제 20 항에 있어서,

원하는 ACK 턴어라운드 레이턴시를 충족하는지의 상기 UE 의 성공 또는 실패를 표시하도록 구성되는 피드백을 상기 UE 로부터 수신하는 단계로서, 상기 피드백은 다운링크 데이터 송신에 대한 프로세스 오버런 상태를 포함하는, 상기 피드백을 상기 UE 로부터 수신하는 단계;

상기 프로세스 오버런 상태에 따라 얼마나 많은 페이로드 테이퍼링을 적용하는지를 추정하는 단계; 및

상기 추정에 따라 선택된 페이로드 테이퍼링 방식을 표시하도록 구성되는 다운링크 배정 시그널링을 송신하는 단계를 더 포함하는, 스케줄링 엔티티에서 동작가능한 무선 통신 방법.

청구항 24

사용자 장비 (user equipment; UE) 에서 동작가능한 무선 통신 방법으로서,

상기 UE 의 복수의 ACK 레이턴시 값들을 포함하는 UE 능력 정보 메시지를 송신하는 단계로서, 각각의 ACK 레이턴시 값은 상기 UE 에 대한 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, 상기 UE 능력 정보 메시지를 송신하는 단계;

스케줄링 엔티티로부터, 상기 UE 능력 정보 메시지에 따라 구성되는 다운링크 데이터를 수신하는 단계; 및

복수의 순차적 프로세싱 스테이지들을 갖는 파이프라인을 이용하여 수신된 상기 다운링크 데이터를 프로세싱하는 단계를 포함하는, 사용자 장비에서 동작가능한 무선 통신 방법.

청구항 25

제 24 항에 있어서,

ACK 레이턴시 값들의 세트에서의 각각의 ACK 레이턴시 값은 복수의 캐리어 애그리게이션 모드들 각각에 대한 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, 사용자 장비에서 동작가능한 무선 통신 방법.

청구항 26

제 24 항에 있어서,

상기 UE 능력 정보 메시지는 상기 다운링크 데이터의 페이로드 테이퍼링을 구성하기 위한 감소 스케줄을 더 포함하는, 사용자 장비에서 동작가능한 무선 통신 방법.

청구항 27

제 24 항에 있어서,

원하는 ACK 턴어라운드 레이턴시를 충족하는지의 성공 또는 실패에 대응하는 상기 다운링크 데이터에 대한 프로세스 오버런 상태를 결정하는 단계; 및

상기 프로세스 오버런 상태를 표시하는 피드백을 상기 스케줄링 엔티티에 송신하는 단계를 더 포함하는, 사용자 장비에서 동작가능한 무선 통신 방법.

청구항 28

제 24 항에 있어서,

상기 파이프라인의 순차적 프로세싱 스테이지들 중 하나 이상의 스테이지들에 대한 프로세싱 스루풋을 순간적으로 증가시키는 단계를 더 포함하는, 사용자 장비에서 동작가능한 무선 통신 방법.

발명의 설명

기술 분야

[0001] 관련 출원들의 상호 참조

[0002] 본 출원은 2015년 5월 4일 미국 특허청에 제출된 가출원 번호 62/156,788 및 2016년 2월 19일 미국 특허청에 제출된 비가출원 번호 15/048,662 의 이익을 우선권으로 주장하며, 그 전체 내용은 아래 완전히 설명되고 모든 적

용가능한 목적을 위한 것으로서 본원에서는 참조로서 포함한다.

[0003] **기술 분야**

[0004] 아래 설명된 기술은 일반적으로 통신 시스템들에 관한 것이고, 보다 구체적으로, 모뎀 프로세싱 파이프라인을 관리하기 위한 노드간 조정을 가능하게 하고 제공하는 기술들에 관한 것이다. 특정 실시형태들은 통신 시스템 및 디바이스에 이용되어, 디자인 친화적인 풋프린트 특징들 및 효율적인 전력 보존 대책들을 갖는 적절한 하드웨어와 함께 매우 넓은 대역폭 및 낮은 지연 시간 특징들을 가능하게 한다.

배경 기술

[0005] 무선 통신 시스템들은 여러 원격 통신 서비스들, 이를 테면, 전화, 비디오, 데이터, 메시징, 및 브로드캐스트들을 제공하기 위해 널리 배치된다. 통상적인 무선 통신 시스템들은 가용의 시스템 리소스들 (예를 들어, 대역폭, 송신 전력) 을 공유함으로써 다수의 사용자들과의 통신을 지원할 수 있는 다중 액세스 기술들을 채용할 수도 있다. 이러한 다중 액세스 기술들의 예들은 코드 분할 다중 접속 (CDMA) 시스템들, 시분할 다중 접속 (TDMA) 시스템들, 주파수 분할 다중 접속 (FDMA) 시스템들, 직교 주파수 분할 다중 접속 (OFDMA) 시스템들, 단일 캐리어 주파수 분할 다중 접속 (SC-FDMA) 시스템들, 및 시분할 동기 코드 분할 다중 접속 (TD-SCDMA) 시스템들을 포함한다.

[0006] 이들 다중 접속 기술들은 국내, 국가, 지역 및 심지어 글로벌 레벨에서 상이한 무선 디바이스들이 통신할 수 있게 하는 공통 프로토콜을 제공하기 위하여 여러 원격 통신들에 적용되었다. 통신 표준의 예들은 3GPP (Third Generation Partnership Project) 에서 발표한 UMTS (Universal Mobile Telecommunications System) 모바일 표준에 대한 강화안들의 세트를 포함하는 LTE (Long Term Evolution), LTE-Advanced 및 LTE-Advanced Pro 를 포함한다. LTE 와 그 변형안은 주파수 효율을 개선하고, 비용들을 낮추고, 서비스들을 개선하고, 새로운 스펙트럼을 이용하고, 다운링크 (DL) 상에서의 OFDMA, 업링크 (UL) 상에서의 SC-FDMA, 및 다중 입력 다중 출력 (MIMO) 안테나 기술을 이용하여 서로의 공개 표준들을 보다 양호하게 통합함으로써 모바일 광대역 인터넷 액세스를 보다 양호하게 지원하도록 설계된다. 그러나, 모바일 광대역 액세스에 대한 요구가 계속해서 증가하기 때문에, 다수의 액세스 기법들 기술에서의 추가적인 개선안들에 대한 요구가 존재한다. 바람직하게는, 이들 개선안들은 기존의 및 개발중인 다중 액세스 기술들 및 이들 기술들을 채용하는 원격 통신 표준들에 대해 적용가능해야 한다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0007] 다음은 이러한 양태들의 기본적인 이해를 제공하기 위해 본 개시의 하나 이상의 양태들의 간략화된 개요를 제공한다. 본 개요는 본 개시의 모든 예견되는 피처들의 확장적인 개요가 아니며, 본 개시의 모든 양태들의 주요한 또는 중요한 엘리먼트들을 식별하도록 의도된 것도 아니고 본 개시의 임의의 또는 모든 양태들의 범위를 기술하도록 의도된 것도 아니다. 유일한 목적은 하기에 제시되는 상세한 설명에 대한 전조로서 본 개시의 하나 이상의 양태들의 몇몇 개념들을 간략화된 형태로 제공하는 것이다.

[0008] 본 개시의 여러 양태들은 스케줄링 엔티티들과 종속 엔티티들 사이에서 모뎀 프로세싱 파이프라인들을 관리하기 위한 노드간 조정을 가능하게 하는 장치, 방법들, 및 소프트웨어를 제공한다. 파이프라인은 칩 면적의 실질적 증가 없이 하드웨어 프로세싱 블록들의 이용을 개선하는 입증된 기법이다. 따라서, 본 개시의 여러 양태들은 심지어 넓은 대역폭 네트워크에서도 통신 레이턴시를 감소시키는 일반 목적과 함께, 무선 통신 디바이스의 모뎀에서 효율적인 프로세싱 파이프라인을 제공한다. 여러 예들에서, 모뎀 프로세싱 파이프라인 효율은 다운링크 송신들의 전송기와 수신기 사이의 특정 조정 시그널링을 이용하는 것에 의해 증강될 수 있어, 전송기가 수신기 및 수신기에서 보장되는 파이프라인 강화안을 인지하게 한다. 이 조정의 관점에서, 파이프라인 효율에 대한 최상의 절충안이 목표로 될 수도 있으면서 여전히 일반적으로 엄격한 ACK 턴어라운드 요건들을 충족한다.

[0009] 일 예에서, 무선 통신을 위하여 구성된 스케줄링 엔티티가 개시된다. 스케줄링 엔티티는 프로세서, 프로세

서에 통신가능하게 커플링된 메모리, 및 프로세서에 통신가능하게 커플링된 트랜시버를 포함한다. 프로세서는 복수의 ACK 레이턴시 값들을 포함하는 사용자 장비 (UE) 능력 정보 메시지를 수신하기 위해 그 트랜시버를 이용하되, 각각의 ACK 레이턴시 값은 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, 그 트랜시버를 이용하고; UE 능력 정보 메시지에서 복수의 ACK 레이턴시 값들 중에서 소정의 ACK 레이턴시 값을 선택하고; 그리고 선택된 ACK 레이턴시 값과 연관된 UE 능력 정보 메시지에서의 연관된 임계 다운링크 스루풋 값에 따라 다운링크 데이터 레이트에서 다운링크 데이터 송신을 송신하기 위하여 구성된다.

[0010] 다른 예에서, 무선 통신을 위하여 구성된 사용자 장비 (UE) 가 개시된다. UE 는 복수의 순차적 프로세싱 스테이지들을 갖는 파이프라인을 포함하는 프로세서, 프로세서에 통신가능하게 커플링된 메모리, 및 프로세서에 통신가능하게 커플링된 트랜시버를 포함한다. 프로세서는 복수의 ACK 레이턴시 값들을 포함하는 UE 능력 정보 메시지를 송신하기 위해 그 트랜시버를 이용하되, 각각의 ACK 레이턴시 값은 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, 그 트랜시버를 이용하고; UE 능력 정보 메시지에 따라 다운링크 데이터를 수신하기 위하여 그 트랜시버를 이용하고; 그리고 복수의 순차적 프로세싱 스테이지들을 갖는 파이프라인을 이용하여 수신된 다운링크 데이터를 프로세싱하기 위하여 구성된다.

[0011] 또 다른 예에서, 스케줄링 엔티티에서 동작가능한 무선 통신의 방법이 개시된다. 여기에서, 방법은 복수의 ACK 레이턴시 값들을 포함하는 사용자 장비 (UE) 능력 정보 메시지를 수신하는 단계로서, 각각의 ACK 레이턴시 값은 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, UE 능력 정보 메시지를 수신하는 단계; UE 능력 정보 메시지에서 복수의 ACK 레이턴시 값들 중에서 소정의 ACK 레이턴시 값을 선택하는 단계; 및 선택된 ACK 레이턴시 값과 연관된 UE 능력 정보 메시지에서의 연관된 임계 다운링크 스루풋 값에 따라 다운링크 데이터 레이트에서 다운링크 데이터를 송신하는 단계를 포함한다.

[0012] 또 다른 예에서, 사용자 장비 (UE) 에서 동작가능한 무선 통신의 방법이 개시된다. 여기에서, 본 방법은 복수의 ACK 레이턴시 값들을 포함하는 UE 능력 정보 메시지를 송신하는 단계로서, 각각의 ACK 레이턴시 값은 개별적으로 연관된 임계 다운링크 스루풋 값을 갖는, UE 능력 정보 메시지를 송신하는 단계; UE 능력 정보 메시지에 따라 다운링크 데이터를 수신하는 단계; 및 복수의 순차적 프로세싱 스테이지들을 갖는 파이프라인을 이용하여 수신된 다운링크 데이터를 프로세싱하는 단계를 포함한다.

[0013] 본 발명의 이들 및 다른 양태들은 다음에 오는 상세한 설명을 검토할 때 보다 완전하게 이해될 것이다. 본 발명의 다른 양태들, 특징들, 및 실시형태들은, 다음의 상세한 설명, 첨부 도면들과 연계한 본 발명의 예시적인 실시형태들을 검토할 때 당업자들에게 자명해질 것이다. 본 발명의 특징들이 하기에서 소정의 실시형태들 및 도면들에 대해 논의될 수도 있으나, 본 발명의 모든 실시형태들은 본원에서 논의된 유리한 특징들 중 하나 이상의 유리한 특징들을 포함할 수 있다. 다시 말해, 하나 이상의 실시형태들이 소정의 유리한 특징들을 갖는 것으로 논의될 수도 있으나, 이러한 특징들 중 하나 이상의 특징은 또한 본원에서 논의된 발명의 다양한 실시형태들에 따라 이용될 수도 있다. 유사한 방식으로, 예시적인 실시형태들이 디바이스, 시스템, 또는 방법 실시형태들로 하기에서 논의될 수도 있으나, 이러한 예시적인 실시형태들은 다양한 디바이스들, 시스템들, 및 방법들로 구현될 수도 있음이 이해되어야 한다.

도면의 간단한 설명

- [0014] 도 1 은 일부 실시형태들에 따른 액세스 네트워크 아키텍처의 일 예를 예시하는 다이어그램이다.
- 도 2 는 일부 실시형태들에 따라 하나 이상의 종속 엔티티들과 통신하는 스케줄링 엔티티의 일 예를 개념적으로 예시하는 블록도이다.
- 도 3 은 일부 실시형태들에 따라 프로세싱 시스템을 채택하는 스케줄링 엔티티의 하드웨어 구현의 일 예를 예시하는 블록도이다.
- 도 4 는 일부 실시형태들에 따라 프로세싱 시스템을 채택하는 종속 엔티티의 하드웨어 구현의 일 예를 예시하는 블록도이다.
- 도 5 는 베이스라인 프로세싱 파이프라인을 보여주는 개략적 예시이다.
- 도 6a 및 도 6b 는 일부 실시형태들에 따라 프로세싱 파이프라인 강화들을 보여주는 개략적 예시이다.
- 도 7a 및 도 7b 는 일부 실시형태들에 따라 페이로드 테이퍼링에 의해 변경된 프로세싱 파이프라인을 보여주는 개략적 예시이다.

도 8 은 일부 실시형태들에 따라 순차적 TTI들간의 인터리브된 제어 및 제이터를 갖는 시분할 듀플렉스 (TDD) 프레임 구조의 개략적 예시이다.

도 9a 및 도 9b 는 일부 실시형태들에 따라 클록 속도를 순간적으로 증가시키는 것에 의해 변경된 프로세싱 파이프라인을 보여주는 개략적 예시이다.

도 10 은 일부 실시형태들에 따라 연속 컴포넌트 캐리어들을 이용한 캐리어 애그리게이션의 개략적 예시이다.

도 11 은 일부 실시형태들에 따라 불연속 컴포넌트 캐리어들을 이용한 캐리어 애그리게이션의 개략적 예시이다.

도 12 는 일부 실시형태들에 따라 MAC 층에서 상이한 컴포넌트 캐리어들로부터 송신 블록들의 애그리게이션을 예시하는 블록도이다.

도 13a 및 도 13b 는 일부 실시형태들에 따라 캐리어 애그리게이션을 구현하는 것에 의해 변경된 프로세싱 파이프라인을 보여주는 개략적 예시이다.

도 14a 및 도 14b 는 일부 실시형태들에 따라 스케일링된 뉴머롤로지를 구현하는 것에 의해 변경된 프로세싱 파이프라인을 보여주는 개략적 예시이다.

도 15 는 일부 실시형태들에 따라 모뎀 프로세싱 파이프라인을 관리하는 노드간 조정을 위한 일 예의 프로세스를 예시하는 플로우차트이다.

도 16 은 일부 실시형태들에 따라 모뎀 프로세싱 타임라인을 관리하는 노드간 조정을 위한 일 예의 프로세스를 예시하는 플로우차트이다.

도 17 은 일부 실시형태들에 따라 모뎀 프로세싱 타임라인을 관리하는 노드간 조정을 위한 일 예의 프로세스를 예시하는 플로우차트이다.

발명을 실시하기 위한 구체적인 내용

[0015] 첨부된 도면들과 연계하여 하기에 설명되는 상세한 설명은, 여러 구성들의 설명으로서 의도된 것이며 본원에서 설명되는 개념들이 실시될 수도 있는 구성들만을 나타내도록 의도된 것은 아니다. 상세한 설명은 여러 개념들의 철저한 이해를 제공하기 위한 목적으로 특정 세부사항들을 포함한다. 그러나, 이들 개념들이 이들 특정 세부사항들 없이 실시될 수도 있음이 당업자에게는 명백할 것이다. 몇몇 경우들에서, 이러한 개념들을 모호하게 하는 것을 방지하기 위해 공지 구조들 및 컴포넌트들이 블록도의 형태로 도시된다.

[0016] 본 개시의 여러 양태들은 스케줄링 엔티티들과 종속 엔티티들 사이에서 (예를 들어, 기지국과 사용자 장비 사이에서) 모뎀 프로세싱 파이프라인들을 관리하기 위한 노드간 조정을 가능하게 하는 장치, 방법들, 및 소프트웨어를 제공한다. 파이프라인은 칩 면적의 실질적 증가 없이 하드웨어 프로세싱 블록들의 이용을 개선하는 기법이다. 본 개시의 일부 양태들은 심지어 넓은 대역폭 네트워크에서도 통신 레이턴시를 감소시키는 일반 목적과 함께, 무선 통신 디바이스의 모뎀에서 효율적인 프로세싱 파이프라인을 제공한다.

[0017] 여러 예들에서, 모뎀 프로세싱 파이프라인 효율은 다운링크 송신들의 전송기와 수신기 사이의 특정 조정 시그널링을 이용하는 것에 의해 증강될 수 있어, 전송기가 수신기의 능력들 및 수신기에서 보장되는 파이프라인 알고리즘을 인지하게 한다. 이 조정의 관점에서, 파이프라인 효율에 대한 최상의 절충안이 목표로 될 수도 있으며 여전히 일반적으로 엄격한 ACK 턴어라운드 요건들을 충족한다.

[0018] 이하, 통신 시스템들의 수개의 양태들은 여러 장치들 및 방법들을 참조로 제시될 것이다. 이들 장치들 및 방법들은 다음의 상세한 설명에서 설명되며, 여러 블록들, 모듈들, 컴포넌트들, 회로들, 단계들, 프로세스들, 알고리즘들 등 (이하, 총괄하여 "엘리먼트들" 이라 지칭됨) 에 의해 첨부된 도면들에 예시된다. 이들 엘리먼트들은 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이들의 조합을 이용하여 구현될 수도 있다. 이러한 엘리먼트들이 하드웨어 또는 소프트웨어로 구현되는지 여부는 특정 애플리케이션 및 전체 시스템에 부과되는 설계 제약들에 따라 달라진다.

[0019] 본 개시 전반에 걸쳐 제시된 여러 개념들은 폭넓은 원격 통신 시스템들, 네트워크 아키텍처 및 통신 표준들에 걸쳐 구현될 수도 있다. 예를 들어, 3GPP 는 LTE (long-term evolution) 네트워크로서 자주 지칭되는 이블브드 패킷 시스템 (EPS) 을 포함한 네트워크들에 대한 여러 무선 통신 표준들을 정의한다. LTE 네트워크들은 송신 디바이스와 수신 디바이스 사이에 50 ms 정도로 단대단 레이턴시를 제공할 수 있으며 특정 패킷에 대한 OTA (over-the-air) 레이턴시는 10 ms 의 범위이다. 현재 알려진 LTE 기능은 1 ms 의 송신 시간 간격

(TTI) 을 사용하여 적어도 약 8 ms 의 특정 피드백 시그널링 (즉, 하이브리드 자동 반복 요청 (HARQ) 시그널링) 에 대한 왕복 시간 (RTT) 을 제공한다. 여기서, TTI 는 독립적으로 디코딩될 수 있는 정보 단위에 대한 최소 지속시간에 대응할 수 있다.

[0020] 5 세대 (5G) 네트워크와 같이 앞서 나아가는 차세대 네트워크는 웹 브라우징, 비디오 스트리밍, VoIP, 미션 크리티컬 애플리케이션들, 멀티-홉 네트워크, 실시간 피드백 (예를 들어, 원격 수술, 또는 자동 주행) 을 갖는 원격 동작들 등을 포함하지만 이들에 제한되지 않는 여러 유형들의 서버스들 또는 애플리케이션들을 제공할 수 있다. 이들 애플리케이션들 대부분에서, 피드백 송신들의 프로세싱 및 리턴에서 레이턴시를 감소시킬 수 있는 개선안들이 매우 바람직하다.

[0021] 도 1 은 아래 본원에서 설명된 일부 실시형태들에서 이용될 수도 있는 액세스 네트워크 (100) 의 일반화된 예를 예시하는 다이어그램이다. 이 예에서, 액세스 네트워크 (100) 는 다수의 셀룰라 영역들 (셀들)(102) 로 분할된다. 매크로 기지국들 (104) 은 개별 셀 (102) 에 각각 배정되고, 셀들 (102) 에서의 모든 UE들 (106) 에 대하여 코어 네트워크로의 액세스 포인트를 제공하도록 구성된다. 하나 이상의 하위 전력 클래스 기지국들 (108) 은 셀들 (102) 중 하나 이상과 오버랩하는 셀룰라 영역 (110) 을 가질 수도 있다. 하위 전력 클래스 기지국 (108) 은 펌프 셀 (예를 들어, 홉 Node B), 피코 셀, 마이크로 셀, 원격 라디오 헤드, 또는 일부 경우에 다른 UE (106) 일 수도 있다. 액세스 네트워크 (100) 의 이 예에서는 중앙집중식 제어기가 없지만, 대안의 구성들에서는 중앙 집중식 제어기가 이용될 수도 있다. 기지국들 (104) 은 무선 베어러 제어, 허가 제어, 이동성 제어, 스케줄링, 보안 및 서빙 게이트웨이 (116) 로의 접속성을 포함하는 모든 무선 관련 기능들을 담당한다. 예시에서의 UE들 (106) 은 모바일 폰으로서 도시된다. 그러나, 모바일 폰들은 UE들 (106) 의 통신 특성의 단지 예시이며, UE들은 모바일 폰들로 제한되지 않음을 이해해야 한다. 다만, UE들 (106) 은 임의의 형태를 취하고, 휴먼 통신을 위하여 또는 머신 통신을 위하여 동작하는 등을 포함하는 다양한 기능을 가질 수도 있다. UE들의 예들 및 종속 엔티티들의 예들에 관한 추가의 정보는 예를 들어, 도 2 및 도 4 를 참조하여 아래 설명된다.

[0022] 액세스 네트워크 (100) 에 의해 채택되는 변조 및 다중 접속 방식은 배치되고 있는 특정 원격 통신 표준에 의존하여 변할 수도 있다. 당해 기술 분야의 당업자가 다음에 오는 상세한 설명으로부터 쉽게 알게 될 바와 같이, 본원에 설명된 여러 개념들은 다른 변조 및 다중 접속 기술들을 채택하는 원격통신 표준을 포함하는 여러 애플리케이션들에 잘 적용된다. 예를 들어, 이들 개념들은 5G, LTE, 또는 심지어 EV-DO (Evolution-Data Optimized) 예도 채택될 수도 있다. EV-DO 는 CDMA2000 계열의 표준들의 부분으로서 3GPP2 (3rd Generation Partnership Project 2) 에 의해 반포된 에어 인터페이스 표준들이며, 코드 분할 다중 접속 (CDMA) 을 채택하여 이동국들에 광대역 인터넷 액세스를 제공한다. 이들 개념들은 또한, W-CDMA (Wideband-CDMA) 및 다른 CDMA 수정안, 이를 테면, TD-SCDMA 을 채택하는 UTRA (Universal Terrestrial Radio Access); TDMA 를 채택하는 GSM (Global System for Mobile Communications); 및 E-UTRA (Evolved UTRA), IEEE 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802.20, 및 OFDMA 를 채택한 플래시-OFDM 으로 확장될 수도 있다. UTRA, E-UTRA, UMTS, LTE 및 GSM 은 3GPP 조직으로부터의 문서들에 기술된다. 채택된 실제 무선 통신 표준 및 다중 접속 기술은 시스템에 부여되는 전체적인 설계 구축조건들 및 특정 애플리케이션에 의존한다.

[0023] 일부 예들에서, 기지국들 (104) 은 MIMO 기술을 지원하는 다수의 안테나를 가질 수도 있다. MIMO 기술의 이용은 기지국들 (104) 이 공간 멀티플렉싱, 빔포밍, 및 송신 다이버시티를 지원하도록 공간 도메인을 활용할 수 있게 한다. 공간 멀티플렉싱은 동일한 주파수에서 동시에 데이터의 상이한 스트림들을 송신하는데 이용될 수도 있다. 데이터 스트림들은 전체적인 시스템 용량을 증가시키기 위해 다수의 UE들 (106) 에 또는 데이터 레이트를 증가시키기 위해 단일의 UE (106) 에 송신될 수도 있다. 이는 각각의 데이터 스트림을 공간적으로 프리코딩함으로써 (즉, 진폭 및 위상의 스케일링을 적용함으로써) 그리고 그 후, 다중 송신 안테나들을 통하여 다운링크 (DL) 상에 각각의 공간적으로 프리코딩된 스트림을 송신함으로써 실현된다. 공간적으로 프리코딩된 데이터 스트림들은 상이한 공간 시그너처들을 갖고 UE(들) (106) 에 도달하는데, 이는 UE(들) (106) 각각이 그 UE (106) 를 목적지로 하는 하나 이상의 데이터 스트림들을 복구하게 한다. 업링크 (UL) 상에서, 각각의 UE (106) 는 공간적으로 프리코딩된 데이터 스트림을 송신하고, 이는 기지국 (104) 이 각각의 공간적으로 프리코딩된 데이터 스트림의 소스를 식별할 수 있게 한다.

[0024] 공간적 멀티플렉싱은 일반적으로 채널 상태들이 양호할 때 이용된다. 채널 상태들이 덜 적합할 때, 빔포밍을 이용하여 송신 에너지를 하나 이상의 방향들로 포커싱할 수도 있다. 이는 다수의 안테나들을 통하여 송신을 위한 데이터를 공간적으로 프리코딩함으로써 실현될 수도 있다. 셀의 예지들에서 양호한 커버리지를

실현하기 위하여, 단일의 스트림 빔포밍 송신이 송신 다이버시티와 조합하여 이용될 수도 있다.

- [0025] 본원에 설명된 액세스 네트워크의 특정 양태들은 DL 상에서 OFDM 을 지원하는 MIMO 시스템에 관련될 수도 있다. OFDM 은 OFDM 심볼 내에서 복수의 서브캐리어들을 통하여 데이터를 변조하는 스펙트럼 확산 기술이다. 서브캐리어들은 정밀한 주파수들로 이격된다. 이격은 수신기가 서브캐리어들로부터 데이터를 복구할 수 있게 하는 직교성을 제공한다. 시간 도메인에서, 가드 간격 (예를 들어, 주기적 프리픽스) 은 인터-OFDM-심볼 간섭을 방지하기 위해 각각의 OFDM 심볼에 추가될 수도 있다. UL 은 본 개시의 여러 양태들에서 임의의 적절한 변조 및 코딩 방식을 이용할 수도 있다.
- [0026] 본 개시의 여러 양태들에서, 위에 설명된 기지국들 (104 및 108) 은 임의의 주어진 시간에 반드시 이용될 필요가 있는 것은 아니다. 즉, 피어 투 피어, 디바이스 투 디바이스 또는 메시 구성에서, UE (106) 를 포함하는 임의의 적절한 노드는 스케줄링 엔티티로서, 종속 또는 피스케줄링 엔티티들로서 역할을 하는 하나 이상의 다른 디바이스들에 대한 무선 인터페이스 리소스들의 사용을 스케줄링하는 것을 수행할 수도 있다. 이때 도 2 를 참조하여 보면, 블록도는 스케줄링 엔티티 (202) 및 복수의 종속 엔티티들 (204) 을 예시한다. 여기에서, 스케줄링 엔티티 (202) 는 기지국들 (104 및 108) 에 대응할 수도 있다. 추가적인 예들에서, 스케줄링 엔티티 (202) 는 UE (106) 에 대응할 수도 있거나 또는 무선 통신 네트워크 (100) 내의 임의의 다른 적절한 노드에 대응할 수도 있다. 이와 유사하게, 여러 예들에서, 종속 엔티티 (204) 는 UE (106), 기지국 (104/108) 에 대응할 수도 있거나 또는 무선 통신 네트워크 (100) 내의 임의의 다른 적절한 노드에 대응할 수도 있다.
- [0027] 도 2 에 예시된 바와 같이, 스케줄링 엔티티 (202) 는 하나 이상의 종속 엔티티들 (204) 에 데이터 (206) 를 브로드캐스트할 수도 있다 (데이터는 다운링크 데이터로서 지칭될 수도 있다). 본 개시의 특정 양태들에 따르면, 용어 다운링크는 스케줄링 엔티티 (202) 에서 발신하는 포인트-투-멀티포인트 송신을 지칭할 수도 있다. 일반적으로, 스케줄링 엔티티 (202) 는 다운링크 송신들 및 일부 예들에서, 하나 이상의 종속 엔티티들로부터 스케줄링 엔티티 (202) 로의 업링크 데이터 (210) 를 포함한, 무선 통신 네트워크에서 트래픽을 스케줄링하는 것을 담당하는 노드 또는 디바이스이다. 시스템을 기술하는 다른 방식은 용어 브로드캐스트 채널 멀티플렉싱을 이용할 수도 있다. 본 개시의 양태들에 따르면, 용어 업링크는 종속 엔티티 (204) 에서 발신하는 포인트-투-포인트 송신을 지칭할 수도 있다. 일반적으로, 종속 엔티티 (204) 는 스케줄링 그랜트들, 동기 또는 타이밍 정보, 또는 무선 통신 네트워크에서의 다른 엔티티, 이를 테면 스케줄링 엔티티 (202) 로부터의 다른 제어 정보를 포함하지만 이들에 제한되지 않는 스케줄링 제어 정보를 수신하는 노드 또는 디바이스이다.
- [0028] 스케줄링 엔티티 (202) 는 하나 이상 종속 엔티티들 (204) 에 제어 채널 (208 및/또는 212) 을 브로드캐스트할 수도 있다. 업링크 데이터 (210) 및/또는 다운링크 데이터 (206) 는 송신 시간 간격 (TTI) 을 이용하여 송신될 수도 있다. 여기에서, TTI 는 독립적으로 디코딩될 수 있는 정보의 패킷들 또는 캡슐화된 세트에 대응할 수도 있다. 여러 예들에서, TTI 들은 프레임들에, 데이터 블록들, 시간 슬롯들, 또는 송신을 위한 다른 적절한 비트들의 그룹화에 대응할 수도 있다.
- [0029] 또한, 종속 엔티티들 (204) 은 스케줄링 엔티티 (202) 에 피드백 채널 (214) 을 송신할 수도 있다. 피드백 채널 (214) 은 일부 예들에서, 스케줄링 요청 (SR), 즉, 스케줄링 엔티티가 업링크 송신들을 스케줄링하도록 하는 요청을 포함할 수도 있다. 여기에서, 피드백 채널 (214) 상에서 송신되는 SR 에 응답하여, 스케줄링 엔티티 (202) 는 업링크 패킷들로 TTI 를 스케줄링할 수도 있는 정보를 제어 채널 (212) 에서 송신할 수도 있다. 추가의 예에서, 피드백 채널 (214) 은 확인응답 (ACK) 또는 부정응답 (NACK) 과 같은 하이브리드 자동 반복 요청 (HARQ) 피드백 송신들을 포함할 수도 있다. HARQ 는 당해 기술 분야의 당업자에게 잘 알려진 기법이며, 여기에서 패킷 송신들은 정확도에 대해 수신 측에서 체크될 수도 있고, 확인되면, ACK 가 송신되는 한편, 확인되지 않으면, NACK 가 송신될 수도 있다. NACK 에 응답하여, 송신 디바이스는 HARQ 재송신을 전송할 수도 있고, 이 재송신은 체이스 결합, 증분된 리던던시 등을 구현할 수도 있다.
- [0030] 도 2 에 예시된 채널들은 반드시, 스케줄링 엔티티 (202) 와 종속 엔티티들 (204) 사이에서 이용될 수도 있는 모든 채널들인 것은 아니며, 당해 기술 분야의 당업자는 다른 채널들이 이들 예시된 것, 이를 테면, 다른 제어 및 피드백 채널에 더하여 이용될 수도 있다.
- [0031] 도 3 은 프로세싱 시스템 (314) 을 채택하는 예시적인 스케줄링 엔티티 (202) 의 하드웨어 구현의 일 예를 예시하는 개념도이다. 본 개시의 여러 양태들에 따르면, 엘리먼트 또는 엘리먼트의 임의의 부분, 또는 엘리먼트들의 임의의 조합은 하나 이상의 프로세서들 (304) 을 포함하는 프로세싱 시스템 (314) 과 함께 구현될 수도 있다.

- [0032] 본 개시의 여러 양태에서, 스케줄링 엔티티 (202) 는 임의의 적절한 무선 트랜시버 장치일 수도 있고, 일부 예들에서, 기지국 (BS), 기지국 트랜시버 (BTS), 무선 기지국, 무선 트랜시버, 트랜시버 기능부, 기본 서비스 세트 (BSS), 확장된 서비스 세트 (ESS), 액세스 포인트 (AP), 노드 B, eNode B (eNB), 메시 노드, 중계기, 일부 다른 적절한 용어로 구현될 수도 있다. 기지국은 임의의 수의 사용자 장비 (UE) 에 대한 코어 네트워크로의 무선 액세스 포인트들을 제공할 수도 있다. 본 개시의 전반에 걸쳐, 쉬운 참조를 위하여, eNB 의 LTE 기술 용어는 기지국 또는 스케줄링 엔티티와 상호교환적으로 이용될 수도 있다. 그러나, 실제 네트워크에서, 기술 용어는 비-LTE 네트워크들에서도 특히 수정될 수도 있지만, 본 개시의 범위 내에 여전히 있다.
- [0033] 다른 예들에서, 스케줄링 엔티티 (202) 는 무선 UE 에서 구현될 수도 있다. UE 의 예들은 셀룰라 폰, 스마트폰, 세션 개시 프로토콜 (SIP) 폰, 랩톱, 노트북, 넷북, 스마트북, 개인 휴대 정보 단말기 (PDA), 위성 라디오, 글로벌 포지셔닝 시스템 (GPS) 디바이스, 멀티미디어 디바이스, 비디오 디바이스, 디지털 오디오 플레이어 (예를 들어, MP3 플레이어), 카메라, 게임 콘솔, 엔터테인먼트 디바이스, 차량 컴포넌트, 웨어러블 컴퓨팅 디바이스 (예를 들어, 스마트워치, 헬스 또는 피트니스 트랙커 등), 가전제품, 센서, 밴딩 머신, 사물 인터넷 디바이스, M2M/D2D 디바이스 또는 임의의 다른 유사한 기능 디바이스들을 포함한다. UE 는 또한, 당해 기술 분야의 당업자들에 의해, 이동국 (MS), 가입자국, 모바일 유닛, 가입자 유닛, 무선 유닛, 원격 유닛, 모바일 디바이스, 무선 디바이스, 무선 통신 디바이스, 원격 디바이스, 모바일 가입자국, 액세스 단말기 (AT), 모바일 단말기, 무선 단말기, 원격 단말기, 핸드셋, 단말기, 사용자 에이전트, 모바일 클라이언트, 클라이언트, 또는 일부 다른 적절한 전문용어로서 지칭될 수도 있다.
- [0034] 프로세서들 (304) 의 예들은 마이크로프로세서들, 마이크로제어기들, 디지털 신호 프로세서들 (DSP들), 필드 프로그래밍가능 게이트 어레이들 (FPGA들), 프로그래밍가능 로직 디바이스들 (PLD들), 상태 머신들, 게이트된 로직, 이산 하드웨어 회로들, 및 이 개시 전반에 걸쳐 설명된 여러 기능들을 수행하도록 구성된 다른 적절한 하드웨어를 포함한다. 즉, 스케줄링 엔티티 (202) 에서 이용되는 프로세서 (304) 는 아래 설명된 프로세스들 중 어느 하나 이상을 구현하는데 이용될 수도 있다.
- [0035] 이 예에서, 프로세싱 시스템 (314) 은 버스 (302) 에 의해 일반적으로 표현되는 버스 아키텍처와 함께 구현될 수도 있다. 버스 (302) 는 프로세싱 시스템 (314) 의 특정 애플리케이션 및 전체 설계 제약들에 의존하여 임의의 수의 상호접속 버스들 및 브리지들을 포함할 수도 있다. 버스 (302) 는 (프로세서 (304) 로 일반적으로 표현되는) 하나 이상의 프로세서들, 메모리 (305) 및 (컴퓨터 판독가능 매체 (306) 로 일반적으로 표현되는) 컴퓨터 판독가능 매체들을 포함하는 여러 회로들을 함께 링크시킨다. 버스 (302) 는 또한 다른 회로들, 예컨대, 타이밍 소스들, 주변기기들, 전압 조절기들, 및 전력 관리 회로들을 링크할 수도 있으며, 이는 공지되어 있으므로, 더 이상 설명되지 않을 것이다. 버스 인터페이스 (308) 는 버스 (302) 와 트랜시버 (310) 사이에 인터페이스를 제공한다. 트랜시버 (310) 는 송신 매체를 통하여 여러 다른 장치와 통신하는 수단을 제공한다. 장치의 특성에 의존하여, 사용자 인터페이스 (312)(예를 들어, 키패드, 디스플레이, 스피커, 마이크로폰, 조이스틱) 이 또한 제공될 수도 있다.
- [0036] 본 개시의 일부 양태들에서, 프로세서 (304) 는 하나 이상의 종속 엔티티들로/로부터 업링크 및/또는 다운링크 송신을 위한 리소스들을 스케줄링하기 위하여 구성되는 스케줄러 또는 스케줄링 회로부 (341) 를 포함할 수도 있다. 스케줄러 (341) 는 스케줄러 소프트웨어 (361) 와 협업하여 동작할 수도 있다. 프로세서 (304) 는 송신 시간 간격 (TTI) 의 종점을 향하여 하나 이상의 심볼들에서 페이로드를 테이퍼링하도록 구성되는 페이로드 테이퍼링 회로부 (342) 를 더 포함할 수도 있다. 페이로드 테이퍼링 회로부 (342) 는 페이로드 테이퍼링 소프트웨어 (362) 와 협업하여 동작할 수도 있다. 프로세서 (304) 는 캐리어 애그리게이션이 수신 UE 에서 적용될 수도 있도록, 복수의 컴포넌트 캐리어들을 통하여 반송될 다운링크 데이터 송신을 구성하기 위하여 구성되는 캐리어 애그리게이션 회로부 (343) 를 더 포함할 수도 있다. 캐리어 애그리게이션 회로부 (343) 는 캐리어 애그리게이션 소프트웨어 (363) 와 협업하여 동작할 수도 있다. 프로세서 (304) 는 파이프라인 세분화도가 수신 UE 에서 변경될 수도 있도록, 다운링크 데이터 송신에서 심볼들에 대한 심볼 지속기간 및 톤 스페이싱을 변경하기 위하여 구성되는 스케일링 뉴머롤로지 회로부 (344) 를 더 포함할 수도 있다. 스케일링된 뉴머롤로지 회로부 (344) 는 스케일링된 뉴머롤로지 소프트웨어 (364) 와 협업하여 동작할 수도 있다.
- [0037] 프로세서 (304) 는 컴퓨터 판독가능 매체 (306) 상에 저장된 소프트웨어의 실행을 포함하는 범용 프로세싱 및 버스 (302) 를 관리하는 것을 담당한다. 프로세서 (304) 에 의해 실행될 때, 소프트웨어는 프로세싱 시스템 (314) 으로 하여금 임의의 특정 장치에 대하여 위에 설명된 여러 기능들을 수행하게 한다. 컴퓨터 판독가능 매체 (306) 는 또한 소프트웨어를 실행시킬 때 프로세서 (304) 에 의해 조작되는 데이터를 저장하는데 이용될

수도 있다.

[0038] 프로세싱 시스템에서의 하나 이상의 프로세서들 (304) 은 소프트웨어를 실행할 수도 있다. 소프트웨어는 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 설명 언어, 또는 그 외의 것으로 지칭되든지 간에, 명령들, 명령 세트들, 데이터, 코드, 코드 세그먼트들, 프로그램 코드, 프로그램들, 서브프로그램들, 소프트웨어 모듈들, 애플리케이션들, 소프트웨어 애플리케이션들, 소프트웨어 패키지들, 루틴들, 서브루틴들, 오브젝트들, 실행가능물들, 실행의 스레드들, 절차들, 기능들 등을 의미하는 것으로 광범위하게 해석되어야 한다. 소프트웨어는 컴퓨터 판독가능 매체 (306) 상에 상주할 수도 있다. 컴퓨터 판독가능 매체 (306) 는 비일시적 컴퓨터 판독가능 매체일 수도 있다. 비일시적 컴퓨터 판독가능 매체는 예를 들어, 자기 저장 디바이스 (예를 들어, 하드 디스크, 플로피 디스크, 마그네틱 스트립), 광학 디스크 (예를 들어, 콤팩트 디스크 (CD) 또는 디지털 다기능 디스크 (DVD)), 스마트 카드, 플래시 메모리 디바이스 (예를 들어, "플래시 드라이브", 카드, 스틱, 키드라이브), 랜덤 액세스 메모리 (RAM), 판독 전용 메모리 (ROM), 프로그래밍가능 ROM (PROM), 소거가능 PROM (EPROM), 전기적 소거가능 PROM (EEPROM), 레지스터, 탈착가능 디스크, 및/또는 컴퓨터에 의해 액세스 및 판독될 수도 있는 소프트웨어 및/또는 명령들을 저장하기 위한 임의의 다른 적절한 매체를 포함한다. 컴퓨터 판독가능 매체는 또한 예를 들어, 반송파, 송신 라인, 및 컴퓨터에 의해 액세스 및 판독될 수도 있는 소프트웨어 및/또는 명령들을 송신하기 위한 임의의 다른 적절한 매체를 포함할 수도 있다. 컴퓨터 판독가능 매체 (306) 는 프로세싱 시스템 (314) 에, 프로세싱 시스템 (314) 외부에 상주할 수도 있거나 프로세싱 시스템 (314) 을 포함한 다수의 엔티티들에 걸쳐 분산될 수도 있다. 컴퓨터 판독가능 매체 (306) 는 컴퓨터 프로그램 제품에서 구현될 수도 있다. 예를 들어, 컴퓨터 프로그램 제품은 패키징 재료들에서 컴퓨터 판독가능 매체를 포함할 수도 있다. 당해 기술 분야의 당업자는 전체 시스템 상에 부여되는 전체 설계 제약들 및 특정 애플리케이션에 따라 본 개시 전반에 걸쳐 제시된 설명의 기능성을 최상으로 구현하는 방법을 알고 있을 것이다.

[0039] 도 4 는 프로세싱 시스템 (414) 을 채택하는 예시적인 종속 엔티티 (204) 의 하드웨어 구현의 일 예를 예시하는 개념도이다. 본 개시의 여러 양태들에 따르면, 엘리먼트 또는 엘리먼트의 임의의 부분, 또는 엘리먼트들의 임의의 조합은 하나 이상의 프로세서들 (404) 을 포함하는 프로세싱 시스템 (414) 과 함께 구현될 수도 있다.

[0040] 프로세싱 시스템 (414) 은 버스 인터페이스 (408), 버스 (402), 메모리 (405), 프로세서 (404) 및 컴퓨터 판독가능 매체 (406) 를 포함한, 도 3 에 예시된 프로세싱 시스템 (314) 과 실질적으로 동일할 수도 있다. 또한, 종속 엔티티 (204) 는 도 3 에서 위에 설명된 것들과 실질적으로 유사한 사용자 인터페이스 (412) 및 트랜시버 (410) 를 포함할 수도 있다.

[0041] 본 개시의 일부 양태들에서, 프로세서 (404) 는 고속 푸리에 변환 (FFT) 및/또는 채널 추정과 같은 광대역 프로세싱을 수행하기 위하여 구성되는 광대역 프로세싱 회로부 (441) 를 포함할 수도 있다. 광대역 프로세싱 회로부 (441) 는 광대역 프로세싱 소프트웨어 (452) 와 협업하여 동작할 수도 있다. 프로세서 (404) 는 디맵핑 동작을 수행하기 위한 디맵핑 회로부 (442) 를 더 포함할 수도 있다. 디맵핑 회로부 (442) 는 디맵핑 소프트웨어 (462) 와 협업하여 동작할 수도 있다. 프로세서 (404) 는 데이터 디코딩 동작을 수행하기 위한 디코더 또는 디코딩 회로부 (443) 를 더 포함할 수도 있다. 디코더 (443) 는 디코딩 소프트웨어 (463) 와 협업하여 동작할 수도 있다. 프로세서 (404) 는 데이터 패킷, 코드 블록 (CB), 및/또는 전송 블록이 적절하게 디코딩되는지를 결정하고, 적절한 ACK 송신을 생성하는 HARQ 회로부 (444) 를 더 포함할 수도 있다. HARQ 회로부 (444) 는 HARQ 소프트웨어 (464) 와 협업하여 동작할 수도 있다. 프로세서 (404) 는 감소 스케줄을 생성하고 페이로드 테이퍼링을 관리하는 페이로드 테이퍼링 회로부 (445) 를 더 포함할 수도 있다. 페이로드 테이퍼링 회로부 (445) 는 페이로드 테이퍼링 소프트웨어 (465) 와 협업하여 동작할 수도 있다. 프로세서 (404) 는 파이프라인의 프로세싱 스테이지들 중 하나 이상에 대한 프로세싱 스루풋을 순간적으로 변경하는 프로세싱 스루풋 증가/감소 회로부 (447) 를 더 포함할 수도 있다. 여기에서, 프로세싱 스루풋 증가/감소 회로부 (447) 는 프로세서 (404) 에 의해 및/또는 프로세서 (404) 에 포함되거나 또는 프로세서에 커플링된 하나 이상의 프로세싱 컴포넌트들 또는 프로세서들에 의해 이용된 하나 이상의 클록들과 통신가능하게 커플링되거나 또는 이를 포함할 수도 있다. 이러한 식으로, 프로세싱 스루풋 증가/감소 회로부 (447) 는 예를 들어, 광대역 프로세싱 회로부 (441), 디맵핑 회로부 (442) 및/또는 디코더 (443) 에 대응하는 프로세싱 스루풋을 순간적으로 증가 또는 감소하도록 실행될 수도 있다. 프로세싱 스루풋 증가/감소 회로부 (447) 는 프로세싱 스루풋 증가/감소 소프트웨어 (467) 와 협업하여 동작할 수도 있다. 프로세서 (404) 는 복수의 컴포넌트 캐리어들을 애그리게이션하는 캐리어 애그리게이션 회로부 (446) 를 더 포함할 수도 있다. 캐리어 애그리게이션 회로부 (446) 는 캐리어 애그리게이션 소프트웨어 (466) 와 협업하여 동작할 수도 있다. 프로세서 (404) 는 다운링크 데이터 송신에서 심볼들을 위한 변경된 톤 스페이싱 및 심볼 지속기간에 따라 파이프라인 세분화도

를 변경하기 위한 스케일링 뉴머롤로지 회로부 (448) 를 더 포함할 수도 있다. 스케일링된 뉴머롤로지 회로부 (448) 는 스케일링된 뉴머롤로지 소프트웨어 (468) 와 협업하여 동작할 수도 있다.

[0042] 추가로, 본 개시의 일부 양태들에서, 메모리 (405) 는 UE 능력들, 원하는 ACK 레이턴시 값들, 피크 또는 임계 다운로드 스루풋 값들, 도 14 에 예시되고 아래 추가로 설명된 페이로드 테이퍼링과 같은 여러 파이프라인 강화 안들에 대한 지원에 관한 정보를 저장하기 위한 UE 능력 정보 테이블을 포함할 수도 있다.

[0043] 도입 - 5G 네트워크 & 통신 특징들

[0044] 5G 네트워크들과 같은 차세대 통신 시스템들이 매우 넓은 대역폭으로 가능하게 동작할 수도 있는 것으로 예상된다. 예를 들어, 서브-6 GHz 대역에 대해, 수백 MHz 까지의 대역폭이 이용될 수도 있다. 이들 시스템들은 또한 매우 낮은 레이턴시를 지원할 것으로 기대된다. 최저 레이턴시를 실현하기 위해, 무엇보다도, 디바이스는 일반적으로 HARQ 기능에 대해 확인응답 (ACK) 시그널링을 위한 초단 턴어라운드 시간을 달성하는 것이 요구된다.

[0045] 도 5 는 프로세싱 파이프라인을 도시하는 개략적 타임라인이며, 여기에서, (a, b, c) 로 라벨링된 3 개의 OFDM 심볼들의 세트가 수신되어 프로세싱되고, HARQ ACK 가 이들 심볼들에 응답하여 송신되는 것으로 도시되어 있다. 여기에서, 이들 3 개의 OFDM 심볼들은 다운로드 데이터 송신의 부분일 수도 있다. 이 예시에서, 시간은 좌측에서 우측으로 앞으로 진행하고, 시간은 n, n + 1, n + 2 등으로 라벨링된 슬롯들로 분할되어 도시된다. 이들 슬롯들은 단일의 OFDM 심볼에 의해 점유되는 시간에 대응할 수도 있다. 보다 일반적으로, 본원에 설명된 개념들은 OFDM 심볼들로 제한되지 않는 임의의 시간 유닛들에 따라 이용될 수도 있다. 그러나, 쉬운 설명을 위하여, OFDM 심볼들을 따르는 점에서, 시간 단위들인 것으로 본다. 동일한 헤치 패턴 및 라벨의 블록들은 동일한 심볼에 속하는 동작들을 표현한다.

[0046] 도 5 의 예시에서, 파이프라인을 수신 및 프로세싱하기 위한 베이스라인 경우가 예시된다. 여기에서, OTA/RF 로우는 OTA (over the air) 또는 무선 주파수 (RF) 스테이지를 표현하며, 일련의 OFDM 심볼들은 (예를 들어, 종속 엔티티의 트랜시버 (410) 를 이용하여) 종속 엔티티들 (204) 에서 다운로드 데이터로서 수신된다. 여기에서, 샘플이 도달하기 위해 1 OFDM 심볼 (예를 들어, 슬롯 n) 의 지속기간이 걸린다. 샘플들이 도달되면, 특정 프로세싱이 발생할 수도 있다. P(X) 로우들 (P0, P1) 은 OFDM 심볼들을 프로세싱하기 위한 상이한 하드웨어 프로세서들 또는 프로세싱 단계들을 표현한다. 일 예로서, P0 는 FFT 프로세싱 또는 채널 추정과 같은 특정 광대역 프로세싱을 표현할 수도 있다. 도 4 를 참조하여 보면, P0 은 광대역 프로세싱 회로부 (441) 에 의해 수행된 동작들에 대응할 수도 있다. 이들 광대역 프로세싱 동작들의 특성들에 기인하여, P0 에서의 동작들은 일부 예들에서, 전체 심볼이 OTA/RF 스테이지에서 수신될 때까지 대기하는 것이 필요할 수도 있다. 즉, 심볼 (a) 은 완전한 심볼 (a) 이 OTA/RF 스테이지에서 수신될 때까지 P0 에서 시작하지 않을 수도 있다. 이 P0 스테이지가 완료하면, P1로서 라벨링되는 다음 스테이지가 발생할 수도 있다. 일 예로서, 이 스테이지는 당해 기술 분야의 당업자에게 알려진 디맵핑 동작을 표현할 수도 있다. 도 4 를 참조하여 보면, P1 은 디맵핑 회로 (442) 에 의해 수행되는 동작들에 대응할 수도 있다. 이들 디맵핑 동작들의 특성들에 기인하여, P1 에서의 동작들은 일부 예들에서, 그 심볼에 대한 전체 광대역 프로세싱이 완료할 때까지 대기하는 것이 일부 예들에서 필요할 수도 있다. 즉, 심볼 (a) 은 완전한 심볼 (a) 이 P0 스테이지에서 프로세싱될 때까지 P1 에서 시작하지 않을 수도 있다. 디맵핑 스테이지 (P1) 가 완료하면, DEC 로 라벨링된 다음 스테이지가 발생할 수도 있다. DEC 로우는 디코딩 페이지스를 표현하며, 여기에서 개별적인 OFDM 심볼들에 의해 표현되는 정보는 디코더에 의해 디코딩되고 전송기에 의해 송신된 오리지널 페이로드 비트들이 복구된다.

[0047] 도 5 에서, 시간 단독 임계 프로세싱 동작이 예시된다. 즉, 예시에서의 각각의 스테이지는 이전 단계에 의존한다. 따라서, 이 예시는 각각의 OFDM 심볼에 대한 카덴스 (cadence) 가 1 슬롯에서 수신되고 연속 프로세싱 스테이지들을 통하여 순차적으로 프로세싱함을 보여준다.

[0048] 도 5 의 예시된 예에서, 쉬운 예시를 위하여, 프로세싱은 프로세서(들) 에 의한 2 개의 작업 단위들을 요구하고, 디코더 (DEC) 는 OFDM 심볼을 디코딩하기 위해 1 개의 작업 단위를 요구하는 것으로 보고 있지만, 당해 기술 분야의 당업자는 반드시 이 경우인 것은 아님을 이해할 것이다. 즉, 본 개시의 범위 내에서, 프로세서(들) 및 디코더 (DEC) 에 의한 임의의 적절한 수의 작업 단위가 특정 구현에서 요구될 수도 있다.

[0049] 마지막으로, ACK 로 라벨링된 화살표는 다운로드 데이터에 응답하여 HARQ-ACK (502) 의 업링크 상에서의 송신을

표현한다. 여기에서, ACK 는 단일의 정보 비트를 포함할 수도 있거나 다른 예에서, TTI 내에 포함된 전체 전송 블록에 대응할 수도 있으며, 여기에서 TTI 는 다수의 심볼들의 범위에 이르고 복수의 코드 블록들 (CB) 을 포함할 수도 있다.

[0050] 여전히 도 5 를 참조하여 보면, 이 베이스라인 예는 $n + 4$ 의 ACK 턴어라운드 레이턴시를 지원하는 것을 알 수 있다. 이 턴어라운드 레이턴시는 ACK 를 프로세싱하거나 전송하는데 지연이 없는 것으로 본다. 즉, OFDM 심볼 $n + 2$ (심볼 (c) 로 라벨링됨) 에서 OTA/RF 스테이지에서 수신된 샘플을 참조하여 보면, 이 심볼이 TTI 에서 마지막 심볼인 것으로 추정될 수도 있다. 여기에서, 이들 스테이지 각각이 개별적인 이전 스테이지의 완료에 의존하면 2 개의 프로세싱 스테이지들 (P0 및 P1) 및 디코딩 스테이지 (DEC) 가 존재하고 그리고 모든 스테이지들이 순차적으로 발생하기 때문에, ACK 는 시간 $n + 6$ 까지 송신되지 않을 수도 있다. 이는 OFDM 심볼 (c) 이 $n + 2$ 에서 수신되었던 것보다 4 심볼들 더 뒤에 있는 지속기간이기 때문에, ACK 턴어라운드 레이턴시는 $n + 4$ 이다. 이 경우, ACK 턴어라운드에 대한 레이턴시 요건이 $n + 4$ 이면 (즉, ACK 테드라인이 슬롯 $n + 6$ 에 있다면) 전체 활용도에서 모든 하드웨어 프로세싱 블록들을 유지하도록 완전히 파이프라인되기 때문에 이 하드웨어 파이프라인 방식은 이상적인 것으로 고려된다.

[0051] 이러한 프로세싱 타임라인에서, 이 ACK 턴어라운드의 하한은 수신 디바이스 (예를 들어, 종속 엔티티 (204)) 가 다운링크 데이터의 프로세싱의 종점 (TTI) 에 뒤이어 즉시 (즉, 심볼 (c) 이 DEC 스테이지에서 디코딩을 완료한 후에) ACK 를 전송하는 경우에만 달성될 수도 있다. 그러나, 실제 이용 사례에서, ACK 가 송신될 수도 있기 전에 TTI 의 종점에 후속하여, 적어도 최소량의 프로세싱 시간이 버젓되어야 한다. 즉, 수신 디바이스는 예를 들어, 수신된 패킷(들) 에 대한 주기적 리턴던시 체크 (CRC) 를 계산하는 것에 의해 TTI 내에서 다운링크 데이터가 적절하게 수신되는지의 여부를 결정할 수도 있다. 또한, 수신 디바이스는 CRC 의 성공 또는 실패에 대응하는 적절한 ACK 응답 메시지를 발생시킬 수도 있다. 또한, 시분할 듀플렉스 (TDD) 캐리어들에 대해, 또한, 수신 디바이스에서의 무선 회로부가 다운링크 데이터를 수신하기 위한 수신 모드로부터 ACK 를 송신하기 위한 송신 모드로 스위칭하는 적어도 최소 가드 주기 (GP) 가 일반적으로 존재할 수도 있다. 이 가드 주기는 또한, 수신 디바이스와 중앙 기지국 사이의 전파 지연을 고려하여 구현될 수도 있다. 따라서, 프로세싱 시간 더하기 가드 주기 (504) 가 도 5 에 예시되어 있으며, 도 5 는 DEC 스테이지의 완료와 HARQ-ACK 의 송신 사이의 예시적 (개략적) 지연을 도시한다.

[0052] 예상되는 향후 네트워크들에서의 초광대역폭과 매우 낮은 회망 레이턴시의 이 조합은 기저대역 프로세싱을 위한 하드웨어 구현의 관점에서 상당한 도전과제를 부여할 것으로 예상된다. 즉, 각각의 시간 슬롯에서 수신되는 많은 수의 샘플들의 프로세싱 스케줄을 유지하기 위하여, 원하는 ACK 턴어라운드 레이턴시 타임라인을 충족하도록, 프로세싱 효율이 관심 대상이 될 것이다. 이들 도전 과제들을 해결하기 위하여 2 개의 일반 접근방식들 - 병렬화 및 파이프라인 - 이 고려될 수도 있다.

[0053] 일반적으로, 병렬화는 병렬로 수행될 도 5 에 예시되고 위에 설명된 프로세싱 스테이지들을 가능하게 하는 추가적인 프로세서들 또는 프로세싱 리소스들의 포함을 지칭한다. 병렬화는 실행가능성을 실현하도록 도울 수도 있는 한편, 이는 일반적으로 칩에 대한 면적을 증가시켜 모뎀의 제조 비용을 높게 한다. 한편, 파이프라인은 칩 면적의 실질적 증가 없이 하드웨어 프로세싱 블록들의 이용을 개선하는 입증된 기법이다. 따라서, 본 개시의 여러 양태들은 심지어 넓은 대역폭 네트워크에서도 통신 레이턴시를 감소시키는 일반 목적과 함께, 무선 통신 디바이스의 모뎀에서 효율적인 프로세싱 파이프라인을 제공한다.

[0054] 많은 경우, 요구되는 ACK 턴어라운드 시간에 의해 지시되는 파이프라인 깊이와 이상적인 하드웨어 프로세싱 파이프라인 사이의 미스매치가 존재할 수도 있다. 일부 경우들에서, 이 미스매치는 피크 다운링크 스트루트 시나리오 동안에만 발생할 수도 있다. 여기에서 피크 다운링크 스트루트는 UE 의 피크, 또는 최대 다운링크 스트루트 능력을 지칭할 수도 있다. 예를 들어, (LTE 표준에 따라) UE 가 카테고리 4 UE 이면, 이 피크 다운링크 스트루트는 150 Mbps (초당 메가비트) 일 수도 있다. 그러나, 미스매치는 또한 UE 의 모뎀이 전력 최적화로 인하여 피크 성능 미만에서 동작할 때 발생할 수도 있다. 즉, 위에 설명된 카테고리 4 UE 는 전력 절전 모드에 있는 것으로 가정한다. 여기에서, 이 UE 는 예를 들어, 하위 클래스 UE, 이를 테면, 카테고리 3 UE 에 상당하는 더 낮은 '피크' 다운링크 스트루트를 가질 수도 있다. 다른 예에서, 피크 다운링크 스트루트는 디바이스의 최대 능력들을 반드시 지칭할 수 있는 것은 아니고, 다만 다운링크 스트루트에 대응하는 적절한 임계값을 지칭할 수도 있다. 여기에서, 이 임계값은 임의의 적절한 다운링크 스트루트 값일 수도 있다. 임계값은 단일의 값일 수도 있고, 다수의 값일 수도 있고 (예를 들어, 둘 이상의 임계값들), 주어진 범위의 값일 수도 있고, 다운링크 스트루트 값에 대한 인덱스일 수도 있는 등이다.

- [0055] 현재 무선 표준들은 일반적으로 위의 미스매치를 관리하기 위한 디바이스들 (예를 들어, eNB 와 UE) 간의 조정 또는 유연성을 지원하지 못할 수도 있다. 이와 유사하게, 비-셀룰라 무선 표준들, 이를 테면, 무선 근거리 네트워크들 (WLAN) 에서, 디바이스들 간의 이러한 조정 또는 유연성이 지원되지 않을 수도 있다.
- [0056] **프로세싱 파이프라인 강화를 위한 절충안**
- [0057] 프로세싱 파이프 라인을 수정할 때 직면할 수 있는 일부 절충안들을 예시하기 위해, 도 6a 및 도 6b 는 다운링크 데이터를 수신 및 프로세싱하고 HARQ-ACK 메시지를 송신하기 위한 베이스라인 파이프라인 (도 5 에 도시되고 위에 설명됨) 에 대한 특정 강화안을 도시하고, 이러한 강화안의 일부 의미를 논의한다.
- [0058] 도 6a 및 도 6b 는 ACK 턴어라운드 레이턴시를 $n + 4$ 미만으로 감소시킬 수 있는 (도 5 에 도시된 베이스 라인에 비해) 특정 강화된 파이프라인 예들을 예시한다. 예를 들어, 이하 도 6a 를 참조하면, 제 1 강화된 파이프라인 예가 도시된다. 일부 시나리오들에서 그리고 예시된 바와 같이, 보다 미세한 파이프라인의 세분화도가 P1 및 디코딩 스테이지에서 이용될 수도 있다. 즉, 이 예에서 P1/DEC 스테이지들은 코드 블록 (CB)-레벨 파이프라인을 지원한다. 여기서, P1 스테이지가 디맵핑 동작을 실행한다고 가정하면, 이는 CB 레벨의 상대적으로 미세한 세분화도에서 디코더로 파이프라인할 수 있다. 여기서, 디코더는 그 심볼로부터의 제 1 CB 가 P1 의 출력으로부터 이용가능하자마자 동일한 심볼을 프로세싱하기 시작할 수도 있다. 이 예에서, 각각의 심볼이 많은 CB들을 포함하고 (마지막 CB 에 대해서와 마찬가지로) 제 1 CB 에 대하여 시작하는 디코딩에 대한 레이턴시는 무시가능한 것으로 가정한다. 따라서, 도 6a 에서 알 수 있는 바와 같이, 디코딩 타임라인 (DEC) 은 P1 타임라인에 대해 약간만 지연된다. 그러나, 일부 예들에서, P1/DEC 스테이지들은 시간 $n + 5$ 동안 ACK 송신을 위하여 예상되는 ACK 데드라인을 충족하도록 적절한 마진을 유지하기 위해 (예를 들어, 보다 큰 클럭 속도를 구현하는 것에 의해) 조금 더 빠르게 동작해야 할 수도 있다. 도 6a 에서의 예시된 예에서, ACK (602) 가 슬롯 $n + 5$ 동안 송신되기 시작할 수 있기 때문에, $n + 3$ 의 ACK 턴어라운드 레이턴시가 실현된다.
- [0059] 이하 도 6b 를 참조하면, 제 2 강화된 파이프라인 예가 도시된다. 이 시나리오에서, 두 배의 클럭 속도가 프로세싱 및 디코딩 스테이지들 모두에서 이용될 수 있다. 즉, 모든 하드웨어 블록들 (예를 들어, 광대역 프로세싱 회로부 (441), 디맵핑 회로부 (442), 및 디코더 (443)) 이 도 5 의 베이스라인 예에 비해 2 배의 클럭 속도에서 실행하도록 구성되면, 각각의 스테이지에서의 프로세싱 시간은 절반으로 단축될 수도 있다. 도 6b 에서 보여지는 바와 같이, 이는 각각의 순차적 스테이지가 보다 일찍 시작할 수도 있고, 프로세싱 스테이지들로부터 디코딩 스테이지까지의 각각의 OFDM 심볼의 카덴스가 가속화될 수도 있음을 의미한다.
- [0060] 또한, 증가된 클럭 속도에 더하여 또는 증가된 클럭 속도와 결합하여, 도 6b 에서 보여지는 바와 같이, 위에 설명되고 도 6a 에 예시된 P1/DEC 스테이지들에서의 파이프라인의 보다 미세한 세분화도 (예를 들어, CB-레벨 세분화도) 가 제 1 강화된 파이프라인에서 활용될 수도 있다. 따라서, 이 예에서, ACK (604) 가 슬롯 $n + 4$ 동안 송신되기 시작할 수 있기 때문에, $n + 2$ 의 ACK 턴어라운드가 실현될 수도 있다.
- [0061] 최단 ACK 턴어라운드 레이턴시를 지원하기 위하여, 보다 미세한 세분화도 파이프라인 (예를 들어, CB-레벨 세분화도) 가 이용될 수도 있다. 또한, 모두 그런 것이 아닌 일부 프로세싱 스테이지들 (PX/DEC) 이 실질적으로 심볼 시간 (n) 보다 더 빠른 카덴스에서 반전되는 것이 필요할 수도 있다. 통상적으로, 이는 프로세싱 스테이지들 (PX/DEC) 의 클럭 속도를 증가시키는 것에 의해 실현되어 종종 에너지 효율과 면적을 절충할 수도 있다. ACK 턴어라운드 레이턴시를 감소시키는 다른 방법은 더 많은 양의 하드웨어를 이용하고 더 높은 정도의 병렬화를 구현하는 것에 의한다.
- [0062] 주어진 구현에서, 상기 기법들의 조합이 이용될 수도 있다. 그러나, 일반적으로, 더 낮은 하드웨어 활용도에 기인하여 더 낮은 파이프라인 효율이 실현될 수도 있다. 즉, 하드웨어 블록들이 이용되지 않을 수도 있는 여분의 '데드시간' 뿐만 아니라 '안전' 마진으로서 예약되는 소정량의 시간이 존재할 수도 있다. 이 '데드 시간'은 위에 설명되고 도 6b 에 예시된 제 2 강화예에서 가장 명확하며, 여기에서 클럭 속도는 2배로 된다. 여기에서, 순차적 심볼들의 프로세싱 사이의 각각의 프로세싱 스테이지 (PX/DEC) 에서 일정 데드 시간이 존재하고 있음을 알 수 있다. 이러한 데드 시간의 존재는 감소된 파이프라인 효율을 가져오는 것으로서 특정화될 수도 있다.
- [0063] 이들 절충안을 관리하는 일부 종래 접근 방식들이 존재한다. 예를 들어, ACK 턴어라운드 요건이 다수의 심볼 레이턴시를 갖는 것과 같이 매우 엄격하게 허용되지 않으면, 이러한 데드 시간은 생성될 필요가 없다.

다른 예에서, IEEE 802.11b/a/g/n/ac 표준들에 따라 정의된 바와 같이 기존의 무선 근거리 네트워크 (WLAN) 기법들은 16 μ s 의 짧은 프레임간 스페이스 (SIFS) 및 4 μ s 의 심볼 지속기간을 이용한다. 여기에서, 수 배의 심볼 지속기간이 존재하여 적절한 하드웨어 파이프라인을 허용한다. 또한, IEEE 802.11ax 표준은 SIFS 이전에 삽입된 특정 패딩을 사용하여, 파이프라인이 자연스럽게 플러시아아웃하는 추가 시간을 하드웨어가 얻을 수도 있게 된다. 또한, 3GPP LTE 표준은 높은 정도의 인터레이스 (즉, 주파수 분할 듀플렉스 (FDD) 에 대하여 8 개의 인터레이스들) 로 인해 매우 완화된 ACK 턴어라운드 시간 요건을 이용한다.

[0064] 본 개시의 여러 양태들에 따르면, 모뎀 프로세싱 파이프라인 효율은 다운링크 데이터의 전송기 (예를 들어, eNB 또는 다른 스케줄링 엔티티) 와 수신기 (예를 드령, UE 또는 다른 피스케줄링 또는 종속 엔티티) 사이의 특정 조정 시그널링을 이용하는 것에 의해 증강될 수 있어, 스케줄링 엔티티가 UE 및 UE 에서 보장되는 파이프라인 강화안을 인지하게 한다. 이 조정의 관점에서, 파이프라인 효율에 대한 최상의 절충안이 목표로 될 수도 있으면서 여전히 일반적으로 엄격한 ACK 턴어라운드 요건들을 충족한다.

[0065] 본 개시의 일부 양태들은 페이로드 테이퍼링을 제공한다. 여기에서, 통신 디바이스 (예를 들어, eNB 또는 다른 스케줄링 엔티티) 는 TTI 의 종점을 향하여 UE 에 대한 프로세싱 부하를 직접적으로 또는 간접적으로 감소시킬 수도 있다. 본 개시의 일부 양태들은 ACK 턴어라운드 데드라인을 만족시키기 위해 UE 가 '크런치 (crunch)' 기간 동안 프로세싱 스루풋을 순간적으로 증가시키는 것을 제공한다. 본 개시의 일부 양태들은 더 양호한 파이프라인 효율을 달성하기 위해 UE 에 의해 지원될 경우 캐리어 애그리게이션의 사용을 제공한다. 본 발명의 일부 양태들은 더 짧은 심볼 지속기간을 갖는 스케일링된 뉴머몰로지의 사용을 제공한다. 본 개시의 이들 및 다른 양태들이 아래 보다 자세하게 설명된다.

[0066] **페이로드 테이퍼링**

[0067] 일반적으로, 테이퍼링은 수신 엔티티에서 감소된 프로세싱을 가능하게 하기 위해 정상 시스템 동작에 비해 심볼에 의해 반송되는 페이로드 정보의 양을 감소시키는 것을 지칭한다. 페이로드 테이퍼링은 UE 의 하드웨어 프로세싱 능력을 인지하는 eNB 또는 스케줄링 엔티티가, TTI 의 종점을 향하여 UE 에 가해지는 프로세싱 부하를 감소시키는 것을 가능하게 하거나 실행시키는 알고리즘 및 하드웨어 특징을 지칭 및 포함할 수도 있다.

[0068] 어구 'TTI 의 종점에서 또는 그 근방에서' 는 일반적으로 TTI 에서 마지막 또는 최종 OFDM 심볼(들) 에서 또는 그 근방에서의 심볼들을 지칭한다. 아래 설명된 바와 같이 '테이퍼링될' 수 있는 또는 '테이퍼링'된 심볼들의 정확한 수는 필요에 따라, 또는 구현 세부 사항에 따라 eNB 또는 스케줄링 엔티티에 의해 적절하게 선택될 수 있다. 이러한 방식으로, UE 는 비교적 짧은 ACK 턴어라운드 시간을 충족할 수 있다. 일 예에서, 프로세싱 파이프라인 깊이가 TTI 의 종점으로부터 역방향으로 카운트되는 경우, 아래 설명된 페이로드 테이퍼링이 이 심볼에서 시작될 수도 있다. 예를 들어, 프로세싱 파이프라인 깊이가 3 개의 심볼과 등가이고, 그리고 ACK 데드라인이 마지막 심볼의 종점 후에 하나의 심볼에서 발생하면, 페이로드 테이퍼링은 마지막 두번째 심볼에서 시작해야 한다. 일부 예들에서, TTI 의 종점 또는 그 근방에서 변경되거나 테이퍼링된 심볼들의 수는 아래 보다 자세하게 설명될 바와 같이, 감소 스케줄 신호에서 UE 에 의해 요청될 수 있다.

[0069] 페이로드 테이퍼링이 구현될 때, 일부 양태들에서, 데이터 또는 정보의 양은 TTI 의 종점에서 또는 그 근방에서 영향받는 심볼(들)에 대해 감소될 수도 있다. 이는 이 특징에 대한 절충안으로서 고려될 수도 있지만, 이 절충안은 데이터의 종점과 ACK 사이의 갭 또는 가드 주기를 증가시키는 것 또는 패딩을 이용하는 것과 같은 일부 대안책들의 것보다 더 바람직할 수도 있다. 본 개시의 일부 양태들에 따르면, 페이로드 테이퍼링은 TTI 에서 또는 그 근방에서 다수의 심볼들에 또는 마지막 심볼에 여러 적절한 기법들 중 어느 하나 이상의 기법들을 적용하는 것에 의해 실현될 수도 있다.

[0070] 도 7a 는 파이프라인의 보다 미세한 (예를 들어, 코드 블록 레벨) 세분화도가 이용되는 경우 위에 설명되고 도 6a 에 예시된 제 1 강화안을 재현한다. 도 7b 는 비교를 위해 아래 예시된 것으로서, 본 개시의 일부 양태들에 따라 페이로드 테이퍼링을 이용하는 일 예를 예시한다. 도 7b 에서 알 수 있는 바와 같이, 예시에서 OFDM 심볼들 n + 1 및 n + 2 에서의 OTA/RF 스테이지에서 수신된 마지막 2 개의 심볼들 (b) 및 (c) 은 '테이퍼링된' 것으로서 고려될 수도 있거나 달리 수정될 수도 있고 이에 따라 프로세싱 스테이지들 P0 및/또는 P1 중 하나 이상에서 프로세싱될 수도 있고/있거나 비교적 짧은 시간에 디코딩될 수도 있다. 다운링크 데이터를 전체적으로 디코딩하는데 필요한 짧은 시간으로 인하여, ACK 가 더 빨리 송신될 수도 있다. 이 예시는 n + 2 ACK 턴어라운드 레이턴시에 의한 예를 나타낸다. 물론, 이는 단지 일부 개념들을 예시하도록 도시된 일

예에 불과하다.

[0071] 예를 들어, 페이로드 테이퍼링은 프레임 구조 설계의 관점에서 스케줄링 엔티티 (202) 에서 실현될 수도 있다. 여기에서, 스케줄링 엔티티 (202) 는 이를 테면, 채널 상태 정보 참조 신호 (channel state information reference signal; CSI-RS), 동기 신호 (SYNC), 셀 고유의 참조 신호 (CRS), 제어 (이 경우 제어는 다음 TTI 에 대한 사전 스케줄링 정보와 함께 이 사용자에게 고유할 수도 있다) 등을 포함하는 비-데이터 심볼들 또는 데모 톤들과 함께 하나 이상의 심볼(들)을 TTI 에서 또는 그 근방에서 로딩할 수도 있다. 그러나, 이들 비데이터 심볼들 또는 데모 톤들이 톤들 중 작은 백분율만을 구성할 수도 있기 때문에 이 TTI 에서의 페이로드 테이퍼링 또는 서브프레임 구조 설계 단독으로는, 그 유효성에 있어서 제한받을 수도 있다. (본 개시에서, 송신들은 프레임들로 구조화될 수도 있고, 여기에서, 프레임들은 서브프레임들로 분할될 수도 있고, 각각의 서브프레임은 하나의 TTI 를 점유한다.) 도 8 에 예시된 특정 예에서, 서브프레임 구조는 서브프레임들 또는 TTI 들 사이에 인터리브된 데이터 및 제어로 설계될 수도 있고, 여기에서 서브프레임 (n + 1) 의 제어 영역은 서브프레임 (n) 에 대한 데이터 영역 바로 뒤 그리고 서브프레임 (n) 에 대한 UL ACK 앞에 배치된다. 이 인터리브된 서브프레임 구조를 이용하는 것에 의해 페이로드 테이퍼링은 보다 효율적일 수도 있다. 즉, ACK 의 송신을 위한 시간 이전에 하나 이상의 심볼들에 비-데이터 심볼들 (예를 들어, 다음의 서브프레임에 대한 PDCCH) 을 배치시키는 것에 의해, 수신 엔티티에서 프로세싱 타임라인의 하나 이상의 프로세싱 스테이지들의 프로세싱 로드를 쉽게 하기에 적절한 비트들을 갖는 제어 영역 (802) 내에 하나 이상의 심볼들을 로딩하도록 제어 영역 (802) 을 구성함으로써 페이로드 테이퍼링이 용이하게 이루어질 수도 있다.

[0072] 다른 예에서, 페이로드 테이퍼링은 디맵퍼 로드 감소의 관점에서 실현될 수도 있다. 예를 들어, MIMO 층들 (즉, 랭크) 의 수가 TTI 의 종점을 향하여 마지막 또는 최종 심볼(들) 동안 제한되면, ACK 가 더 조기에 송신될 수도 있다. 즉, 프로세싱 복잡성은 계층들의 수의 증가에 따라 통상 초선형적으로 스케일링한다. 따라서, TTI 의 종점을 향한 층들의 수에서의 비교적 작은 감소에 대해서도, 잠재적인 타임라인 감소가 매우 클 수도 있다. 디맵퍼 로드 감소의 다른 예에서, TTI 의 종점을 향하여 다운링크 송신에 대해 변조 순서가 제한되면, ACK 는 더 조기에 송신될 수도 있다.

[0073] 또 다른 예에서, 페이로드 테이퍼링은 디코더 로드 감소의 관점에서 실현될 수도 있다. 여기에서 코딩 레이트는 TTI 의 종점을 향하여 마지막 또는 최종 심볼(들) 동안에 보다 낮아질 수도 있다. 예를 들어, TTI 의 종점을 향하여 보다 적은 CB들 및/또는 보다 고속의 디코딩이 이용될 수도 있다. 보다 고속의 디코딩은 일부 예들에서, 조기 만료 동작에 대응할 수도 있다. 즉, 조기 만료는 알려진 알고리즘이며, 여기에서, 신호 조건들이 양호하면, 디코더는 보다 적은 반복들을 이용하여, 오리지널 메시지를 복구할 수도 있다. 여기에서, 디코딩의 완료 시, 전체 인코딩된 패킷의 그 송신을 계속하기 보다는 그 송신을 중지시킬 수 있음을 송신 노드에 통지하기 위해 ACK 가 송신될 수도 있다. 디코더 로드 감소의 일 특정 예는 TTI 의 종점을 향하여 컨볼루션 코딩을 이용할 수도 있다. 즉, 이는 컨볼루션 코딩된 정보를 디코딩하기 위해 상당히 더 고속일 수 있다. TTI 에서의 나머지를 디코딩에 이용되는 것과 동일한 하드웨어 디코더가 또한 컨볼루션 디코딩을 지원할 수 있다면, 이 전략이 가장 바람직할 수도 있다. 그렇지 않고 별도의 디코더가 요구되면, 이 전략에 대해 추가의 하드웨어 면적 패널티가 존재한다.

[0074] 또 다른 예에서, 페이로드 테이퍼링은 패딩의 관점에서 실현될 수도 있다. 즉, 페이로드의 적어도 일부는 이 UE 에 대하여 유용하지 않은 데이터, 즉, 패딩만을 반송할 수도 있다.

[0075] 위의 예들 중 어느 하나 이상을 이용하여 페이로드 테이퍼링을 실현하기 위해, 본 개시의 양태들에서, eNB-UE 조정이 이용될 수도 있다. 감소 스케줄을 포함한 이 조정 시그널링의 세부사항들에 대한 추가의 정보는 본 개시에서 이후에 제공된다.

[0076] **프로세싱 스루풋의 순간적 증가**

[0077] 본 개시의 다른 양태에서, ACK 턴어라운드 레이턴시는 프로세싱 스루풋을 순간적으로 증가시키는 것에 의해 감소될 수도 있다. 프로세싱 스루풋은 일반적으로, 프로세서가 헤드룸이 이용가능한 방식으로 동작할 때 증가될 수도 있다. 즉, 프로세서가 이미 최대 용량에서 동작중이면, 증가를 위한 헤드룸은 존재하지 않는다. 따라서, UE 가 이러한 프로세싱 헤드룸을 갖고 특정 모드에서 동작중이고, eNB 또는 스케줄링 엔티티가 이 시나리오를 인지하고 있다면, eNB 는 이에 따라 다운링크 데이터를 제공하여, UE 가 그 클럭 속도를 순간적으로 그리고 국부적 방식으로 증가시켜 보다 엄격한 ACK 턴어라운드 레이턴시를 실현할 수 있게 한다.

- [0078] 도 9a 는 위에 설명되고 도 6b 에서 예시된 제 2 강화안을 재현하며, 여기에서, $n + 2$ ACK 턴어라운드가 2 배로 증배된 프로세서 클럭 속도로 실현되고 P1 및 DEC 스테이지들 사이에서 파이프라인의 보다 미세한 세분화도와 결합된다. 이 예시를 보는 것으로부터, P1 및 DEC 클럭 속도가 TTI 내에서 변경될 수 있다면 프로세서 속도는 최종 심볼까지 가능한 느리게 (예를 들어, 1X 속도) 유지될 수도 있음이 분명할 수도 있다. 오직 마지막 심볼에서, 그 클럭 속도가 2배로 될 것이다 (예를 들어, 2X 속도).
- [0079] 이 패러다임의 일 예가 도 9b 에 예시된다. 이 배치에서, P0 페이지를 구현하는 제 1 프로세서 또는 회로 (예를 들어, 광대역 프로세싱 회로부 (441)) 는 TTI 전반에 걸쳐 2배의 속도에서 클럭킹될 수도 있는 한편, P1 페이지를 구현하는 제 2 프로세서 (예를 들어, 디맵핑 회로 (442)) 및 디코더 (DEC)(443) 는 이들이 TTI 에서 마지막 심볼 (즉, 슬롯 $n + 2$ 에서 무선을 통하여 수신된 심볼 (c)) 을 프로세싱하기 시작할 때까지 정규의 보다 느린 속도 (예를 들어, 1X 속도) 에서 클럭킹될 수도 있다. 이 방식으로, 증가된 프로세싱 스루풋을 기술했던 바와 같이 실현하는 것에 의해, $n + 2$ ACK 턴어라운드 레이턴시가 실현될 수도 있다.
- [0080] 본 개시의 여러 양태들에서, 프로세싱 속도 및 스루풋에서의 순간적 증가 (또는 감소) 는 TTI 의 마지막 또는 최종 심볼로 제한되지 않는다. 또한, 프로세싱 속도에 대한 순간적인 증가들은 클럭 속도를 2 배로 하는 것으로 제한되지 않는다. 즉, 프로세싱 속도 및 스루풋에 대한 임의의 적절한 변경이 임의의 적절한 시간에 이용될 수도 있다. 어느 심볼들에 순간적으로 증가된 프로세싱 속도를 적용할지의 선택 및 얼마나 많은 속도로 증가시킬지는 구현 설계 고려요건에 따른다.
- [0081] 또한, 도 9b 에 예시된 예는 P0 페이지에서의 증가된 클럭 속도 및 P1 페이지에서의 클럭 속도에서의 순간적 증가를 보여주고 있지만, 본 개시의 양태들은 어느 하나 이상의 프로세서들 또는 프로세싱 스테이지들의 클럭 속도를 순간적으로 증가시키는 것에 의해 구현될 수도 있다.
- [0082] 또한, 일부 예들에서, 프로세싱 스루풋 증가는 또한 '크런치' 주기 동안에 (예를 들어, TTI 의 단부에서) 병렬화 엔진을 작동시키는 것에 의해 실현될 수도 있다. 이 병렬화는 하드웨어 비용을 추가할 수도 있지만, 이 접근방식에서는 에너지 효율성 이점이 존재할 수도 있다. 따라서, 본 개시의 일부 양태들은 클럭 속도를 증가시키는 것에 의한 것 뿐만 아니라, 필요에 따라 병렬 프로세싱을 실현하기 위한 병렬화 엔진을 작동시키는 것을 포함하지만 이에 제한되지 않는, 증가된 프로세싱 스루풋을 실현하는 다른 수단에 의해 추가적으로 또는 대안으로 프로세싱 스루풋에서의 순간적 증가를 실현할 수도 있다.
- [0083] 본 개시의 추가의 양태들에서, 스케줄링 엔티티 (202) 와 종속 엔티티 (204) 사이의 간단한 조정 시그널링은 프로세서 속도 또는 스루풋에 대한 이들 순간적 증가를 가능하게 하는데 이용될 수도 있다. 즉, eNB 또는 스케줄링 엔티티 (202) 는 종속 엔티티 (204) 가 지원할 수 있는 프로세싱 능력들을 간단히 인지하게 할 수도 있다. 스루풋 증가/감소 회로부 (447) 를 이용하는 것에 의해 UE 또는 종속 엔티티 (204) 는 하나 이상의 프로세서들 또는 프로세싱 스테이지들에 대한 자신의 프로세싱 스루풋을 순간적으로 그리고 선택적으로 증가시키는 결정을 자율적으로 행할 수도 있다. 즉, 종속 엔티티 (204) 는 어느 하드웨어 블록들이 순간적으로 가속화하는지를 선택할 수도 있다.
- [0084] 간단한 예로서, UE 또는 종속 엔티티 (204) 는 Y MHz 대역폭에서 X Mbps 의 피크 스루풋을 지원할 수 있어 주어진 ACK 턴어라운드 레이턴시를 실현할 수도 있다고 가정한다. 여기에서, 이는 이러한 레이턴시가 또한 <Y MHz 대역폭에서 <X Mbps 에서 지원될 수 있는 경우이어야 한다. 여기에서, 프로세싱 클럭 속도의 증가는 이용가능한 프로세싱 헤드룸에 기인하여, 이러한 경우에 대한 파이프라인 효율을 증가시키도록 행해질 수도 있다.

[0085] **캐리어 애그리게이션**

- [0086] 본 개시의 다른 양태에서, 캐리어 애그리게이션에 의해, 파이프라인 효율이 증가될 수도 있다. 여기에서, 캐리어 애그리게이션은 아래 보다 자세하게 설명될 바와 같이, 동일한 하드웨어 블록들과 직렬로, 컴포넌트 캐리어 (CC) 를 따라 기저대역 프로세싱을 수행하는 것에 의해 UE 또는 다른 종속 엔티티 (204) 에 의해 수행될 수도 있다. 일반적으로, 동일한 스루풋 또는 ACK 턴어라운드 요건들을 본질적으로 만족시키면서 개선된 파이프라인 효율이 예를 들어, 면적 또는 전력 개선의 관점에서 실현될 수도 있다.
- [0087] 특정 무선 액세스 기술들 (radio access technologies; RATs) 은 복수의 컴포넌트 캐리어들의 대역폭을 결합하는 것에 의해 획득된 총 대역폭을 획득하기 위해 캐리어 애그리게이션 (CA) 방식으로 할당된 스펙트럼을 이용한다. 결합된 대역폭은 각각의 방향으로의 송신을 위해 이용될 수도 있다.

- [0088] 도 10 및 도 11 을 참조하여 보면, 상이한 CA 방식들은 본 개시의 여러 양태들에 따라 채택될 수도 있다. 가능한 CA 방식은 연속 CA 및 불연속 CA 를 포함한다. 도 10 은 서로 인접하는 복수의 이용가능한 컴포넌트 캐리어들을 채택하는 연속 CA 의 일 예를 예시한다. 도 11 에 예시된 바와 같이, 불연속 CA 는 다수의 이용가능한 컴포넌트 캐리어들이 주파수 대역 내에서 분리될 때 이용될 수도 있다. 일 예에서, 불연속 및 연속 CA 는 단일의 디바이스를 서비스하도록 다수의 컴포넌트 캐리어들을 애그리게이션할 수도 있다.
- [0089] 캐리어들이 주파수 대역을 따라 분리되기 때문에, 수신 종속 엔티티 (204) 는 다수의 RF 수신 유닛들 및 불연속 CA 를 위한 다수의 FFT들을 채택할 수도 있는 캐리어 애그리게이션 회로부 (446) 를 포함할 수도 있다. 불연속 CA 가 큰 주파수 범위에 걸쳐 다수의 분리된 캐리어들 상에서 데이터 송신을 지원하기 때문에, 전파 경로 손실, 도플러 시프트, 및 다른 무선 채널 특징들은 상이한 주파수 대역들에서 상당히 변경될 수도 있다.
- [0090] 일 예에서, 스케줄링 엔티티 (202) 에서의 캐리어 애그리게이션 회로부 (343) 는 각각의 컴포넌트 캐리어에서의 고정된 송신 전력을 채택할 수도 있고, 각각의 컴포넌트 캐리어의 지원가능한 변조 및 코딩 또는 효율적인 커버리지가 다를 수도 있다. 이에 따라, 캐리어 애그리게이션 회로부 (343) 는 불연속 CA 접근방식 하에서 광대역 데이터 송신을 지원하도록 상이한 컴포넌트 캐리어들에 대한 코딩, 변조 및 송신 전력을 적응적으로 조정할 수도 있다.
- [0091] 도 12 는 본 개시의 특정 양태들에 따라 매체 액세스 제어 (MAC) 계층에서 상이한 컴포넌트 캐리어들로부터의 송신 블록들 (TB들) 의 애그리게이션을 예시한다. 예를 들어, 도 12 의 개략적 예시는 위에 설명되고 도 4 에 예시된 종속 엔티티 (204) 내에서 캐리어 애그리게이션 회로부 (446) 에 의해 구현될 수도 있다. MAC 계층 데이터 애그리게이션에서, 각각의 컴포넌트 캐리어는 MAC 계층에서 자신의 독립적 하이브리드 자동 반복 요청 (HARQ) 엔티티 또는 그 균등물, 그리고 물리 계층에서, 자신의 송신 구성 파라미터들 (예를 들어, 송신 전력, 변조 및 코딩 방식, 및 다수의 안테나 구성들) 을 가질 수도 있다. 이와 유사하게, 물리 계층에서, 하나의 HARQ 엔티티가 각각의 컴포넌트 캐리어에 대해 제공될 수도 있다.
- [0092] 본 개시의 여러 양태들에서, 세컨더리 컴포넌트 캐리어 (CC) 에 대한 제어 정보가 프라이머리 CC 상에서 반송될 수도 있다. 즉, CC들은 일부 예들에서, 자체 포함되지 않을 수도 있다. 추가로, TDD 캐리어들에 대해, CC 스케줄링은 캐리어들의 방향 (즉, UL 또는 DL) 의 관점에서 조정될 수도 있다. 이는 제어 관점에서 다음과 같이 논의된 파이프라인 옵션을 용이하게 할 수 있는데, 다수의 CC들은 보다 엄격하게 함께 커플링된 것으로서 보여질 수 있고, 최종 ACK 는 함께 번들링될 수 있다.
- [0093] 이하 도 13a 및 도 13b 를 참조하여 보면, 위에 나타난 바와 같이, P0 로서 표시되는 제 1 프로세서 스테이지는 FFT 와 같이 특정 광대역 프로세싱에 대응할 수도 있다. 제 1 프로세서 스테이지 (P0) 에서 FFT 를 수행할 때, 제 2 프로세서 스테이지 (P1) 는 전체 FFT 절차가 완료될 때까지 자신의 프로세싱을 시작하지 않을 수 있다. 따라서, FFT 를 수행하는 스테이지에 후속하는 프로세싱 스테이지는 일반적으로, 이전 프로세싱 스테이지가 완전히 완료될 때까지 시작하는 것을 대기해야 한다.
- [0094] 보다 작은 CC 대역폭들에 대해, FFT 에 대한 프로세싱 시간은 통상적으로 광대역 CC들에 대한 것에 비해 감소된다. 따라서, 보다 작은 CC 대역폭들이 이용되면, FFT 를 포함하는 프로세싱 스테이지에 후속하는 프로세싱 스테이지는 심볼에 대해 보다 조기에 프로세싱을 시작할 수도 있다. 이는 예시된 예들에서, 광대역 프로세싱 스테이지 (P0) 에 대해 그리고 후속 스테이지 (P1) 에 대해 파이프라인 세분화도를 효율적으로 감소시킬 수 있다. 따라서, 본 개시의 일 양태에서, ACK 턴어라운드 레이턴시는 CC 대역폭을 감소시키는 것에 의해 개선될 수 있다.
- [0095] 도 13a 는 위에 설명되고 도 6a 에 예시된 제 1 강화안을 재현하며, 파이프라인의 보다 미세한 세분화도가 P1-DEC 스테이지에서 이용된다. 도 13b 는 비교를 위하여 아래 예시되며, 본 개시의 일 양태에 따라 파이프라인 효율을 증가시키기 위한 보다 협소한 CC 대역폭들을 이용한 일 예를 예시한다. 이 예에서, CC 대역폭은 도 13a 의 예에서 CC 대역폭에 비해 절반으로 분할된다. 즉 각각의 심볼 (a, b, c) 은 개별적인 CC들 상에서의 그 심볼의 부분을 표현하는 2 개의 컴포넌트들 1 및 2 를 갖는 것으로 예시된다. 예시된 바와 같이, 시간 n 에서 수신된 OFDM 신호의 샘플들(a 로 라벨링됨) 에 대해, 이 예에서, FFT 와 같은 광대역 프로세싱을 포함하는 제 1 프로세싱 스테이지 (P0) 는 OTA/RF 스테이지가 완료된 후에 시작한다. 여기에서, FFT 가 시간 n 에서 수신된 전체 심볼 (a) 에 대해 완료할 때까지 대기할 필요가 있기 보다는, 스테이지 (P0) 에서의 광대역 프로세싱이 1 로 라벨링된 (예를 들어, a1) 심볼의 제 1 컴포넌트 상에서 완료되자마자, 제 2 프로세싱 스테이지 (P1) 가 보다 조기의 시간에 시작할 수 있다. 즉, CC들의 보다 협소한 대역폭에 기인하여, 컴포넌트 (a1) 상의 FFT 및/또는 다른 광대역 프로세싱이 보다 조기에 완료될 수도 있다. 이러한 식으로, 이 예는

도 13a 에서의 예에 비해 0.5 심볼들만큼 ACK 턴어라운드 레이턴시의 가속화를 제공할 수도 있다.

[0096] 이 예시된 예는 하프-대역폭 CC들을 이용하는 것에 의해 보다 미세한 세분화도를 보여주고 있지만, 본 개시의 범위 내에서, 대역폭의 1/3 에서 각각 3 개의 CC들 등과 같이 임의의 수의 CC들이 이용될 수도 있음을 알아야 한다. 또한, CC들 각각의 대역폭은 반드시 CC들의 수의 역일 필요가 있는 것은 아니다. 예를 들어, 2 개의 CC들이 이용되면, 반드시 각각의 CC 가 다른 심볼들의 대역폭의 1/2 를 갖는 것은 아니다. 주어진 CC 에서의 대역폭에서의 임의의 적절한 감소는 그 CC 에서 반송되는 정보에 대한 프로세싱 시간에서의 대응하는 감소를 가져올 수도 있다.

[0097] 또한, 도 13a 및 도 13b 에서, CB-레벨 파이프라인에 의한 보다 미세한 세분화도가 또한 이용되어, 제 2 프로세싱 스테이지 (P1) 가 완전히 완료될 때까지 대기할 필요가 없이, 제 2 프로세싱 스테이지 (P1) 가 시작한 직후 디코딩 스테이지 (DEC) 가 시작하게 될 수도 있다.

[0098] 본 개시의 일부 양태들에서, 고속 프로세싱을 용이하게 하기 위해, CC들은 제 1 컴포넌트 캐리어 상에서 반송되는 제어 정보와 엄격하게 커플링될 수도 있다.

[0099] 실제로, 수개의 오버헤드 팩터들은 위에 설명된 캐리어 애그리게이션 알고리즘의 순수 이득을 감소시킬 수도 있다. 예를 들어, CC들 사이에서 가드 대역과 연관된 오버헤드는 순수 이득을 감소시킬 수도 있다. 또한, 하나의 CC 로부터 다른 CC 로 스위칭하는 컨텍스트와 연관된 프로세싱 및 관리 오버헤드가 순수 이득을 감소시킬 수도 있다. 또 추가로, 하드웨어 아키텍처의 일부 구현들은 캐리어 애그리게이션과 함께 보다 양호한 하드웨어 파이프라인을 지원하도록 설계되지 않을 수도 있다. 예를 들어, 다음 스테이지가 시작할 수 있기 전에 각각의 스테이지가 모든 CC들을 걸쳐 루핑하는 아키텍처에서, 프로세싱 타임라인에서 풀링하는 것이 가능하지 않을 수도 있다.

[0100] **스케일링된 뉴머롤로지**

[0101] 본 개시의 다른 양태에서, ACK 턴어라운드 레이턴시가 조화된 뉴머롤로지를 이용하는 것에 의해 감소될 수도 있다. 즉, 상이한 톤 스페이싱들 및 심볼 지속기간들이 단일의 OFDM 파형 내에 공존할 수 있고, 이 뉴머롤로지의 전략적 사용이 감소된 ACK 턴어라운드 레이턴시를 가져올 수 있다.

[0102] 위에 주지된 바와 같이, 프로세싱 파이프라인에서, FFT 또는 다른 프로세싱 액티비티가 수행될 수도 있기 전에 OFDM 심볼 내의 모든 시간 도메인 샘플들이 일반적으로 수집된다. 매우 넓은 대역폭들을 처리할 때, OFDM 심볼 내의 샘플들의 수집은 비교적 긴 시간이 걸릴 수도 있다. 그러나, 예를 들어, 톤 스페이싱을 2배로 하고, 이에 따라 심볼 지속기간을 시간적으로 스케일 다운하는 것에 의해 보다 적은 시간 심볼 지속기간이 이용되었다면, 파이프라인 세분화도가 효율적으로 감소될 수도 있다.

[0103] 도 14a 는 위에 설명되고 도 6a 에 예시된 제 1 강화안을 재현하며, 파이프라인의 보다 미세한 세분화도가 P1-DEC 스테이지에서 이용된다. 이 예시에서, 적절한 심볼 지속기간 및 톤 스페이싱이 이용된다고 간주될 수도 있다. 도 14b 는 비교를 위하여 아래 예시되며, 본 개시의 일 양태에 따라 ACK 턴어라운드 레이턴시를 감소시키기 위한 스케일링된 뉴머롤로지를 이용한 일 예를 예시한다. 이 예에서, 톤 스페이싱은 2배로 될 수도 있어 (또는 일부 다른 적절한 값만큼 스케일업될 수도 있어), 위에 설명된 바와 같이 심볼 지속기간이 따라서 단축되고 파이프라인 세분화도가 감소된다. 도 14b 의 예시에서, 수 1 및 수 2 는 도 14a 의 동일한 심볼에 원래 속하는 심볼들을 표현한다. 여기에서, 세분화도를 효율적으로 감소시키는 것에 의해, 각각의 순차적 프로세싱 스테이지가 더 빨리 시작할 수 있어, 본질적으로 $n + 2$ 턴어라운드에 대한 ACK 턴어라운드 레이턴시를 감소시킬 수도 있다.

[0104] 실제로, 수개의 오버헤드 팩터들은 위에 설명된 스케일링된 뉴머롤로지 알고리즘의 순수 이득을 감소시킬 수도 있다. 예를 들어, 하드웨어 프로세싱 스루풋은 각각의 심볼과 연관된 오버헤드에 기인하여, 단축된 심볼당 감소된 톤들의 수로 선형적으로 또는 최적으로 스케일링하지 않을 수도 있다. 예를 들어, 하프-사이즈의 FFT 는 여전히 실행을 위해 사이클의 1/2 이상을 취할 수도 있다. 또한, 주기적 프리픽스 (CP) 는 조화된 뉴머롤로지 내에서 피팅하기 위하여 단축될 수도 있어, 잠재적으로 성능을 희생시킬 수도 있다. 또한, eNB 또는 스케일링 엔티티 (202) 가 새로운 뉴머롤로지 로 스위칭하여 특정 UE 또는 종속 엔티티 (204) 의 파이프라인을 도울 수도 있고 이는 일부 이용 사례들에서 곤란하거나 가능하지 않을 수도 있기 때문에, 스케일링된 뉴머롤로지 알고리즘은 실제로 구현이 어려울 수도 있다. 그러나, 스케일링된 뉴머롤로지 알고리즘의 채택은 일부 예들에서, 특정 임계 프로세싱과 같은 감소된 ACK 턴어라운드 레이턴시로부터 이익을 취할 수도 있는 특정

특수화된 톤들, 예를 들어, 파일럿 톤들에 대해 타임라인에서의 전략적 포지션들에서 채택될 수도 있다.

[0105] eNB-UE 조정 시그널링

[0106] 본 개시의 추가적인 양태에 따르면, 스케줄링 엔티티 (202) 와 종속 엔티티들 (204) 사이의 기본 및 강화된 조정이 모뎀 프로세싱 파이프라인 효율을 관리하기 위해 제공될 수도 있다. 즉, 시그널링은 파이프라인 효율 선택과 관련된 UE 능력들을 나타내기 위하여 UE (또는 다른 적절한 스케줄링 된 또는 종속 엔티티 (204)) 로부터 eNB (또는 다른 적절한 스케줄링 엔티티 (202)) 로 송신될 수 있다. 또한, eNB 는 이 UE 능력 시그널링을 이용하여 그 UE 에 대한 다운링크 데이터 송신의 다양한 양태들을 결정할 수 있다.

[0107] 본 개시의 여러 양태들에서, 초기 등록 절차 동안에, eNB 또는 스케줄링 엔티티 (202) 는 UE 또는 종속 엔티티 (204) 로부터 UE 능력들을 나타내는 메시지를 수신할 수 있다. 이 UE 능력 메시지는 UE 의 특정 프로세싱 능력들에 대한 설명을 더 포함할 수 있다. 예를 들어, 일부 예들에서, UE 능력 메시지는 UE 에 의해 지원될 수 있는 최소 ACK 턴어라운드 의 표시 및 UE 에 대한 연관 임계 (예를 들어, 피크) 스루풋을 포함할 수 있다. 일반적으로, 보다 긴 ACK 턴어라운드 레이턴시에 대해, UE 는 보다 높은 피크 스루풋을 지원가능할 수 있다. 따라서, UE 능력 메시지는 이러한 관계를 제공할 수 있다. 예를 들어, 하나의 엔트리는 $n + 2$ 의 ACK 턴어라운드 레이턴시에 대해 주어진 임계 다운링크 스루풋 (예를 들어, 초당 비트) 이 지원될 수 있음을 나타낼 수 있다. 그러나, $n + 3$ 의 보다 느린 ACK 턴어라운드 레이턴시에 대해, 상이한 (예를 들어, 더 높은) 최대 다운링크 스루풋이 지원될 수 있다. 본 발명의 일부 양태들에서, 전형적인 UE 는 $n + 2$ 및 $n + 3$ ACK 레이턴시를 지원할 수 있다. 여기에서, $n + 3$ ACK 레이턴시는 데이터-ACK 에 대한 2-심볼 갭을 가져온다. 물론, 종속 엔티티의 특정 구현은 여러 상이한 값들을 갖는 임의의 수의 ACK 레이턴시들을 지원할 수 있음을 이해해야 한다.

[0108] 일부 예들에서, 초 당 비트로 임계 다운링크 스루풋을 제공하는 대신, 스케줄링 엔티티 (202) 에 시그널링되는 임계다운 링크 스루풋은 UE 카테고리가 기존 LTE 표준에서 정의되는 방식과 유사한 방식으로 정의될 수 있다. 예를 들어, 임계 (예를 들어, 피크) 다운링크 스루풋은 TTI 당 최대 총 비트들 또는 전송 블록 당 최대 비트 수로 시그널링될 수 있다.

[0109] 예를 들어, 종속 엔티티 (204) 에서의 트랜시버 (410) 가 단일의 캐리어에 대해 100 MHz 의 대역폭을 지원할 수 있다고 가정한다. 이 경우에, $n + 2$ 의 ACK 레이턴시를 달성하기 위해, 종속 엔티티 (204) 는 초 당 X 비트의 피크 다운링크 스루풋을 가질 수 있고, $n + 3$ 의 ACK 레이턴시에 대해 종속 엔티티 (204) 는 Y bps 의 피크 스루풋을 가질 수 있다. 여기에서, 각각의 캐리어에 대한 50 MHz의 대역폭을 갖는 2-캐리어 구성에 대해, 동일한 엔트리들이 제공될 수 있다: $n + 2$ 의 ACK 레이턴시에 대해, 종속 엔티티 (204) 는 A bps 의 피크 스루풋을 가질 수 있고, $n + 3$ 의 ACK 레이턴시에 대해, 종속 엔티티 (204) 는 B bps의 피크 스루풋을 가질 수 있다. 이 정보는 테이블화되어 UE 능력 정보 메시지에서 스케줄링 엔티티 (202) 에 제공될 수 있다.

[0110] UE 능력 메시지에서, 일부 예들에서, 위의 정보는 지원되는 각각의 캐리어 애그리게이션 구성에 대해 반복될 수 있다. 즉, 다수의 캐리어 애그리게이션 모드 각각에 대해, UE 능력 정보 메시지는 다수의 ACK 레이턴시 값들을 포함할 수 있으며, 각각은 각각의 연관 임계 (예를 들어, 피크) 다운링크 스루풋 값을 갖는다. 또 다른 예에서, 이러한 반복된 시그널링은 최소 원하는 임계 스루풋 값을 전달할 수 있는 캐리어 애그리게이션 구성 또는 모드로 제한될 수도 있다.

[0111] 스케줄링 동안, eNB 또는 스케줄링 엔티티 (202) 는 예상된 ACK 레이턴시 레벨과 매칭되는 스루풋에서 UE 또는 종속 엔티티 (204) 를 서비스하도록 결정을 행할 수 있다. 일부 예들에서, eNB 는 패킷과 그 ACK 송신 사이의 갭을 감소시키기 위해, 특히 시스템 로드가 보다 높은 경우 더 낮은 스루풋 (예를 들어, 사용자들 간의 FDM) 을 선호할 수 있다.

[0112] 이하의 표 1 은 본 개시의 일부 양태들에 따라 나타날 수 있는 기본 UE 능력 정보 메시지의 일례를 제공한다. 위에 설명된 바와 같이, 표는 $n + 2$ ACK 레이턴시 및 $n + 3$ ACK 레이턴시에 대한 임계 다운링크 스루풋 값들을 보여주는 단일의 160 MHz 컴포넌트 캐리어에 대응하는 제 1 하위표를 포함한다. 표는 2 개의 80 MHz 컴포넌트 캐리어를 사용하는 제 2 캐리어 애그리게이션 모드에 대응하는 제 2 하위표를 더 포함한다. 여기에서, 임계 다운링크 스루풋 값들은 $n + 2$ ACK 레이턴시 및 $n + 3$ ACK 레이턴시에 대해서도 또한 도시된다.

[0113] [표 1]

단일 CC 160 MHz	임계 DL 스루풋
n + 2 ACK 레이턴시	X 비트/TTI
n + 3 ACK 레이턴시	Y 비트/TTI

2CC: 80 + 80 MHz	임계 DL 스루풋
n + 2 ACK 레이턴시	A 비트/TTI
n + 3 ACK 레이턴시	B 비트/TTI

[0114]

[0115] 위에 설명된 바와 같이 이 기본 eNB-UE 조정 시그널링은 예를 들어 순간적으로 프로세싱 스루풋을 증가시키기 위해 위에 설명된 알고리즘들 중 일부를 지원하기 위하여 적절할 수도 있다. 그러나, 위에 설명된 바와 같이, 프로세싱 스루풋을 순간적으로 증가시키는 것은 UE 가 이미 자신의 피크 용량에서 동작중이면 이것이 도움이 될 수 없다는 점 (또는 옵션으로서 이용가능) 에서 그 값이 제한될 수도 있다. 예를 들어, 하나 이상의 중요 프로세서들 또는 프로세싱 스테이지들이 이미 이들의 최대 스루풋에서 동작하고 있고 순간적 증가는 이에 따라 이용가능하지 않을 수도 있다.

[0116] 위에 설명된 알고리즘들 중 추가적인 알고리즘들, 예를 들어 페이로드 테이퍼링을 지원하기 위해, 위에 설명된 기본 UE 능력 정보 시그널링에 더하여, 강화된 UE 능력 정보 시그널링이 본 발명의 또 다른 양태들에 제공될 수 있다. 페이로드 테이퍼링 특징을 지원하기 위해, UE 능력 정보의 UE 송신은 예를 들어, 지원되는 페이로드 테이퍼링 접근방식에 대한 사양들을 더 포함할 수 있다. 이 정보에 의해, n + 2 ACK 레이턴시 (또는 그렇지 않은 경우, 지원되는 최소 ACK 턴어라운드 레이턴시) 를 갖는 임계 다운링크 스루풋이 지원될 수도 있다.

[0117] 일부 예들에서, 페이로드 테이퍼링을 지원하기 위해, UE 능력 정보 메시지는 TTI 에서 각각의 심볼 상에서 지원되는 최대 수의 코드 블록들 (CB들) 과 같은 정보, MIMO 계층들의 감소에 관한 정보, 및/또는 위에 설명된 바와 같은 감소 스케줄에 관한 임의의 적절한 정보를 더 포함할 수도 있다.

[0118] 예를 들어, 종속 엔티티 (204) 에서의 디맵핑 회로부 (442)(도 4 참조) 상의 부하를 감소시키는 것에 의해, 예를 들어, TTI 의 종점에서 또는 그 근방에서 심볼(들) 동안 MIMO 계층들의 수 (즉, 랭크) 를 감소시키는 것에 의해 페이로드 테이퍼링이 달성되는 것이 바람직하다고 가정한다. 여기에서, UE 는 감소 스케줄에서, UE 가 심볼 0 내지 (n-2) 에 대해 지원하고자 하는 계층들의 최대 수가 4 개 계층이지만 TTI 의 종점 근방 (즉, 심볼 n-1 및 n) 에서, UE 가 지원하고자 하는 계층들의 최대 수가 2 개 계층일 수 있음을 표시할 수도 있다. 다른 예에서, UE 는 심볼 0 내지 (n-2) 에 대해 심볼 당 CB들의 최대 수를 지정할 수 있지만, TTI 의 종점 근방에서, 심볼 당 CB들의 최대 수는 더 낮은 최대값일 수 있다.

[0119] 물론 위의 내용은 감소 스케줄의 단지 일부 예들에 불과하다. 본 개시의 범위 내에서, 감소 스케줄은 위에 설명된 여러 페이로드 테이퍼링 알고리즘들 중 어느 것에 따라 구성될 수 있다. 이들 예들 중 어느 것에서, 그러한 감소 스케줄은 위에 설명된 바와 같이, UE 능력 정보 메시지에서 종속 엔티티 (204) 로부터 스케줄링 엔티티 (202) 로 시그널링될 수 있다.

[0120] 이에 응답하여, eNB 또는 스케줄링 엔티티 (202) 는 다운링크 데이터 송신을 위한 페이로드 테이퍼링을 이용하도록 선택할 수도 있다. 따라서, 스케줄링 엔티티 (202) 는 예를 들어 PDCCH 다운링크 시그널링 또는 다른 적절한 시그널링 메시지들을 통해 그 선택된 페이로드 테이퍼링 방식에 관한 정보를 종속 엔티티 (204) 에 표시할 수 있다. 이러한 방식으로, UE 는 시그널링된 페이로드 테이퍼링 알고리즘을 이용하기 위한 알고리즘을 결정할 수 있다.

[0121] 아래의 표 2 는 본 발명의 일부 양태들에 따라 나타날 수 있는 페이로드 테이퍼링을 지원하는 강화된 UE 능력 정보 메시지의 일 예를 제공한다.

[0122] [표 2]

지원되는가?	기본	페이로드 테이퍼링으로 강화됨
n + 2 ACK 레이턴시	예	예
n + 3 ACK 레이턴시	예	아니오 - 페이로드 테이퍼링의 목적은 더 엄격한 ACK 레이턴시를 지원하는 것임

단일 CC 160 MHz	기본	페이로드 테이퍼링으로 강화됨
n + 2 ACK 레이턴시	0.5 * X 비트/TTI	0.95 * X 비트/TTI
n + 3 ACK 레이턴시	0.9 * X 비트/TTI	N/A

2CC: 80 + 80 MHz	기본	페이로드 테이퍼링으로 강화됨
n + 2 ACK 레이턴시	0.75 * X 비트/TTI	0.95 * X 비트/TTI
n + 3 ACK 레이턴시	0.9 * X 비트/TTI	N/A

[0123]

[0124] 표 2 에 도시된 이 예는 TDD 시스템에 적용되지만, 이 표는 FDD 또는 다른 듀플렉스 시스템을 수용하도록 쉽게 변경될 수 있다는 것을 당업자는 인식할 것이다. 이 표는 파이프라인 효율 조정이 지원되는지의 여부를 보여주는 제 1 하위표, 기본 단일 캐리어 구성 및 2 개의 컴포넌트 캐리어들을 이용하는 캐리어 애그리게이션 구성의, 3 개의 하위표를 포함한다.

[0125] 이 표에서 알 수 있는 바와 같이, 좌측 컬럼은 상이한 UE 지원 ACK 턴어라운드 레이턴시 값들을 리스트한다. 이 예에서는 n + 2 ACK 레이턴시와 n + 3 ACK 레이턴시가 나타난다. n + 3 ACK 레이턴시를 사용하여, 데이터 송신과 그에 상응하는 ACK 송신 사이의 갭에서 여분의 심볼이 나타날 수 있다.

[0126] 이 컬럼의 우측으로 페이로드 테이퍼가 사용되지 않을 때 모뎀 프로세싱 파이프라인 효율 조정과 관련된 정보를 나타내는 '기본' 컬럼이 있다. '기본' 컬럼에는, 연관된 ACK 턴어라운드 레이턴시에 대한 TTI 당 비트에서 달성될 수 있는 임계 다운링크 스루풋이 표시될 수도 있다. '기본' 컬럼의 우측으로 페이로드 테이퍼링이 이용될 때 ACK 턴어라운드 레이턴시에 이용될 수도 있는 상이한 임계 다운링크 스루풋을 갖는 '강화된' 컬럼이 있다. '베이스라인' 표는 본질적으로 캐리어 애그리게이션 구성과 함께 상이한 ACK 턴어라운드 레이턴시들에 대한 임계 다운링크 스루풋 정보를 갖는 로우들이 복제된다.

[0127] 이 예에서, 베이스라인 단일-캐리어 구성은 256 QAM 및 주어진 코드 레이트를 사용하는 4-계층 MIMO 를 지원하는 단일 160 MHz 컴포넌트 캐리어에 대응한다고 가정할 수 있다. 예시된 표에 도시되지는 않았지만, 몇몇 예들에서, TDD/FDD, 정규 주기적 프리픽스 또는 확장 주기적 프리픽스 (NCP/ECP) 등을 위한 별도의 엔트리들이 추가로 존재할 수도 있다.

[0128] 우측 2 개의 컬럼들은 종속 엔티티 (204) 에 의해 지원되는 스루풋의 일반적인 사양들을 제공하며, 감소된 임계 다운링크 스루풋이 상이한 ACK 턴어라운드 레이턴시 값들에 제공될 수 있다. 맨우측 컬럼에서, 위에 설명된 바와 같이, 페이로드 테이퍼링 구성에 대한 TTI 의 종점 또는 그 근방에서 마지막 심볼(들) 에 대해 추가로 변경된 임계 스루풋 값들이 제공될 수 있다.

[0129] 또한, 종속 엔티티 (204) 는 페이로드 테이퍼링을 위한 소정의 방식을 지정할 수 있다. 예를 들어, 이 방식은 TTI 의 종점 또는 그 근방에서 마지막 심볼(들)을 2 개 계층 MIMO 로 제한할 수 있고/있거나 코드 레이트에 대해 제한을 둘 수 있고/있거나 심볼 당 CB들의 최대 수에 제한을 둘 수도 있다. 종속 엔티티 (204) 는 또한 다운링크 데이터 송신에서 스케줄링 엔티티 (202) 에 의해 상기 제한이 적용되어야 하는 심볼(들)을 지정할 수도 있다.

[0130] UE 능력 정보 메시지에서 이 표의 수신에 응답하여, eNB/스케줄링 엔티티 (202) 에서의 스케줄러는 기본 및 강화된 조정 알고리즘에 걸쳐 최저 스루풋에서부터 최고 스루풋으로 테이블 엔트리들을 랭킹화할 수 있다. 스

케줄링될 다운링크 데이터에 대하여, 스케줄링 엔티티는 이에 따라 필요 이상으로 스루풋을 제공하는 랭킹화된 리스트로부터 엔트리를 선택할 수 있다. 동점이 있는 경우, 일부 예들에서, 스케줄링 엔티티는 베이스라인 단일-캐리어 구성에 우선순위를 부여할 수 있다. 여기에서, 최고 스루풋 그 이상이 지원되면, 스케줄링 엔티티 (202)는 프로부터 최고 스루풋을 선택할 수도 있다. 캐리어 애그리게이션 (CA) 구성의 선택은 준정적으로 또는 휴리스틱스 방식으로 수행될 수도 있다.

[0131] 본 개시의 특정 양태에서, 특정 페루프 eNB-UE 조정은 페이로드 테이퍼링의 유효성에 따라 페이로드 테이퍼링 스케줄을 동적으로 업데이트하도록 수행될 수도 있다. 예를 들어, 페이로드 테이퍼링을 이용할 때, UE 또는 종속 엔티티 (204)가 프로세싱 시간을 소모하고 ACK 턴어라운드 시간을 충족하는 것을 실패하면, UE는 CB들을 드롭하기 시작할 수도 있다. 이 경우에, 본 개시의 일부 양태들에서, UE는 연속적으로, 주기적으로 또는 간헐적으로 스케줄링 엔티티 (202)에, 마지막 심볼(들)에 대한 "프로세스 오버런 상태"를 포함하는 피드백을 송신할 수도 있다. 여기에서, 스케줄링 엔티티 (202)에서의 페이로드 테이퍼링 회로부 (342)는 그에 따라, 적절한 추정 알고리즘을 수행할 수도 있고, 프로세서 오버런 상태에 따라 그 UE에 얼마나 많은 페이로드 테이퍼링이 적용되어야 하는지를 추정할 수도 있다. 예를 들어, 원하는 ACK 턴어라운드 시간이 UE에 의해 충족되지 않는다면, 추가적인 페이로드 테이퍼링 (예를 들어, 디맵핑 회로부 (442) 또는 디코더 (443) 중 하나 이상에서의 추가적인 로드 감소)이 후속하는 다운링크 데이터 송신들에서 수행될 수도 있다. 한편, 원하는 ACK 턴어라운드 시간이 UE에 의해 쉽게 충족되면, 감소된 페이로드 테이퍼링은 후속하는 다운링크 데이터 송신들에서 수행될 수도 있다. 페이로드 테이퍼링 스케줄에 대한 이 업데이트는 여러 구현들에서 동적으로 또는 준동적으로 수행될 수도 있다.

[0132] 도 15는 본 개시의 일부 양태들에 따른 프로세싱 파이프라인을 관리하기 위한 노드간 조정을 위한 예시적인 프로세스 (1500)를 예시하는 플로우차트이다. 이하 설명된 바와 같이, 일부 또는 모든 예시된 피쳐들은 본 개시의 범위 내에서 특정 구현에서 생략될 수도 있고 일부 예시된 피쳐들은 모든 실시형태들의 구현에 대해 요구되는 것은 아닐 수도 있다. 일부 예들에서, 프로세스 (1500)는 종속 엔티티 (204)에 따라 스케줄링 엔티티 (202)에 의해 수행될 수도 있다. 일부 예들에서, 프로세스 (1500)는 위에 설명된 기능들 또는 알고리즘들을 수행하기 위한 임의의 적절한 장치 또는 수단에 의해 수행될 수도 있다.

[0133] 블록 1502에서, UE 또는 종속 엔티티 (204)는 업링크 송신에 대한 UE 능력 정보 메시지를 송신할 수도 있다. 여기에서, UE 능력 정보 메시지는 복수의 캐리어 애그리게이션 모드들 각각에 대해 (예를 들어, 복수의) ACK 레이턴시 값들의 세트를 포함할 수도 있고, 각각의 ACK 레이턴시 값은 개별적으로 연관된 임계 (예를 들어, 피크) 다운링크 스루풋 값을 갖는다. 일부 예들에서, UE 능력 정보 메시지는 요청된 다운링크 송신의 페이로드 테이퍼링을 구성하기 위한 감소 스케줄을 더 포함할 수도 있다.

[0134] 블록 1504에서, 기지국, eNB 또는 스케줄링 엔티티 (202)는 UE 능력 정보 메시지 내에서 엔트리들을 최저 스루풋에서부터 최고 다운링크 스루풋까지 랭킹화할 수 있고, 블록 1506에서, 스케줄링 엔티티 (202)는 최소 다운링크 스루풋 임계값보다 더 큰 다운링크 스루풋을 갖는 연관된 임계 다운링크 스루풋 값을 선택하는 것에 의해 UE 능력 정보 메시지 내의 ACK 레이턴시 값들의 세트 중에서 한 ACK 레이턴시 값을 선택할 수도 있다.

[0135] 블록 1508에서, 스케줄링 엔티티 (202)는 캐리어 애그리게이션이 수신 UE 또는 종속 엔티티 (204)에서 적용될 수도 있도록 복수의 컴포넌트 캐리어들 상에서 반송될 다운링크 데이터 송신을 구성할 수 있다. 블록 1510에서, 페이로드 테이퍼링이 다운링크 송신에 이용되면, 스케줄링 엔티티 (202)는 예를 들어, PDCCH 송신에서 선택된 페이로드 테이퍼링 방식에 관한 정보를 송신할 수도 있다.

[0136] 블록 1512에서, 스케줄링 엔티티 (202)는 선택된 ACK 레이턴시 값과 연관된 UE 능력 정보 메시지에서의 연관 임계 다운링크 스루풋 값에 따라 다운링크 데이터 레이트에서 다운링크 데이터를 송신할 수도 있다. 페이로드 테이퍼링을 구현하는 예들에서, 스케줄링 엔티티 (202)는 다운링크 데이터에서 TTI의 종점에서 또는 그 근방에서 하나 이상의 심볼들에서 페이로드를 테이퍼링할 수도 있다. 위에 설명된 바와 같이, 비-데이터 심볼들과 함께 하나 이상의 심볼들을 로딩하는 것, 하나 이상의 심볼들에 대한 MIMO 계층들의 수를 감소시키는 것, 하나 이상의 심볼들에 대한 변조 순서를 제한하는 것, 하나 이상의 심볼들에 대한 코딩 레이트를 감소시키는 것, 각각의 심볼에서 지원되는 코드 블록들의 최대 수를 감소시키는 것, 및/또는 하나 이상의 심볼들에 대한 페딩을 송신하는 것을 포함하지만 이들에 제한되지 않는 페이로드 테이퍼링을 어떻게 구현하는지에 대한 수개의 옵션들이 이용될 수 있다. 또한, 일부 예들에서, 스케줄링 엔티티는 다운링크 데이터 송신에서의 심볼들에 대한 심볼 지속기간을 단축시키고 톤 스페이싱을 증가시킬 수도 있어, 파이프라인 세분화도가 수신 UE 또는 종속 엔티티 (204)에서 감소될 수도 있다.

- [0137] 블록 1514 에서, 종속 엔티티 (204) 는 복수의 후속하는 프로세싱 스테이지들을 갖는 파이프라인을 이용하여 수신된 다운링크 데이터를 프로세싱할 수도 있다. 여기에서, 일부 예들에서, 종속 엔티티 (204) 는 파이프라인의 프로세싱 스테이지들 중 하나 이상의 스테이지들에 대한 프로세싱 스루풋을 순간적으로 증가시킬 수도 있다.
- [0138] 블록 1516 에서, 종속 엔티티 (204) 는 원하는 ACK 턴어라운드 레이턴시를 충족하는 것에 대한 성공 또는 실패에 대응하는 다운링크 데이터에 대한 프로세스 오버런 상태를 결정할 수도 있고, 블록 1518 에서, 종속 엔티티는 프로세스 오버런 상태를 표시하는 피드백을 송신할 수도 있다. 이에 응답하여, 블록 1520 에서, 스케줄링 엔티티 (202) 는 프로세스 오버런 상태에 따라 얼마나 많은 페이로드 테이퍼링을 적용해야 하는지를 추정할 수도 있고, 블록 1522 에서, 스케줄링 엔티티 (202) 는 블록 1520 으로부터의 추정에 따라 선택된 페이로드 테이퍼링을 표시하도록 구성되는 다운링크 배정 시그널링을 송신할 수도 있다.
- [0139] 도 16 은 본 개시의 일부 양태들에 따른 프로세싱 파이프라인을 관리하기 위한 노드간 조정을 위한 예시적인 프로세스 (1600) 를 예시하는 플로우차트이다. 일부 또는 모든 예시된 피처들은 본 개시의 범위 내에서 특정 구현에서 생략될 수도 있고 일부 예시된 피처들은 모든 실시형태들의 구현에 대해 요구되는 것은 아닐 수도 있다. 일부 예들에서, 프로세스 (1600) 는 스케줄링 엔티티 (202) 에 의해 수행될 수도 있다. 일부 예들에서, 프로세스 (1600) 는 위에 설명된 기능들 또는 알고리즘들을 수행하기 위한 임의의 적절한 장치 또는 수단에 의해 수행될 수도 있다.
- [0140] 블록 1602 에서, 기지국 또는 스케줄링 엔티티 (202) 는 UE 능력 정보 메시지를 수신할 수도 있다. UE 능력 정보 메시지는 확인응답 (ACK) 레이턴시 값들의 세트를 포함할 수도 있고, 각각의 ACK 레이턴시 값은 개별적으로 연관된 임계 다운링크 스루풋 값을 포함할 수도 있다.
- [0141] 블록 1604 에서, 기지국 또는 스케줄링 엔티티 (202) 는 수신된 UE 능력 정보 메시지에서 ACK 레이턴시 값들의 세트로부터 ACK 레이턴시 값을 선택할 수도 있다. 그 후, 블록 1606 에서, 기지국 또는 스케줄링 엔티티 (202) 는 선택된 ACK 레이턴시 값과 연관된 UE 능력 정보 메시지에서의 연관 임계 다운링크 스루풋 값에 대응하는 다운링크 데이터 레이트에서 다운링크 데이터 송신을 송신할 수도 있다.
- [0142] 도 17 은 본 개시의 추가 양태들에 따른 프로세싱 파이프라인을 관리하기 위한 노드간 조정을 위한 예시적인 프로세스 (1700) 를 예시하는 플로우차트이다. 일부 또는 모든 예시된 피처들은 본 개시의 범위 내에서 특정 구현에서 생략될 수도 있고 일부 예시된 피처들은 모든 실시형태들의 구현에 대해 요구되는 것은 아닐 수도 있다. 일부 예들에서, 프로세스 (1700) 는 종속 엔티티 (204) 에 의해 수행될 수도 있다. 일부 예들에서, 프로세스 (1700) 는 위에 설명된 기능들 또는 알고리즘들을 수행하기 위한 임의의 적절한 장치 또는 수단에 의해 수행될 수도 있다.
- [0143] 블록 1702 에서, UE 또는 종속 엔티티 (204) 는 UE 능력 정보 메시지를 송신할 수도 있다. UE 능력 정보 메시지는 확인응답 (ACK) 레이턴시 값들의 세트를 포함할 수도 있고, 각각의 ACK 레이턴시 값은 개별적으로 연관된 임계 (예를 들어, 피크) 다운링크 스루풋 값을 갖는다.
- [0144] 블록 1704 에서, UE 는 UE 능력 메시지에 따라 구성된 다운링크 데이터를 수신할 수도 있다. 그 후 블록 1706 에서, UE 는 위에 설명된 바와 같이, 복수의 순차적인 프로세싱 스테이지들을 갖는 프로세싱 파이프라인을 이용하여 수신된 다운링크 데이터를 프로세싱할 수도 있다.
- [0145] 도 1 내지 도 17 에서 예시된 하나 이상의 컴포넌트들, 단계들, 특징들 및/또는 기능들은 단일의 컴포넌트, 단계, 특징, 또는 기능으로 재정렬되고/되거나 결합될 수도 있거나 또는 여러 컴포넌트들, 단계들, 또는 기능들에서 구체화될 수도 있다. 추가적인 요소들, 컴포넌트들, 단계들, 및/또는 기능들이 또한 본원에 개시된 신규의 특징들로부터 벗어남이 없이 추가될 수도 있고; 하나 이상의 엘리먼트들, 컴포넌트들, 단계들, 및/또는 기능들이 모든 실시형태들의 구현들에 대해 요구되는 것은 아닐 수도 있다. 도 1 내지 도 15 에 예시된 장치들, 디바이스들, 및/또는 컴포넌트들은 도면들에 설명된 방법들, 특징부들, 또는 단계들 중 하나 이상을 수행하도록 구성될 수도 있다. 또한, 본원에서 설명된 신규의 알고리즘들은 소프트웨어에서 효율적으로 구현되고/되거나 하드웨어에 임베디드될 수도 있다.
- [0146] 개시된 프로세스들에서 단계들의 특징의 순서 또는 계층은 예시적인 접근방식들의 예시인 것이 이해된다. 설계 선호사항들에 기초하여, 프로세서들에서의 단계들의 특징 순서 또는 계층구조는 재배열될 수도 있음이 이해된다. 추가로, 일부 단계들은 결합 또는 생략될 수도 있다. 수반된 방법 청구항들은 달리 언급되어 있지 않는 한, 샘플 순서에서의 다양한 단계들의 요소들을 제시하고, 제시된 특정 순서 또는 계층으로 제한되는

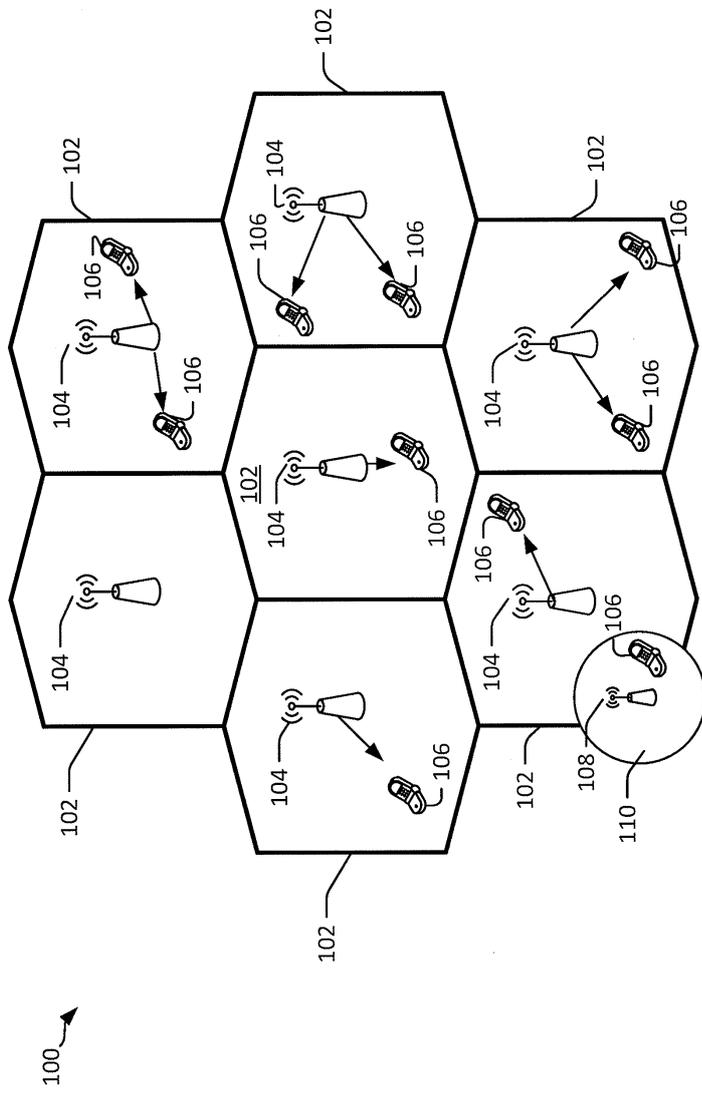
것으로 의도되지 않는다.

[0147] 본 개시 내에서, 단어 "예시적인"은 본원에서 "예, 사례 또는 예시로서 역할을 하는 것"을 의미하기 위해 이용된다. "예시적인"으로서 본원에서 설명된 임의의 구현 또는 양태는 개시의 다른 양태들에 비해 더 선호되거나 또는 더 유익한 것으로 반드시 간주되는 것은 아니다. 마찬가지로, 용어 "양태들"은 본 개시의 모든 양태들이 논의된 특징, 이점, 또는 동작 모드를 포함할 것을 요구하는 것은 아니다. 용어 "커플링된"은 본원에서 2 개의 오브젝트들 사이에 직접 또는 간접 커플링을 의미하는 것으로 이용된다. 예를 들어, 오브젝트 A가 물리적으로 오브젝트 B와 접촉하고 있고, 오브젝트 B가 오브젝트 C와 접촉하고 있다면, 오브젝트 A 및 오브젝트 C는, 이들이 서로 물리적으로 직접 접촉하고 있지 않는 경우에도, 서로 커플링되는 것으로 고려될 수도 있다. 예를 들어, 제 1 오브젝트가 제 2 오브젝트와 물리적으로 직접 접촉하지 않는 경우에도 제 1 오브젝트는 제 2 오브젝트에 커플링될 수도 있다. 용어 "회로" 및 "회로부"는 넓게 이용되며, 전자 디바이스들의 하드웨어 구현들 및 전자 회로들의 유형으로 제한됨이 없이 접속 및 구성될 때 본 개시에 설명된 기능들의 수행을 실행하는 컨덕터들 양쪽 뿐만 아니라 프로세서에 의해 실행될 때 본 개시에 기능들의 수행을 실행하는 정보 및 명령들의 소프트웨어 구현들을 포함하도록 의도된다.

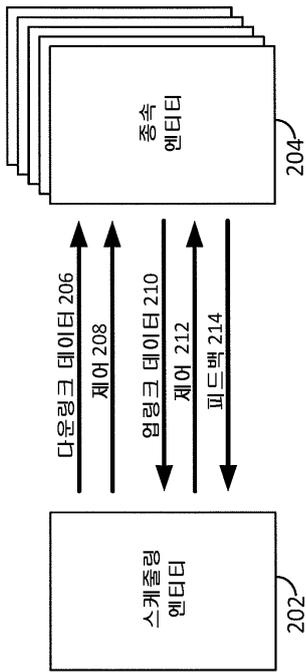
[0148] 이전 설명은 임의의 당업자가 여러 본원에서 설명하는 양태들을 실시할 수 있도록 하기 위해서 제공된다. 이들 양태들에 대한 여러 변경들은 당업자들에게 매우 자명할 것이며, 본원에서 정의하는 일반 원리들은 다른 양태들에 적용될 수도 있다. 따라서, 청구항들은 본원에서 나타난 양태들에 한정시키려고 의도된 것이 아니며, 전문용어 청구항들에 부합하는 전체 범위를 부여하려는 것이며, 여기서, 엘리먼트에 대한 단수형 참조는 "하나 및 오직 하나"로 구체적으로 달리 말하지 않는 한, "하나 및 오직 하나"를 의미하기 보다는, "하나 이상"을 의미하도록 의도된다. 달리 구체적으로 언급하지 않는 한, 용어 "일부 (some)"는 하나 이상을 지칭한다. 당업자들에게 알려져 있거나 또는 추후 알려지는, 본 개시를 통해서 설명한 여러 양태들의 엘리먼트들에 대한 모든 구조적 및 기능적 균등물들이 본원에 참조로 명백히 포함되며, 청구항들에 의해 포괄되도록 의도된다. 또한, 본원에서 개시된 어떤 것도 이런 개시가 청구항들에 명시적으로 인용되는지에 상관없이, 대중에 지정되도록 의도된 것이 아니다. 그 엘리먼트가 어구 "하는 수단"을 이용하여 명백히 언급되지 않는 한, 또는 방법 청구항의 경우 그 엘리먼트가 어구 "하는 단계"로 언급되어 있지 않는 한, 어떤 청구항 엘리먼트도 35 U.S.C. § 112(f)의 조항 하에 있는 것으로 해석되지 않는다.

도면

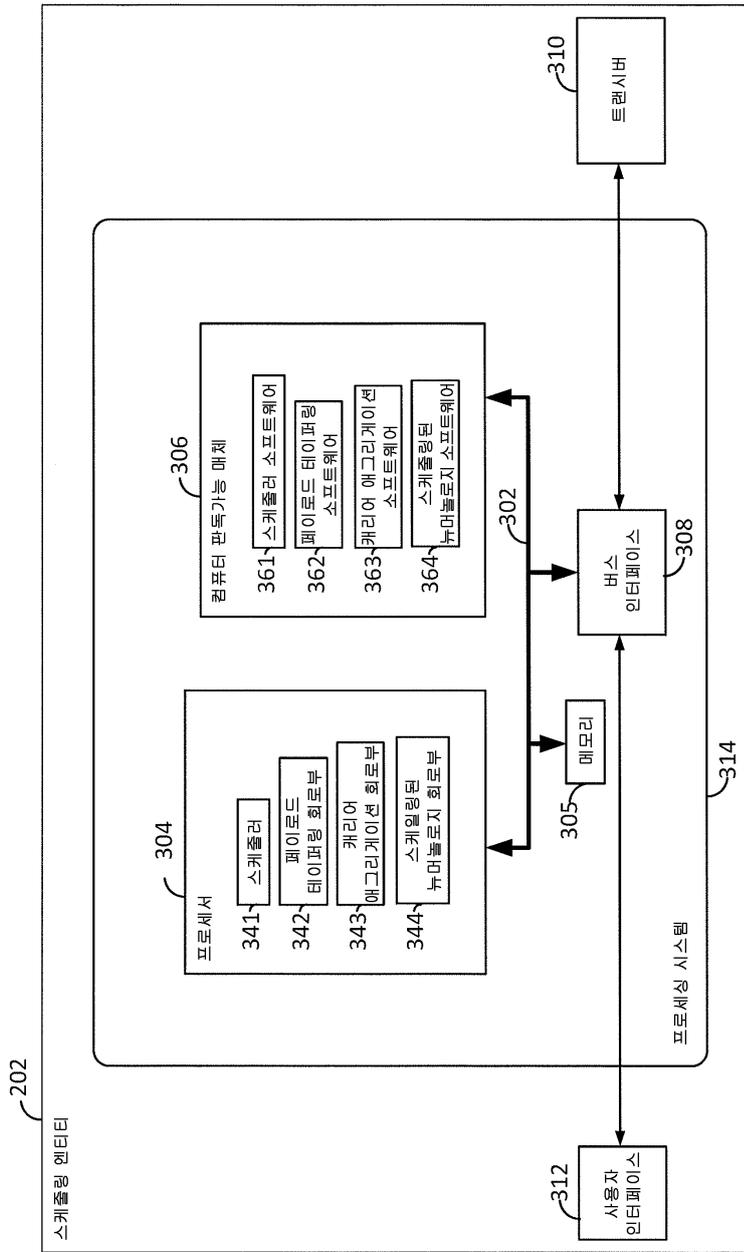
도면1



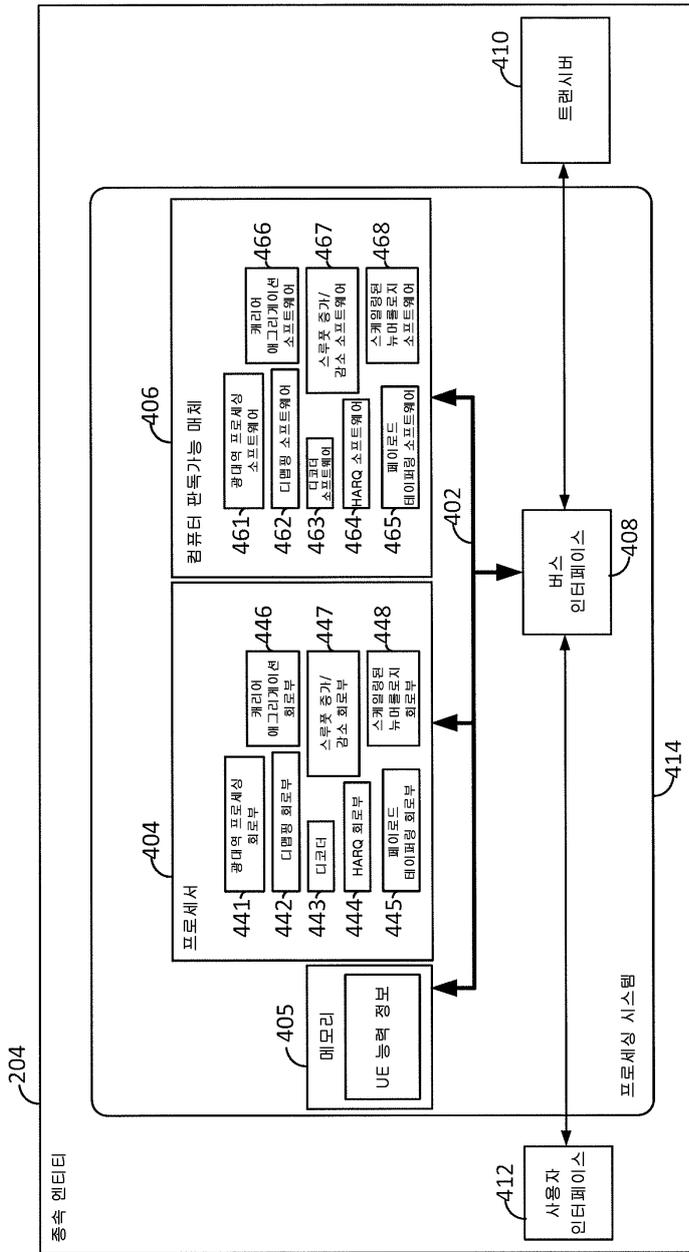
도면2



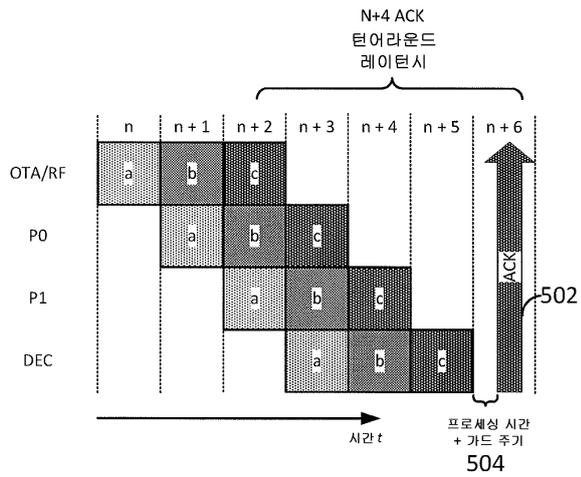
도면3



도면4



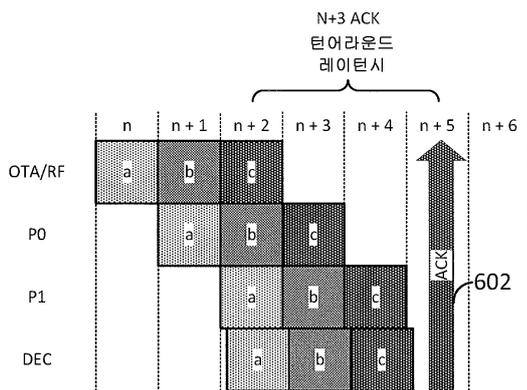
도면5



베이스라인

프로세싱 시간 더하기
가드 주기

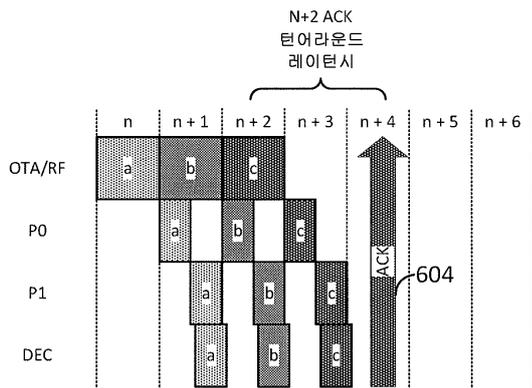
도면6a



예 1

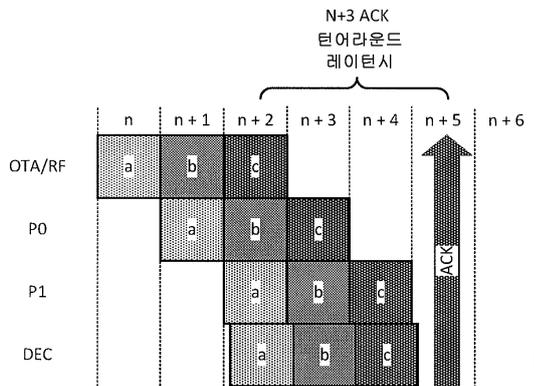
P1/DEC 는 CB-레벨 파이프라인을 지원함

도면6b



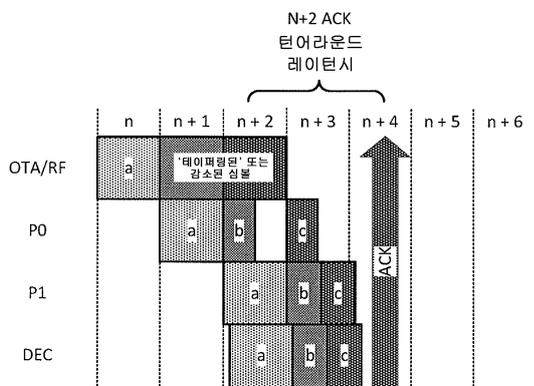
예 2
두배로 된 클럭 속도

도면7a



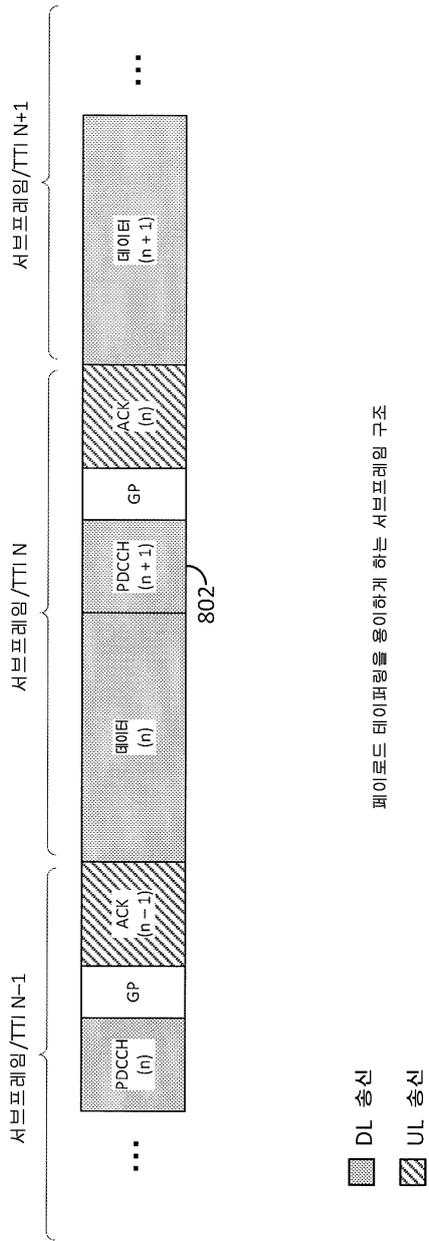
예 1
P1/DEC 는 CB-레벨 파이프라인을 지원함

도면7b

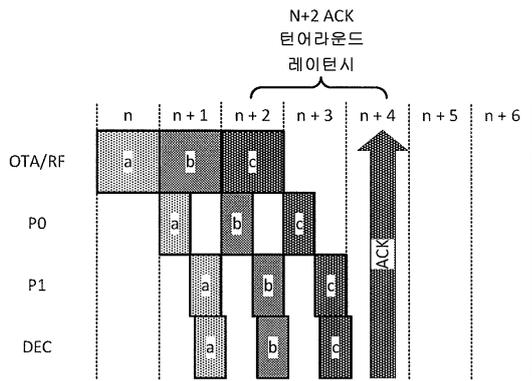


페이로드 타이퍼링

도면8

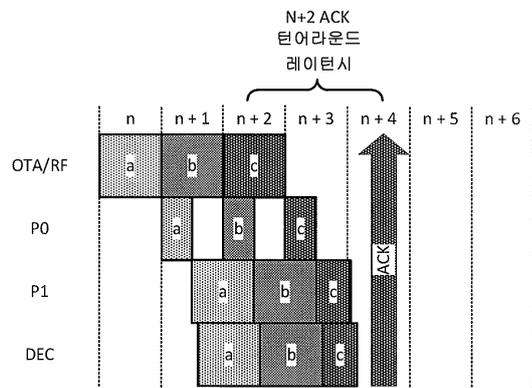


도면9a



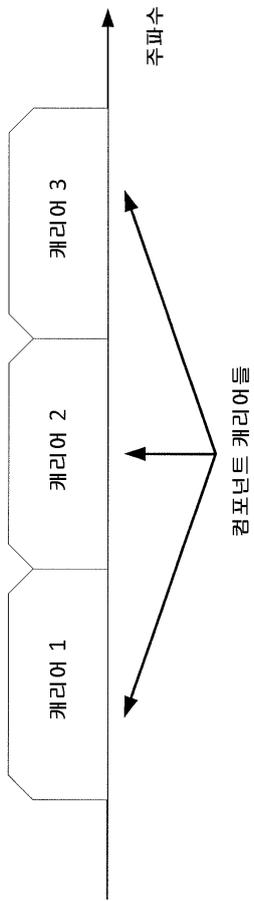
예 2
두배로 된 클럭 속도

도면9b

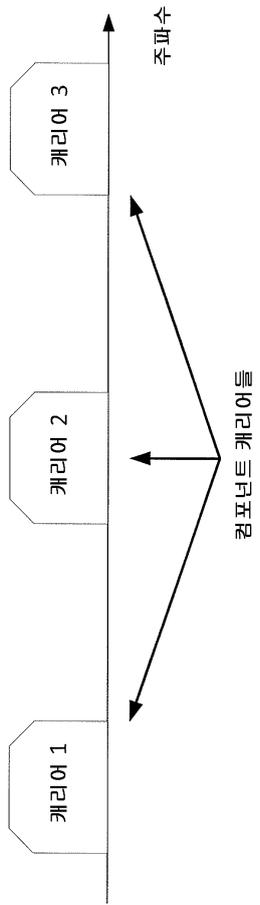


순간적으로 증가한 클럭 속도

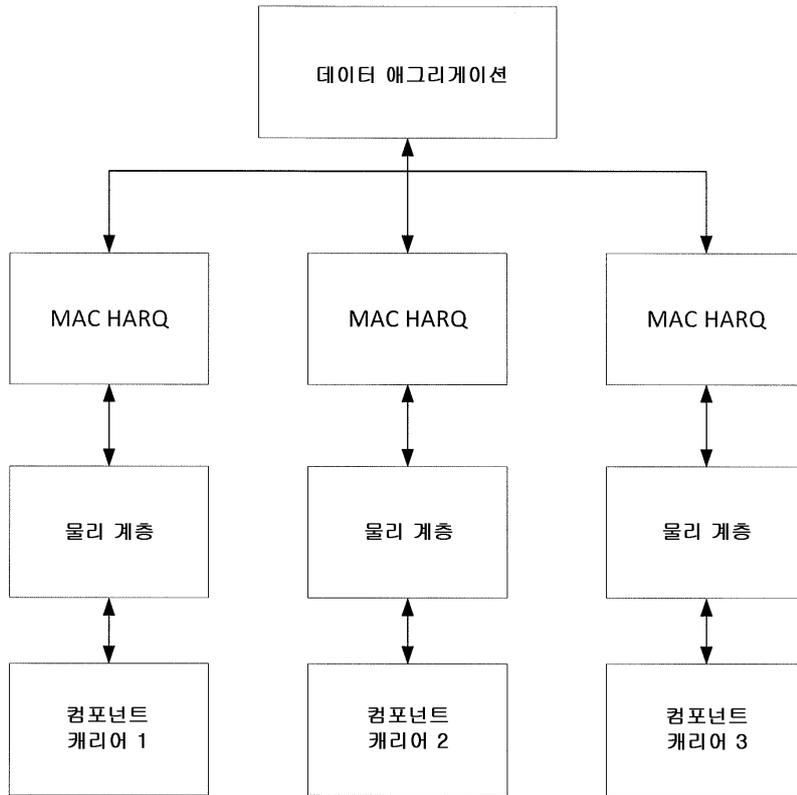
도면10



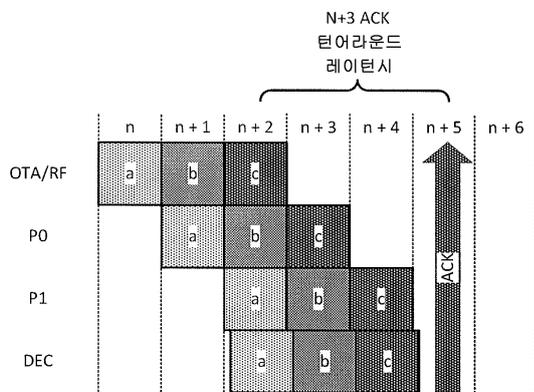
도면11



도면12



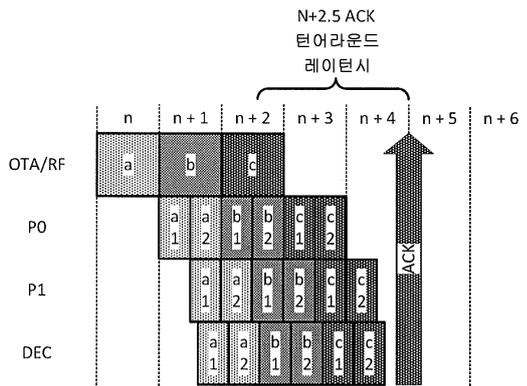
도면13a



예 1

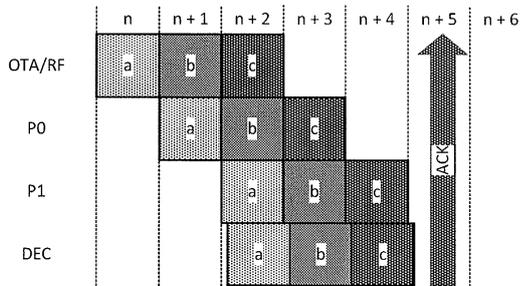
P1/DEC 는 CB-레벨 파이프라인을 지원함

도면13b



2 개의 더 협소한 BW 컴포넌트 캐리어들로 분해함

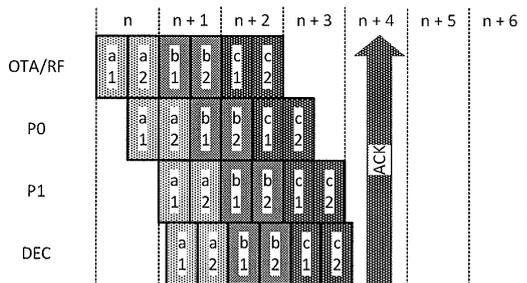
도면14a



예 1

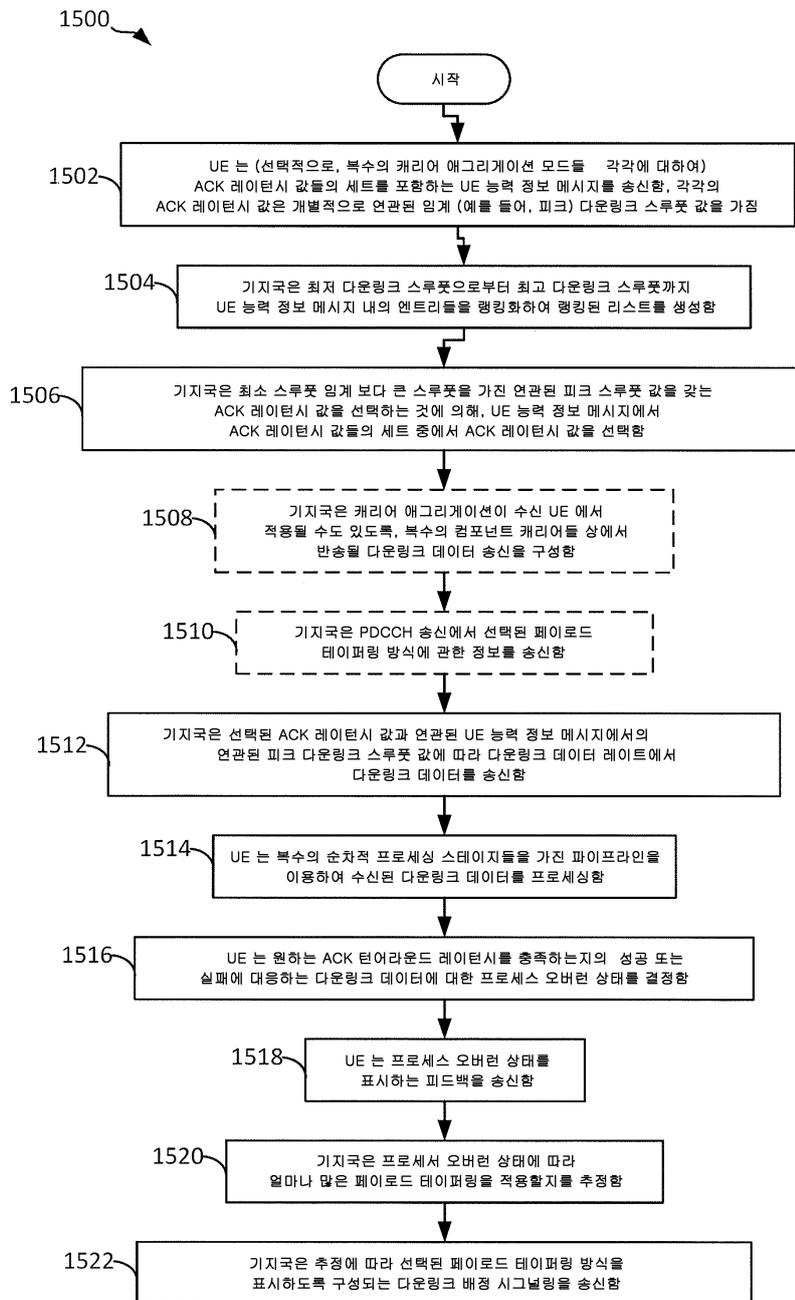
P1/DEC 는 CB-레벨 파이프라인을 지원함

도면14b

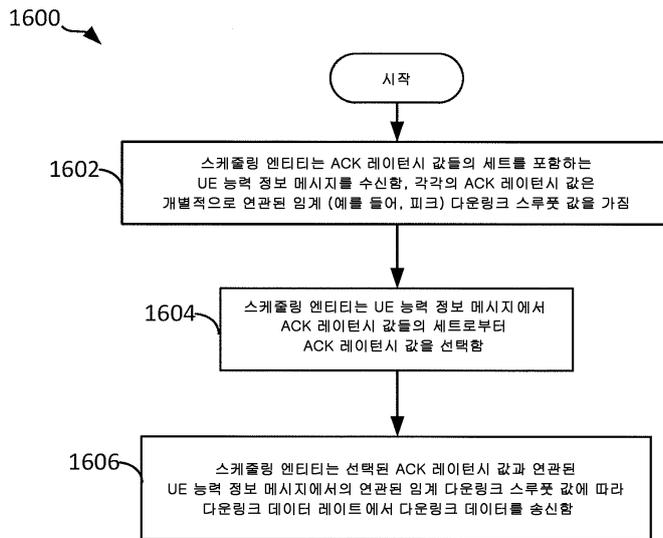


반할된 심플 지속기간

도면15



도면16



도면17

