

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 12 月 30 日(30.12.2015)



(10) 国際公開番号
WO 2015/198957 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) **G09G 3/20** (2006.01)
- (21) 国際出願番号: PCT/JP2015/067583
- (22) 国際出願日: 2015 年 6 月 18 日(18.06.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-130653 2014 年 6 月 25 日(25.06.2014) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 中邨 陽介(NAKAMURA, Yousuke). 須山 達彦(SUYAMA, Tatsuhiko). 増井 照久(MASUI, Teruhisa). 植村 健太郎(UEMURA, Kentaroh).
- (74) 代理人: 島田 明宏(SHIMADA, Akihiro); 〒6340078 奈良県橿原市八木町 1 丁目 1 0 番 3 号 萬盛庵ビル 島田特許事務所 Nara (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

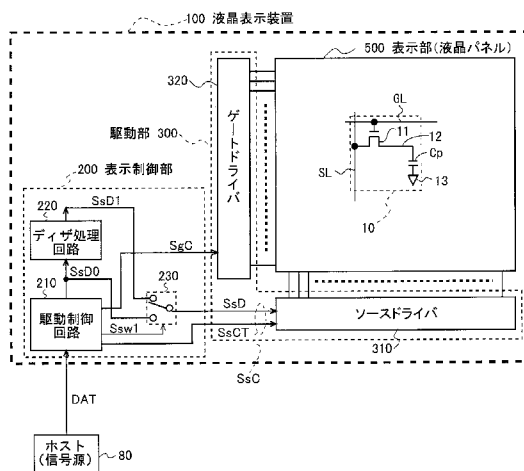
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: DISPLAY DEVICE AND METHOD FOR DRIVING SAME

(54) 発明の名称: 表示装置およびその駆動方法



80 Host (signal source)
100 Liquid crystal display device
200 Display control unit
210 Drive control circuit
220 Dithering circuit
300 Drive unit
310 Source driver
320 Gate driver
500 Display unit (liquid crystal panel)

(57) Abstract: Provided is a display device in which it is possible to suppress the incidence of lowered brightness due to refreshing of a display image during paused driving. In a normal drive mode, input image data (SsD0) based on a continuous tone scheme is provided to a source driver (310) via a data selector (230) as a driver image signal (SsD). By contrast, in a low-frequency drive mode for performing paused driving, the input image data (SsD0) is converted to dithered input image data (SsD1) by a dithering circuit (220), and provided to the source driver (310) as a driver image signal (SsD) via the data selector (230). The dithered input image data (SsD1) simulates the tone according to an area coverage modulation scheme using two values comprising the maximum value and the minimum value achievable by the tone values of the input image data (SsD0).

(57) 要約: 休止駆動中における表示画像のリフレッシュによる輝度ドロップの発生を抑制できる表示装置を提供する。通常駆動モードでは、連続階調方式による入力画像データ (SsD0) がデータ選択器 (230) を介してソースドライバ (310) にドライバ用画像信号 (SsD) として与えられる。これに対し、休止駆動を行う低周波駆動モードでは、上記入力画像データ (SsD0) がディザ処理回路 (220) によりディザ化入力画像データ (SsD1) に変換され、データ選択器 (230) を経てソースドライバ (310) にドライバ用画像信号 (SsD) として与えられる。このディザ化入力画像データ (SsD1) は、入力画像データ (SsD0) の階調値が取り得る最大値と最小値からなる 2 値で面積階調方式により擬似的に階調を表現する。

WO 2015/198957 A1

明 細 書

発明の名称：表示装置およびその駆動方法

技術分野

[0001] 本発明は、表示装置およびその駆動方法に関し、特に、休止駆動を行う表示装置およびその駆動方法に関する。

背景技術

[0002] アクティブマトリクス型液晶表示装置の表示部には、複数の画素形成部がマトリクス状に形成されている。各画素形成部には、スイッチング素子として動作する薄膜トランジスタ（Thin Film Transistor：以下「TFT」という）と、当該TFTを介してデータ信号線に接続された画素容量とが設けられている。このTFTをオン／オフすることにより、画像を表示するためのデータ信号が画素形成部内の画素容量にデータ電圧として書き込まれる。このデータ電圧は画素形成部の液晶層に印加され、液晶分子の配向方向をデータ信号の電圧値に応じた方向に変化させる。このようにして液晶表示装置は、各画素形成部の液晶層の光透過率を制御することにより表示部に画像を表示する。

[0003] このような液晶表示装置が携帯型電子機器等で使用される場合には、その消費電力の低減が従来より求められている。そこで、液晶表示装置の走査信号線としてのゲートラインを走査して表示画像のリフレッシュを行う走査期間（「リフレッシュ期間」ともいう）の後に、全てのゲートラインを非走査状態にしてリフレッシュを休止する休止期間（「非リフレッシュ期間」ともいう）を設ける表示装置の駆動方法が提案されている（例えば特許文献1参照）。この休止期間では、例えば、走査信号線駆動回路としてのゲートドライバおよび／またはデータ信号線駆動回路としてのソースドライバに制御用の信号などを与えないようにすることができる。これにより、ゲートドライバおよび／またはソースドライバの動作を休止させることができるので消費電力を低減することができる。特許文献1に記載の駆動方法のように、リフ

レッシュ期間の後に休止期間を設けることにより行う駆動は、例えば「休止駆動」と呼ばれる。なお、この休止駆動は「低周波駆動」または「間欠駆動」とも呼ばれる。このような休止駆動は静止画表示に好適である。

先行技術文献

特許文献

[0004] 特許文献1：日本国特開2013-3467号公報

特許文献2：国際公開第2013/008668号パンフレット

発明の概要

発明が解決しようとする課題

[0005] 上記のような休止駆動を行っている液晶表示装置において、表示画像がリフレッシュされるときに画像表示の輝度が低下するという現象（「輝度ドロップ」と呼ばれる）が生じる。特に、中間調で表示されている部分での輝度ドロップが大きく、これにより表示画像の質が低下する。このような画質低下は、休止駆動によって表示画像のリフレッシュの間隔が長くなると知覚されやすい。

[0006] そこで本発明は、休止駆動中における表示画像のリフレッシュによる輝度ドロップの発生を抑制できる表示装置およびその駆動方法を提供することを目的とする。

課題を解決するための手段

[0007] 本発明の第1の局面は、連続階調方式による画像データを含む入力信号を外部から受け取り、当該入力信号に基づき画像を表示する表示装置であって、

表示部と、前記表示部を駆動する駆動部と、前記入力信号に基づき前記表示部に画像が表示されるように前記駆動部を制御する表示制御部とを備え、

前記表示部における表示画像をリフレッシュするリフレッシュ期間が連続的に現れるように前記表示部を駆動する通常駆動モードと、前記表示部における表示画像をリフレッシュするリフレッシュ期間と前記表示部における表

示画像のリフレッシュを休止する非リフレッシュ期間とが交互に現れるように前記表示部を駆動する低周波駆動モードとを有し、

前記表示制御部は、前記低周波駆動モードにおいて面積階調方式により前記表示部に画像が表示されるように階調方式を変換する変換処理を前記画像データの一部または全部に施す画像処理部を含むことを特徴とする。

[0008] 本発明の第2の局面は、本発明の第1の局面において、

前記画像処理部は、複数の画素を単位とするディザ法より擬似的に階調が表現されるように前記変換処理を前記画像データに施すことを特徴とする。

[0009] 本発明の第3の局面は、本発明の第1の局面において、

前記画像処理部は、前記画像データが表す連続階調画像における画素のうち2以上の所定数の画素を単位とするディザ法により所定誤差範囲内で階調を表現可能な画素が当該ディザ法による画素に変更され、前記連続階調画像における画素のうち当該ディザ法により当該所定誤差範囲内で階調を表現できない画素が連続階調方式による画素のままとなるように、前記変換処理を前記画像データに施すことを特徴とする。

[0010] 本発明の第4の局面は、本発明の第1の局面において、

前記画像処理部は、

ディザ法による階調表現の単位となる画素数として第1画素数と当該第1画素数よりも多い第2画素数とを含む少なくとも2つの画素数を予め決めておき、

前記画像データが表す連続階調画像における画素のうち前記第1画素数を単位とする第1ディザ法により所定誤差範囲内で階調を表現可能な画素が当該第1ディザ法による画素に変更され、当該連続階調画像における画素のうち当該所定誤差範囲内で当該第1ディザ法により階調を表現できないが前記第2画素数を単位とする第2ディザ法により所定誤差範囲内で階調を表現可能な画素が当該第2ディザ法による画素に変更され、前記連続階調画像における画素のうち前記少なくとも2つの画素数のいずれの画素数を単位とするディザ法によっても所定誤差範囲内で階調を表現できない画素が連続階調

方式による画素のままとなるように、前記変換処理を前記画像データに施すことを特徴とする。

[0011] 本発明の第5の局面は、本発明の第1から4の局面のいずれかにおいて、前記面積階調方式は、前記画像データが表す画像における画素が取り得る最大階調値および最小階調値からなる2値を使用するディザ法により擬似的に階調を表現する方式であることを特徴とする。

[0012] 本発明の第6の局面は、本発明の第1から5の局面のいずれかにおいて、前記表示部は、表示すべき画像を構成する各画素を形成するためのスイッチング素子として、酸化物半導体によりチャネル層が形成された薄膜トランジスタを含むことを特徴とする。

[0013] 本発明の他の局面は、本発明の上記第1から6の局面および後述の各実施形態に関する説明から明らかであるので、その説明を省略する。

発明の効果

[0014] 本発明の第1の局面によれば、通常駆動モードでは、表示画像のリフレッシュを行うリフレッシュ期間が連続的に現れるように表示部が駆動され、低周波駆動モードでは、表示画像をリフレッシュするリフレッシュ期間と表示画像のリフレッシュを休止する非リフレッシュ期間とが交互に現れるように表示部が駆動される。より詳しくは、通常駆動モードにおけるリフレッシュ期間では、連続階調方式による画像データの表す画像が表示部に表示されるように表示部が駆動される。これに対し、低周波駆動モードにおけるリフレッシュ期間では、外部から受け取った入力信号に含まれる連続階調方式による画像データの一部または全部が面積階調方式による画像データに変換され、その面積階調方式による画像データの表す画像が表示されるように表示部が駆動される。これにより、低周波駆動モードにおいて中間的な階調値の画素表示が抑制されるので、低周波駆動モードにおけるリフレッシュ時の輝度ドロップが低減または解消される。

[0015] 本発明の第2の局面によれば、低周波駆動モードでは、複数の画素を単位とするディザ法より擬似的に階調が表現されるように階調方式を変換する変

換処理が画像データに施されるので、駆動部の構成や制御タイミングを変更することなく、低周波駆動モードにおけるリフレッシュ時の輝度ドロップを低減または解消することができる。

[0016] 本発明の第3の局面によれば、低周波駆動モードでは、入力信号における画像データが、2以上の所定数の画素を単位としてディザ化されたデータ（ディザ法により擬似的に階調を表現する2値画像データ）とディザ処理を施されない連続階調方式によるデータとからなる部分ディザ化画像データに変換され、この部分ディザ化画像データの表す画像が表示されるように表示部が駆動される。これにより、ディザ処理による階調再現性の低下を抑えつつ低周波駆動モードにおけるリフレッシュ時の輝度ドロップを低減することが可能となり、ディザ処理における許容誤差の設定によって階調再現性と輝度ドロップ抑制のトレードオフを調整することができる。

[0017] 本発明の第4の局面によれば、低周波駆動モードにおいて、入力信号における画像データが、第1画素数を単位としてディザ化されたデータと第2画素数を単位としてディザ化されたデータとディザ処理を施されない連続階調方式によるデータとからなる部分ディザ化画像データに変換され、この部分ディザ化画像データの表す画像が表示されるように表示部が駆動される。これにより、ディザ処理による階調再現性の低下を抑えつつ低周波駆動モードにおけるリフレッシュ時の輝度ドロップを低減することが可能となり、2段階のディザ処理のそれぞれにおける許容誤差の設定によって階調再現性と輝度ドロップ抑制のトレードオフをよりきめ細かく調整することができる。

[0018] 本発明の第5の局面によれば、入力信号における画像データの一部または全部が、ディザ法により擬似的に階調が表現される2値画像データに変換され、この2値画像データにおける各画素値は、最大階調値または最小階調値のいずれかである。これにより、低周波駆動モードにおけるリフレッシュ時の輝度ドロップを確実に低減することができる。

[0019] 本発明の第6の局面によれば、表示部に表示すべき画像を構成する各画素を形成するためのスイッチング素子として、酸化物半導体によりチャネル層

が形成された薄膜トランジスタが使用されているので、薄膜トランジスタのオフリーク電流が大幅に低減され、表示装置の休止駆動を良好に行うことができる。

[0020] 本発明の他の局面の効果については、本発明の上記第 1 から 6 の局面の効果および下記実施形態についての説明から明らかであるので、説明を省略する。

図面の簡単な説明

[0021] [図1]本発明の第 1 の実施形態に係る液晶表示装置の構成を示すブロック図である。

[図2]上記第 1 の実施形態における低周波駆動モードでの動作の一例を説明するためのタイミングチャートである。

[図3]上記第 1 の実施形態におけるディザ処理を説明するための図 (A～C) である。

[図4]上記第 1 の実施形態による効果を説明するための輝度波形図 (A, B) である。

[図5]上記第 1 の実施形態の変形例におけるディザ処理を説明するための図 (A～E) である。

[図6]上記第 1 の実施形態の変形例におけるディザ処理において用いられるディザマトリクスの一例を示す図である

[図7]本発明の第 2 の実施形態に係る液晶表示装置の構成を示すブロック図である

[図8]上記第 2 の実施形態におけるディザ処理の手順を示すフローチャートである。

発明を実施するための形態

[0022] 以下、本発明の各実施形態について説明する。以下の各実施形態については、休止駆動を行うアクティブマトリクス型液晶表示装置を例に挙げて説明する。なお以下では、「1 フレーム期間」とは 1 画面分の表示画像のリフレッシュのための期間であり、「1 フレーム期間」の長さは、リフレッシュレ

ートが60Hzである一般的な表示装置における1フレーム期間の長さ（16.67ms）であるものとするが、本発明はこれに限定されない。

[0023] <1. 第1の実施形態>

<1. 1 全体構成および動作概要>

図1は、本発明の第1の実施形態に係る液晶表示装置100の構成を示すブロック図である。この液晶表示装置100は、表示制御部200と駆動部300と表示部500とを備えている。駆動部300は、データ信号線駆動回路としてのソースドライバ310と走査信号線駆動回路としてのゲートドライバ320とを含んでいる。表示部500は液晶パネルを構成し、この液晶パネルは、ソースドライバ310およびゲートドライバ320の双方または一方と表示部500とが一体的に形成された構成としてもよい。液晶表示装置100の外部には、主としてCPU（Central Processing Unit）により構成されるホスト80が信号源として設けられている。

[0024] 表示部500には、複数本（m本）のデータ信号線SL1～SLmと、複数本（n本）の走査信号線GL1～GLnと、当該複数本のデータ信号線SL1～SLmおよび当該複数本の走査信号線GL1～GLnに対応してマトリクス状に配置された複数個（m×n個）の画素形成部10とが形成されている。以下では、m本のデータ信号線SL1～SLmを互いに区別しない場合には記号“SL”で示し、n本の走査信号線GL1～GLnを互いに区別しない場合には記号“GL”で示すものとし、図1では、便宜上、1個の画素形成部10と、それに対応する1本のデータ信号線SLおよび1本の走査信号線GLとを示している。各画素形成部10は、対応する走査信号線GLにゲート端子が接続されると共に対応するデータ信号線SLにソース端子が接続されたスイッチング素子としての薄膜トランジスタ（TFT）11と、そのTFT11のドレイン端子に接続された画素電極12と、上記複数個の画素形成部10に共通的に設けられた共通電極13と、画素電極12と共通電極13との間に挟持され、上記複数個の画素形成部10に共通的に設けられた液晶層とを有している。そして、画素電極12および共通電極13によ

り形成される液晶容量により画素容量 C_p が構成される。なお、典型的には、画素容量 C_p に確実に電圧を保持すべく液晶容量に並列に補助容量が設けられるので、実際には画素容量 C_p は液晶容量および補助容量により構成される。

[0025] 本実施形態ではTF T_{11} として、例えば酸化物半導体層をチャネル層に用いたTF T （以下「酸化物TF T 」という。）が用いられる。酸化物半導体層は、例えばIn-Ga-Zn-O系の半導体を含む。ここで、In-Ga-Zn-O系半導体は、In（インジウム）、Ga（ガリウム）、Zn（亜鉛）の三元系酸化物であって、In、GaおよびZnの割合（組成比）は特に限定されず、例えばIn:Ga:Zn=2:2:1、In:Ga:Zn=1:1:1、In:Ga:Zn=1:1:2等を含む。本実施形態では、In、GaおよびZnを1:1:1の割合で含むIn-Ga-Zn-O系半導体膜を用いる。

[0026] In-Ga-Zn-O系半導体層を有するTF T は、高い移動度（アモルファスシリコンをチャネル層に用いたTF T すなわちa-SiT T に比べ20倍超）および低いリーク電流（a-SiT T に比べ100分の1未満）を有しているので、駆動TF T および画素TF T として好適に用いられる。In-Ga-Zn-O系半導体層を有するTF T を用いれば、表示装置の消費電力を大幅に削減することが可能になる。

[0027] In-Ga-Zn-O系半導体は、アモルファスでもよいし、結晶質部分を含み、結晶性を有していてもよい。結晶質In-Ga-Zn-O系半導体としては、c軸が層面に概ね垂直に配向した結晶質In-Ga-Zn-O系半導体が好ましい。このようなIn-Ga-Zn-O系半導体の結晶構造は、例えば、日本国特開2012-134475号公報に開示されている。参考のために、日本国特開2012-134475号公報の開示内容の全てを本明細書に援用する。

[0028] 酸化物半導体層は、In-Ga-Zn-O系半導体の代わりに、他の酸化物半導体を含んでいてもよい。例えばZn-O系半導体（ZnO）、In-

Zn-O系半導体（IZO（登録商標））、Zn-Ti-O系半導体（ZTO）、Cd-Ge-O系半導体、Cd-Pb-O系半導体、CdO（酸化カドニウム）、Mg-Zn-O系半導体、In-Sn-Zn-O系半導体（例えば $\text{In}_2\text{O}_3\text{-SnO}_2\text{-ZnO}$ ）、In-Ga-Sn-O系半導体などを含んでいてもよい。なお、TFT11として酸化物TFTを用いるのは単なる一例であり、これに代えてシリコン系のTFTなどを用いても良い。

[0029] 表示制御部200は、典型的にはIC（Integrated Circuit）として実現される。表示制御部200は、表示すべき画像を表す入力画像データを含む入力データDATをホスト80から受信し、これに応じて、ソースドライバ制御信号SSC、ゲートドライバ制御信号SGC、および共通電圧信号等を生成する。ソースドライバ制御信号SSCは、ドライバ用画像信号SSDおよびタイミング制御信号SSCTからなり、ソースドライバ310に与えられる。ゲートドライバ制御信号SGCはゲートドライバ320に与えられる。共通電圧信号（不図示）は表示部500における共通電極13に与えられる。

[0030] ソースドライバ310は、ソースドライバ制御信号SSCに応じて、データ信号線SL1～SLmにそれぞれ与えるべきデータ信号S1～Smを生成し出力する。ソースドライバ制御信号SSCのうち、ドライバ用画像信号SSDは表示すべき画像を表し、タイミング制御信号SSCTは、ソーススタートパルス信号、ソースクロック信号、ラッチストロブ信号、および、極性切替制御信号等を含む。ソースドライバ310は、このようなタイミング制御信号SSCTに応じて、その内部の図示しないシフトレジスタおよびサンプリングラッチ回路などを動作させ、ドライバ用画像信号SSDに基づいて得られる複数のデジタル信号を図示しないDA変換回路でアナログ信号に変換することにより上記データ信号S1～Smを生成する。

[0031] ゲートドライバ320は、ゲートドライバ制御信号SGCに応じて、アクティブな走査信号の各走査信号線GLへの印加を所定周期で繰り返すことにより、走査信号線GL1～GLnの順次的な選択すなわち走査信号線GL1

～GL_nの走査を所定周期で繰り返す。ゲートドライバ制御信号S_{gC}には、例えばゲートクロック信号およびゲートスタートパルス信号が含まれる。ゲートドライバ320は、ゲートクロック信号およびゲートスタートパルス信号に応じて、その内部の図示しないシフトレジスタなどを動作させることにより上記走査信号を生成する。

[0032] 表示部500の背面側にはバックライトユニット（不図示）が設けられており、これにより表示部500の背面にバックライト光が照射される。バックライトユニットは、表示制御部200により制御されるものであってもよいし、その他の方法により制御されるものであってもよい。なお、液晶パネルが反射型である場合には、バックライトユニットは設ける必要がない。

[0033] 以上のようにして、ホスト80から送信される入力データDATを液晶表示装置100が入力信号として受け取ると、この液晶表示装置100において、その入力信号に基づき、各データ信号線SLにデータ信号が印加され、各走査信号線GLに走査信号が印加され、バックライトユニットが駆動されることにより、ホスト80からのデータ信号DATに含まれる入力画像データに基づく画像が液晶パネルにおける表示部500に表示される。

[0034] <1. 2 動作モード>

本実施形態に係る液晶表示装置100は、表示部500の駆動に関し、通常駆動モードと低周波駆動モードという2つの動作モードを有している。本実施形態では、液晶表示装置100が通常駆動モードと低周波駆動モードのいずれで動作するかを指定する制御情報は、ホスト80からの入力データDATに含まれているものとするが、動作モードを指定するための構成はこれに限定されない。例えば、図示しないスイッチを手動で操作することにより動作モードが通常駆動モードと低周波駆動モードの間で切り替えられるように構成されていてもよい。

[0035] 本実施形態では、ゲートドライバ320によって表示部500における走査信号線GL₁～GL_nが順次選択されると共に、表示すべき画像を表す複数のデータ信号S₁～S_mがソースドライバ310によって表示部500に

おけるデータ信号線 $SL1 \sim SLm$ にそれぞれ印加される。これにより、表示部 500 における各画素形成部 10 の画素容量 C_p に画素データとして保持される電圧の書き換え、すなわち表示部 500 における表示画像のリフレッシュが行われる。通常駆動モードでは、このような表示画像のリフレッシュが行われるリフレッシュ期間のみが繰り返し現れるように表示制御部 200 により駆動部 300（ソースドライバ 310 およびゲートドライバ 320 等）が制御される。なお、通常駆動モードでは、ディザ処理回路 220 はその動作を停止している。

[0036] これに対し低周波駆動モードでは、表示画像のリフレッシュが行われるリフレッシュ期間と全ての走査信号線が非選択状態となってリフレッシュが休止される非リフレッシュ期間とが交互に繰り返されるように、表示制御部 200 により駆動部 300 が制御される。図 2 は、本実施形態における低周波駆動モードでの動作の一例を説明するためのタイミングチャートである。この例では、1 フレーム期間で 1 画面分の画素データ（以下「表示画像データ」という）の書込が行われ、その後の 59 フレーム期間は表示画像データの書込が休止される。すなわち、1 個のリフレッシュフレーム期間からなるリフレッシュ期間と 59 個の休止フレーム期間からなる非リフレッシュ期間とが交互に現れるように液晶表示装置 100 の表示部 500 が駆動される。したがって、リフレッシュレートは 1 Hz であり、リフレッシュ周期は 1 秒である。

[0037] < 1. 3 表示制御部の構成 >

本実施形態における表示制御部 200 は、図 1 に示すように、駆動制御回路 210 とディザ処理回路 220 とデータ選択器 230 とを備えている。駆動制御回路 210 は、従来の液晶表示装置における表示制御部としてのタイミングコントローラに対応し、ホスト 80 からの入力データ DAT に基づき、ゲートドライバ制御信号 S_{gC} およびソースドライバ用のタイミング制御信号 S_{sCT} を生成して出力すると共に、当該データ DAT から入力画像データ S_{sDO} を取り出して出力し、さらに選択制御信号 S_{sw1} を生成して

出力する。ゲートドライバ制御信号 S_{gC} はゲートドライバ 320 に、ソースドライバ用タイミング信号 S_{cCT} はソースドライバ 320 に、選択制御信号 S_{sw1} はデータ選択器 230 にそれぞれ与えられる。入力画像データ S_{sD0} は、表示すべき画像を連続階調方式により表すデジタルデータであり、ディザ処理回路 220 およびデータ選択器 230 に与えられる。

[0038] ディザ処理回路 220 は、入力画像データの階調方式を変換する処理を行う画像処理部として機能する。すなわちディザ処理部 220 は、水平方向および垂直方向にそれぞれ 2 画素が隣接する 4 画素（以下「2×2 画素」または「隣接 4 画素」という）を単位として、連続階調方式による入力画像データ S_{sD0} に対してディザ処理を施すことにより、面積階調方式により階調を表現する画像データ（以下「面積階調画像データ」という）を生成する。この面積階調画像データは、入力画像データの表す画像である連続階調画像における画素の階調値（以下「画素値」という）として取り得る最大値 L_{max} および最小値 L_{min} からなる 2 値で擬似的に階調を表現する。

[0039] ここで、面積階調方式とは、2 値で階調を擬似的に表現する方式であって、当該 2 値の面積比すなわち当該 2 値のうちの一方の値を有する画素数と他方の値を有する画素数との比によって階調を擬似的に表現するものである。例えば、上記連続階調画像における画素が取り得る階調値が 0～255 であって階調数が 256 とすると、階調値 63 は、図 3（A）に示すように、ディザ処理の単位としての隣接 4 画素のうち 1 画素の階調値（画素値）を 255 とし残りの 3 画素の階調値（画素値）を 0 とすることで実現される。また、階調値 127 は、図 3（B）に示すように、当該隣接 4 画素のうち 2 画素の階調値を 255 とし残りの 2 画素の階調値を 0 とすることで実現され、階調値 191 は、図 3（C）に示すように、当該隣接 4 画素のうち 3 画素の階調値（画素値）を 255 とし残りの 1 画素の階調値を 0 とすることで実現される。なお、階調値 0 に対しては当該隣接 4 画素の階調値は全て 0 とされ、階調値 255 に対しては当該隣接 4 画素の階調値は全て 255 とされる。したがってディザ処理回路 220 は、入力画像データ S_{sD0} の隣接 4 画素の

平均階調値が階調値 0, 63, 127, 191, 255 の 5 つの階調値のいずれかに等しい場合には、当該隣接 4 画素をその平均階調値に対応する 2 値画素からなる隣接 4 画素に変換する。またディザ処理回路 220 は、入力画像データ S s D 0 の隣接 4 画素の平均階調値が階調値 0, 63, 127, 191, 255 の 5 つの階調値以外の階調値である場合には、当該 5 つの階調値のうち当該平均階調値に最も近い階調値（すなわち所定誤差範囲内で当該平均階調値に等しいとみなせる階調値）に対応する 2 値画素からなる隣接 4 画素に変換する。

[0040] 上記のようにしてディザ処理回路 220 は、与えられる入力画像データ S s D 0 を隣接 4 画素単位で連続階調方式のデータから面積階調方式のデータに変換する。この変換により得られる画像データ（以下「ディザ化入力画像データ」という）S s D 1 は、データ選択器 230 に与えられる。

[0041] データ選択器 230 は、駆動制御回路 210 からの入力画像データ S s D 0 とディザ処理回路 220 からのディザ化入力画像データ S s D 1 のうちいずれか一方を選択制御信号 S s w 1 に従って選択する。駆動制御回路 210 は、データ選択器 230 に対し、通常駆動モードの場合には選択制御信号 S s w 1 としてローレベル（L レベル）を与え、低周波駆動モードの場合には選択制御信号 S s w 1 としてハイレベル（H レベル）を与える。これにより、データ選択器 230 は、通常駆動モードでは入力画像データ S s D 0 を選択し、低周波駆動モードではディザ化入力画像データ S s D 1 を選択し、選択された入力画像データ S s D 0 またはディザ化入力画像データ S s D 1 は、表示すべき画像を表すドライバ用画像信号 S s D としてソースドライバ 310 に与えられる。

[0042] <1. 4 作用および効果>

上記のような本実施形態では、ホスト 80 からの入力データ D A T が表示制御部 200 に与えられ、表示制御部 200 内の駆動制御回路 210 では、この入力データ D A T に基づき、通常駆動モードか低周波駆動モードかが判定され、その結果、通常駆動モードである場合には、その入力データ D A T

に基づきゲートドライバ制御信号 S_gC およびタイミング制御信号 S_sCT が生成されると共に、その入力データ DAT から入力画像データ S_sDO が取り出され、選択制御信号 S_sw1 として L レベルが出力される。ここで得られる信号のうち、ゲートドライバ制御信号 S_gC はゲートドライバ 320 に、タイミング制御信号 S_sCT はソースドライバ 310 にそれぞれ与えられ、入力画像データ S_sDO は、 L レベルの選択制御信号 S_sw1 に基づきデータ選択器 230 で選択されてソースドライバ 310 に（ドライバ用画像信号 S_sD として）与えられる。表示部 500 では、ゲートドライバ制御信号 S_gC に基づいてゲートドライバ 320 により走査信号線 $GL1 \sim GLn$ が順次選択されると共に、ドライバ用画像信号 S_sD およびタイミング制御信号 S_sCT に基づきソースドライバ 310 によりデータ信号線 $SL1 \sim SLm$ にデータ信号 $S1 \sim Sm$ がそれぞれ印加される。このようにして表示部 500（における走査信号線 $GL1 \sim GLn$ およびデータ信号線 $SL1 \sim SLm$ ）が駆動されて各画素形成部 10 の画素データが書き換えられることにより、表示画像がリフレッシュされる。このような表示画像のリフレッシュは 1 フレーム期間の間隔で繰り返し行われる。

- [0043] これに対し、表示制御部 200 内の駆動制御回路 210 において、ホスト 80 からの入力データ DAT に基づき通常駆動モードか低周波駆動モードかが判定された結果、低周波駆動モードである場合にも、その入力データ DAT に基づきゲートドライバ制御信号 S_gC およびタイミング制御信号 S_sCT が生成されると共に、その入力データ DAT から入力画像データ S_sDO が取り出されるが、選択制御信号 S_sw1 としては H レベルが出力されてデータ選択器 230 に与えられる。またこの場合、入力画像データ S_sDO はディザ処理回路 220 に与えられ、そこで面積階調方式のデータに変換され、ディザ化入力画像データ S_sD1 として出力される。このディザ化入力画像データ S_sD1 は、 H レベルの選択制御信号 S_sw1 に基づきデータ選択器 230 で選択されてドライバ用画像信号 S_sD としてソースドライバ 310 に与えられる。表示部 500 では、ゲートドライバ制御信号 S_gC に基づ

いてゲートドライバ320により走査信号線GL1～GLnが順次選択されると共に、ドライバ用画像信号S_sDおよびタイミング制御信号S_sCTに基づきソースドライバ310によりデータ信号線SL1～SLmにデータ信号S1～Smがそれぞれ印加される。このようにして表示部500が駆動されて各画素形成部10の画素データが書き換えられることにより、表示画像がリフレッシュされる。

[0044] 本実施形態における低周波駆動モードでは、このようなリフレッシュが1フレーム期間で行われると、次の59フレーム期間ではゲートドライバ320およびソースドライバ310による表示部500の駆動が停止し表示画像のリフレッシュは行われない。その59フレーム期間の次の1フレーム期間では、再び、ゲートドライバ320およびソースドライバ310により表示部500が駆動されることにより表示画像がリフレッシュされる。このようにして、1フレーム期間のリフレッシュ期間と59フレーム期間の非リフレッシュ期間とが交互に現れるように表示部500が駆動される。

[0045] 上記のような本実施形態によれば、通常駆動モードでは、連続階調方式による入力画像データD_sD0の表す画像が表示部500に表示されるが、低周波駆動モードでは、面積階調方式によるディザ化入力画像データS_sD1の表す画像が表示部500に表示される。このため、低周波駆動モードにおける表示画像では、入力画像データの表す連続階調画像における画素の階調値（画素値）として取り得る最大値L_{max}および最小値L_{min}からなる2値で擬似的に階調が表現される。したがって、低周波駆動モードにおける表示画像には中間的な階調値の画素は含まれないので、従来の液晶表示装置において休止駆動中の表示画像のリフレッシュ時に生じていた輝度ドロップは、低減または解消される。

[0046] 図4は、本実施形態におけるこのような輝度ドロップの抑制効果を説明するための輝度波形図である。図4（A）は、従来の液晶表示装置の休止駆動中における表示画像の輝度の測定結果を示す輝度波形図であり、図4（B）は、本実施形態に係る液晶表示装置の低周波駆動モードにおける表示画像の

輝度の測定結果を示す輝度波形図である。図4（A）および図4（B）のいずれにおいても、横軸は時間を表し、縦軸は、階調値0～255からなる256階調の構成において階調値128の表示画像につきフォトセンサで測定した輝度を表している。なお、これらの測定時のリフレッシュ周期は1秒である。図4（A）および図4（B）では、周波数の高い輝度波形（激しく変化する輝度波形）が示されているが、この輝度波形の変化の中心の輝度が測定結果としての輝度を示すと考えることができる。図4（A）と図4（B）を比較すれば明らかなように、本実施形態によれば、従来に比べ、低周波駆動中のリフレッシュ時の輝度ドロップが大きく低減される。

[0047] <1. 5 変形例>

上記第1の実施形態では、低周波駆動モードにおいて、隣接4画素（2×2画素）を単位とするディザ処理によって連続階調方式の入力画像データS s D 0が面積階調方式のディザ化入力画像データS s D 1に変換されるが、このディザ処理の単位は隣接4画素に限定されない。ディザ処理の単位としての画素数を増やすことにより、ディザ処理後の画像データで表現可能な階調数を増やすことができる。

[0048] 例えば、図5に示すように、水平方向に2画素が隣接し垂直方向に3画素が隣接する隣接6画素（以下「3×2画素」ともいう）を単位としてディザ処理を行うようにしてもよい。この図5は、入力画像データS s D 0の表示画像の画素が取り得る階調値が0～255である場合におけるディザ処理の例を示している。この例では、階調値43は、図5（A）に示すように、ディザ処理の単位としての隣接6画素のうち1画素の階調値（画素値）を255とし残りの5画素の階調値（画素値）を0とすることで実現される。また階調値85は、図5（B）に示すように、当該隣接6画素のうち2画素の階調値を255とし残りの4画素の階調値を0とすることで実現され、階調値128は、図5（C）に示すように、当該隣接6画素のうち3画素の階調値を255とし残りの3画素の階調値を0とすることで実現され、階調値170は、図5（D）に示すように、当該隣接6画素のうち4画素の階調値を2

5 5 とし残りの 2 画素の階調値を 0 とすることで実現され、階調値 2 1 1 は、図 5 (E) に示すように、当該隣接 6 画素のうち 5 画素の階調値を 2 5 5 とし残りの 1 画素の階調値を 0 とすることで実現される。なお、階調値 0 に対しては上記隣接 6 画素の階調値は全て 0 とされ、階調値 2 5 5 に対しては上記隣接 6 画素の階調値は全て 2 5 5 とされる。したがって、本変形例におけるディザ処理回路 2 2 0 は、入力画像データ S s D 0 の隣接 6 画素の平均階調値が階調値 0, 4 3, 8 5, 1 2 8, 1 7 0, 2 1 1, 2 5 5 の 7 つの階調値のいずれかに等しい場合には、当該隣接 6 画素をその平均階調値に対応する 2 値画素からなる隣接 6 画素に変換する。また、本変形例におけるディザ処理回路 2 2 0 は、入力画像データ S s D 0 の隣接 6 画素の平均階調値が階調値 0, 4 3, 8 5, 1 2 8, 1 7 0, 2 1 1, 2 5 5 の 7 つの階調値以外の階調値である場合には、当該 7 つの階調値のうち当該平均階調値に最も近い階調値（すなわち所定誤差範囲内で当該平均階調値に等しいとみなせる階調値）に対応する 2 値画素からなる隣接 6 画素に変換する。

[0049] なお、ディザ処理の具体的な手順としては、上記の手順の他、各要素が階調数に応じた値を有するディザマトリクスを設定し、連続階調方式による入力画像データ S s D 0 の対応する画素値（階調値）と比較する、という周知の手法を用いることができる（この点は他の実施形態においても同様である）。例えば、取り得る階調値が 0 ~ 2 5 5 である入力画像データ S s D 0 に対し隣接 1 6 画素（4 × 4 画素）を単位としてディザ処理を行う場合、図 6 に示すようなディザマトリクスを使用することができる。この場合、入力画像データ S s D 0 における階調値（画素値）が隣接 1 6 画素（4 × 4 画素）毎に図 6 のディザマトリクスと比較され、入力画像データ S s D 0 における画素値が当該ディザマトリクスの対応する要素よりも大きければその画素値が 2 5 5 に変更され、当該ディザマトリクスの対応する要素以下であればその画素値が 0 に変更される。入力画像データ S s D 0 に対し隣接 1 6 画素毎にこのような処理が繰り返されることにより、面積階調方式による入力画像データとしてディザ化入力画像データ S s D 1 が得られる。

[0050] 上記第1の実施形態では、表示すべき画像の各画素は、表示部500におけるいずれかの画素形成部10によって形成されるが、表示すべき画像がカラー画像であって各画素が複数の原色に対応する複数の副画素から構成される場合には、当該複数の原色のそれぞれにつきディザ処理を行えばよい。例えば、表示すべき画像の各画素が赤の副画素（以下「R副画素」という）、緑の副画素（以下「G副画素」という）、および青の副画素（以下「B副画素」という）から構成される場合には、例えば隣接4画素を単位としてディザ処理を行うとすると、当該隣接4画素における4つのR副画素毎に図3に示すようなディザ処理、当該隣接4画素における4つのG副画素毎に図3に示すようなディザ処理、当該隣接4画素における4つのB副画素毎に図3に示すようなディザ処理をそれぞれ行うことにより、面積階調方式によるディザ化入力画像データS_sD1を生成することができる。なお、各画素が複数の副画素からなる上記のようなカラー画像表示における上記ディザ処理は、他の実施形態の変形例としてのカラー画像表示装置においても同様に適用できる。

[0051] <2. 第2の実施形態>

図7は、本発明の第2の実施形態に係る液晶表示装置100の構成を示すブロック図である。この液晶表示装置100は、表示制御部200の構成を除き、図1に示した第1の実施形態に係る液晶表示装置と同様であり、対応する部分には同一の参照符号を付して詳しい説明を省略する。以下では、本実施形態における表示制御部200の構成および動作等を中心に説明する。

[0052] <2. 1 要部の構成>

本実施形態においても、第1の実施形態と同様、表示制御部200は、入力画像データS_sD0を含む入力データDATをホスト80から受信し、これに応じて、ソースドライバ制御信号S_sC、ゲートドライバ制御信号S_gC、および共通電圧信号等を生成する。ソースドライバ制御信号S_sCは、ドライバ用画像信号S_sDおよびタイミング制御信号S_sCTからなる。表示制御部200は、駆動部300による表示部500の駆動につき、第1の

実施形態と同様、通常駆動モードおよび低周波駆動モード（図2参照）を有している。なお本実施形態では、ディザ処理回路220、階調判定回路215、および第2データ選択器232は、入力画像データの階調方式を変換するための処理を実行する画像処理部を構成し、本実施形態の通常駆動モードでは、この画像処理部はその動作を停止している。

[0053] 図7に示すように、本実施形態における表示制御部200は、駆動制御回路210、ディザ処理回路220、およびデータ選択器（以下これを後述のデータ選択器232と区別するために「第1データ選択器」という）230に加えて、階調判定回路215および第2データ選択器232を備えている。駆動制御回路210は、ホスト80からの入力データDATに基づき、ゲートドライバ制御信号SGCおよびソースドライバ用のタイミング制御信号SSCTを生成すると共に、当該データDATから入力画像データSSDOを取り出して出力し、さらに第1選択制御信号SSW1を生成する。ゲートドライバ制御信号SGCはゲートドライバ320に、タイミング制御信号SSCTはソースドライバ320に、第1選択制御信号SSW1は第1データ選択器230にそれぞれ与えられる。入力画像データSSDOは、表示すべき画像を連続階調方式により表すデジタルデータであり、階調判定回路215および第1データ選択器230に与えられる。

[0054] 階調判定回路215は、入力画像データSSDOに基づき、予め用意された複数のディザ処理のいずれかが可能か否かを所定数の隣接画素毎（例えば2×2画素毎）に判定し、その判定結果を示す信号（以下「判定結果信号」という）Sdetを出力すると共に、その判定結果に応じた第2選択制御信号SSW2を出力する。判定結果信号Sdetはディザ処理回路220に投入され、第2選択制御信号SSW2は第2データ選択器232に投入される。なお、この判定結果信号Sdetは、上記複数のディザ処理のいずれかが可能と判定された場合には、その可能なディザ処理の識別情報を含んでいる。また、入力画像データSSDOは、階調判定回路215を介してディザ処理回路220および第2データ選択器232に与えられる。

[0055] ディザ処理回路 220 は、上記の判定結果信号 S_{det} に基づき、上記複数のディザ処理のいずれかが可能な場合には、その可能なディザ処理によって連続階調方式の入力画像データ S_{SD0} を面積階調方式のディザ化入力画像データ S_{SD11} に変換し、これを第 2 データ選択器 232 に与える。一方、上記複数のディザ処理のいずれもが可能ではない場合には、ディザ処理回路 220 はその動作を停止し、入力画像データ S_{SD0} にはいずれのディザ処理も施されない。

[0056] 第 2 データ選択器 232 は、上記の第 2 選択制御信号 S_{sw2} に基づき、上記複数のディザ処理のいずれもが可能でない場合には、連続階調方式による入力画像データ S_{SD0} を選択し、上記複数のディザ処理のいずれかが可能である場合には、その可能なディザ処理により得られるディザ化入力画像データ S_{SD11} を選択する。既述のように、上記複数のディザ処理のいずれかが可能か否かは所定数の画素毎に判定されるので、第 2 データ選択器 232 の選択動作も当該所定数の画素毎に行われる。このため、第 2 データ選択器 232 から出力される画像データには、通常、連続階調方式によるデータと面積階調方式によるデータとが混在しており、当該出力される画像データは、部分ディザ化入力画像データ S_{SD01} として第 1 データ選択器 230 に与えられる。

[0057] 駆動制御回路 210 によって生成される第 1 選択制御信号 S_{sw1} は、通常駆動モードか低周波駆動モードかを示す信号である。第 1 データ選択器 230 は、この第 1 選択制御信号 S_{sw1} に基づき、通常駆動モードでは、連続階調方式による入力画像データ S_{SD0} を選択しドライバ用画像信号 S_{SD} としてソースドライバ 310 に与え、低周波駆動モードでは、上記の部分ディザ化入力画像データ S_{SD01} を選択しドライバ用画像信号 S_{SD} としてソースドライバ 310 に与える。

[0058] <2. 2 ディザ処理の詳細>

上記のように本実施形態では、低周波駆動モードにおいて、階調判定回路 215、ディザ処理回路 220、および第 2 データ選択器 232 により連続

階調方式による入力画像データ $S_s D_0$ が部分ディザ化入力画像データ $S_s D_0 1$ に変換され、その部分ディザ化入力画像データ $S_s D_0 1$ がドライバ用画像信号 $S_s D$ としてソースドライバ 310 に与えられる。図 8 は、この部分ディザ化入力画像データ $S_s D_0$ を得るために画像処理部（ディザ処理回路 220、階調判定回路 215、および第 2 データ選択器 232）で実行されるディザ処理の手順を示すフローチャートである。以下、図 8 を参照しつつ、本実施形態における低周波駆動モードにおけるディザ処理の詳細を説明する。なお以下では、入力画像データ $S_s D_0$ の階調数は 256 であって階調値として取り得る値は 0～255 のいずれかであるものとするが、本発明はこれに限定されない。

[0059] 駆動制御回路 210 から連続階調方式による入力画像データ $S_s D_0$ が階調判定回路 215 に与えられると、階調判定回路 215 において、その入力画像データ $S_s D_0$ における隣接 4 画素（ 2×2 画素）に順次着目し、着目 4 画素の階調値（画素値）の平均値を着目階調値として算出する（ステップ S12）。次に、この着目階調値が、2 値（階調値 0, 255）の 4 画素で擬似的に表現可能な階調値 0, 63, 127, 191, 255（以下これら 5 つの階調値を「4 画素擬似階調表現可能値」という）のいずれかに所定誤差範囲内で等しいとみなせるか否かを判定する（ステップ S14）。ここで所定誤差範囲とは、4 画素擬似階調表現可能値のそれぞれの $\pm \alpha$ （ただし、 α は $256 / (5 - 1) / 2 = 32$ 以下の正数である）の範囲であり、例えば $\alpha = 16$ として、着目階調値が 0～16 の範囲内であれば階調値 0 に、47～79 の範囲内であれば階調値 63 に、111～143 の範囲内であれば階調値 127 に、175～207 の範囲内であれば階調値 191 に、239～255 の範囲内であれば階調値 255 にそれぞれ等しいとみなせる、と判定することができる。

[0060] 階調判定回路 215 において、着目階調値が所定誤差範囲内で 4 画素擬似階調表現可能値のいずれかに等しいとみなせると判定された場合には、ディザ処理回路 220 において、等しいとみなせる階調値を面積階調方式により

擬似的に表現する2値画素からなる隣接4画素に変換する（図3参照）（ステップS16）。例えば、 $\alpha = 16$ とすると着目階調値132は4画素擬似階調表現可能値のうちの127に等しいとみなせるので、図3（B）に示すように、着目4画素を階調値255の2画素と階調値0の2画素からなる隣接4画素に変換する。

[0061] このようにしてディザ化された隣接4画素のデータは、第2データ選択器232および第1データ選択器230を経て表示制御部200から出力され、ドライバ用画像信号 S_sD を構成する画素データとしてソースドライバ310に与えられる（ステップS18）。

その後、階調判定回路215において、駆動制御回路210からの入力画像データ S_sD0 に未着目の隣接4画素（ 2×2 画素）があるか否かを判定し、未着目の隣接4画素があれば、ステップS12へ戻り、そのステップS12以降の処理を実行する。

[0062] 上記ステップS14において、着目階調値が所定誤差範囲内で4画素擬似階調表現可能値のいずれにも等しくないと判定された場合には、階調判定回路215において、着目4画素に駆動制御回路210からの入力画像データ S_sD0 における未着目の2画素を加えた隣接6画素に着目し、着目6画素の階調値の平均値を新たに着目階調値として算出する（ステップS30）。次に、この着目階調値が、2値（階調値0, 255）の6画素で擬似的に表現可能な階調値0, 43, 85, 128, 170, 211, 255（以下これら7つの階調値を「6画素擬似階調表現可能値」という）のいずれかに所定誤差範囲内で等しいとみなせるか否かを判定する（ステップS32）。ここで所定誤差範囲とは、6画素擬似階調表現可能値のそれぞれの $\pm \alpha$ （ただし、 α は $256 / (7 - 1) / 2 = 21.3$ 以下の正数である）の範囲であり、例えば $\alpha = 16$ として、着目階調値が0～16の範囲内であれば階調値0に、27～59の範囲内であれば階調値43に、69～101の範囲内であれば階調値85に、116～144の範囲内であれば階調値128に、154～186の範囲内であれば階調値170に、194～227の範囲内で

あれば階調値 2 1 1 に、2 3 9 ~ 2 5 5 の範囲内であれば階調値 2 5 5 にそれぞれ等しいとみなせる、と判定することができる。

[0063] 階調判定回路 2 1 5 において、着目階調値が所定誤差範囲内で 6 画素擬似階調表現可能値のいずれかに等しいとみなせると判定された場合には、ディザ処理回路 2 2 0 において、等しいとみなせる階調値を面積階調方式により擬似的に表現する 2 値画素からなる隣接 6 画素に変換する（図 5 参照）（ステップ S 3 4）。例えば、 $\alpha = 1 6$ とすると着目階調値 9 8 は 6 画素擬似階調表現可能値のうちの 8 5 に等しいとみなせるので、図 5（B）に示すように、着目 6 画素を階調値 2 5 5 の 2 画素と階調値 0 の 4 画素からなる隣接 6 画素に変換する。

[0064] このようにしてディザ化された隣接 6 画素のデータは、第 2 データ選択器 2 3 2 および第 1 データ選択器 2 3 0 を経て表示制御部 2 0 0 から出力され、ドライバ用画像信号 $S_s D$ を構成する画素データとしてソースドライバ 3 1 0 に与えられる（ステップ S 3 6）。

その後は、既述のステップ S 2 0 以降の処理が実行される。

[0065] 上記ステップ S 3 2 において、着目階調値が所定誤差範囲内で 6 画素擬似階調表現可能値のいずれにも等しくないと判定された場合には、階調判定回路 2 1 5 に与えられた連続階調方式による入力画像データ $S_s D 0$ のうち当該着目 6 画素については、第 2 データ選択器 2 3 2 および第 1 データ選択器 2 3 0 を経てそのまま（ディザ処理を施されずに）表示制御部 2 0 0 から出力され、ドライバ用画像信号 $S_s D$ を構成する画素データとしてソースドライバ 3 1 0 に与えられる（ステップ S 4 0）。

[0066] その後、階調判定回路 2 1 5 において、駆動制御回路 2 1 0 からの入力画像データ $S_s D 0$ に未着目の隣接 4 画素（ 2×2 画素）があるか否かを判定する（ステップ S 2 0）。その判定の結果、未着目の隣接 4 画素があれば、ステップ S 1 2 へ戻り、当該ステップ S 1 2 以降の処理（上述の処理）を実行するが、未着目の隣接 4 画素がなければ、本実施形態のディザ処理を終了する。この終了後において、ホスト 8 0 からの新たな入力データ $D A T$ に基

づく入力画像データ $S_s D O$ が駆動制御回 210 から階調判定回路 215 に与えられると、図 8 のディザ処理が再び開始される。

[0067] <2. 3 作用および効果>

上記のような本実施形態によれば、通常駆動モードでは、上記第 1 の実施形態と同様、表示部 500 の駆動による表示画像のリフレッシュが 1 フレーム期間の間隔で繰り返し行われる。これに対し低周波駆動モードでは、連続階調方式による入力画像データ $S_s D O$ から、隣接 4 画素を単位としてディザ化されたデータと隣接 6 画素を単位としてディザ化したデータとディザ処理を施されないデータとが混在したデータすなわち部分ディザ化入力画像データ $S_s D O 1$ が生成され（図 8 のステップ S14, S16, S32, S40 参照）、この部分ディザ化入力画像データ $S_s D O 1$ がドライバ用画像信号 $S_s D$ としてソースドライバ 310 に与えられる。これにより、上記第 1 の実施形態に比べ、低周波駆動モードにおけるディザ処理による階調再現性の低下を抑えることができる。一方、上記の部分ディザ化入力画像データ $S_s D O 1$ においてディザ処理を施されないデータの割合が高くなると、表示画像のリフレッシュ時の輝度ドロップの抑制効果が小さくなる。このようにして低周波駆動モードにおける階調再現性と輝度ドロップの抑制効果とはトレードオフの関係にあり、両者のトレードオフを既述の所定誤差範囲 (α) の設定によって調整することができる。したがって本実施形態は、低周波駆動において表示画像のリフレッシュ時の輝度ドロップを階調再現性とのトレードオフを考慮しつつ低減できるという特有の効果を奏する。

[0068] <2. 4 変形例>

上記第 2 の実施形態では、着目階調値が所定誤差範囲内で擬似階調表現可能か否かが 2 段階で判定されるが（図 8 のステップ S14, S32）、この判定を 1 段階のみとしてもよいし、また 3 段階以上にしてもよい。図 8 の示すディザ処理においてこの判定を 1 段階のみとした場合、ステップ S30 ~ S40 が削除され、着目階調値（着目 4 画素の階調値の平均値）が所定誤差範囲内で 4 画素擬似階調表現可能値のいずれにも等しくないと判定された場

合には（ステップS 1 4）、階調判定回路2 1 5に与えられた連続階調方式による入力画像データS s D 0のうち当該着目4画素については、第2データ選択器2 3 2および第1データ選択器2 3 0を経てそのまま表示制御部2 0 0から出力されることになる。

[0069] また、上記第2の実施形態では、ディザ処理は隣接4画素（2×2画素）および隣接6画素（3×2画素）を単位としているが、本発明におけるディザ処理の単位はこれに限定されない。

[0070] <3. その他の変形例>

上記各実施形態では、休止駆動を行う低周波駆動モードを有する液晶表示装置を例に挙げて説明したが、本発明は、これに限定されるものではなく、休止駆動を行う表示装置であれば有機EL（Electro Luminescence）表示装置等の他の表示装置にも適用することができる。

[0071] また、上記各実施形態における表示制御部2 0 0はハードウェア的に実現されているが（図1、図7参照）、これに代えて、この表示制御部2 0 0の機能の一部または全部を、CPU等が所定のプログラムを実行することによりソフトウェア的に実現するようにしてもよい。

産業上の利用可能性

[0072] 本発明は、休止駆動を行う表示装置およびその駆動方法に適用することができる。

符号の説明

[0073] 1 0 …画素形成部
1 1 …薄膜トランジスタ（スイッチング素子）
8 0 …ホスト（信号源）
1 0 0 …液晶表示装置
2 0 0 …表示制御部
2 1 0 …駆動制御回路
2 1 5 …階調判定回路
2 2 0 …ディザ処理回路

2 3 0	…データ選択器（第 1 データ選択器）
2 3 2	…第 2 データ選択器
3 0 0	…駆動部
3 1 0	…ソースドライバ（データ信号線駆動回路）
3 2 0	…ゲートドライバ（走査信号線駆動回路）
C p	…画素容量
D A T	…入力データ
S d e t	…判定結果信号
S s w 1	…選択制御信号（第 1 選択制御信号）
S s w 2	…第 2 選択制御信号
S s D 0	…入力画像データ（連続階調方式による画像データ）
S s D 1	…ディザ化入力画像データ
S s D 0 1	…部分ディザ化入力画像データ
S s C T	…タイミング制御信号
S s D	…ドライバ用画像信号
S g C	…ゲートドライバ制御信号
S s C	…ソースドライバ制御信号

請求の範囲

- [請求項1] 連続階調方式による画像データを含む入力信号を外部から受け取り、当該入力信号に基づき画像を表示する表示装置であって、
- 表示部と、前記表示部を駆動する駆動部と、前記入力信号に基づき前記表示部に画像が表示されるように前記駆動部を制御する表示制御部とを備え、
- 前記表示部における表示画像をリフレッシュするリフレッシュ期間が連続的に現れるように前記表示部を駆動する通常駆動モードと、前記表示部における表示画像をリフレッシュするリフレッシュ期間と前記表示部における表示画像のリフレッシュを休止する非リフレッシュ期間とが交互に現れるように前記表示部を駆動する低周波駆動モードとを有し、
- 前記表示制御部は、前記低周波駆動モードにおいて面積階調方式により前記表示部に画像が表示されるように階調方式を変換する変換処理を前記画像データの一部または全部に施す画像処理部を含むことを特徴とする、表示装置。
- [請求項2] 前記画像処理部は、複数の画素を単位とするディザ法より擬似的に階調が表現されるように前記変換処理を前記画像データに施すことを特徴とする、請求項1に記載の表示装置。
- [請求項3] 前記画像処理部は、前記画像データが表す連続階調画像における画素のうち2以上の所定数の画素を単位とするディザ法により所定誤差範囲内で階調を表現可能な画素が当該ディザ法による画素に変更され、前記連続階調画像における画素のうち当該ディザ法により当該所定誤差範囲内で階調を表現できない画素が連続階調方式による画素のままとなるように、前記変換処理を前記画像データに施すことを特徴とする、請求項1に記載の表示装置。
- [請求項4] 前記画像処理部は、
- ディザ法による階調表現の単位となる画素数として第1画素数と

当該第1画素数よりも多い第2画素数とを含む少なくとも2つの画素数を予め決めておき、

前記画像データが表す連続階調画像における画素のうち前記第1画素数を単位とする第1ディザ法により所定誤差範囲内で階調を表現可能な画素が当該第1ディザ法による画素に変更され、当該連続階調画像における画素のうち当該所定誤差範囲内で当該第1ディザ法により階調を表現できないが前記第2画素数を単位とする第2ディザ法により所定誤差範囲内で階調を表現可能な画素が当該第2ディザ法による画素に変更され、前記連続階調画像における画素のうち前記少なくとも2つの画素数のいずれの画素数を単位とするディザ法によっても所定誤差範囲内で階調を表現できない画素が連続階調方式による画素のままとなるように、前記変換処理を前記画像データに施すことを特徴とする、請求項1に記載の表示装置。

[請求項5] 前記面積階調方式は、前記画像データが表す画像における画素が取り得る最大階調値および最小階調値からなる2値を使用するディザ法により擬似的に階調を表現する方式であることを特徴とする、請求項1から4のいずれか1項に記載の表示装置。

[請求項6] 前記表示部は、表示すべき画像を構成する各画素を形成するためのスイッチング素子として、酸化物半導体によりチャネル層が形成された薄膜トランジスタを含むことを特徴とする、請求項1から5のいずれか1項に記載の表示装置。

[請求項7] 連続階調方式による画像データを含む入力信号を外部から受け取り、当該入力信号に基づき画像を表示部に表示する表示装置の駆動方法であって、

前記入力信号に基づき前記表示部に画像が表示されるように前記表示部を駆動する駆動制御ステップを備え、

前記表示装置は、通常駆動モードおよび低周波駆動モードを有し、前記駆動制御ステップは、

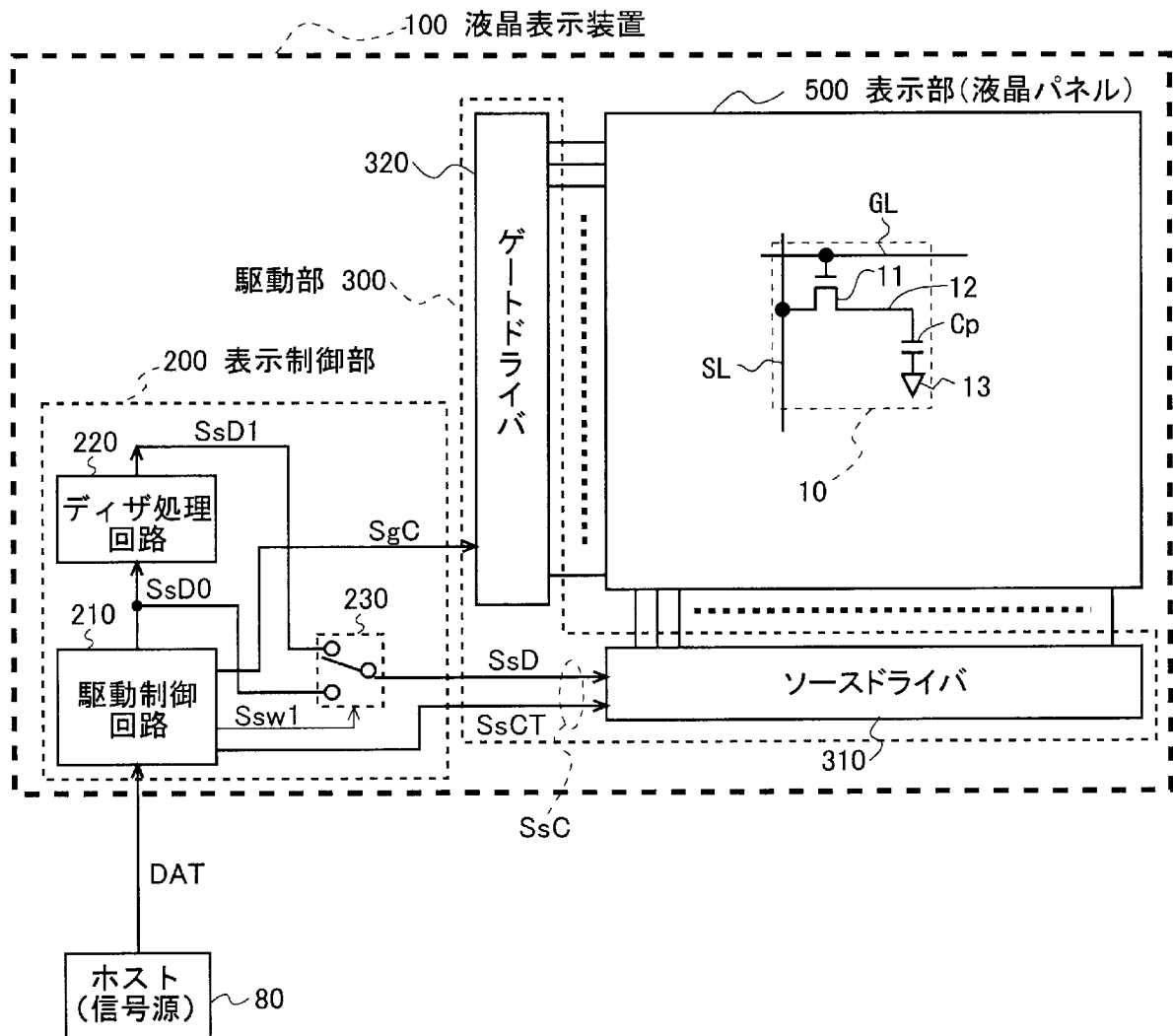
前記通常駆動モードにおいて、前記表示部における表示画像をリフレッシュするリフレッシュ期間が連続的に現れるように前記表示部を駆動する通常駆動ステップと、

前記低周波駆動モードにおいて、前記表示部における表示画像をリフレッシュするリフレッシュ期間と前記表示部における表示画像のリフレッシュを休止する非リフレッシュ期間とが交互に現れるように前記表示部を駆動する低周波駆動ステップと、

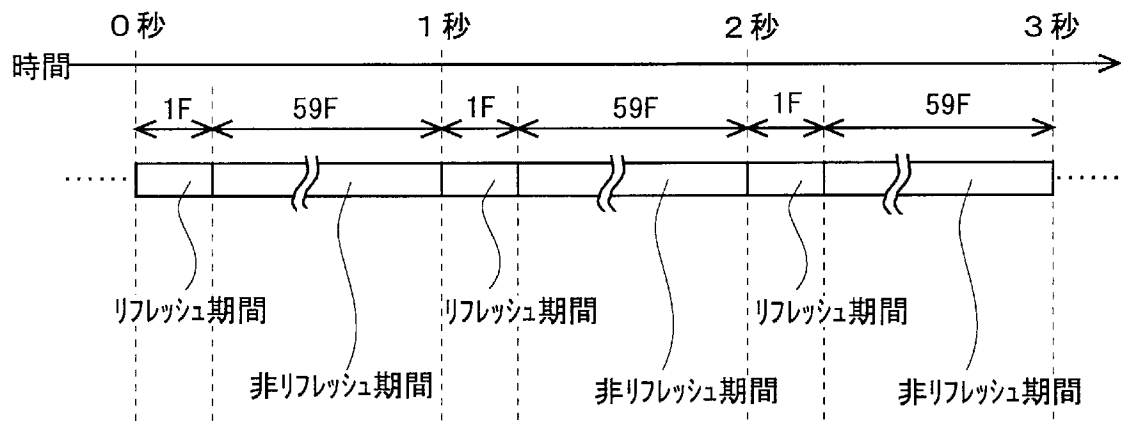
前記低周波駆動モードにおいて面積階調方式により前記表示部に画像が表示されるように階調方式を変換する変換処理を前記画像データの一部または全部に施す画像処理ステップとを含むことを特徴とする、駆動方法。

[請求項8] 前記面積階調方式は、前記画像データが表す画像における画素が取り得る最大階調値および最小階調値からなる2値を使用するディザ法により擬似的に階調を表現する方式であることを特徴とする、請求項7に記載の駆動方法。

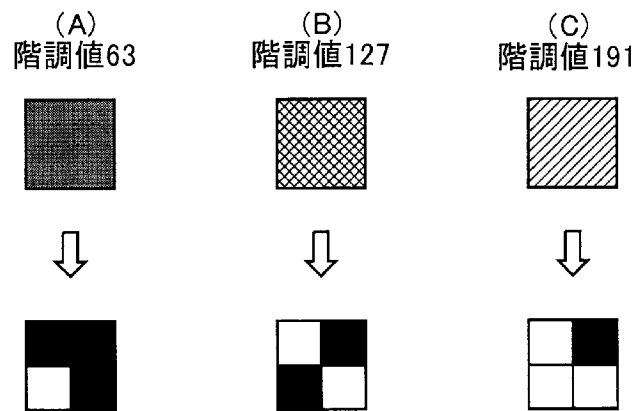
[図1]



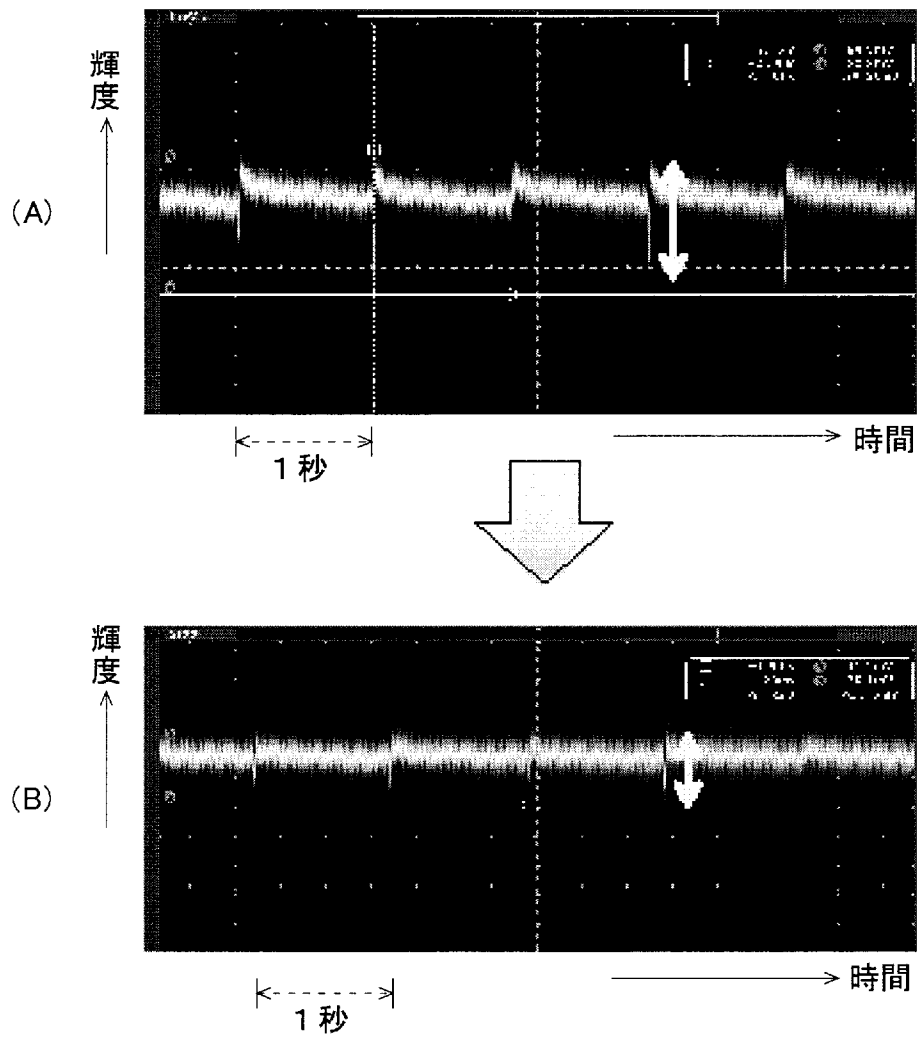
[図2]



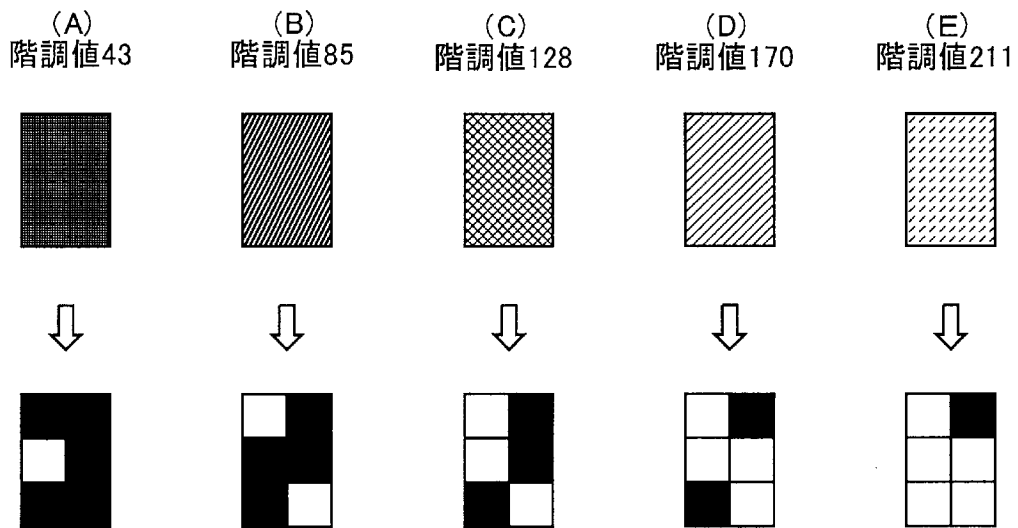
[図3]



[図4]



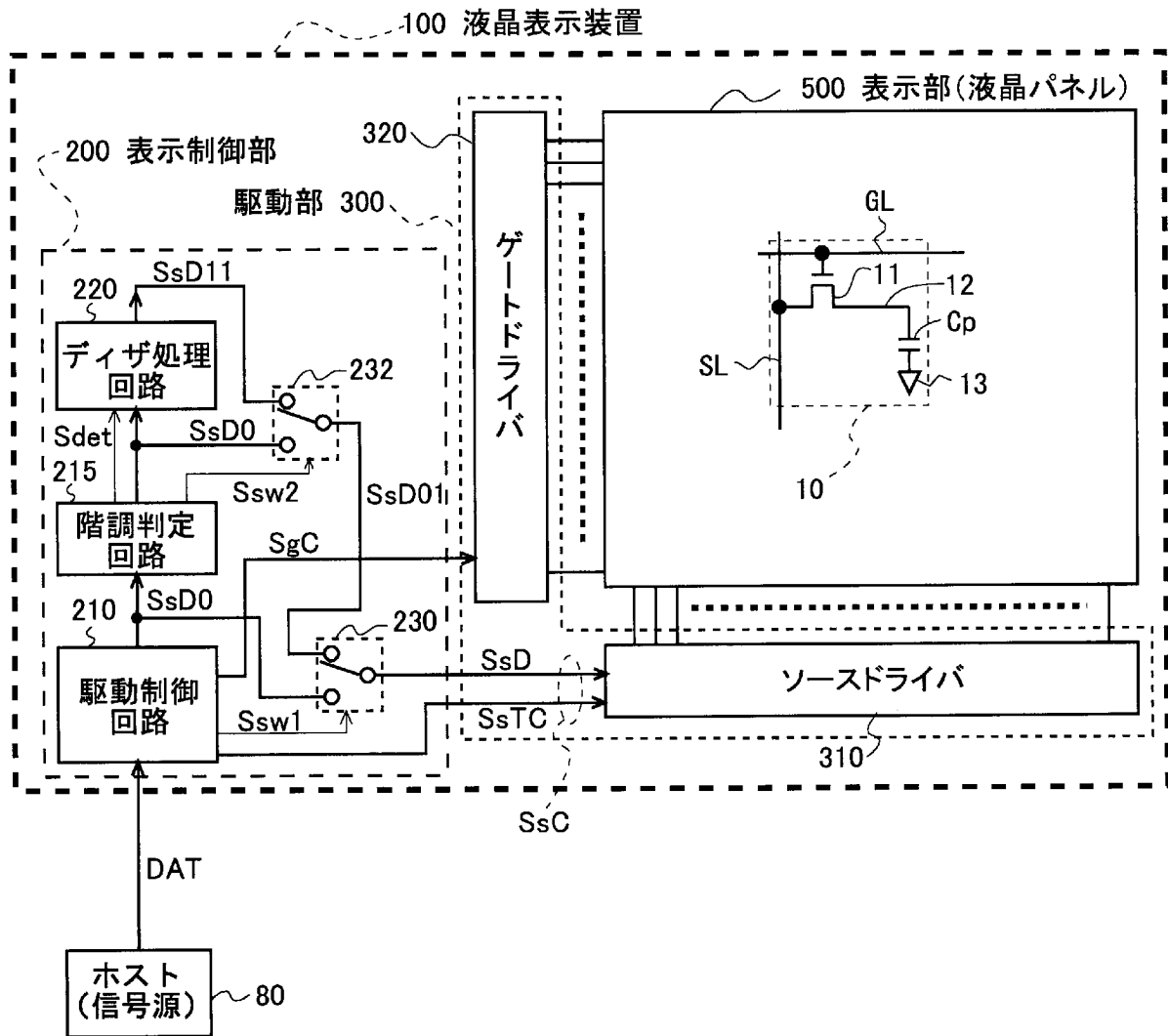
[図5]



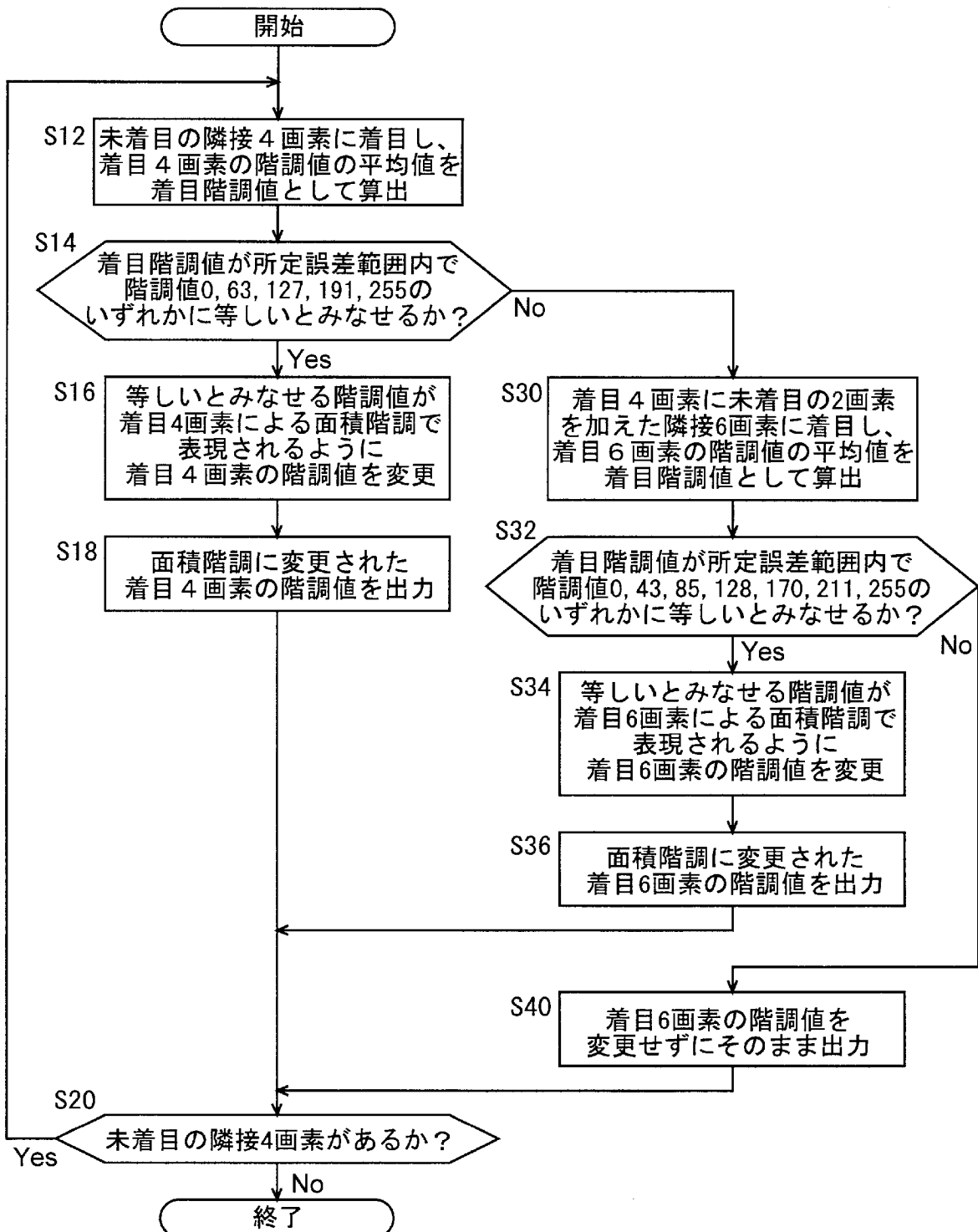
[図6]

0	128	32	160
192	64	224	96
48	176	16	144
240	112	208	80

[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/067583

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36(2006.01)i, G09G3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36, G09G3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-227627 A (Sharp Corp.), 25 August 2005 (25.08.2005), entire text; all drawings (Family: none)	1-8
A	JP 2002-091396 A (Sanyo Electric Co., Ltd.), 27 March 2002 (27.03.2002), entire text; all drawings & US 2002/0036626 A1 & EP 1189192 A2 & TW 588313 B & KR 10-2002-0022008 A & CN 1345024 A	1-8
A	WO 2013/153987 A1 (Sharp Corp.), 17 October 2013 (17.10.2013), entire text; all drawings & US 2015/0116300 A1 & CN 104221076 A	1-8

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
09 September 2015 (09.09.15)

Date of mailing of the international search report
29 September 2015 (29.09.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/067583

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-106174 A (Seiko Epson Corp.), 20 April 2006 (20.04.2006), entire text; all drawings (Family: none)	1-8

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/36(2006.01)i, G09G3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/36, G09G3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2005-227627 A（シャープ株式会社）2005.08.25, 全文, 全図（ファミリーなし）	1-8
A	JP 2002-091396 A（三洋電機株式会社）2002.03.27, 全文, 全図 & US 2002/0036626 A1 & EP 1189192 A2 & TW 588313 B & KR 10-2002-0022008 A & CN 1345024 A	1-8
A	WO 2013/153987 A1（シャープ株式会社）2013.10.17, 全文, 全図 & US 2015/0116300 A1 & CN 104221076 A	1-8

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 9 . 0 9 . 2 0 1 5

国際調査報告の発送日

2 9 . 0 9 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

山崎 仁之

2 G

3 0 1 5

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2006-106174 A (セイコーエプソン株式会社) 2006. 04. 20, 全文, 全図 (ファミリーなし)	1-8