

[19] 中华人民共和国国家知识产权局



[12] 发明专利说明书

专利号 ZL 200510109472.1

[51] Int. Cl.

H04N 1/393 (2006.01)

H04N 5/262 (2006.01)

G06T 1/20 (2006.01)

G06T 3/40 (2006.01)

[45] 授权公告日 2007 年 10 月 24 日

[11] 授权公告号 CN 100345436C

[22] 申请日 2005.10.20

[21] 申请号 200510109472.1

[30] 优先权

[32] 2004.10.20 [33] JP [31] 2004-306106

[73] 专利权人 奥林巴斯株式会社

地址 日本东京

[72] 发明人 中藺启介 上野晃

[56] 参考文献

JP2000-311241A 2000.11.7

JP2000-312327A 2000.11.7

审查员 徐佳颖

[74] 专利代理机构 北京三友知识产权代理有限公司

代理人 黄纶伟

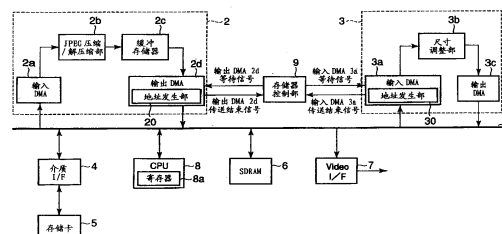
权利要求书 2 页 说明书 11 页 附图 7 页

[54] 发明名称

图像处理装置

[57] 摘要

图像处理装置。本发明的课题是提供能够由更节省存储器的电路构成的图像处理装置。作为解决手段，在图像再现时，从存储卡(5)中读出的压缩图像数据在 JPEG 处理部(2)中被解压缩处理后，被写入到 SDRAM(6)中。被写入到 SDRAM(6)中的解压缩图像数据在尺寸调整处理部(3)中被读出，并进行尺寸调整处理。存储器控制部(9)根据 SDRAM(6)的状态来控制从 JPEG 处理部(2)向 SDRAM(6)的解压缩图像数据的写入和从 SDRAM(6)向尺寸调整处理部(3)的解压缩图像数据的读出。



1. 一种图像处理装置，该图像处理装置对输入的或从记录介质中读出的压缩图像数据实施用于再现的图像处理，该图像处理装置特征在于，
5 具有：

解压缩处理部，其对所述压缩图像数据实施解压缩处理，得到解压缩图像数据；

存储部，其具有用于写入所述解压缩图像数据的预定存储区域线数的缓存区；

- 10 尺寸调整处理部，其以块为单位读出被写入到所述存储部中的所述解压缩图像数据来实施尺寸调整处理，从而得到显示用图像数据；

控制部，其根据所述缓存区的缓存空余容量来控制从所述解压缩处理部到所述存储部的所述解压缩图像数据的写入，并且根据存储在所述缓存区中的解压缩图像数据中所写入的有效数据量来控制从所述存储部
15 到所述尺寸调整部的所述解压缩图像数据的读出，其中，所述控制部在所述缓存区空余容量小于第 1 预定数据量的情况下进行控制，以停止从所述解压缩处理部向所述存储部的所述解压缩图像数据的写入，并且在所述有效数据量小于第 2 预定数据量的情况下进行控制，以停止从所述存储部向所述尺寸调整处理部的所述解压缩图像数据的读出。

- 20 2. 根据权利要求 1 所述的图像处理装置，其特征在于，所述控制部在从所述解压缩处理部输出了所述第 1 预定数据量的解压缩图像数据时减小所述缓存区空余容量，增加所述有效数据量，并且在从所述存储部向尺寸调整处理部输入了所述第 2 预定数据量的解压缩图像数据时增大所述缓存区空余容量，减小所述有效数据量，由此来决定所述缓存区空
25 余容量和所述有效数据量。

3. 根据权利要求 1 或 2 所述的图像处理装置，其特征在于，

所述第 1 预定数据量是从所述解压缩处理部向所述存储部 1 次写入的解压缩图像数据的量，

所述第 2 预定数据量是所述尺寸调整处理部的尺寸调整处理所需的

解压缩图像数据的量。

4. 根据权利要求 1 或 2 所述的图像处理装置，其特征在于，向所述缓存区写入所述解压缩图像数据和从所述缓存区读出所述解压缩图像数据时的寻址进行循环寻址。

5 5. 根据权利要求 4 所述的图像处理装置，其特征在于，

所述解压缩处理部和所述尺寸调整处理部包含用于进行所述寻址的地址发生部，

所述地址发生部根据所述缓存区的存储区域线数、所述第 1 预定数据量或所述第 2 预定数据量、预定存储区域线数、在所述缓存区中开始
10 写入或读出的线数，来进行所述寻址。

6. 根据权利要求 1 所述的图像处理装置，其特征在于，至少所述第 1 预定数据量、所述第 2 预定数据量以及所述预定存储区域线数是预先设定在寄存器中的值。

图像处理装置

5 技术领域

本发明涉及图像处理装置，特别涉及可以对压缩图像数据进行再现显示的图像处理装置。

背景技术

10 在数字照相机中，一般情况下，被压缩记录的图像的视场角和能在 TFT LCD 等显示部中显示的图像的视场角是不同的。因此，为了再现被压缩记录的图像，需要图像的解压缩处理和将解压缩处理后的图像的视场角调整成显示用的视场角的尺寸调整处理。图 10 示出了这样的图像处理装置的结构。图 10 的图像处理装置在总线 101 上连接了进行 JPEG 解压缩和尺寸调整处理的图像处理部 102、介质接口(I/F)104、存储器(SDRAM) 15 106 和 Video I/F 107。

即，在图 10 那样的图像处理装置中进行图像再现时，通过介质 I/F 104 从存储卡 105 中读出被压缩记录的图像数据并暂时存储到 SDRAM 106 中。之后，图像处理部 102 从 SDRAM 106 中读出压缩图像数据并进行 JPEG 解压缩。然后，该解压缩图像数据再次被存储到 SDRAM 106 中。之后，存储在 SDRAM 106 中的解压缩图像数据被图像处理部 102 再次读出并进行尺寸调整处理，之后存储到 SDRAM 106 中。然后，存储在 SDRAM 106 中的尺寸调整处理后的解压缩图像数据通过 Video I/F 107 被显示在未作图示的 TFT LCD 等显示部上。

25 另外，作为与能够对上述解压缩处理和尺寸调整处理这样的多个图像处理进行流水线处理的图像处理装置的提案，例如在专利文献 1 中，通过在进行 JPEG 处理（JPEG 压缩和 JPEG 解压缩）等的图像处理部和进行图像的尺寸调整处理的尺寸调整处理部之间串联连接小容量的存储器，可以对这两个处理进行流水线处理。即，在专利文献 1 中，将已处

理的图像数据暂时存储到存储器中，以预定的块单位读出所存储的图像数据来进行放大缩小处理。

参照图 11 来说明专利文献 1 的技术。在图 11 的图像处理装置中，在总线 101 上连接有 JPEG 处理部 102、尺寸调整处理部 103、SDRAM 106、
5 Video I/F 107，并通过介质 I/F 104 连接有存储卡 105。这里，JPEG 处理部 102 由输入 DMA 102a、JPEG 压缩/解压缩部 102b、缓冲存储器 102c、输出 DMA 102d 构成，尺寸调整部 103 由输入 DMA 103a、尺寸调整部 103b、输出 DMA 103c 构成。

在这样的结构中，在再现存储卡 105 中存储的图像的情况下，首先
10 通过介质 I/F 104 从存储卡 105 中读出压缩图像数据，将读出的压缩图像数据暂时存储到 SDRAM 106 中。接着，通过 JPEG 处理部 102 内的输入 DMA 102a 读出存储在 SDRAM 106 中的压缩图像数据。读出的压缩图像数据被输入到 JPEG 压缩/解压缩部 102b 中进行解压缩。被 JPEG 压缩/解压缩部 102b 解压缩而得到的解压缩图像数据通过缓冲存储器 102c 和输出
15 DMA 102d 被输出到总线 101，并被存储到 SDRAM 106 中。

之后，通过尺寸调整处理部 103 内的输入 DMA 103a 读出存储在 SDRAM 106 中的解压缩图像数据。读出的解压缩图像数据被输入到尺寸调整部 103b 中，以调整成适当的显示尺寸。尺寸调整后的解压缩图像数据通过输出 DMA 103c 被输出到总线 101，并被存储到 SDRAM 106 中。

20 之后，通过 Video I/F 107 读出存储在 SDRAM 106 中的解压缩图像数据，在未图示的 TFT LCD 等显示部上进行图像显示。

在这样的处理中，如图 12 所示那样，1 帧的解压缩图像数据被逐块依次存储到 SDRAM 106 中。

[专利文献 1] 日本特开 2000 - 311241 号公报

25 在上述的专利文献 1 的结构中，必须将解压缩图像数据的 1 帧的数据暂时存储到 SDRAM 106 中。例如在再现 5M 像素的图像的情况下，如果是 YCbCr 4: 2: 2 的数据，则需要具有 10M 字节左右的容量的 SDRAM。这样，在图像再现时需要确保用于暂时存储解压缩图像数据的非常大的存储区域。然而，实际中在 TFT LCD 等上显示时的视场角为 VGA (640×480

像素)左右,这种情况下600K字节左右的容量就足够了。

发明内容

本发明就是鉴于上述情况而提出的,其目的在于提供一种能够由更
5 节省存储器的电路构成的图像处理装置。

为了达成上述目的,本发明的第一实施方式的图像处理装置对输入的
的或从记录介质读出的压缩图像数据实施用于再现的图像处理,其特征
在于,具有:解压缩处理部,其对上述压缩图像数据实施解压缩处理,
以得到解压缩图像数据;存储部,其具有用于写入上述解压缩图像数据
10 的预定存储区域线数的缓存区;尺寸调整处理部,其以块为单位读出被
写入到上述存储部中的上述解压缩图像数据来实施尺寸调整处理,从而
得到显示用图像数据;控制部,其根据上述缓存区的缓存空余容量来控制
从上述解压缩处理部到上述存储部的上述解压缩图像数据的写入,并
且根据存储在上述缓存区中的解压缩图像数据中的对上述尺寸调整处理
15 有效的有效数据量来控制从上述存储部到上述尺寸调整部的上述解压缩
图像数据的读出,其中,所述控制部在所述缓存区空余容量小于第1预
定数据量的情况下进行控制,以停止从所述解压缩处理部向所述存储部
的所述解压缩图像数据的写入,并且在所述有效数据量小于第2预定数
据量的情况下进行控制,以停止从所述存储部向所述尺寸调整处理部的
20 所述解压缩图像数据的读出。

根据该第1方式,因为根据缓存区的数据量来控制到缓存区的解压缩
图像数据的写入和从缓存区的解压缩图像数据的读出,所以可以高效
地使用存储部。

根据本发明,可以提供能由更节省存储器的电路构成的图像处理装
25 置。

附图说明

图1是表示本发明的一个实施方式的图像处理装置的结构方框
图。

图 2 是 JPEG 解压缩处理和尺寸调整处理的时序图。

图 3 是示意性地示出了 SDRAM 的存储区域的图。

图 4 是表示存储器控制部的详细结构的图。

图 5 是按时间序列示出图像再现时的输出 DMA 2d、存储器控制部 9、
5 输入 DMA 3a 以及增/减计数器的各自的状态的时序图。

图 6 是按时间序列示出图像再现时的数据处理的流程的图。

图 7 是示意性地示出进行解压缩图像用缓存区的解压缩图像数据写入和读出时的循环寻址的图。

图 8 是用于说明存储区域线数、存储区域宽度、垂直开始位置、处
10 理线数的图。

图 9 是表示地址发生部的电路结构的一例的图。

图 10 是表示以往例的图像处理装置的第 1 例的结构的方框图。

图 11 是表示以往例的图像处理装置的第 2 例的结构的方框图。

图 12 是在以往例的第 2 例的图像处理装置中存储数据时的示意图。

15

具体实施方式

以下，参照附图对本发明的实施方式进行说明。

图 1 是表示本发明的一个实施方式的图像处理装置的结构方框图。

20 在图 1 的图像处理装置中，在总线 1 上，连接有：作为解压缩处理部的 JPEG 处理部 2、作为尺寸调整处理部的尺寸调整处理部 3、介质 I/F 4、作为存储部的存储器 (SDRAM) 6、Video I/F 7、CPU 8、作为控制部的存储器控制部 9。这里，在介质 I/F 4 上连接有记录介质 (存储卡)。另外，在 Video I/F 7 上连接有未作图示的 TFT LCD 等显示部。

25 另外，在图 1 中，JPEG 处理部 2 由输入 DMA 2a、JPEG 压缩/解压缩部 2b、缓冲存储器 2c、输出 DMA 2d 构成。并且，尺寸调整处理部 3 由输入 DMA 3a、尺寸调整部 3b、输出 DMA 3c 构成。

另外，在图 1 中，JPEG 处理部 2 的输出 DMA 2d 和尺寸调整处理部 3 的输入 DMA 3a 均与存储器控制部 9 连接。

另外，在 CPU 8 的内部设置有寄存器 8a，存储器控制部 9 可以通过总线 1 读出存储在寄存器 8a 中的寄存器设定值。这里，存储在寄存器 8a 中的寄存器设定值是需要空余线数、需要数据线数、以及存储区域线数。后面详细说明这些寄存器设定值。

5 在图 1 的结构中，可以如图 2 所示那样对 JPEG 处理部 2 中的 JPEG 解压缩和尺寸调整处理部 3 中的尺寸调整处理进行流水线处理。以下，说明具有图 1 所示的结构的图像处理装置的动作。

首先，当通过介质 I/F 4 从存储卡 5 中读出压缩图像数据时，读出的压缩图像数据被暂时存储到 SDRAM 6 中。接着，由 JPEG 处理部 2 读出
10 存储在 SDRAM 6 中的压缩图像数据。读出的压缩图像数据通过输入 DMA 2a 被输入到 JPEG 压缩/解压缩部 2b 中进行解压缩。

在本实施方式中，被 JPEG 压缩/解压缩部 2b 解压缩而得到的解压缩图像数据依次通过缓冲存储器 2c 和输出 DMA 2d 被输出到总线 1，并被存储到 SDRAM 6 中。并且，当预定线数的解压缩图像数据的传送结束时，
15 从输出 DMA 2d 向存储器控制部 9 输出输出 DMA 2d 传送结束信号。这里，例如在对作为压缩图像数据的 YC 422 的 JPEG 图像数据进行解压缩的情况下，可以通过 1 次解压缩处理对 8 条线的图像数据进行解压缩。在本实施方式中，每传送该 8 条线的解压缩图像数据就向存储器控制部 9 输出输出 DMA 2d 传送结束信号。

20 之后，通过输入 DMA 3a 开始从 SDRAM 6 中读出尺寸调整所需要的解压缩图像数据，读出的解压缩图像数据被输入到尺寸调整部 3b 中。当从输入 DMA 3a 到尺寸调整部 3b 的尺寸调整所需的解压缩图像数据的传送结束时，从输入 DMA 3a 向存储器控制部 9 输出输入 DMA 3a 传送结束信号。之后，输入的解压缩图像数据在尺寸调整部 3b 中被调整成适当的显示尺寸，生成作为显示用图像数据的尺寸调整图像数据。
25

图 3 是示意性地示出 SDRAM 6 的存储区域的图。如图 3 所示，在本实施方式中，压缩图像数据、解压缩图像数据、尺寸调整图像数据分别被存储在 SDRAM 6 的不同的存储区域中。即，压缩图像数据被依次存储到压缩图像数据存储区域 21 中。另外，解压缩图像数据被以 FIFO（先进

先出)的方式存储到解压缩图像用缓存区 22 中。并且,尺寸调整图像数据被依次存储到 SDRAM 6 的尺寸调整图像数据存储区域 23 中。这里,这些存储区域分别只能够存储预定线数(存储区域线数)的数据,这些图像数据在各自的存储区域中循环地存储。这样的地址控制例如由 JPEG 处理部 2 的输出 DMA 2d 和尺寸调整处理部 3 的输入 DMA 3a 的地址发生部 20、30 来进行。

另外,在本实施方式中,通过 JPEG 处理部 2 的输出 DMA 2d 进行的向 SDRAM 6 写入解压缩图像数据和通过尺寸调整处理部 3 的输入 DMA 3a 进行的从 SDRAM 6 读出解压缩图像数据由存储器控制部 9 进行控制。即,在 SDRAM 6 的解压缩图像用缓存区 22 中没有空余容量的情况下,存储器控制部 9 向 JPEG 处理部 2 的输出 DMA 2d 输出 DMA 2d 等待信号,以等待通过输出 DMA 2d 向 SDRAM 6 写入解压缩图像数据。另外,如果在 SDRAM 6 的解压缩图像用缓存区 22 中没有存储对于尺寸调整处理部 3 的尺寸调整部 3b 进行尺寸调整处理有效的量的解压缩图像数据(有效数据量),则存储器控制部 9 向尺寸调整处理部 3 的输入 DMA 3a 输出 DMA 3a 等待信号,以等待通过输入 DMA 3a 从 SDRAM 6 中读出解压缩图像数据。

图 4 是表示作为本实施方式的主要部分的存储器控制部 9 的详细结构的图。

图 4 的存储器控制部 9 由计数器 9a、比较器 9b 和 9c 构成。

计数器 9a 是用于计数 SDRAM 6 的存储器容量的计数器。在图 4 中,计数器 9a 由增/减计数器和减法器构成。这里,向增/减计数器的 Up 输入端子输入上述输出 DMA 2d 传送结束信号。另外,向增/减计数器的 Down 输入端子输入上述输入 DMA 3a 传送结束信号。

并且,分别向增/减计数器的加法运算值输入端子和减法运算值输入端子输入寄存器 8a 的寄存器设定值。向计数器 9a 的加法运算值输入端子输入寄存器设定值“UPVAL”。该 UPVAL 是表示计数器 9a 的加法运算值的设定值,设定为与寄存器设定值“需要空余线数”对应的值。这里,需要空余线数是指为了将通过解压缩处理得到的解压缩图像数据写入到解压缩图像用缓存区 22 中所需的解压缩图像用缓存区 22 侧的空余线数。

例如，在为 YC422 的 JPEG 图像数据的情况下，每 8 条线得到解压缩图像数据，每 8 条线便从输出 DMA 2d 输出解压缩图像数据。因此，在本实施方式中将需要空余线数（=UPVAL）设为 8。并且，需要空余线数的值可以根据输出 DMA 2d 的规格等而变化。

5 另外，向计数器 9a 的减法运算值输入端子输入寄存器设定值“DNVAL”。该 DNVAL 是表示计数器 9a 的减法运算值的设定值，输入与寄存器设定值“需要数据线数”对应的值。这里，需要数据线数是指为了进行尺寸调整处理所需的数据线数。在本实施方式中，例如将尺寸调整处理部 3 的尺寸调整处理所需的数据线数（=DNVAL）设为 10。并且，需要数据线数的值可以根据输入 DMA 3a 的规格等而变化。

10 并且，在图 4 中，增/减计数器的输出部与减法器连接，在减法器中由解压缩图像用缓存区 22 的存储区域线数减去增/减计数器的输出，将减法结果输出到比较器 9b 的一个输入部。即，该减法运算值表示 SDRAM 6 的解压缩图像用缓存区 22 的缓存区空余容量。另外，向比较器 9b 的另一输入部输入需要空余线数。

15 并且，增/减计数器的输出部也和比较器 9c 的一个输入部连接。该值表示当前被写入在解压缩图像用缓存区 22 中的对尺寸调整处理有效的解压缩图像数据的数据线数（有效数据量）。另外，向比较器 9c 的另一输入部输入需要数据线数。

20 参照图 5 说明具有图 4 那样的结构的存储器控制部 9 的动作。图 5 是按时间序列示出图像再现时的输出 DMA 2d、存储器控制部 9、输入 DMA 3a 以及增/减计数器的各自的状态的时序图。并且，在图 5 的例子中，例如设 SDRAM 6 的解压缩图像用缓存区的存储区域线数为 20。

25 在图像再现时，读出压缩图像数据，当在 JPEG 处理部 2 的输出 DMA 2d 中结束了 8 条线的解压缩图像数据的传送时，从输出 DMA 2d 向计数器 9a 输出输出 DMA 2d 传送结束信号。接收到该信号后，在计数器 9a 的增/减计数器中使计数值增加 $UPVAL=8$ 。这样，增/减计数器的计数值变成“8”。这样，向比较器 9b 输入缓存区空余容量 $20-8=“12”$ ，向比较器 9c 输入计数值“8”。

之后，在比较器 9b 和比较器 9c 中，分别对来自计数器 9a 的输出值进行比较。在比较器 9b 中对缓存区空余容量“12”和需要空余线数“8”进行比较。这次缓存区空余容量 > 需要空余线数，在解压缩图像用缓存区 22 中有用于写入解压缩图像数据的充分的空余容量，所以不输出输出 DMA 2d 等待信号，继续写入来自输出 DMA 2d 的解压缩图像数据。

另外，在比较器 9c 中对有效数据量“8”和需要数据线数“10”进行比较。这次有效数据量 < 需要数据线数，在解压缩图像用缓存区 22 中没有写入尺寸调整处理所需的解压缩图像数据，所以继续输入 DMA 3a 等待信号的输出。

10 之后，当在 JPEG 处理部 2 的输出 DMA 2d 中再次结束了 8 条线的解压缩图像数据的传送时，从输出 DMA 2d 向计数器 9a 输出输出 DMA 2d 传送结束信号。接收到该信号后，增加计数器 9a 的增/减计数器的计数值，增/减计数器的计数值变成“16”。这样缓存区空余容量的值变成“4”，有效数据量的值变成“16”。

15 之后，在比较器 9b 中，对缓存区空余容量“4”和需要空余线数“8”进行比较。这次缓存区空余容量 < 需要空余线数，在解压缩图像用缓存区 22 中不存在用于写入解压缩图像数据的充分的空余，所以输出输出 DMA 2d 等待信号，等待写入来自输出 DMA 2d 的解压缩图像数据。

另外，在比较器 9c 中，对有效数据量“16”和需要数据线数“10”
20 进行比较。这次有效数据量 > 需要数据线数，在解压缩图像用缓存区 22 中存储有尺寸调整处理部 3 的尺寸调整处理所需的充分的解压缩图像数据，所以解除输入 DMA 3a 等待信号的输出，读出来自输入 DMA 3a 的解压缩图像数据。

当通过输入 DMA 3a 向尺寸调整部 3b 传送所读出的解压缩图像数据
25 结束时，从输入 DMA 3a 向计数器 9a 输出输入 DMA 3a 传送结束信号。接收到该信号后，增计数器使计数值减少 DNVAL=10。这样，增/减计数器的计数值变成“6”。由此缓存区空余容量的值成为“14”，有效数据量的值成为“6”。

之后，在比较器 9b 中，对缓存区空余容量“14”和需要空余线数“8”

进行比较。这次缓存区空余容量>需要空余线数，在解压缩图像用缓存区 22 中存在用于写入解压缩图像数据的充分的空余，所以解除输出 DMA 2d 等待信号的输出，再次开始写入来自输出 DMA 2d 的解压缩图像数据。

另外，在比较器 9c 中，对有效数据量“6”和需要数据线数“10”
5 进行比较。这次有效数据量<需要数据线数，在解压缩图像用缓存区 22 中没有存储尺寸调整处理部 3 的尺寸调整处理所需的充分的解压缩图像数据，所以输出输入 DMA 3a 等待信号，等待读出来自输入 DMA 3a 的解压缩图像数据。

以后同样，一边对缓存区空余容量和需要空余线数、有效数据量和
10 需要数据线数进行比较一边进行输出 DMA 2d 等待信号和输入 DMA 3a 等待信号的输出控制。

图 6 表示本实施方式的图像再现时的时序图。如图 6 所示，在本实施方式中，当压缩图像数据的读出结束时，几乎同时开始 JPEG 解压缩处理和尺寸调整处理。并且，当对预定数据量（1 块）的压缩图像数据进行
15 了解压缩，并写入到解压缩图像用缓存区 22 中时，解除尺寸调整处理部 3 的等待，执行每块的尺寸调整处理。这样，当解压缩图像用缓存区 22 中能够获得空余容量时，解除 JPEG 处理部 2 的等待，写入 JPEG 解压缩处理所得到的解压缩图像数据。

图 7 是示意性地示出对解压缩图像用缓存区 22 写入和读出解压缩图像数据时的循环寻址的图。在本实施方式中，如图 7 所示，预定块线数的解压缩图像数据沿垂直方向被写入或读出。这里，在超出了存储区域
20 线数后写入或读出解压缩图像数据时，从解压缩图像用缓存区 22 的首地址开始再次写入或读出该超出的部分。

以下，说明用于进行这样的寻址的地址发生部的结构的一例。

25 在以下的说明中，将 SDRAM 6 的解压缩图像用缓存区 22 的垂直方向的总线数称为“存储区域线数”，将水平方向的地址宽度称为“存储区域宽度”，将垂直方向的写入或读出开始线数称为“垂直开始位置”，将 1 次写入或读出的解压缩图像数据的线数称为“处理线数”（参照图 8）。

图 9 是示出用于进行循环寻址的地址发生部 30 的一例的图。这里，

图 1 的输出 DMA 2d 内部的地址发生部 20 也具有和图 9 同样的结构。

在图 9 的地址发生部中, 水平计数器 31 的输出部和加法器 38 的一个输入部连接。并且, 垂直计数器 32 的输出部和加法器 33 连接。垂直计数器 32 的最大值是处理线数, 每次进行计数时对处理线数进行 0 复位。

5 这些计数器在每次进行输入 DMA 3a 的解压缩图像数据的读出时进行计数。

另外, 向加法器 33 的另一个输入部输入垂直开始位置。并且, 加法器 33 的输出部和减法器 34 的+输入部、选择器 35 的一个输入部、比较器 36 的一个输入部连接。向减法器 34 的一输入部输入存储区域线数。

10 另外, 减法器 34 的输出部和选择器 35 的另一个输入部连接。并且, 向比较器 36 的另一个输入部输入存储区域线数。

另外, 选择器 35 的输出部和乘法器 37 的一个输入部连接。向乘法器 37 的另一个输入部输入存储区域宽度。并且, 乘法器 37 的输出部与加法器 38 的另一个输入部连接。

15 在这样的电路中, 当进行垂直计数器 32 的计数时, 在垂直计数器 32 的计数值上加上垂直开始位置。

该加法运算值的线数被输入到比较器 36 中, 和存储区域线数进行比较, 根据该比较器 36 的比较结果选择选择器 35 的任意一个输入。

如果在比较器 36 中加法运算值的线数没有超过存储区域线数, 则在
20 选择器 35 中选择上述加法运算值的线数。这样, 最终的地址作为垂直地址 $\times$ 存储区域宽度+水平地址而算出。

另一方面, 如果在比较器 36 中加法运算值的线数超过了存储区域线数, 则在选择器 35 中选择从上述加法运算值的线数减去存储区域线数后得到的值。这样, 从解压缩图像用缓存区 22 的首地址再次读出超出的部分。
25 分。

如以上所说明那样, 根据本实施方式, 因为在图像再现时, 不需要将 1 帧的解压缩图像数据存储到 SDRAM 中, 所以能够实现更节省存储器的电路结构。

另外, 通过在存储器区域内使用循环的寻址, 可以实现更节省存储

器的电路结构。

以上虽然根据实施方式说明了本发明，但本发明并不限于上述的实施方式，当然可以在本发明的要旨的范围内进行各种变形和应用。

并且，在上述的实施方式中包含了各种阶段的发明，可以利用所公
5 开的多个构成要件的适当组合提取出各种发明。例如，即使从实施方式所示的全部构成要件中删除几个构成要件，也能够解决在“发明内容”一段中所述的课题，在获得“发明效果”一段所述的效果的情况下，删除掉该构成要件后的结构也可以作为发明而提取出。

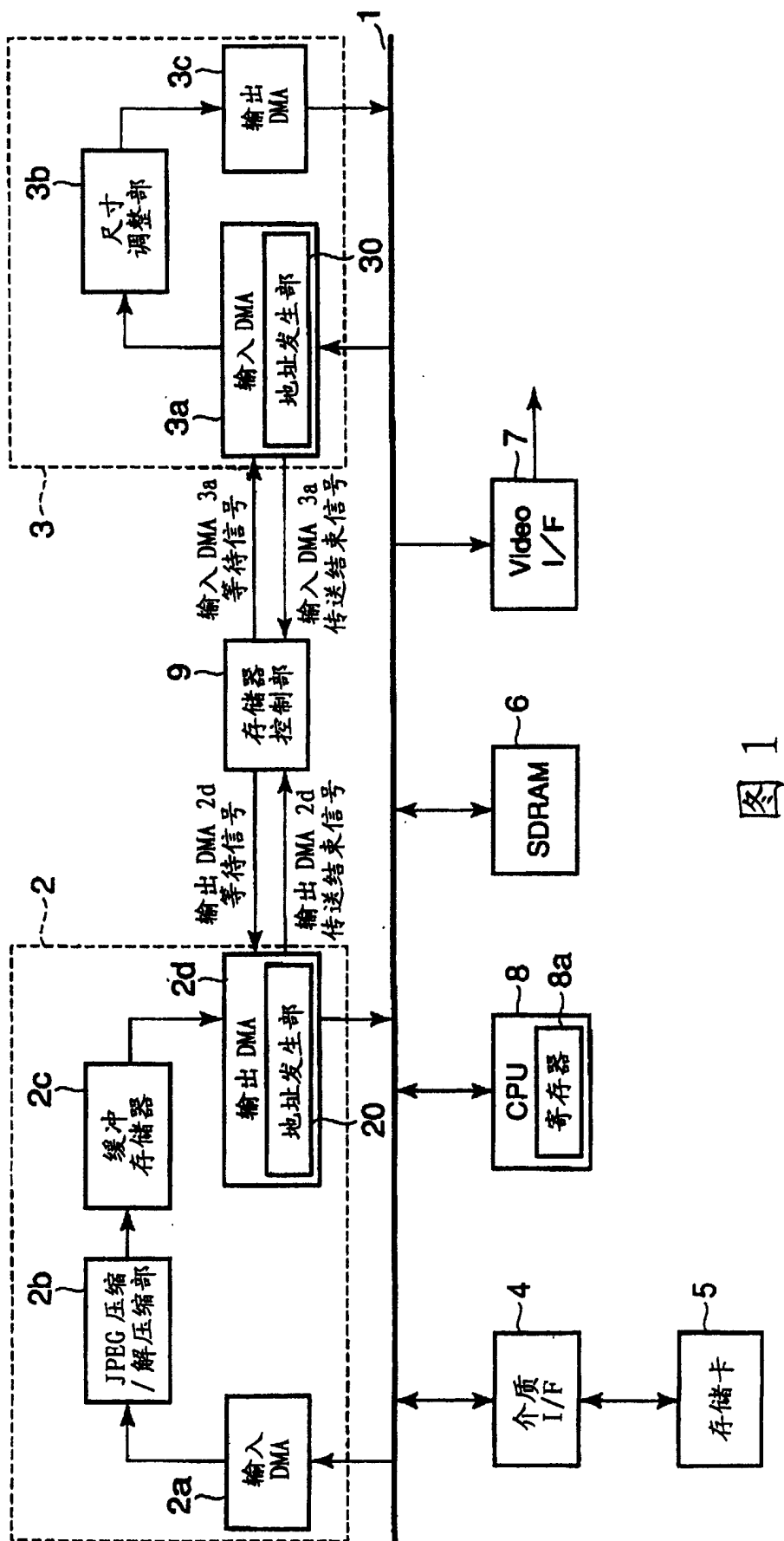


图 1

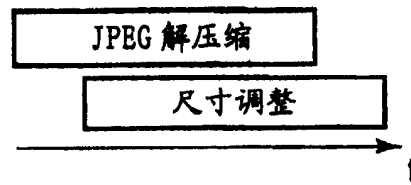


图 2

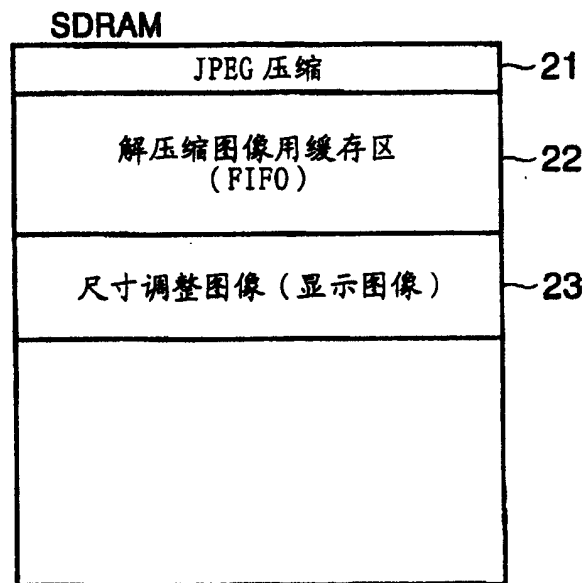


图 3

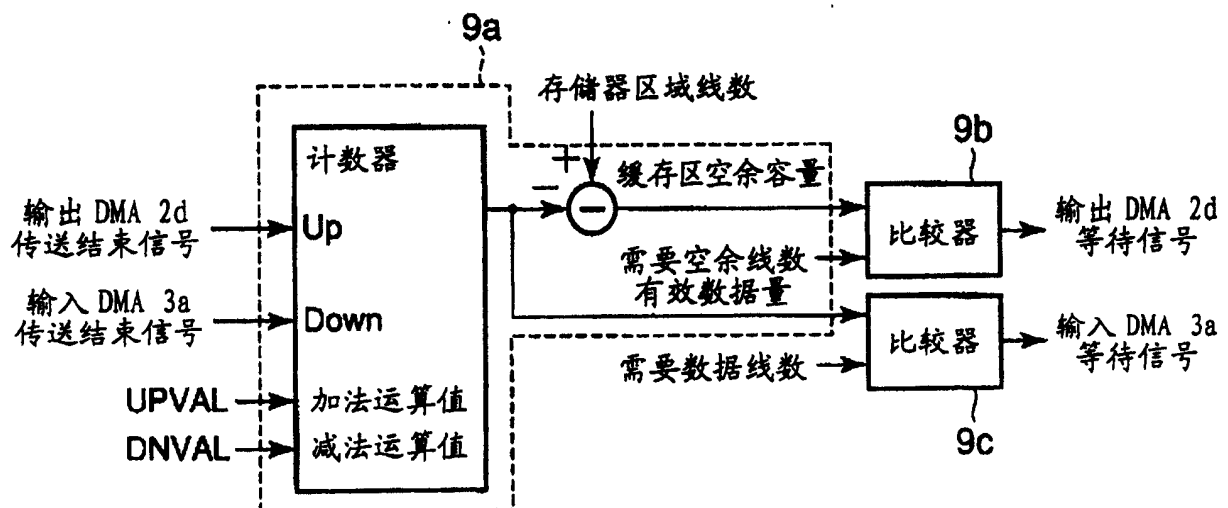


图 4

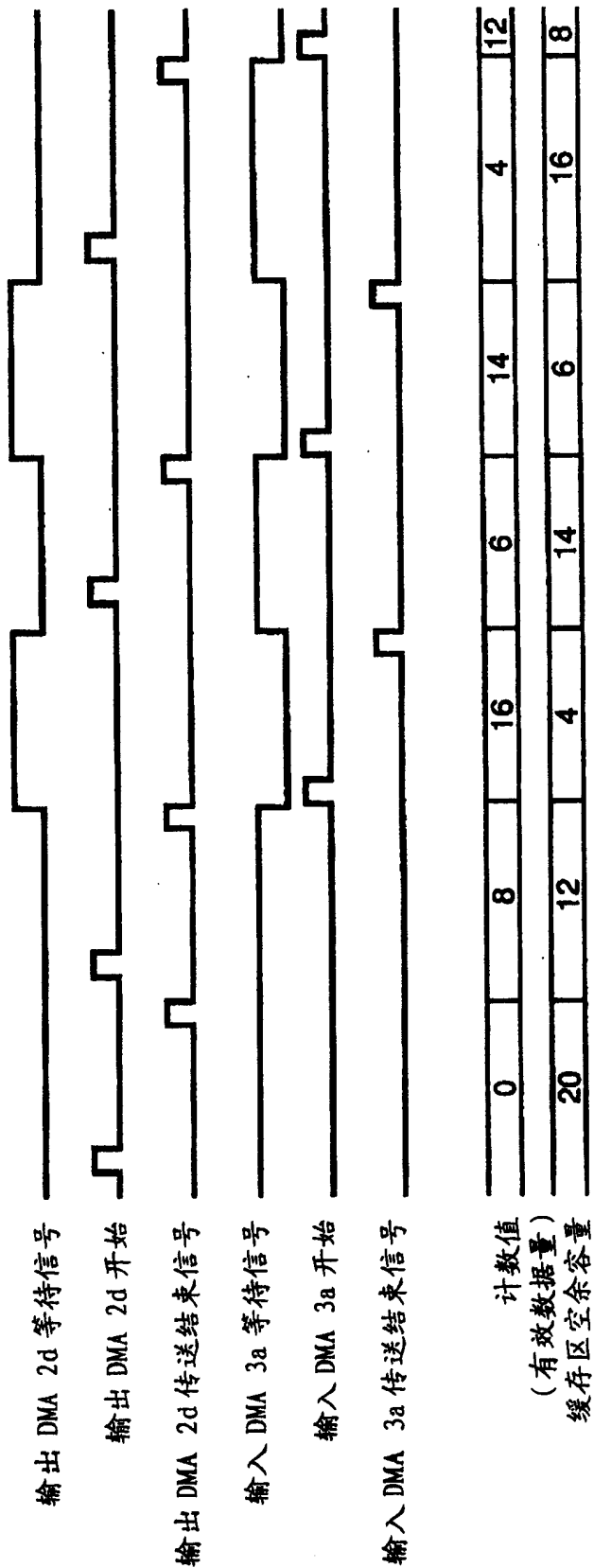


图 5

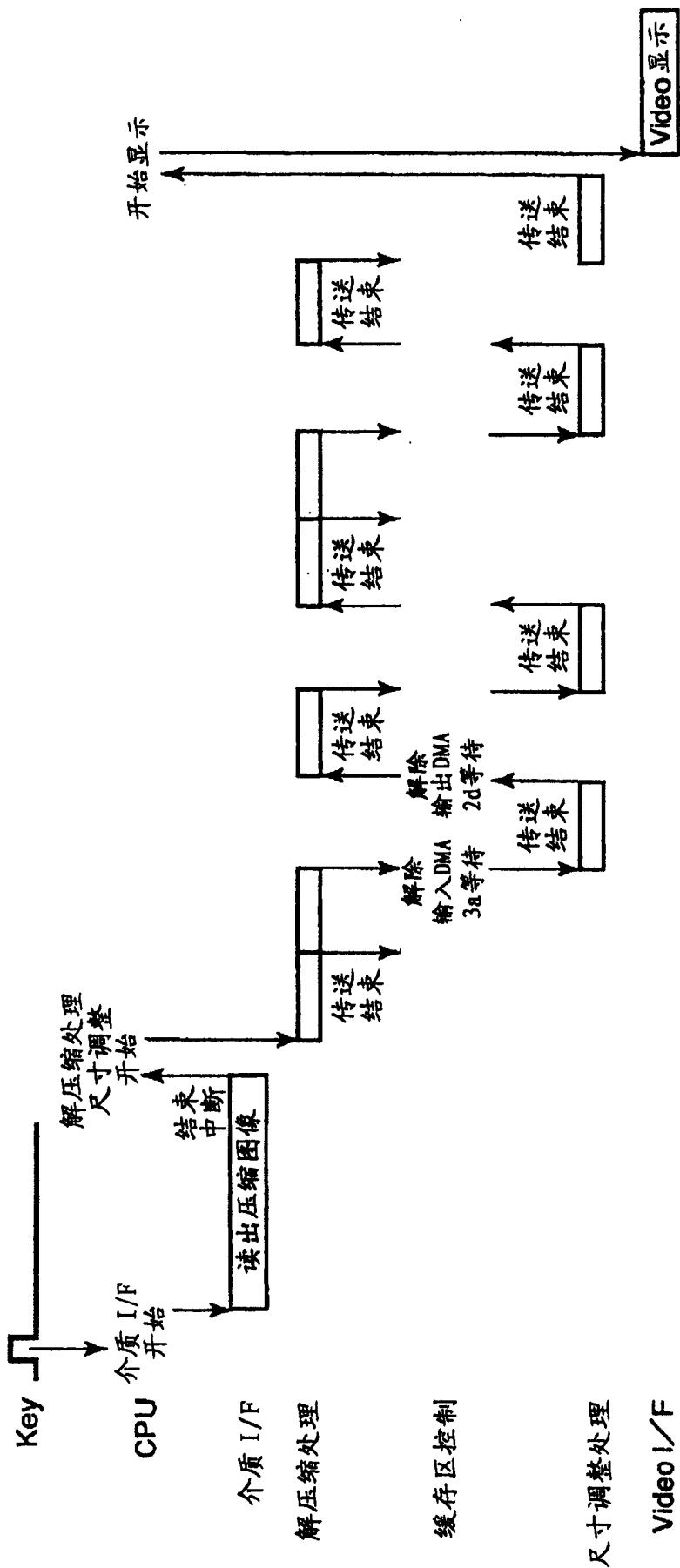


图 6

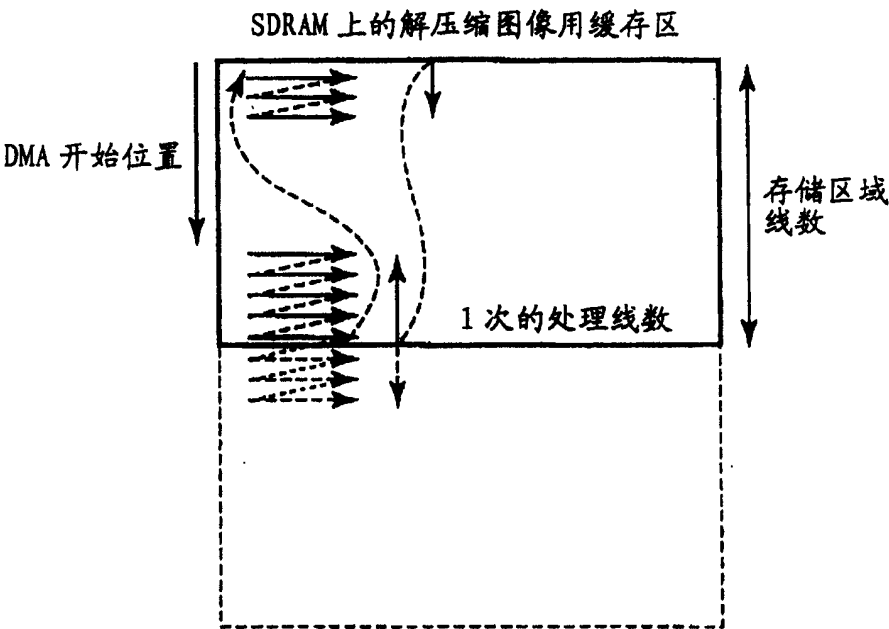


图 7

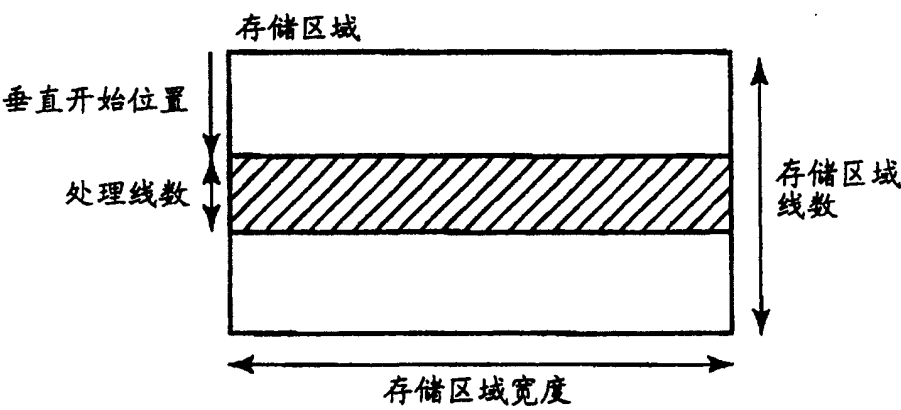


图 8

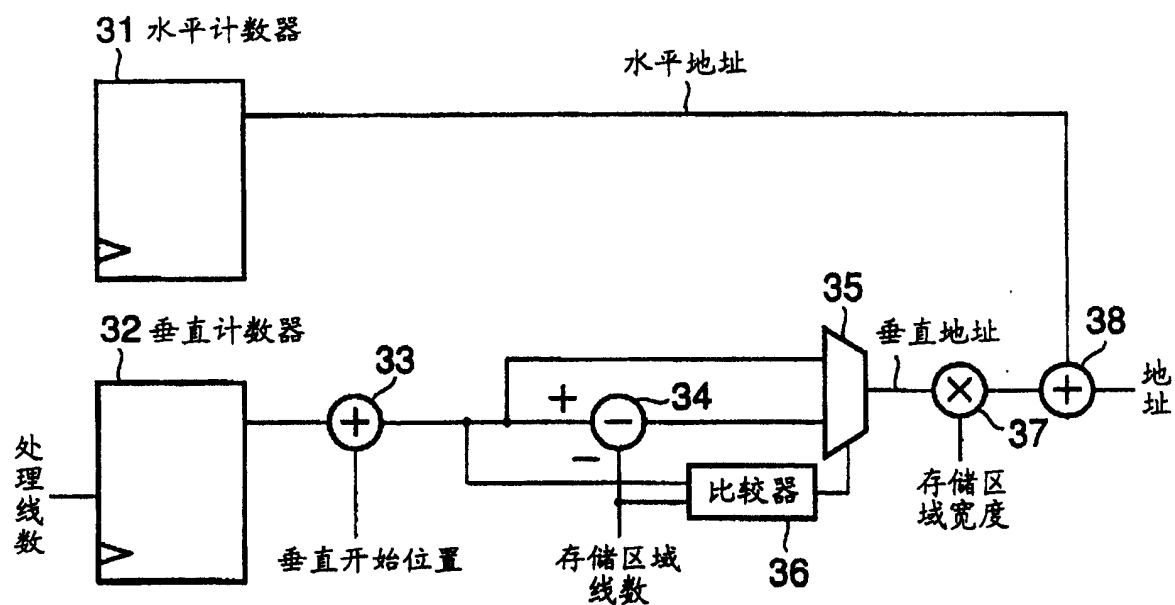


图 9

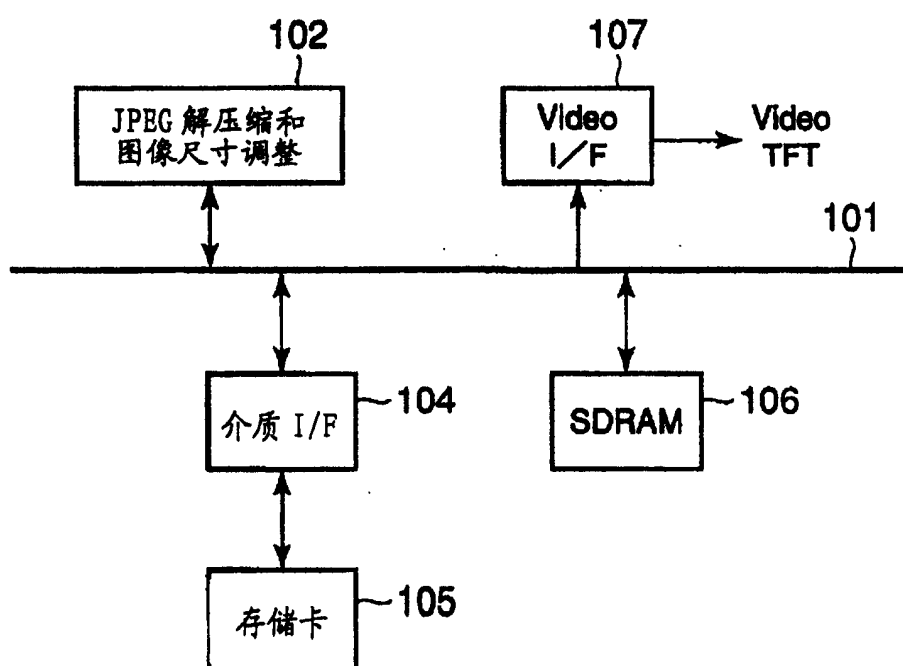


图 10

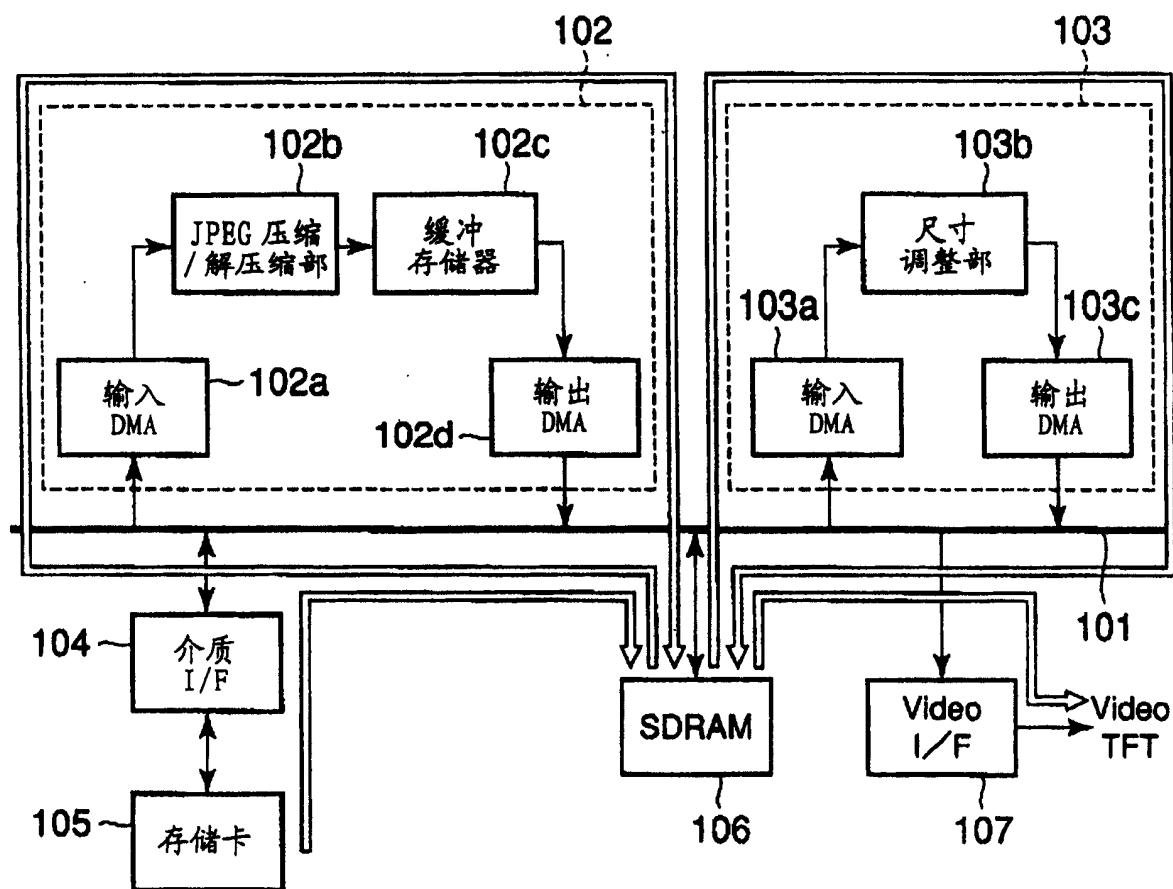


图 11

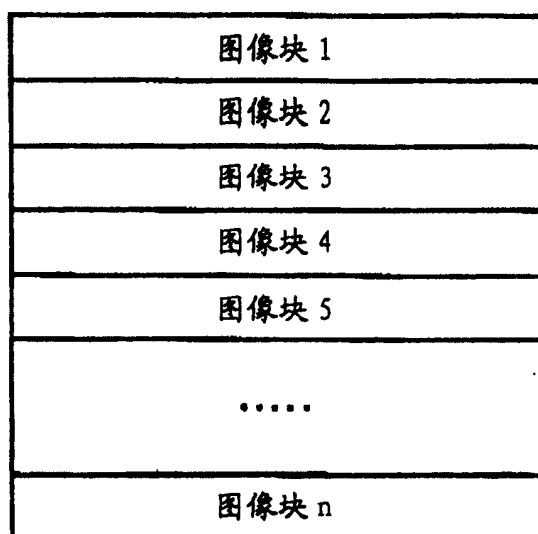


图 12