

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 12 月 9 日 (09.12.2004)

PCT

(10) 国際公開番号
WO 2004/107263 A1

(51) 国際特許分類: **G06K 19/077**,
19/07, H05K 13/04, 3/34, H01L 25/00

(21) 国際出願番号: PCT/JP2003/006829

(22) 国際出願日: 2003 年 5 月 30 日 (30.05.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 株式会社ルネサステクノロジ (RENESAS TECHNOLOGY CORP.) [JP/JP]; 〒100-6334 東京都千代田区丸の内二丁目 4 番 1 号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 田中 宏明 (TANAKA, Hiroaki) [JP/JP]; 〒100-6334 東京都千代

田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノロジ内 Tokyo (JP). 寺田 和弘 (TERADA, Kazuhiro) [JP/JP]; 〒100-6334 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノロジ内 Tokyo (JP). 大野 博幸 (ONO, Hiroyuki) [JP/JP]; 〒100-6334 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノロジ内 Tokyo (JP). 鈴木 一成 (SUZUKI, Kazunari) [JP/JP]; 〒100-6334 東京都千代田区丸の内二丁目 4 番 1 号 株式会社ルネサステクノロジ内 Tokyo (JP).

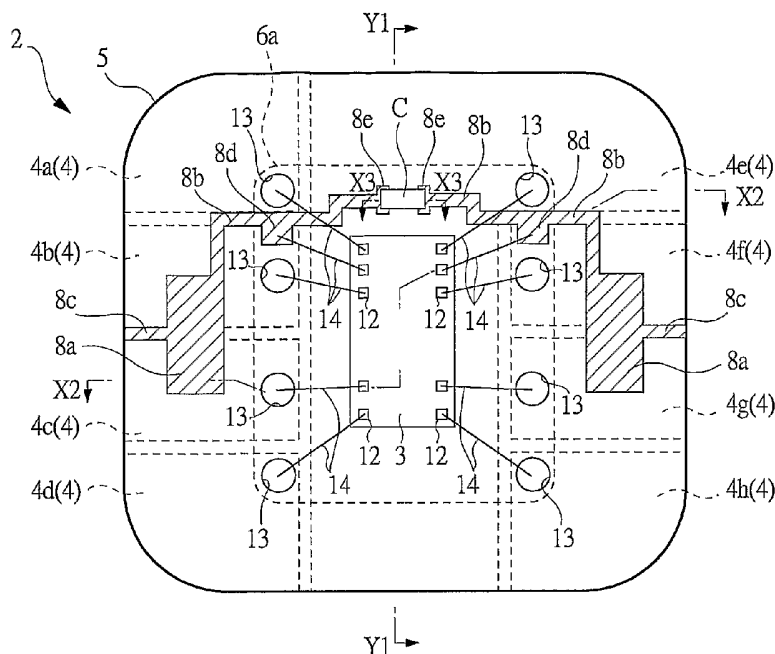
(74) 代理人: 筒井 大和 (TSUTSUI, Yamato); 〒160-0023 東京都新宿区西新宿 8 丁目 1 番 1 号 アゼリアビル 3 階 筒井国際特許事務所 Tokyo (JP).

(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI,

/ 続葉有 /

(54) Title: SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(54) 発明の名称: 半導体装置およびその製造方法



(57) Abstract: An IC card having a parallel resonance circuit of a capacitor (C) and a coil for an antenna as a contactless interface. The capacitor (C) is a chip ceramic capacitor soldered to a wiring board (5) on which an IC chip (3) is mounted. An antenna connection terminal connected to the capacitor (C) is provided on the wiring board (5). When the wiring board (5) is incorporated into a card body constituting the IC card, the antenna connection terminal of the wiring board (5) is connected to the coil provided on the card body.

/ 続葉有 /

WO 2004/107263 A1



NO, NZ, OM, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 *PCT* ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: コンデンサ C とアンテナ用のコイルとの並列共振回路を非接触型インターフェイスとして持つ IC カードにおいて、上記コンデンサ C を、チップ型のセラミックコンデンサで構成するとともに、IC チップ 3 が搭載された配線基板 5 上に半田接合する。配線基板 5 には、上記コンデンサ C と接続されたアンテナ接続端子が設けられており、配線基板 5 を IC カードを構成するカード本体に組み込むと、配線基板 5 のアンテナ接続端子がカード本体に形成された上記コイルと接続される構成になっている。

明 細 書

半導体装置およびその製造方法

5 技術分野

本発明は、半導体装置およびその製造技術に関し、特に、I C (Integrated circuit) カードに適用して有効な技術に関するものである。

背景技術

- 10 I Cカードは、平面矩形状の薄板（カード本体）にI Cチップが内蔵されたカード型の半導体装置であり、通信方式で分類すると、例えば接触型と、非接触型と、接触／非接触型とがある。接触型I Cカードは、カード本体の表面に露出された接続端子を通じて電力の供給や信号のやりとりが可能なI Cカードである。接触型I CカードのI Cチップは上記接続端子を有する配線基板の裏側に搭載
- 15 された状態でカード本体に内蔵されている。上記非接触型I Cカードは、カード本体に内蔵されたアンテナを通じて電磁波（無線）での電力の供給や信号のやりとりが可能なI Cカードである。上記接触／非接触型I Cカードは、上記接触型と非接触型とを組み合わせたカードであり、接触および非接触それぞれ別々のI Cチップを1枚のカード本体に内蔵したものや1つのI Cチップで接触および
- 20 非接触両方のインターフェイスを持つもの等がある。上記接触／非接触型I Cカードの一例として、上記接続端子裏面に設けられた基板の部品実装面に、接続端子程度のサイズのアンテナと、I Cチップと、アンテナに並列に接続されたコンデンサとが実装された構成を持つI Cカード構造が開示されている（例えば特開2002-207982号公報参照）。また、他の一例として、I Cモジュール
- 25 基板の部品搭載面に搭載されたI Cチップを封止する封止樹脂に、上記部品搭載面に形成されたアンテナ接続端子が露出されるような部分開口部が設けられており、そのアンテナ接続端子の露出部分にアンテナ用の送受信コイルが接続された構成を持つI Cカード構造が開示されている（例えば特開2003-67695号公報参照）。

ところが、I Cカードのようなカード型の半導体装置においては、その通信特性を如何にして向上させるかが重要な課題の1つとなっている。

本発明の目的は、カード型の半導体装置の通信特性を向上させることのできる技術を提供することにある。

- 5 本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

発明の開示

- 10 本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

- すなわち、本発明は、集積回路が形成された半導体チップと、前記半導体チップを搭載する配線基板と、前記配線基板の配線を通じて前記半導体チップに電気的に接続された非接触型インターフェイスとをカード本体内に備え、前記非接触型インターフェイスは、アンテナとしての機能を有するコイルと、前記コイルに
15 並列に接続されて共振回路を形成するコンデンサとを有し、前記コンデンサは、前記配線基板に半田により接続されている構成を有するものである。

図面の簡単な説明

- 20 図1は本発明の一実施の形態である半導体装置の一例の全体平面図である。
図2は図1のX1-X1線の要部拡大断面図である。
図3は図1の半導体装置から主要部を取り外して示した全体平面図である。
図4は図3のX1-X1線の要部拡大断面図である。
図5は図1の半導体装置の主要部のコンタクト面の一例の全体平面図である。
25 図6は図1の半導体装置の主要部のモールド面の一例の全体平面図である。
図7は図6の封止部を取り除いたモールド面の一例の全体平面図である。
図8は図6および図7のY1-Y1線の断面図である。
図9は図7のX2-X2線の断面図である。
図10は図1の半導体装置の非接触型インターフェイスを構成するコンデ

ンサとコイルとの接続関係を示す回路図である。

図11は図6の半導体装置のコンデンサの一例の要部（図7のX3-X3線の）拡大断面図である。

5 図12は図7から半導体装置の半導体チップおよびコンデンサを取り除いて示したモールド面の全体平面図である。

図13は図1の半導体装置の主要部におけるアンテナ接続端子の配置の様子と、そのアンテナ接続端子とコイルとの接続関係の様子とを示す説明図である。

図14は本発明者が検討したアンテナ接続端子の他の配置の様子を比較のために示した説明図である。

10 図15は図1の半導体装置の製造工程の一例のフロー図である。

図16は図1の半導体装置の製造工程で用いる配線基板母体の一例の要部拡大平面図である。

図17は図16の配線基板母体のコンタクト面の一例の要部拡大平面図である。

15 図18は図16の配線基板母体のモールド面の一例の要部拡大平面図である。

図19は図1の半導体装置のコンデンサ搭載工程で用いる組立装置の一例の説明図である。

20 図20は図1の半導体装置の製造工程中の配線基板母体の要部拡大平面図である。

図21は図1の半導体装置の半導体チップ搭載工程で用いる組立装置の一例の説明図である。

図22は図1の半導体装置のワイヤボンディング工程後の配線基板母体の要部拡大平面図である。

25 図23は図1の半導体装置のモールド工程後の配線基板母体の要部拡大平面図である。

図24は本発明の他の実施の形態である半導体装置の製造工程中の配線基板のモールド面の一例の平面図である。

図25は図24にコンデンサを搭載した後の配線基板のモールド面の平面

図である。

図 2 6 は本発明のさらに他の実施の形態である半導体装置の製造工程中の配線基板のモールド面の一例の平面図である。

5 図 2 7 は図 2 6 にコンデンサを搭載した後の配線基板のモールド面の平面図である。

図 2 8 は本発明の他の実施の形態である半導体装置の製造工程中の配線基板のチップ搭載前のモールド面の一例の平面図である。

図 2 9 は図 2 8 に半導体チップおよび内部コンデンサを搭載した後の配線基板のモールド面の一例の平面図である。

10 図 3 0 は図 2 9 に封止部を形成した後の配線基板のモールド面の一例の平面図である。

図 3 1 は図 3 0 に外部コンデンサを搭載した後の配線基板のモールド面の一例の平面図である。

15 図 3 2 は本発明の他の実施の形態である半導体装置の製造工程中の配線基板に 1 つのコンデンサを搭載した後のモールド面の一例の全体平面図である。

図 3 3 は本発明の他の実施の形態である半導体装置の製造工程中の配線基板に 2 つのコンデンサを搭載した後のモールド面の一例の全体平面図である。

発明を実施するための最良の形態

20 以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。

(実施の形態 1)

25 本実施の形態 1 の半導体装置は、例えばクレジットカード、キャッシュカード、E T C (Electronic Toll Collection system) システム用カード、定期券、公衆電話用カード、携帯電話用カードまたは認証カード等、金融、交通、通信、流通および認証等のさまざまな分野で使用が進められている I C (Integrated circuit) カードである。

図 1 は本実施の形態 1 の I C カード 1 の全体平面図の一例を示している。また、

図2は図1のX1-X1線の要部拡大断面図を示している。さらに、図3は図1のICカード1からICモジュール2を取り外して示した全体平面図を示し、図4は図3のX1-X1線の要部拡大断面図を示している。

本実施の形態1のICカード1は、例えば接触型と非接触型とを一体化したタイプのもので、その外形は名刺サイズ(91mm×55mm)よりも若干小さな矩形平面を持つ薄板状とされている。ICカード1の外形寸法は、例えば、縦(長手方向寸法)×横(短方向寸法)が85.6mm×54mm、厚さが0.76mmである。

このICカード1のICモジュール2は、ICチップ(半導体チップ)3を有する主要回路部であり、ICモジュール2の複数のモジュール端子4を外部に露出させた状態で、かつ、上記ICチップ3等を搭載する配線基板5およびICチップ3等を封止する封止部6aをカード本体7の階段状の凹部7aに嵌め合わせたような状態でカード本体7にしっかりと固定されている。

上記配線基板5のICチップ3の搭載面には、2つのアンテナ接続端子8aが形成されている。このアンテナ接続端子8aは、アンテナ用のコイルLの両端の接続端子Ltと銀(Ag)入りペースト等のような導電性接着材10を介して接合され電氣的に接続されている。上記アンテナ用のコイルLは、カード本体7の外周に沿うようにループ状に形成されている(図3の破線参照)。このようにコイルLをカード本体7に設けることにより、コイルLのループを大きくとることができるので、アンテナの利得を向上させることができ、また、ICカード1と外部の送受信部(リーダライタ)との無線信号やり取りの範囲(指向性)を広げることができる。このため、ICカード1を外部の送受信部からある程度離しても無線信号のやり取りが可能となる。このコイルLのほとんどはカード本体7内に埋め込まれているが、コイルLの両端の接続端子Ltの一面は、配線基板5との接続をとるため、カード本体7の凹部7aの段差部に露出されている。

上記カード本体7は、例えばポリ塩化ビニール樹脂、ポリオレフィン(ポリプロピレン等)、ポリエチレンテレフタレート(poly ethylene terephthalate: PET)またはポリエチレンテレフタレート・グリコール(PET-G)等のようなプラスチックからなる。このような比較的安価なプラスチックを用いること

により、I Cカード 1 のコストを低減することができる。また、ポリプロピレン、P E TまたはP E T-Gは燃やしても有害物質が発生しないので、これらをカード本体 7 の材料とすることにより環境への負荷を軽減できる。さらにP E T-Gは非結晶質でP E Tよりも柔らかいので、P E T-Gをカード本体 2 の材料とすることにより、エンボス加工等のような加工を容易にすることができる。

次に、上記 I Cモジュール 2 の構造を図 5 ～図 1 3 により詳細に説明する。

図 5 は I Cモジュール 2 の配線基板 5 のコンタクト面（第 2 面）の一例を示している。配線基板 5 の基板本体は、例えばガラスエポキシ系の樹脂からなり、そのコンタクト面には、例えば 8 個のモジュール端子 4（4 a ～ 4 h）が互いに近接された状態で配置されている。モジュール端子 4 は、例えば銅（C u）等のような金属箔の露出表面に金（A u）メッキ等が施されてなり、外部の送受信装置（リーダライタ）の接続端子が直接接続されて、その送受信装置と I Cモジュール 2 内の回路とを電氣的に接続する接触型インターフェイス部分である。特に限定されるものではないが、各モジュール端子 4 a ～ 4 h の信号等の割り当ては、例えば次のとおりである。図 5 の左側上部のモジュール端子 4 a は、例えば高電位側の電源電圧の供給用端子である。その下のモジュール端子 4 b は、例えばリセット信号用の端子である。その下のモジュール端子 4 c は、クロック信号用の端子である。中央の相対的に大きなモジュール端子 4 e は、例えば上記高電位側の電源電圧よりも低い低電位側の電源電圧（例えば接地電圧）の供給用端子である。モジュール端子 4 g は、例えばデータ入出力信号用の端子である。これら以外のモジュール端子 4 d，4 f，4 h は、将来的に利用可能であるが現状は割り当ての無いノンコネクタ端子である。

図 6 は I Cモジュール 2 の配線基板 5 のモールド面（第 1 面）の一例を示している。このモールド面は、上記コンタクト面の反対側の面である。配線基板 5 のモールド面の中央には、上記封止部 6 a が設けられている。この封止部 6 a は、例えばエポキシ系の樹脂からなり、例えば平面矩形状に形成されている。図 6 で封止部 6 a の左右には、上記アンテナ接続端子 8 a および配線 8 b，8 c が露出した状態で配置されている。各アンテナ接続端子 8 a からこれに近接する封止部 6 a の側面（外周）までの距離は、例えば 0.1 mm またはそれよりも長くなる

ように設計されている。これにより、封止部 6 a の形成工程（モールド工程）により封止部 6 a の外周部にレジンバリが生じててもレジンバリがアンテナ接続端子 8 a に被さらないようにすることができる。このため、アンテナ接続端子 8 a と上記アンテナ用のコイル L との接触不良を低減または防止できるので、I C カード 1 の歩留まりを向上させることができる。また、アンテナ接続端子 8 a と上記アンテナ用のコイル L との接触抵抗の増大を抑制または防止できるので、I C カード 1 の非接触通信時の通信特性を向上させることができる。このアンテナ接続端子 8 a および配線 8 b, 8 c は、例えば銅等のような金属箔の露出表面に金メッキが施されてなり、一体的にパターン形成されている。なお、配線 8 c は、アンテナ接続端子 8 a および配線 8 b の露出表面に電解メッキ処理により金メッキを施す時の通電用引出配線の一部分である。

図 7 は図 6 の封止部 6 a を取り除いたモールド面の一例を示している。また、図 8 は上記図 6 および図 7 の Y 1 - Y 1 線の断面図を示している。さらに、図 9 は上記図 7 の X 2 - X 2 線の断面図を示している。なお、図 7 では封止部 6 a を破線で示している。この破線の領域内は封止部 6 a で封止されている。

配線基板 5 のモールド面の中央には、上記 I C チップ 3 がその主面（デバイス形成面）を上に向けた状態で搭載されている。I C チップ 3 は、例えばシリコン（S i）単結晶等からなる半導体基板を有してなり、その主面には、例えば中央演算処理装置、R O M（Read Only Memory）、R A M（Random Access Memory）、E E P R O M（Electrically Erasable Programmable ROM）およびその他の演算回路等のような集積回路と、その集積回路の電極を引き出す複数のボンディングパッド 1 2 が形成されている。上記 R O M には、例えば実行プログラムや暗号アルゴリズム等が格納されている。上記 R A M は、例えばデータ処理用のメモリとしての機能を有している。また、上記 E E P R O M は、データ格納用のメモリとしての機能を有している。

図 7 において I C チップ 3 の左右には、配線基板 5 の上下面を貫通する複数のボンディングホール 1 3 が図 7 の上下方向に沿って所定の間隔毎に並んで配置されている。各ボンディングホール 1 3 からは上記モジュール端子 4 の裏面の一部が露出されており、その露出面には金メッキが施されている。そのボンディン

5 グホール 13 から露出するモジュール端子 4 には、例えば金 (Au) 細線等からなるボンディングワイヤ 14 の一端が接合されている。そのボンディングワイヤ 14 の他端は、上記 IC チップ 3 のボンディングパッド 12 と接合されている。これにより、IC チップ 3 の所定のボンディングパッド 12 は、モジュール端子

10 また、図 7 においてボンディングホール 13 の列のさらに外側には、上記アンテナ接続端子 8a が配置されている。各々のアンテナ接続端子 8a と一体的に形成された各々の配線 8b は、封止部 6a の領域内において、上記ボンディングホール 13 の列を横切り配線基板 5 の中央に向かって延在されている。各々の配線 8b の延在途中の位置 (ボンディングホール 13 の列の位置) には幅広部 8d が配線 8b と一体的に形成されている。その幅広部 8d には、ボンディングワイヤ 14 の一端が接合されている。そのボンディングワイヤ 14 の他端は、上記 IC チップ 3 のボンディングパッド 12 と接合されている。これにより、IC チップ 3 の所定のボンディングパッド 12 は、配線 8b と電氣的に接続されている。

15 上記各々の配線 8b の端部は、互いに近接した位置まで延在し終端されている。その各々の配線 8b の終端部には、幅広の接続端子 8e が配線 8b と一体的に形成されている。左右の配線 8b および接続端子 8e は左右対称に形成されている。そして、その各々の接続端子 8e 間には、その各々の接続端子 8e を橋渡すようにコンデンサ C が電氣的に接続されている。図 10 はそのコンデンサ C と、上記

20 アンテナ用のコイル L との接続関係を示している。コンデンサ C は、コイル L に対して並列に接続されている。このコイル L とコンデンサ C とで並列共振回路が形成されている。この並列共振回路は、IC カード 1 の非接触型インターフェイスを形成する回路部であり、この共振回路を設けることにより IC カード 1 の通信特性を向上させることができる。例えば IC カード 1 の無線通信が可能な距離

25 を大きくすることができ、また、IC カード 1 の無線通信の信頼性を向上させることができる。この共振回路の共振周波数 (すなわち、通信周波数) は、例えば 13.56 MHz とされている。また、通信距離は、例えば 0 ~ 70 cm 程度である。

また、図 11 は上記コンデンサ C の要部拡大断面図 (図 7 の X3-X3 線の断

面図) の一例を示している。コンデンサCとしては、例えばチップ型の積層セラミックコンデンサが使用されている。すなわち、このコンデンサCは、コンデンサCの一方の接続端子16aに電氣的に接続された複数層の電極17aと、コンデンサCの他方の接続端子16bに電氣的に接続された複数層の電極17bとが、各々の電極17a、17b間にセラミック誘電体18が介在された状態で、コンデンサCの厚さ方向に交互に積み重ねられた構成を有している。ただし、ICカード1では、封止部6aの高さに制約があるため汎用のチップ型の積層セラミックコンデンサではなく、比較的薄いチップ型の積層セラミックコンデンサが使用されている。コンデンサCの厚さは、例えば250 μ m程度である。

5 このようにコンデンサCをセラミックコンデンサとすることにより、例えば次の効果を得ることができる。

第1に上記共振回路の共振周波数の精度を向上させることができる。すなわち、コンデンサCとコイルLとで形成される共振回路の共振周波数fは、 $f = 1 / (2\pi(LC)^{1/2})$ で表すことができるので、コンデンサCの容量値は正確であることが好ましい。コンデンサCをシート状のコンデンサで形成することもできるが、その場合、容量値バラツキ、共振周波数のピーク位置がずれてしまう場合が生じる。これに対して、セラミックコンデンサは、浮遊容量等が少なく容量値の精度が高いことやセラミックと金属とで構成されているので高温および低温環境下でも劣化が少なく極めて安定的であること等から、コンデンサCをセラミックコンデンサで形成することにより、理論値に近い回路設計（共振回路の設計）が可能となる。

第2にICカード1の製造工程を容易にすることができる。すなわち、上記コンデンサCをシート状のコンデンサで形成する場合、容量値のバラツキが大きくトリミングの必要が生じる場合がある。これに対して、セラミックコンデンサでは容量値の精度が高くトリミングの必要もないので、コンデンサCをセラミックコンデンサで形成することにより、ICカード1の製造を容易にすることができ、ICカード1の製造時間の短縮、コストの低減が可能となる。

また、本実施の形態1では、コンデンサCの接続端子16a、16bが半田20により配線基板5の接続端子8eと接合され電氣的に接続されている。非接触

- 型の I C カードでは基本的に配線基板が不要で共振回路用のコンデンサを設ける場合は耐熱性の低いカード本体に直接取り付け（カード本体内に設けられたアンテナ用のコイルと直接接続する）ので、あまり高温の熱処理を行えず、共振回路用のコンデンサとアンテナ用のコイルとの接続材料は導電性樹脂ペースト
- 5 等のような比較的低温での接続が可能な材料が一般的に用いられている。しかし、導電性樹脂ペーストを用いた場合、共振回路用のコンデンサとアンテナ用のコイルとの接触抵抗が増大するため、共振回路に損失が生じる結果、Q（Quality factor：共振回路の共振の鋭さを表す量で、共振周波数の周りの帯域幅を与える量）値が低下し、すなわち、アンテナの感度が低下し、I C カードの通信特性が
- 10 低下してしまう問題があることを本発明者が初めて見出した。これに対して、本実施の形態 1 では、比較的耐熱性の高いガラスエポキシ系樹脂からなる配線基板 5 のモールド面にコンデンサ C を搭載するので、コンデンサ C を高温熱処理の伴う半田 20 により接続することができる。コンデンサ C を半田 20 でコイル L に接続した場合、上記導電性樹脂ペーストに比べて、コンデンサ C とコイル L との
- 15 間の抵抗を小さくすることができるので、共振回路の損失を低減できる。この結果、共振回路の Q 値を向上させることができ、アンテナの感度を向上させることができる。このように本実施の形態 1 によれば、コンデンサ C としてセラミックコンデンサを用い、そのコンデンサ C を半田 20 により接続することにより、I
- 20 C カード 1 の通信特性をより向上させることができる。このため、例えば I C カード 1 の無線通信が可能な距離をより大きくでき、また、I C カード 1 の無線通信の信頼性をより向上させることができる。

- 上記半田 20 の材料は、封止部 6 a の形成工程（モールド工程）時の温度（例えば 180 度）よりも高い融点を持つ材料が選択されている。これは本実施の形態 1 では、コンデンサ C を封止部 6 a で封止するので、そのモールド工程時に半
- 25 田 20 が溶融してしまわないようにするためである。具体的な半田 20 の材料としては、例えば鉛（Pb）－錫（Sn）半田の他、錫－銀（Ag）系、錫－銀－銅系、錫－銀－銅－ビスマス（Bi）系、錫－ビスマス系、錫－銅系または錫－亜鉛（Zn）系等のような、いわゆる鉛フリー半田を用いることができる。上記鉛フリー系の半田を用いることにより環境への負荷を軽減できる。

また、本実施の形態 1 では、上記のようなコンデンサ C が、上記 IC チップ 3 やボンディングワイヤ 14 等と同様に上記封止部 6a により封止されている。このように本実施の形態 1 では、コンデンサ C を封止部 6a で封止したことにより、コンデンサ C とその半田接続部とを外部から守ることができるので、例えば耐候性および耐湿性を向上させることができる他、IC カード 1 の折り曲げ等に起因する半田接続部の機械的疲労に対する耐性を向上させることができるので、コンデンサ C の剥離等を抑制または防止できる。したがって、IC カード 1 の寿命を向上させることが可能となる。

次に、図 12 は上記図 7 から IC チップ 3 およびコンデンサ C を取り除いて示したモールド面の全体平面図を示している。また、図 13 は本実施の形態 1 の IC モジュール 2 のアンテナ接続端子 8a の配置の様子と、そのアンテナ接続端子 8a とコイル L との接続関係の様子とを示している。また、図 14 は本発明者が検討したアンテナ接続端子 8a の他の配置の様子を比較のために示している。

本実施の形態 1 では、図 12 および図 13 等に応示するように、2 つのアンテナ接続端子 8a が、IC チップ 3 の同じ辺側に配置されておらず、IC チップ 3 の異なる辺側に配置されている。ここでは、2 つのアンテナ接続端子 8a が、IC チップ 3 を挟んでその左右の両側に、IC チップ 3 を中心として左右対称となるように、すなわち、互いに反対の関係になるように配置されている。仮に図 14 に示すように、2 つのアンテナ接続端子 8a を IC チップ 3 の同じ辺側に配置した場合、2 つのアンテナ接続端子 8a の隣接間や 2 つのアンテナ接続端子 8a から IC チップ 3 側に延在する各々の配線 8b の隣接間あるいはアンテナ用のコイル L を形成する配線の隣接間に浮遊容量 Cs が形成される結果、共振回路を形成するコンデンサの容量値が設計値と異なってしまう。これに対して、本実施の形態 1 では、上記のようにアンテナ接続端子 8a を IC チップ 3 の異なる辺側に配置して各々を離間させたことにより、上記のような浮遊容量 Cs を形成され難くすることができるので、上記共振回路のコンデンサ C の容量値を設計値に近い値にすることができる。また、コイル L を接続するアンテナ接続端子 8a、コンデンサ C を搭載する接続端子 8e、ボンディングホール 13 の各々の配置マージンを増やすことができるので、その各々の配置設計を容易にすることができる。

次に、本実施の形態 1 の I C カード 1 の製造方法の一例を図 1 5 の工程図に沿って図 1 6 ～図 2 3 により説明する。

まず、上記コンデンサ C、上記 I C チップ 3 および配線基板母体を用意する (図 1 5 の工程 CP、CHP、MCBP)。コンデンサ C および I C チップ 3 は、周知の製造工程で量産可能である。配線基板母体は上記配線基板 5 の母体である。図 1 6 はその配線基板母体 5 M の要部平面図の一例を示している。配線基板母体 5 M は、例えばテープ状の薄いガラスエポキシ系樹脂からなる。配線基板母体 5 M の短方向両端の近傍には、配線基板母体 5 M の長手方向に沿って複数のスプロケットホール 2 2 が規則的に配置されている。スプロケットホール 2 2 は、テープ状の配線基板母体 5 M をテープ送りするための送り孔である。このスプロケットホール 2 2 に、組立装置側のスプロケットローラの送り爪が嵌め合わされた状態で、スプロケットローラが回転することでテープ状の配線基板母体 5 M の送り動作が位置合わせ良く行われる。また、配線基板母体 5 M の中央には、その長手方向に沿って複数の単位領域 U R が 2 列になって配置されている。各単位領域 U R は 1 つの I C モジュール 2 の配線基板 5 を得るための領域である。

図 1 7 は配線基板母体 5 M のコンタクト面の要部拡大平面図の一例を示し、図 1 8 は配線基板母体 5 M のモールド面の要部拡大平面図の一例を示している。ここでは、4 つの単位領域 U R が例示されている。図 1 7 に示すように、配線基板母体 5 M のコンタクト面の各単位領域 U R にはモジュール端子 4 が既に形成されている。この段階のモジュール端子 4 には配線 2 3 が一体的に接続されている。この配線 2 3 は、メッキ処理時の通電用引出配線としての機能を有している。モジュール端子 4 および配線 2 3 は同時にパターン形成されている。また、図 1 8 に示すように、配線基板母体 5 M のモールド面の各単位領域 U R には既にアンテナ接続端子 8 a、配線 8 b、8 c、幅広領域 8 d および接続端子 8 e が一体的に形成されている。これらアンテナ接続端子 8 a、配線 8 b、8 c、幅広領域 8 d および接続端子 8 e も同時にパターン形成されているので、コストの増大を招くことなく I C カード 1 を製造できる。このような配線基板母体 5 M はリールに巻き取られた状態で組立装置に搬入される。

次いで、配線基板母体 5 M の各単位領域 U R に上記コンデンサ C を搭載する

(図15の工程CB1)。図19は、この工程で用いる組立装置25の一例を示している。上記コンデンサCの搭載処理は、第1リール26aの配線基板母体5Mを第2リール26bに送るまでの間で行われる(リール・トゥ・リール接続)。

まず、組立装置25の半田塗布部25aでは、ペースト状態の上記半田20を配線基板母体5Mのモールド面の接続端子8eに塗布する。半田20は上記した材料からなるとともに、フラックスの少ない半田を使用する。続いて、半田塗布が終了した配線基板母体5M部分を組立装置25のチップ搭載部25bに送る。チップ搭載部25bでは、真空吸引パッド等で吸着したコンデンサCの接続端子と配線基板母体5Mの接続端子8eとを位置合わせ後、コンデンサCを接続端子8eに押し付けて仮接続する。その後、チップ搭載処理が終了した配線基板母体5M部分を組立装置25のリフロ加熱部25cに送る。リフロ加熱部25cでは、半田20を加熱処理により溶融させてコンデンサ20の接続端子と配線基板母体5Mの接続端子8eとをしっかりと固定し電氣的に接続する。リフロ加熱部25cには、リフロ炉の熱を遮断するシャッタが設けられている。これにより、トラブル発生時やストップアンドゴー(Stop and Go)のストップ時に上記シャッタを閉じることにより加熱量を調節することができる。なお、上記ストップアンドゴーとは、例えばコンデンサCを搭載する時等はテープ送りを一旦止め(STOP)、コンデンサC等の搭載工程後は再びテープ送り動作を行う(GO)、その動作を言う。図20は、上記工程後の配線基板母体5Mのモールド面の要部拡大平面図を示している。各单位領域URの隣接する接続端子8e、8e間にはコンデンサCが搭載されている。本実施の形態1では、コンデンサCを、耐熱性の高いガラスエポキシ系樹脂フィルムからなる配線基板母体5Mに搭載するので、半田20を用いた接続が可能となる。上記のようなコンデンサCの搭載工程後、組立装置25において、コンデンサCの電氣的特性検査(接続状態や容量値測定等)や外観検査等を行うこともできる。このため、配線基板母体5Mの配線(配線8c等)は、電氣的な検査が可能のように引き回されている。このように、本実施の形態1では、テープ状の配線基板母体5Mの送り動作によるコンデンサ搭載の一貫ラインの中で、コンデンサCの電氣的特性検査や外観検査が可能である。この場合、一貫ラインの外で上記検査を行う場合に比べて、作業性および効率を

向上させることができ、しかも製品管理を容易にすることができる。したがって、
I Cカード1の組立工程の容易性を大幅に向上させることができる。また、I C
カード1の組立時間を大幅に短縮させることができる。さらに、上記一貫ライン
5 5の先頭で上記検査を行うことにより、コンデンサCの特性不良や接続不良等を事
前に把握し選別できるので、コンデンサCに係わる不良がI Cカード1に及ばな
い。すなわち、コンデンサCの不良により良品のI Cチップが不良になってしまうのを防止できる。したがって、I Cカード1の歩留まりを向上させることができ、I Cカード1のコストを低減させることができる。

次いで、配線基板母体5Mの各单位領域URに上記I Cチップ3を搭載しモー
10 ルドする（図15の工程CB2、WB、PKG）。図21は、この工程で用いる
組立装置27の一例を示している。ここでの処理は、第2リール26bの配線基
板母体5Mを第3リール26cに送るまでの間で行われる（リール・トゥ・リール
接続）。

まず、組立装置27の接着材塗布部27aでは、エポキシ系接着剤などを用い
15 て配線基板母体5Mのモールド面のI Cチップ搭載領域に塗布する。続いて、組
立装置27のチップ搭載部27bでは、真空吸引パッド等で吸着したI Cチップ
3を位置合わせ後、配線基板母体5Mに押し付けて仮接続する。その後、組立装
置27のリフロ加熱部27cでは、接着材を加熱処理により溶融させてI Cチッ
20 プ3を配線基板母体5Mのモールド面にしっかりと固定する（COT（Chip On
Tape）、図15の工程CB2）。

続いて、I Cチップ搭載工程後、水洗処理を経ることなくワイヤボンディング
工程に移行する。すなわち、組立装置27のワイヤボンディング部27dでは、
I Cチップ3のボンディングパッド12と、モジュール端子4および幅広領域8
dとをボンディングワイヤ14により接続する。ここで水洗処理を経ることなく
25 ワイヤボンディング工程に移行しているのは、水洗処理を施すとモジュール端子
4の表面に水垢汚れが付いてしまう場合があるので、そのような不具合を避ける
ためである。上記のように半田20としてフラックスの少ない半田を使用したの
も、水洗工程を無くすためである。図22は、上記ワイヤボンディング工程後の
配線基板母体5Mのモールド面の要部拡大平面図を示している。各单位領域UR

のICチップ3のボンディングパッド12と、モジュール端子4および幅広領域8dとがボンディングワイヤ14により電氣的に接続されている(図15の工程WB)。

次いで、ワイヤボンディング工程後、図21の組立装置27のモールド部27eでは、複数の単位領域URの封止部6aをトランスファーモールド法により一括して形成する。すなわち、配線基板母体5Mの複数の単位領域URの各々のモールド面とコンタクト面とを、金型の下型27e1と上型27e2とで挟み込むようにした状態で金型のキャビティ27e3内に、例えばガラスエポキシ系樹脂を流し込むことでモールド面に複数の封止部6aを一括して形成する。封止工程時の温度は、例えば最大で180度程度である。上記半田20等はこの封止工程時の温度よりも高い融点を持つものが使用されているので、封止工程により半田20が溶けてしまうことは無い。また、この封止工程では、金型において封止用の樹脂をキャビティ27e3内に流し込むための注入口(ゲート)の位置と、上記配線基板母体5M上のコンデンサCの位置とが離れるような配置とされている。すなわち、コンデンサCが上記注入口に近い位置にあると、モールド工程時に溶融した樹脂がコンデンサCに当たり、巻き込みによるボイドが生じる場合がある。そこで、本実施の形態1では、上記注入口と、コンデンサCとの位置を離すことにより、封止部6a内にボイドが生じるのを抑制または防止できる。図23は、上記ワイヤボンディング工程後の配線基板母体5Mのモールド面の要部拡大平面図を示している。各単位領域URのICチップ3、コンデンサC、ボンディングワイヤ14、ボンディングホール13等は、封止部6aによって覆われている。アンテナ接続端子8aは封止部6aから露出されている(図15の工程PKG)。

以上のようにして配線基板母体5Mの単位領域URの各々にICモジュール2を形成した後、その各々のICモジュール2を配線基板母体5Mから切り出す(図15の工程CUT)。その後、その切り出されたICモジュール2をカード本体7の凹部7aに嵌め込む。この時、ICモジュール2のアンテナ接続端子8aとカード本体7内のコイルLとを銀入り導電性樹脂ペースト等のような比較的低温で接合が可能な接着材により接合する(図15の工程MB)。このように

してICカード1を製造する。

一般的な非接触型インターフェイスを形成する共振回路用のコンデンサCを持つICカード1の製造工程では、カード本体7の1つ1つにコンデンサCを1つ1つ搭載しなければならないので製造工程が煩雑でコストの増大を招く。これ
5 に対して、本実施の形態1では、テープ状の配線基板母体5Mを用いた流れの中でコンデンサCを搭載し、その製造工程中にコンデンサCをICモジュール2の中に組み込んでしまい、ICモジュール2をカード本体7に取り付けるとコンデンサCもICカード1の全体回路の中に組み込まれてしまうようになっている。このため、本実施の形態1によれば、非接触型インターフェイスを形成する共振
10 回路用のコンデンサCを持つICカード1の組立を容易にすることができる。また、そのICカード1のコストを低減できる。

(実施の形態2)

本実施の形態2では前記ICカード1の封止部6aの変形例を説明する。

図24は本実施の形態2のICカード1の製造工程中の配線基板5のモールド面の平面図の一例を示している。本実施の形態2では、封止部の形状が前記実施の形態1の封止部6aと異なっており、封止部6bから前記共振回路用のコン
15 デンサの接続領域（接続端子8e）が露出されている。

図25は図24にコンデンサCを搭載した後の配線基板5のモールド面の平面図を示している。図25の封止部6b内を取り除いた図は前記図7と同じである。本実施の形態2では、コンデンサCが封止部6bの外に搭載されている。また、ICカード1の製造工程においては、封止部6bの形成工程後にコンデンサCを搭載する。このコンデンサCの搭載工程は、前記実施の形態1のように配線
20 基板母体5Mの状態の時に搭載しても良いし、配線基板母体5Mから個々の配線基板5を切り出した後でも良い。それ以外は、前記実施の形態1と同じである。また、封止部6bの材料や形成工程も前記封止部6aと同じなので説明を省略する。
25

このように本実施の形態2によれば、前記実施の形態1で得られる効果の他に、以下の効果を得ることができる。すなわち、コンデンサCを封止工程後に搭載できるようにしておくことにより、ICカード1のカード本体7のコイルLの仕様

の変更によって、その値が変更になったり、リーダライタ側の同調値にずれが生じていたりする場合でも、コイルLの値やリーダライタに合わせて最適な容量値を持つコンデンサCを搭載できる。このため、I Cカード1の非接触型インターフェイスの共振周波数を最適な値に設定することが可能となる。また、コンデンサCを封止部6 bの外に搭載することにより、半田2 0が封止温度に左右されない

5 ので、半田2 0の材料選択の自由度を向上させることが可能となる。さらに、封止部6 bの形成工程までが終了した配線基板母体5 Mまたは配線基板5 を作り置きしておくことができるので、I Cカード1の製造時間を大幅に短縮させることができる。

10 （実施の形態3）

本実施の形態3では、前記I Cカード1の封止部6 aの形状は前記実施の形態1と同一のまま変えないで、前記共振回路用のコンデンサCを封止工程後に搭載可能にした構成の一例を説明する。

図2 6は本実施の形態3のI Cカード1の製造工程中の配線基板5（配線基板母体5 M）のモールド面の平面図の一例を示している。本実施の形態3では、封止部6 aは前記実施の形態1と同じであるが、コンデンサCの搭載領域（接続端子8 e）が封止部6 aの外に配置されている。この場合、配線基板5の各々の配線8 bの端部が封止部6 aの領域の外まで延在しており、その配線8 bの端部に接続端子8 eが一体的に形成されている。

15

図2 7は図2 6の配線基板5にコンデンサCを搭載した後のモールド面の全体平面図を示している。本実施の形態3においても、コンデンサCが封止部6 aの外に搭載されている。また、I Cカード1の製造工程においても、封止部6 aの形成工程後にコンデンサCを搭載する。このコンデンサCの搭載工程は、前記実施の形態1のように配線基板母体5 Mの状態の時に搭載しても良いし、配線基板母体5 Mから個々の配線基板5を切り出した後でも良い。それ以外は、前記実施の形態1と同じである。

25

本実施の形態3によれば、前記実施の形態1，2で得られる効果の他に、以下の効果を得ることができる。すなわち、前記モールド部2 7 eの金型（下型2 7 e 1および上型2 7 e 2）を変更する必要がなく、現在使用されているモールド

部 2 7 e をそのまま使用できる。

(実施の形態 4)

本実施の形態 4 では、封止部 6 a の形状は変えないで、前記共振回路用のコンデンサの容量値を封止工程後に変更（調整）可能にした構成の一例を説明する。

- 5 図 2 8 は、本実施の形態 4 の I C カード 1 の配線基板 5（配線基板母体 5 M）のモールド面の平面図の一例を示している。本実施の形態 4 では、前記共振回路用のコンデンサ C の搭載領域が、例えば 2 つあり、一方は封止部 6 a の領域内に配置され、他方は封止部 6 a の領域外に配置されている。この場合の各々の配線 8 b の端部が 2 つに分かれており、一方の配線 8 b 1 の延在端部に一体的に形成
- 10 された接続端子 8 e 1 は封止部 6 a の領域内に配置され、他方の配線 8 b 2 の延在端部に形成された接続端子 8 e 2 は封止部 6 a の領域外に配置されている。

- 図 2 9 は、図 2 8 に I C チップ 3 および共振回路用のコンデンサ C 1（C）を搭載し、ワイヤボンディング工程を経た後の配線基板 5（配線基板母体 5 M）のモールド面の平面図の一例を示している。また、図 3 0 は、図 2 9 に封止部 6 a
- 15 を形成した後の配線基板 5（配線基板母体 5 M）のモールド面の平面図の一例を示している。このコンデンサ C 1 は封止部 6 a の領域内で搭載されている。ここでは封止部 6 a の外部の接続端子 8 e 2 にコンデンサが搭載されていない。この段階で I C モジュール 2 として使用することもできる。しかし、上記したようなコイル L やリーダライタとの関係等から容量値を調整したい場合がある。その場合
- 20 は、封止部 6 a の外部の接続端子 8 e 2 に調整用のコンデンサを搭載する。図 3 1 は、図 3 0 に共振回路用のコンデンサ C 2（C）を搭載した後の配線基板 5（配線基板母体 5 M）のモールド面の平面図の一例を示している。コンデンサ C 2 は、封止部 6 a の外部に搭載されており、上記封止部 6 a 内のコンデンサ C 1 に対して並列に接続されている。

- 25 本実施の形態 4 によれば、前記実施の形態 1，2，3 で得られる効果の他に、以下の効果を得ることができる。すなわち、前記共振回路用のコンデンサの容量値を封止工程後に微調整することができる。また、共振回路用のコンデンサ C 1 を内包する封止部 6 a の形成工程までが終了した配線基板母体 5 M または配線基板 5 を作り置きしておくことができるので、I C カード 1 の製造時間を大幅に

短縮させることができる。

(実施の形態 5)

本実施の形態 5 では前記実施の形態 4 の封止部 6 a を前記実施の形態 2 の封止部 6 b に代えた場合について説明する。図 3 2 および図 3 3 は、本実施の形態 5 の I C カード 1 の配線基板 5 (配線基板母体 5 M) のモールド面の平面図の一例を示している。図 3 2 の封止部 6 b 内を取り除いた図は前記図 2 9 と同じである。本実施の形態 5 では、前記共振回路用の 2 つのコンデンサ C 1, C 2 の搭載領域が、封止部 6 b の外部に配置されている。図 3 2 では 1 つのコンデンサ C 1 のみが搭載されている場合が例示されている。この段階で I C モジュール 2 として使用する場合もある。また、図 3 3 では 2 つのコンデンサ C 1, C 2 が搭載されている場合が例示されている。この段階で I C モジュール 2 として使用する場合もある。コンデンサ C 1, C 2 は、前記実施の形態 1 ~ 4 と同様に、配線基板母体 5 M の状態の時に搭載しても良いし、配線基板母体 5 M から切り出した後の配線基板 5 に搭載しても良い。

15 本実施の形態 5 によれば、前記実施の形態 1, 2, 3, 4 で得られる効果 (現状のモールド金型を使用できる効果を除く) と同様の効果を得ることができる。

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

20 例えば前記実施の形態 1 ~ 5 において、配線基板はガラスエポキシ系樹脂に限定されるものではなく、例えばガラスエポキシ系樹脂よりも柔軟性の高いポリイミド系樹脂を用いても良い。

また、前記実施の形態 1 ~ 5 では、I C チップ 3 とコンデンサ C を搭載した場合について説明したが、他の電子部品も搭載可能である。例えば I C カードに U S B (Universal Serial Bus) 機能を取り付けた場合、発振子が必要となるが、それを配線基板 5 に搭載することもできる。

25 また、前記実施の形態 1 ~ 5 では、非接触型および接触型のデュアルインタフェース I C カードに適用した場合について説明したが、これに限定されるものではなく、例えば非接触型の I C カードに適用できる。一般的な非接触型の I C カ

ードでは配線基板は用いないが、本実施の形態の場合は、前記実施の形態 1～5 と同様に、配線基板をカード本体に組み込むような構成となる。ただし、この場合の配線基板の露出面にはモジュール端子 4 は形成されていない。

- 5 以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である I C カードに適用した場合について説明したが、それに限定されるものではなく、非接触型インタフェースの共振回路を持つ他の半導体装置にも適用できる。

本願によって開示される実施の形態のうち、代表的なものによって得られる効果を簡単に説明すれば、以下の通りである。

- 10 すなわち、集積回路が形成された半導体チップと、前記半導体チップを搭載する配線基板と、前記配線基板の配線を通じて前記半導体チップに電氣的に接続された非接触型インターフェイスとをカード本体内に備え、前記非接触型インターフェイスは、アンテナとしての機能を有するコイルと、前記コイルに並列に接続されて共振回路を形成するコンデンサとを有し、前記コンデンサは、前記配線基
15 板に半田接続されている構成を有することにより、カード型の半導体装置の通信特性を向上させることが可能となる。

産業上の利用可能性

- 20 以上のように、本発明にかかる半導体装置は、例えばクレジットカード、キャッシュカード、E T C (Electronic Toll Collection system) システム用カード、定期券、公衆電話用カード、携帯電話用カードまたは認証カード等、金融、交通、通信、流通および認証等のさまざまな分野で使用が進められている I C (Integrated circuit) カードに用いるのに適している。

請 求 の 範 囲

1. カード本体と、前記カード本体に組み込まれた配線基板と、前記配線基板に搭載された半導体チップと、前記配線基板の配線を通じて前記半導体チップに電
- 5 氣的に接続された非接触型インターフェイスとを備え、
- 前記非接触型インターフェイスは、アンテナとしての機能を有するコイルと、前記コイルに並列に接続されて共振回路を形成するコンデンサとを有し、
- 前記コンデンサは、前記配線基板に半田により接続されていることを特徴とする半導体装置。
- 10 2. カード本体と、前記カード本体に組み込まれた配線基板と、前記配線基板に搭載された半導体チップと、前記配線基板の配線を通じて前記半導体チップに電氣的に接続された非接触型インターフェイスとを備え、
- 前記非接触型インターフェイスは、アンテナとしての機能を有するコイルと、前記コイルに並列に接続されて共振回路を形成するコンデンサとを有し、
- 15 前記コイルは、前記配線基板よりも大きく、前記カード本体よりも小さな寸法で前記カード本体に形成され、
- 前記コンデンサは、セラミックコンデンサからなり、前記配線基板に半田により接続されていることを特徴とする半導体装置。
3. 請求項 2 記載の半導体装置において、前記半導体チップおよび前記コンデン
- 20 サは同一の封止部により封止されていることを特徴とする半導体装置。
4. 請求項 3 記載の半導体装置において、前記コンデンサと前記配線基板とを接続する前記半田の融点は、前記封止部の形成時の温度よりも高いことを特徴とする半導体装置。
5. 請求項 2 記載の半導体装置において、前記半導体チップは封止部により封止
- 25 され、前記コンデンサは前記封止部の外に配置されていることを特徴とする半導体装置。
6. 請求項 2 記載の半導体装置において、前記コンデンサは、並列接続された第 1、第 2 コンデンサを有しており、前記半導体チップおよび前記第 1 コンデンサは同一の封止部により封止され、前記第 2 コンデンサは前記封止部の外に配置さ

れていることを特徴とする半導体装置。

7. 請求項 6 記載の半導体装置において、前記第 1 コンデンサと前記配線基板とを接続する前記半田の融点は、前記封止部の形成時の温度よりも高いことを特徴とする半導体装置。

- 5 8. 請求項 2 記載の半導体装置において、前記コイルの一端が接続される前記配線基板の第 1 接続端子と、前記コイルの他端が接続される前記配線基板の第 2 接続端子とは、前記半導体チップの異なる辺側に配置されていることを特徴とする半導体装置。

9. 請求項 8 記載の半導体装置において、前記第 1、第 2 接続端子は、前記半導体チップを挟んで左右に配置されていることを特徴とする半導体装置。

- 10 10. 請求項 2 記載の半導体装置において、前記配線基板の前記半導体チップが搭載された第 1 面とは反対側の第 2 面には、接触型インターフェイス用の第 3 接続端子が配置されていることを特徴とする半導体装置。

11. 請求項 10 記載の半導体装置において、前記配線基板の前記第 1 面には、
15 前記第 3 接続端子の裏面の一部が露出される孔が形成されており、前記半導体チップはボンディングワイヤおよび前記孔を通じて前記第 3 接続端子と電氣的に接続されていることを特徴とする半導体装置。

12. 集積回路が形成された半導体チップと、前記半導体チップに電氣的に接続されて非接触型インターフェイスを形成するアンテナ用のコイルと、前記コイル
20 に対して並列に接続されて前記非接触型インターフェイスとしての共振回路を形成するコンデンサとを備える半導体装置の製造方法であって、

(a) 第 1 面とその反対側の第 2 面とを有するテープ状の配線基板母体を用意する工程、

- (b) 前記テープ状の配線基板母体を一方のリールから他方のリールで巻き取る
25 間に、前記配線基板母体の第 1 面の個々の回路領域に前記コンデンサを半田により接合する工程、

(c) 前記テープ状の配線基板母体を一方のリールから他方のリールで巻き取る間に、前記配線基板母体の第 1 面の個々の回路領域に前記半導体チップを搭載する工程、

- (d) 前記テープ状の配線基板母体を一方のリールから他方のリールで巻き取る間に、前記配線基板母体の第1面の個々の回路領域に封止部を形成する工程、
- (e) 前記テープ状の配線基板母体から個々の回路成領域を切り出す工程、
- (f) 前記個々の回路領域を、前記コイルが形成されたカード本体に取り付けて、
- 5 前記半導体チップと前記コンデンサと前記コイルとを電氣的に接続する工程とを有することを特徴とする半導体装置の製造方法。
13. 請求項12記載の半導体装置の製造方法において、前記コンデンサを半田により接合するための加熱炉は熱を遮断するためのシャッタを有することを特徴とする半導体装置の製造方法。
- 10 14. 請求項13記載の半導体装置の製造方法において、製造工程中にトラブルが発生した際に前記シャッタを閉じる工程を有することを特徴とする半導体装置の製造方法。
- 15 15. 請求項13記載の半導体装置の製造方法において、前記テープ状の配線基板母体の送り動作を停止する時には前記シャッタを閉じ、前記テープ状の配線基板の送り動作を行う時には前記シャッタを開く工程を有することを特徴とする半導体装置の製造方法。
16. 請求項12記載の半導体装置の製造方法の前記(d)工程においては、前記個々の回路領域の前記半導体チップと前記コンデンサとを前記封止部により同時に封止することを特徴とする半導体装置の製造方法。
- 20 17. 請求項12記載の半導体装置の製造方法の前記(d)工程においては、前記個々の回路領域の前記半導体チップを前記封止部により封止し、前記コンデンサが前記封止部の外に配置されるようにし、前記(b)工程の前記コンデンサを半田により接合する工程は、前記封止部の形成工程後に行うことを特徴とする半導体装置の製造方法。
- 25 18. 請求項12記載の半導体装置の製造方法において、前記配線基板母体の第1面には、前記コイルが接続される第1、第2接続端子と、前記配線基板母体の第2面に設けられた第3接続端子の裏面が露出される孔とが形成されており、前記(c)工程の半導体チップの搭載工程後、前記(d)工程の封止部の形成工程の前に、前記テープ状の配線基板母体を一方のリールから他方のリールで巻き取

る間に、前記配線基板母体の第1面の個々の回路領域の前記半導体チップと前記第3接続端子とを前記孔を通じてボンディングワイヤにより接続する工程を有することを特徴とする半導体装置の製造方法。

図 1

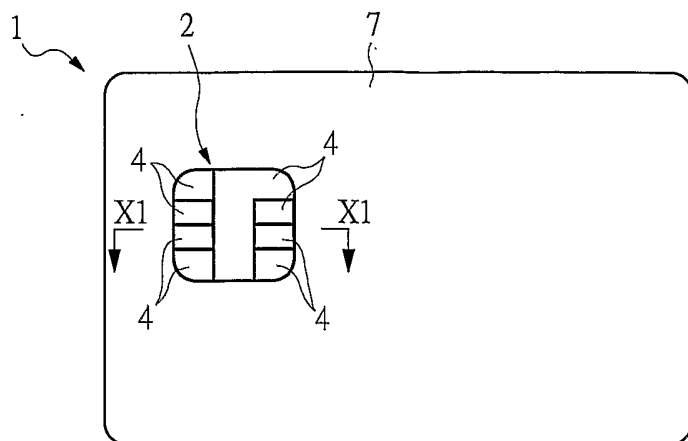
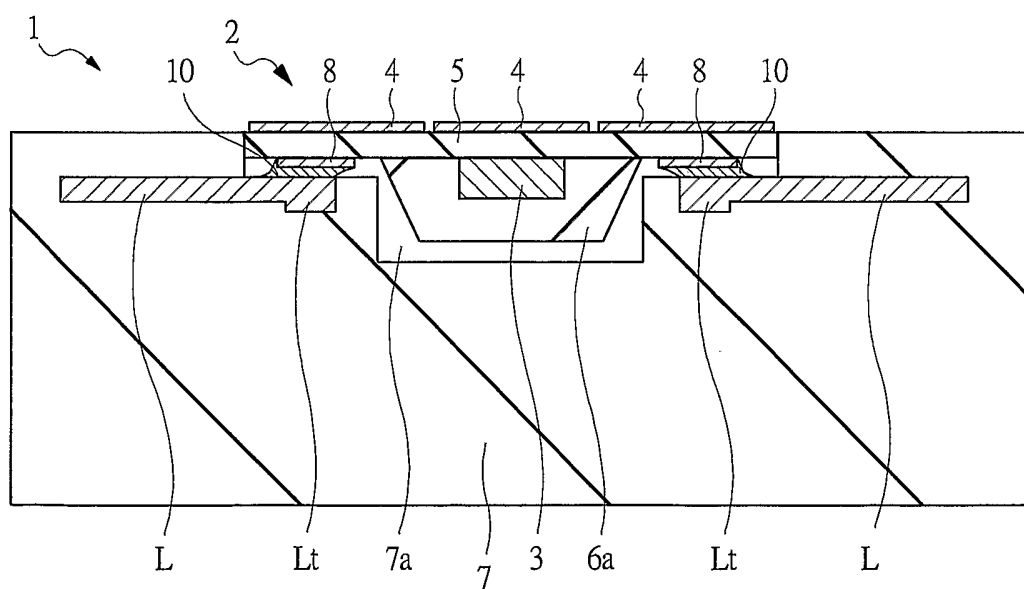


図 2



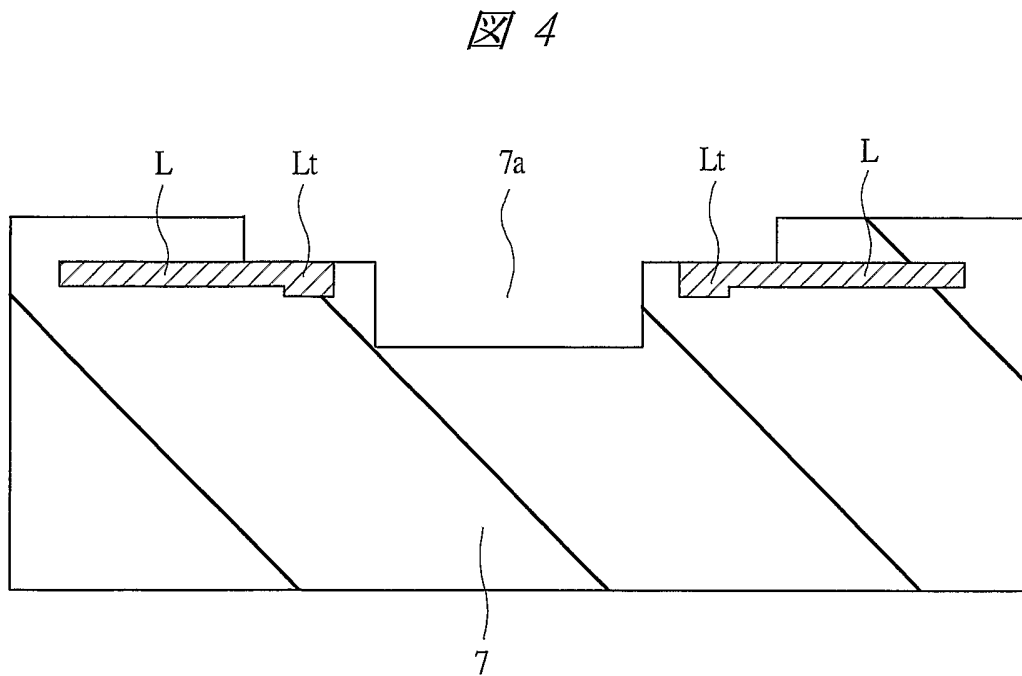
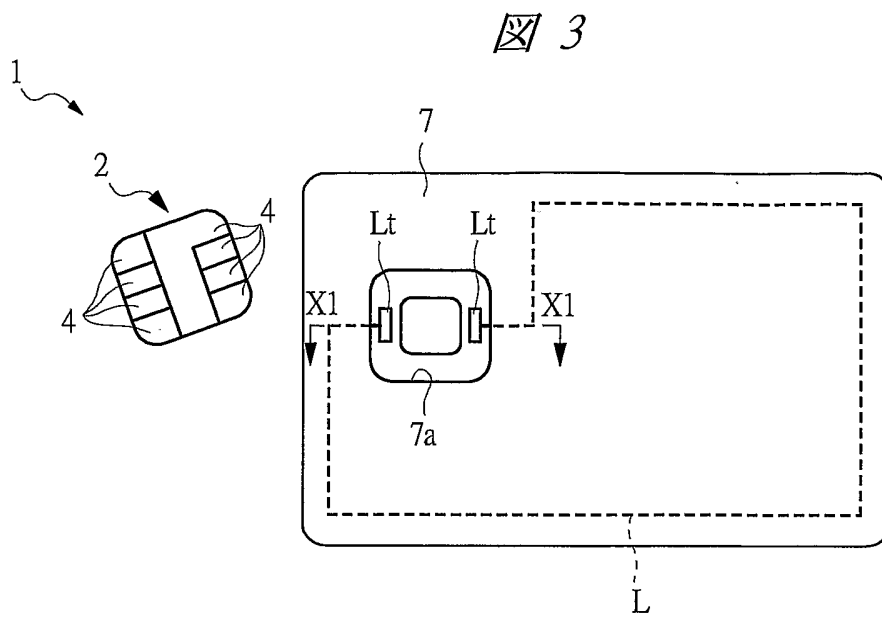


図 5

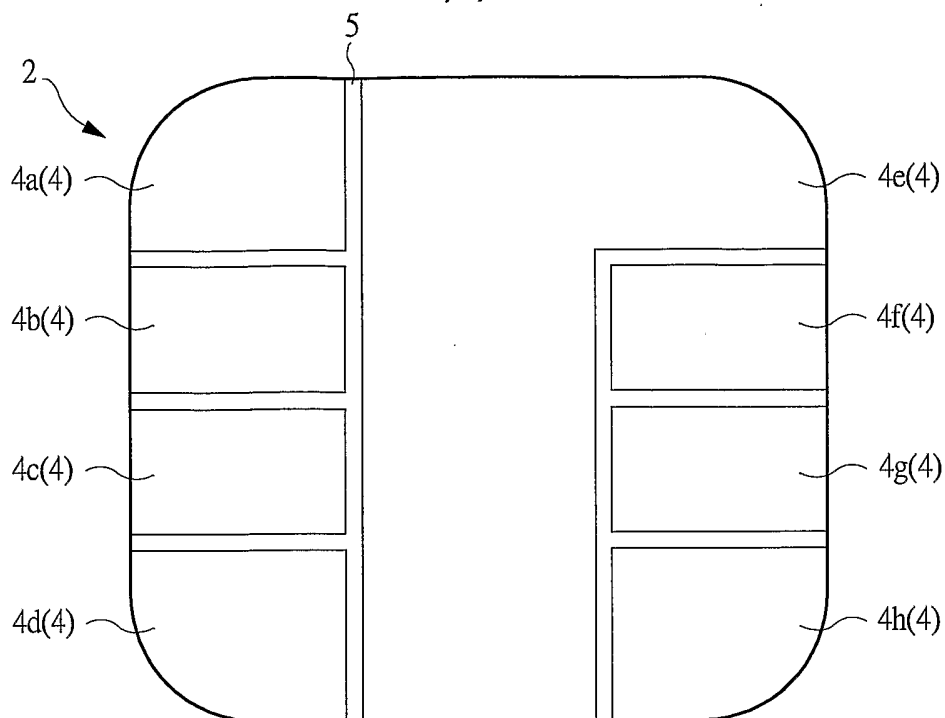


図 6

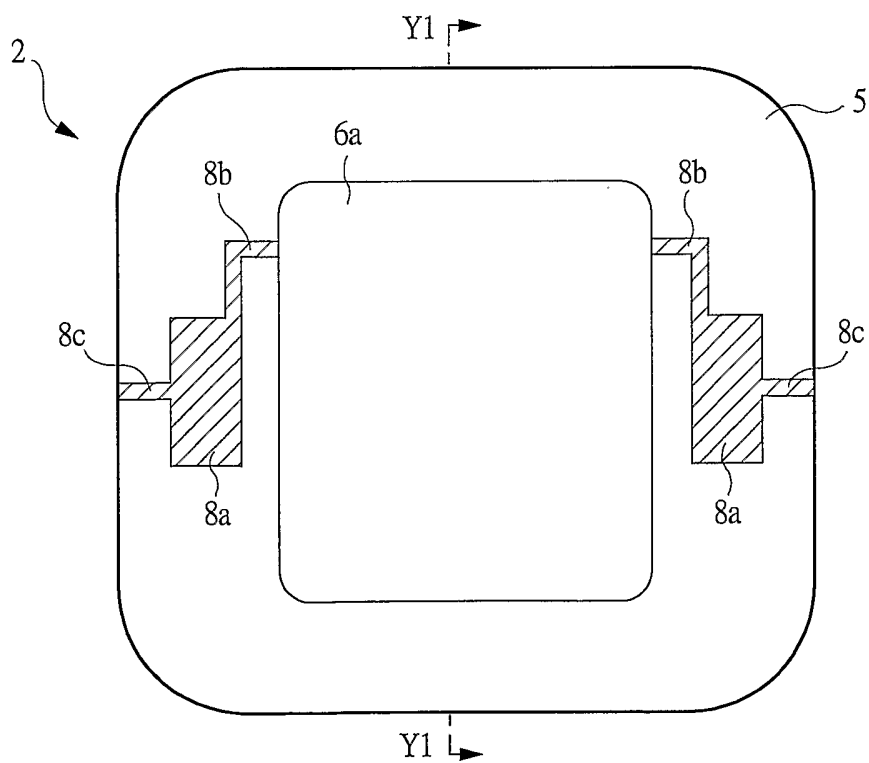


図 7

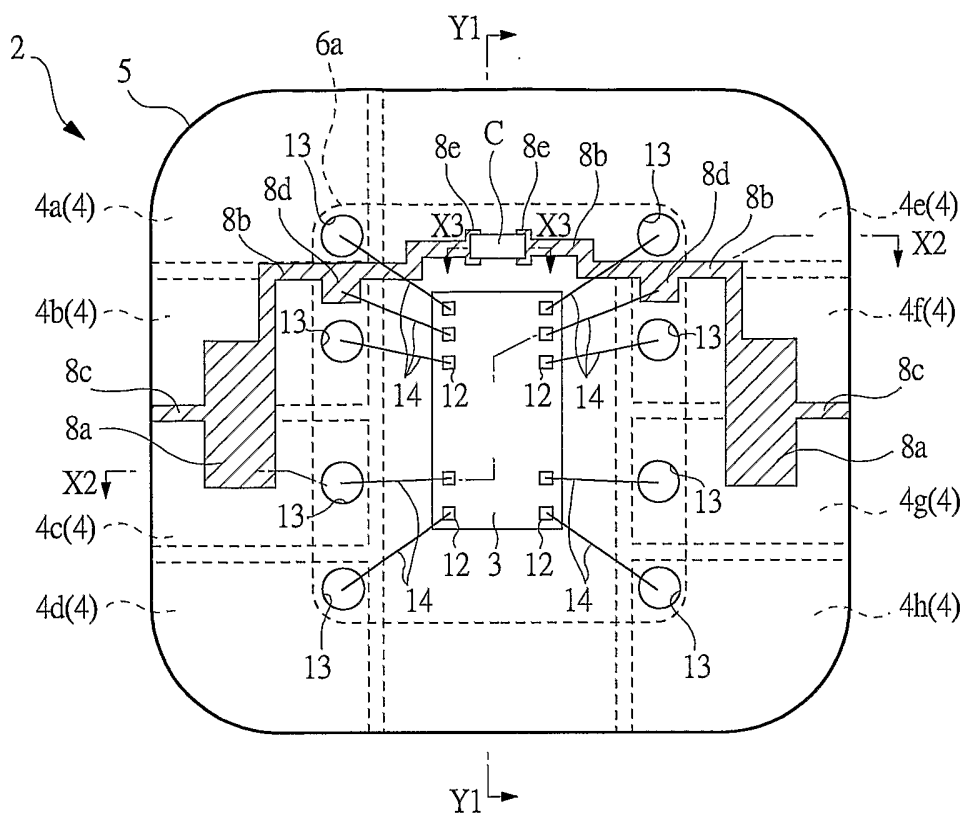


図 8

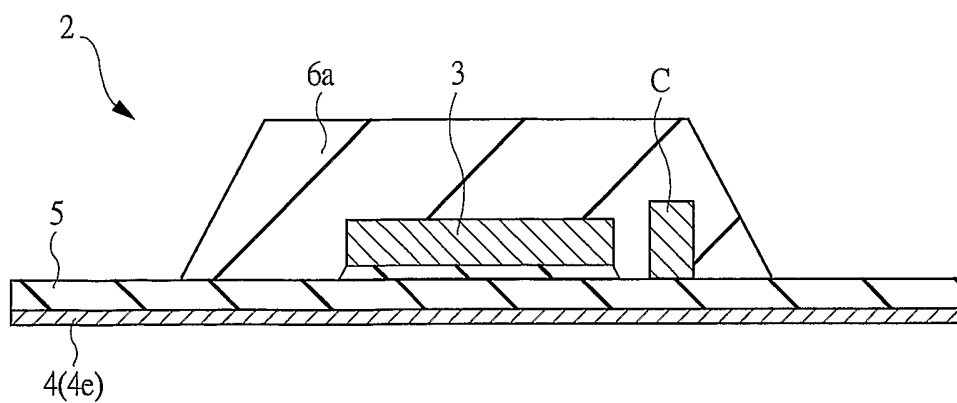


図 11

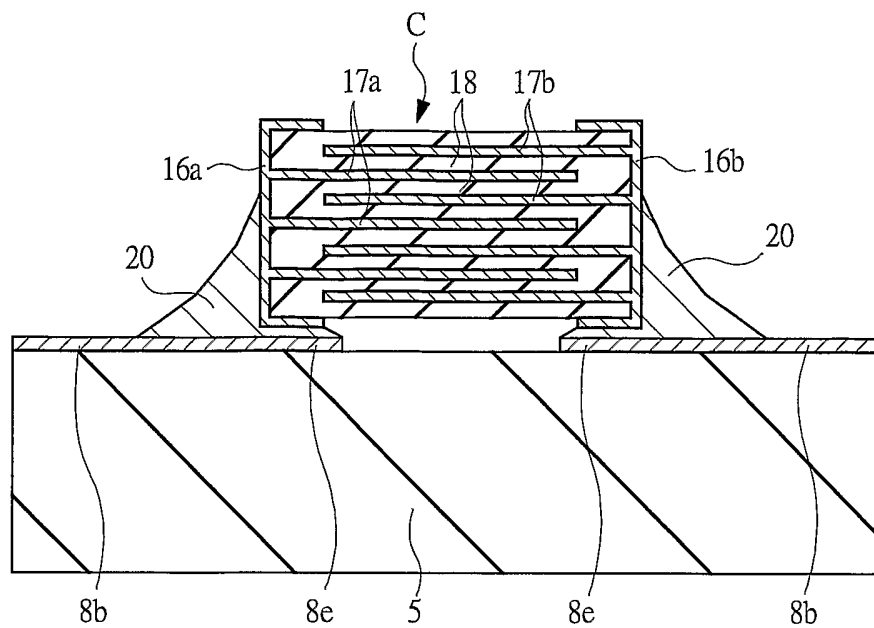


図 12

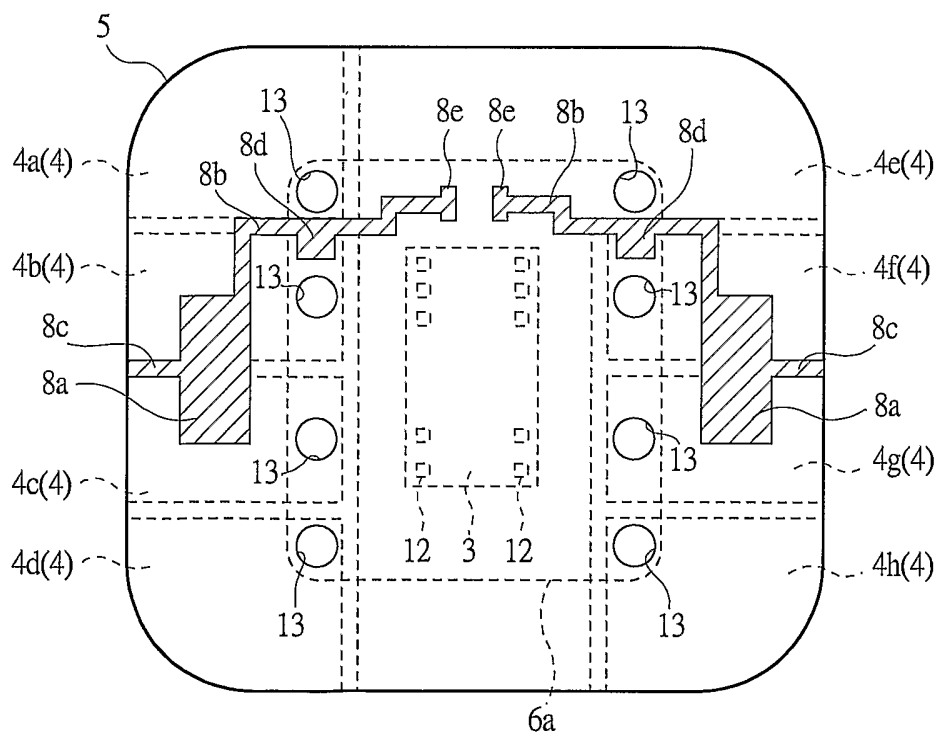


図 13

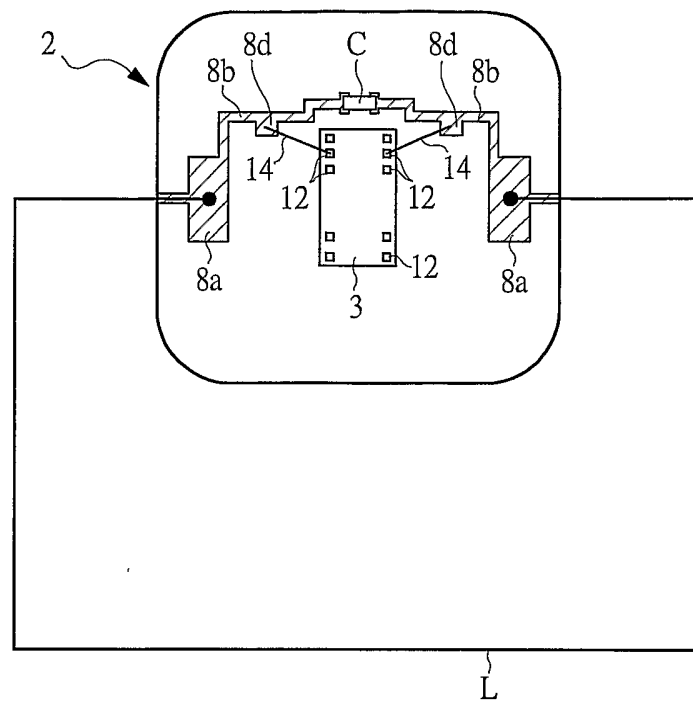


図 14

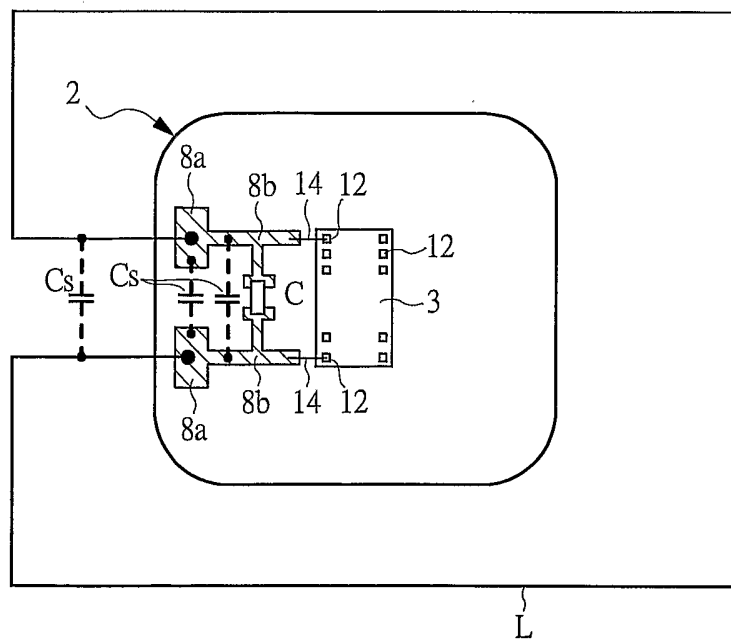


図 15

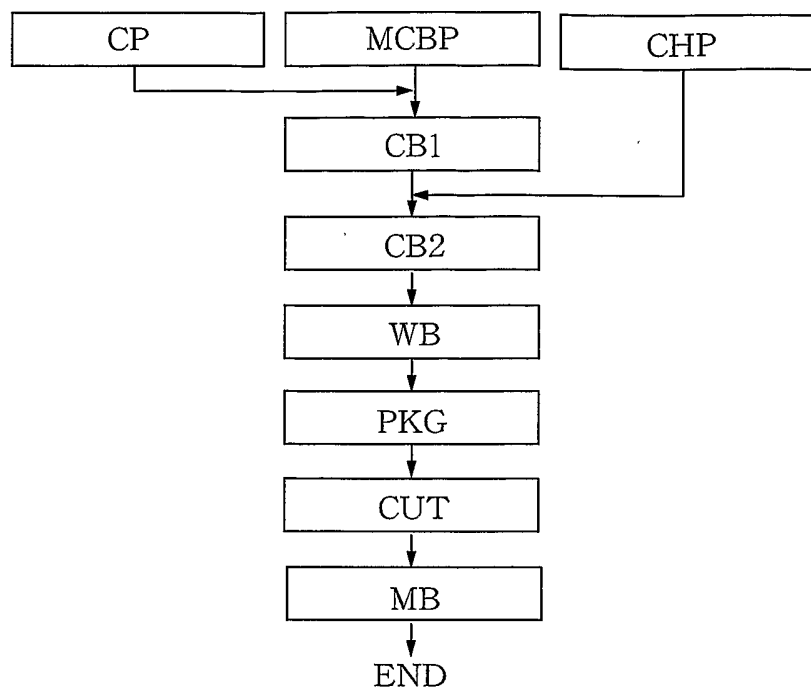
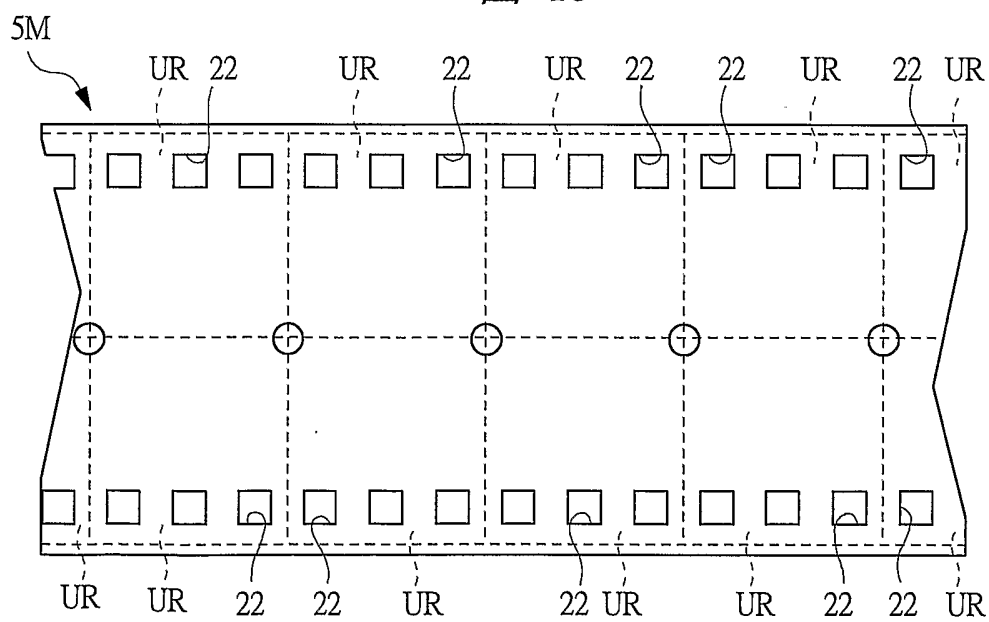
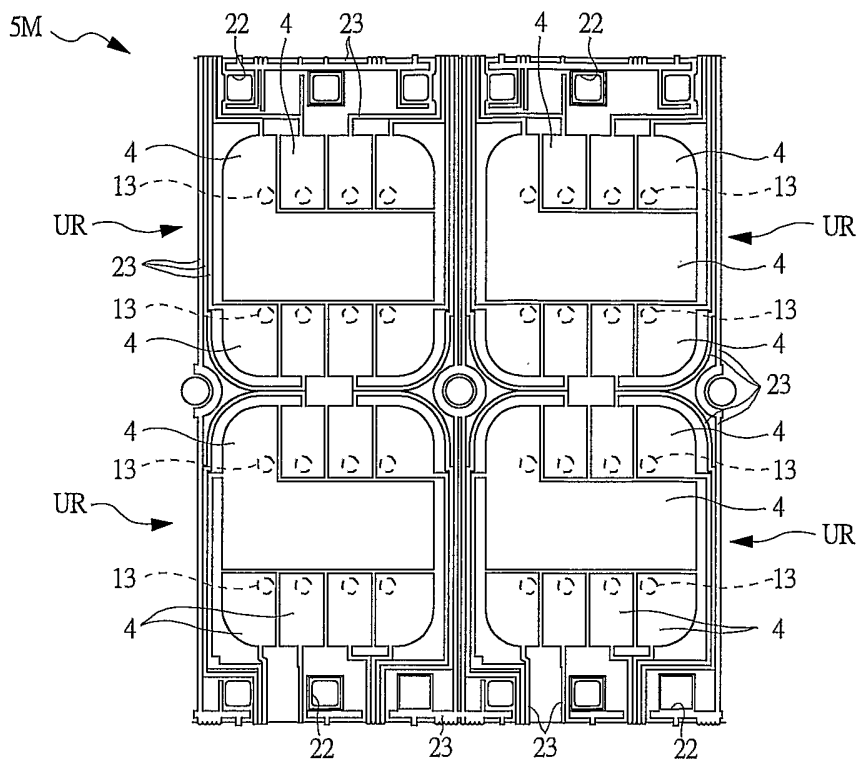


図 16



17



18

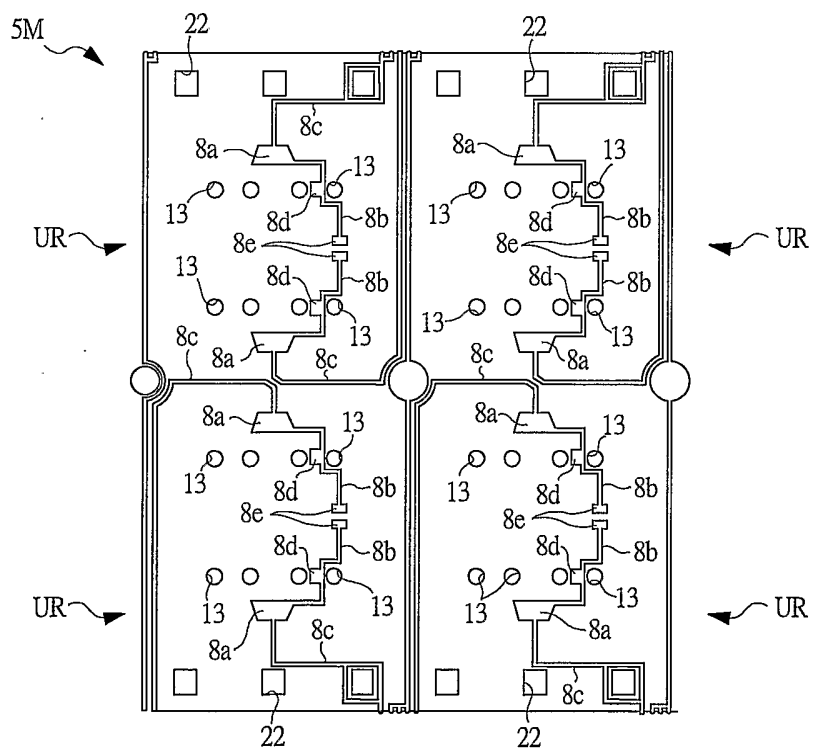


図 19

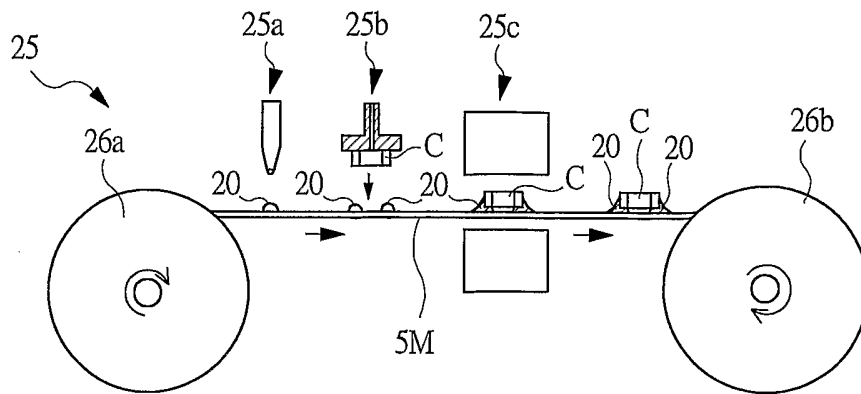


図 20

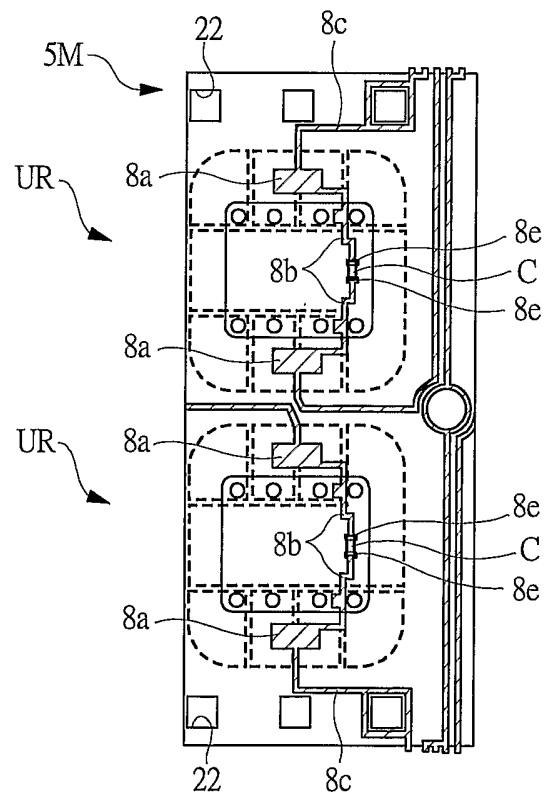


図 22

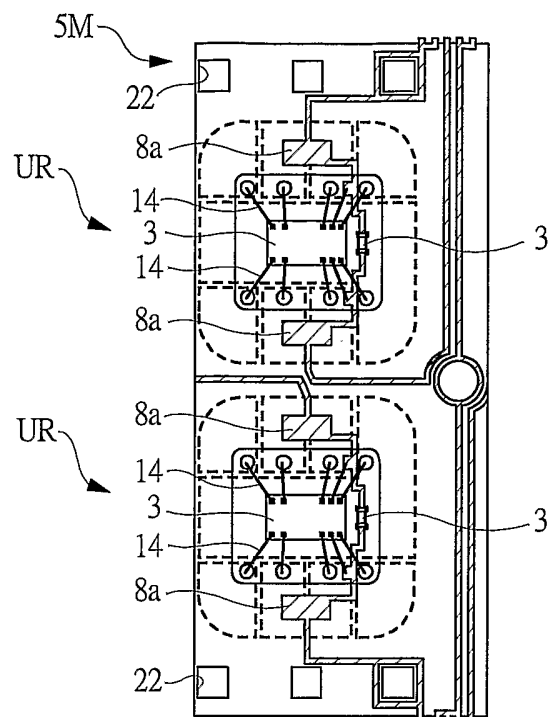
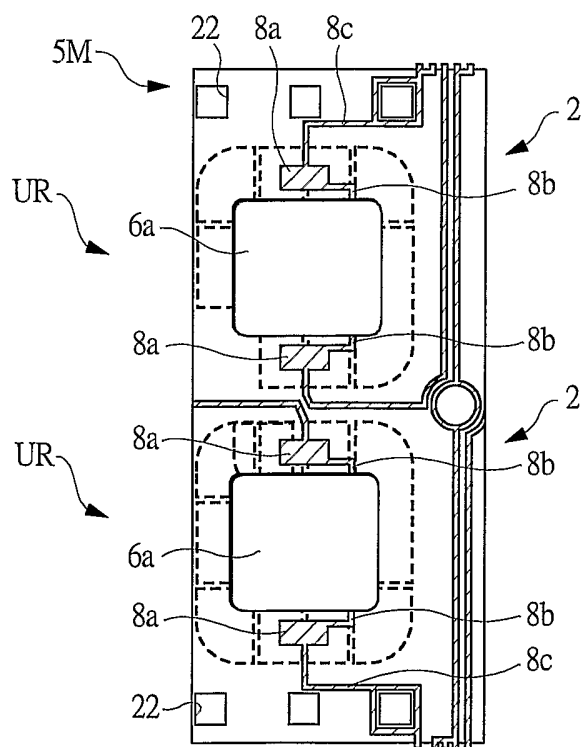
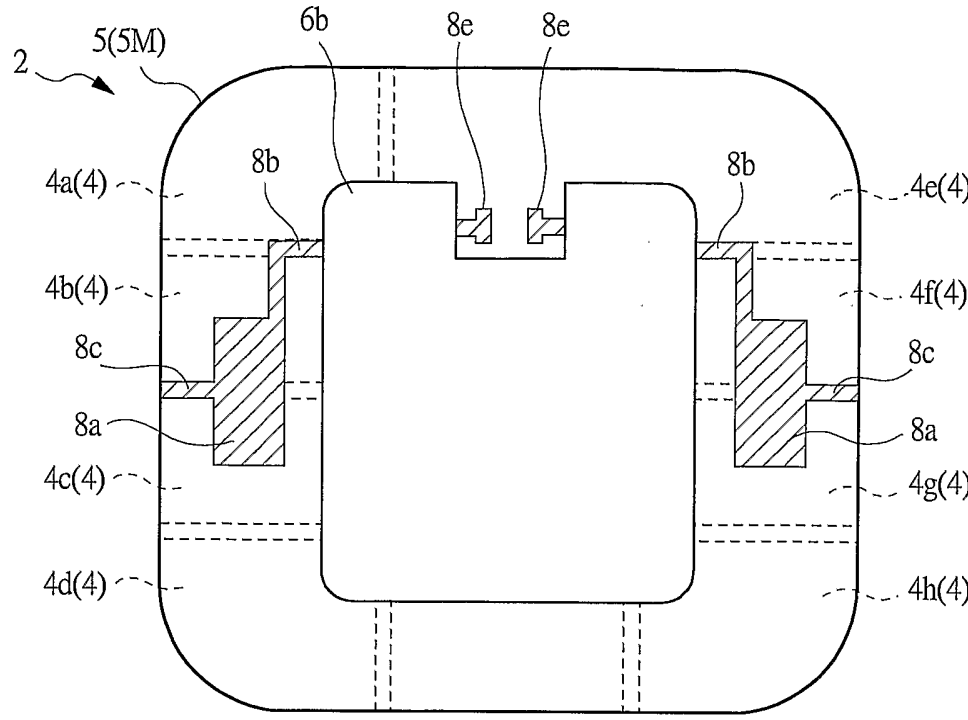
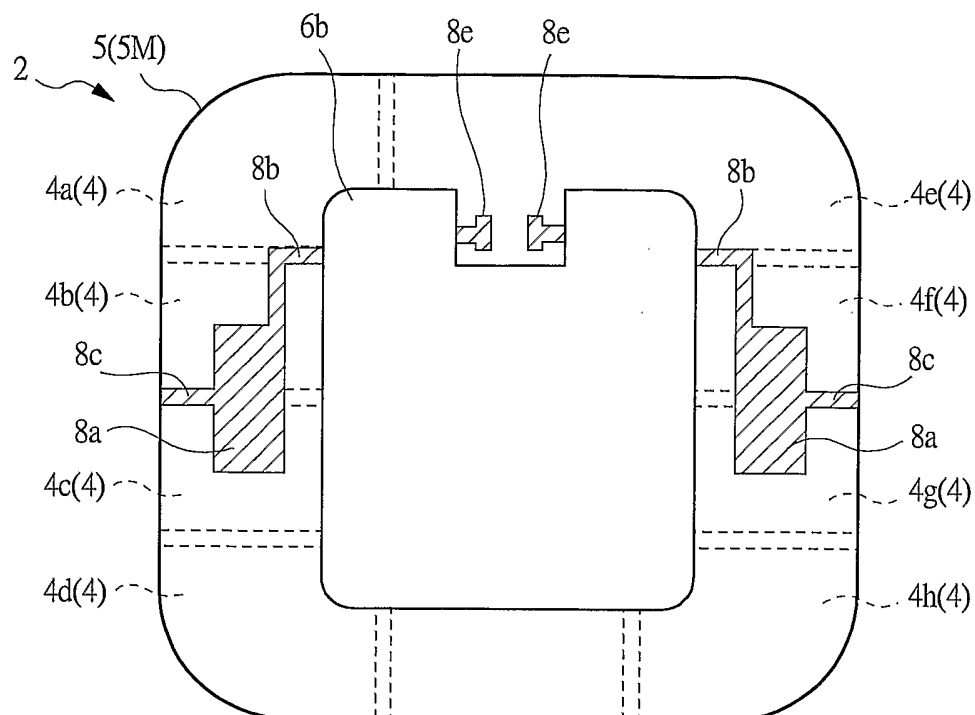
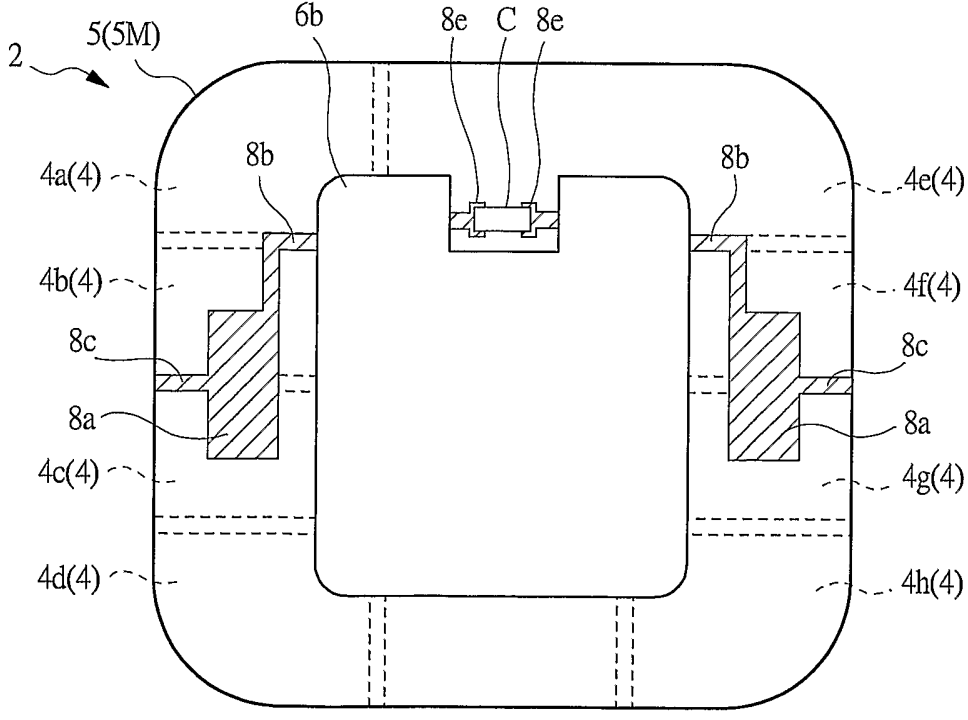
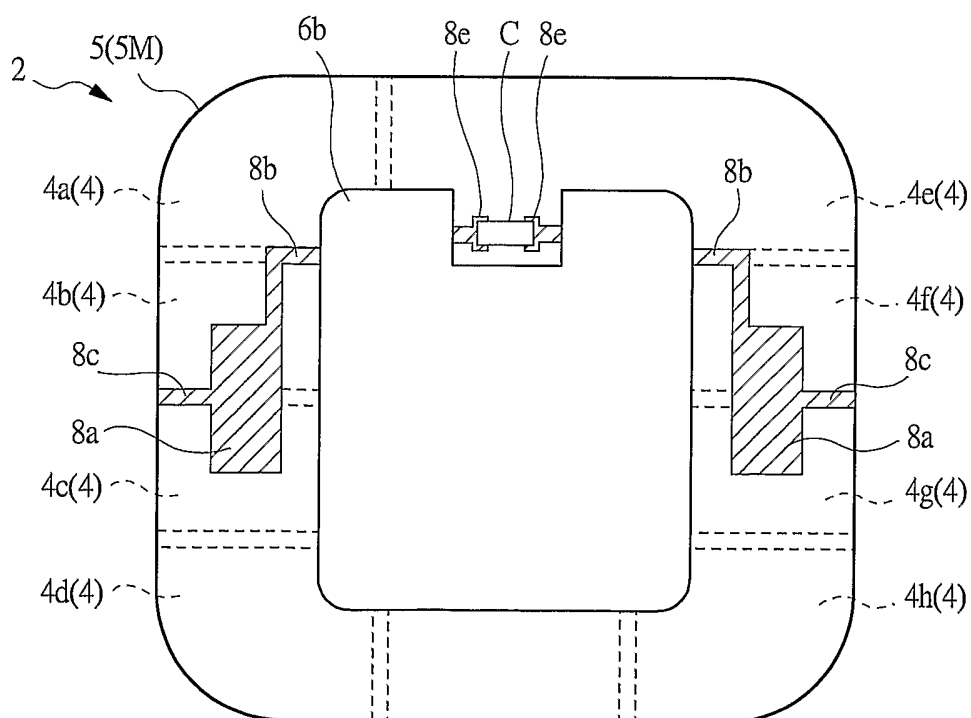
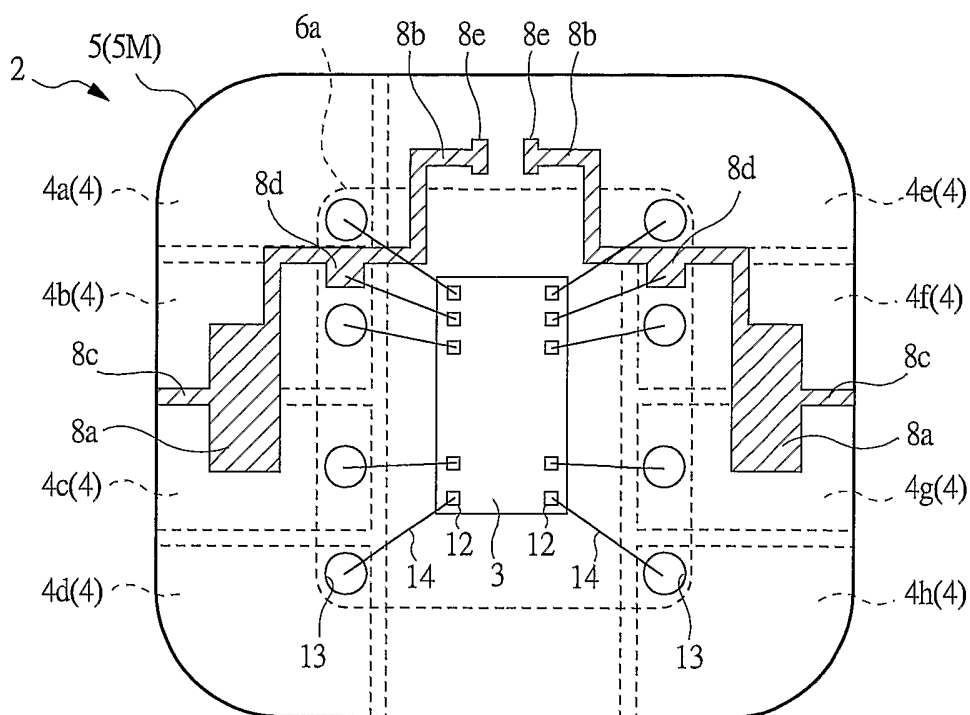


図 23




 24


 25


26



27

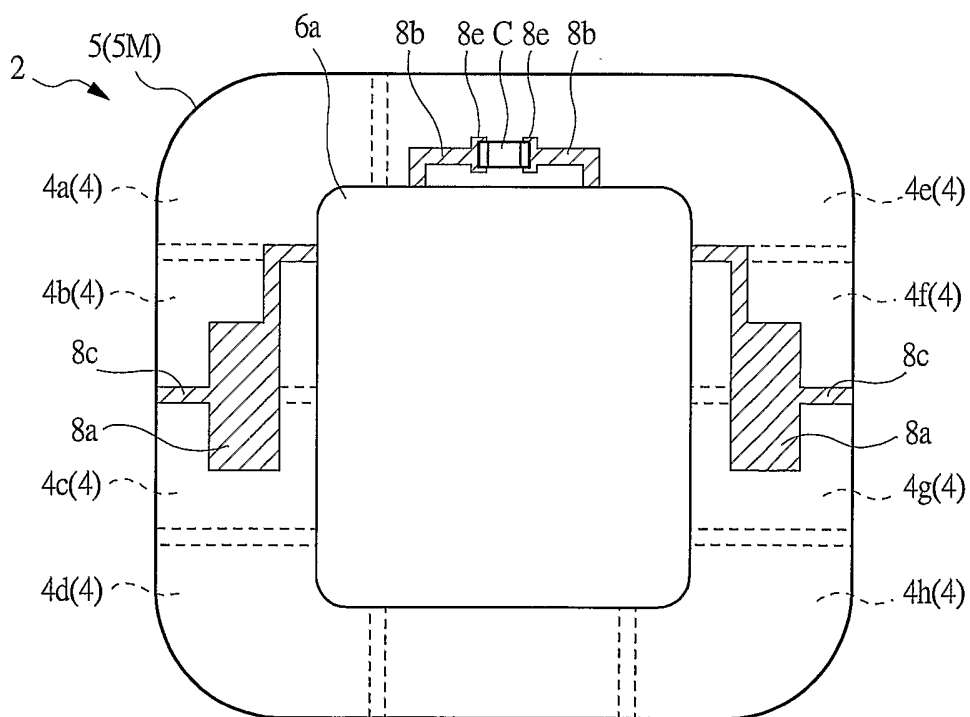


図 28

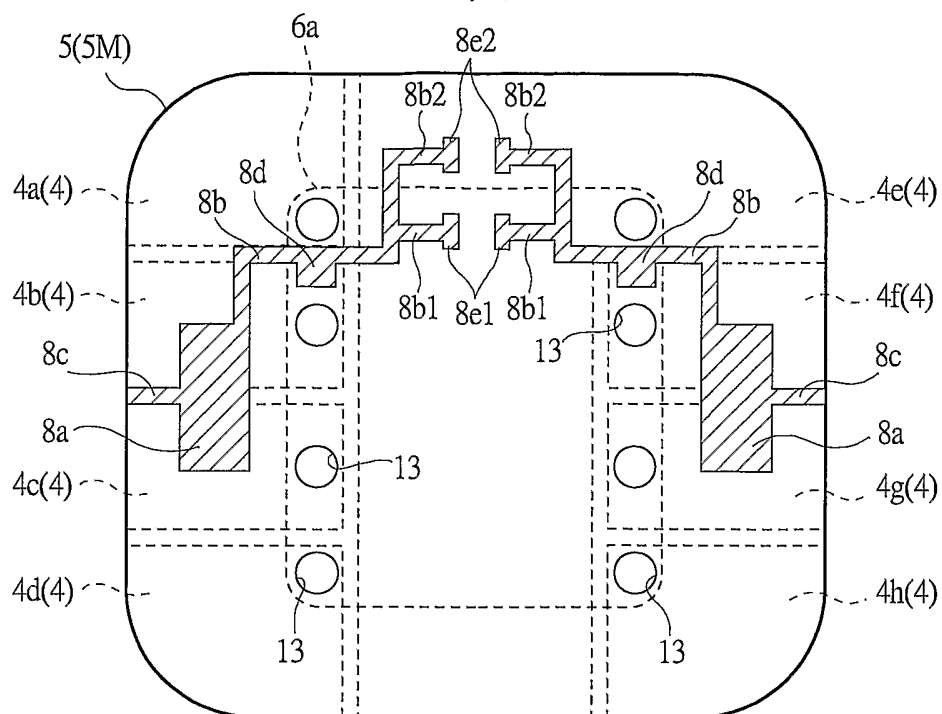
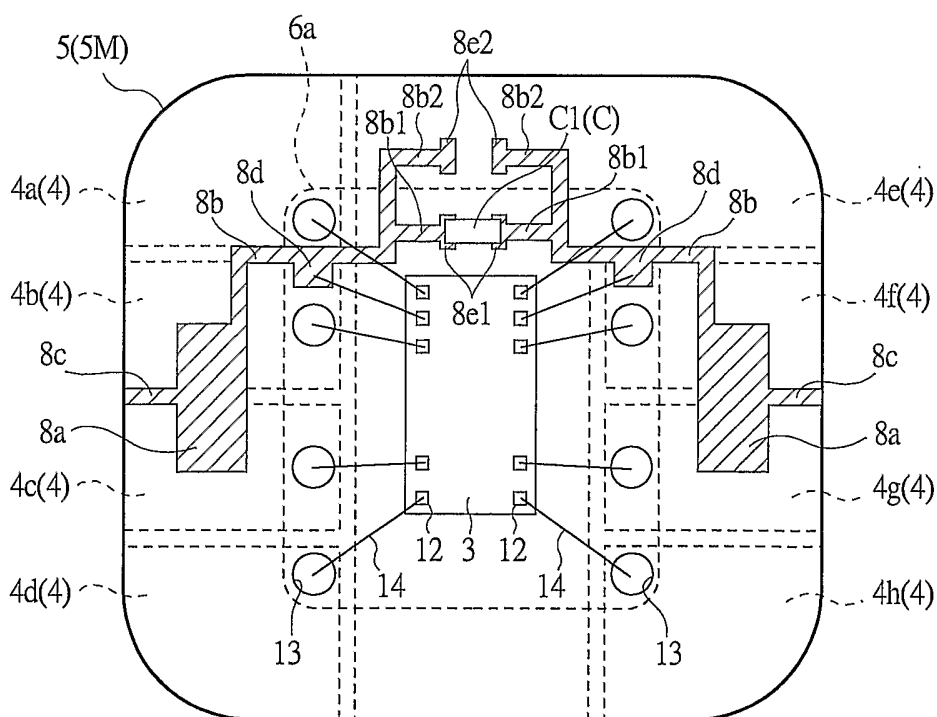
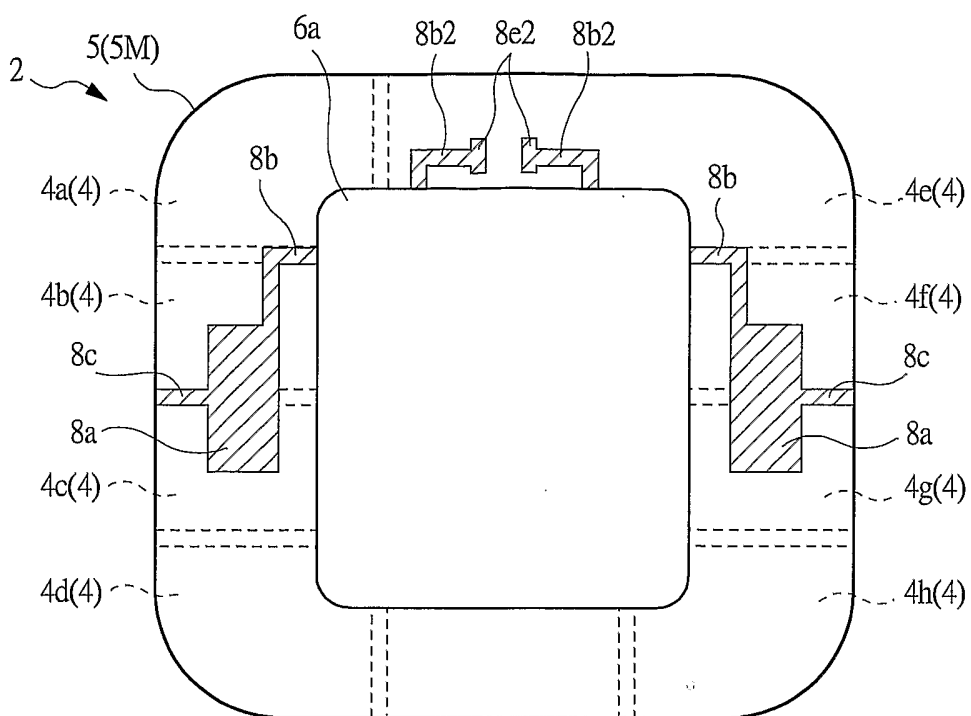


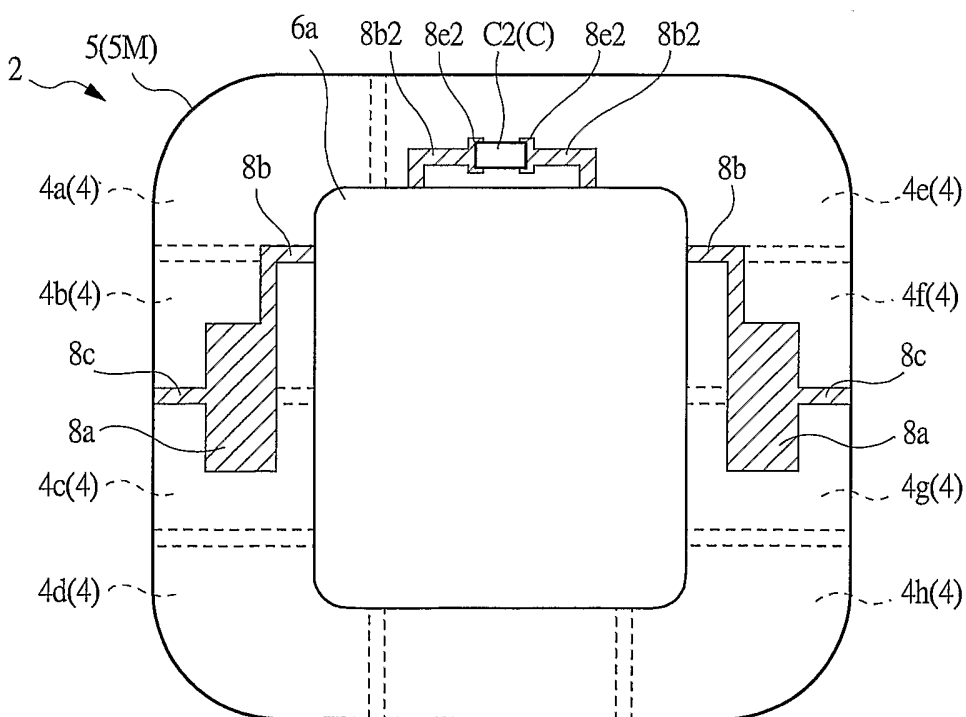
図 29



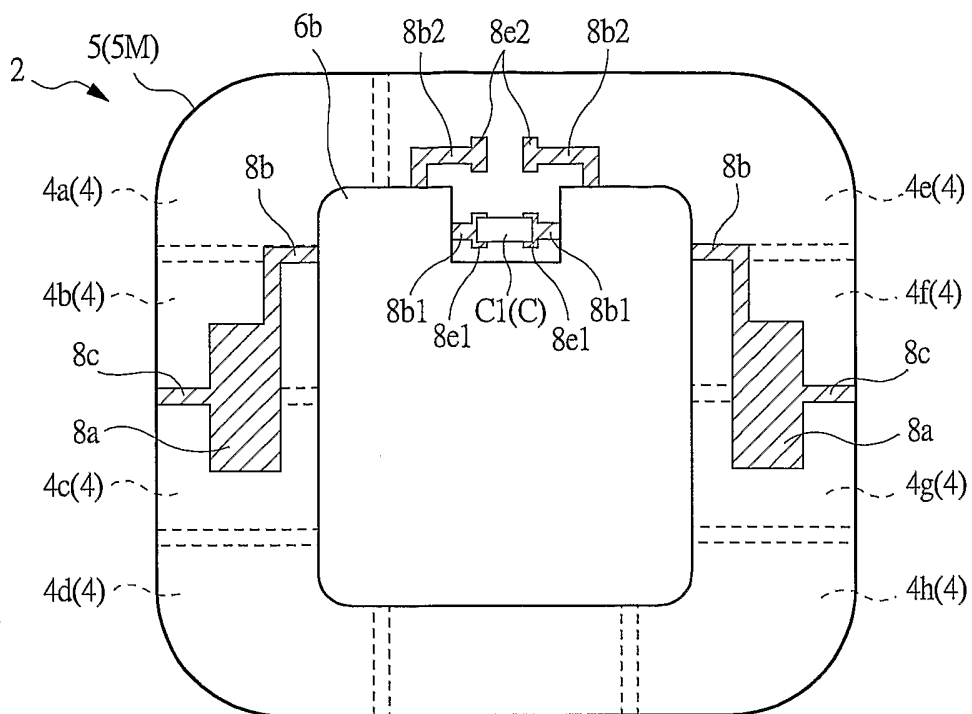
30



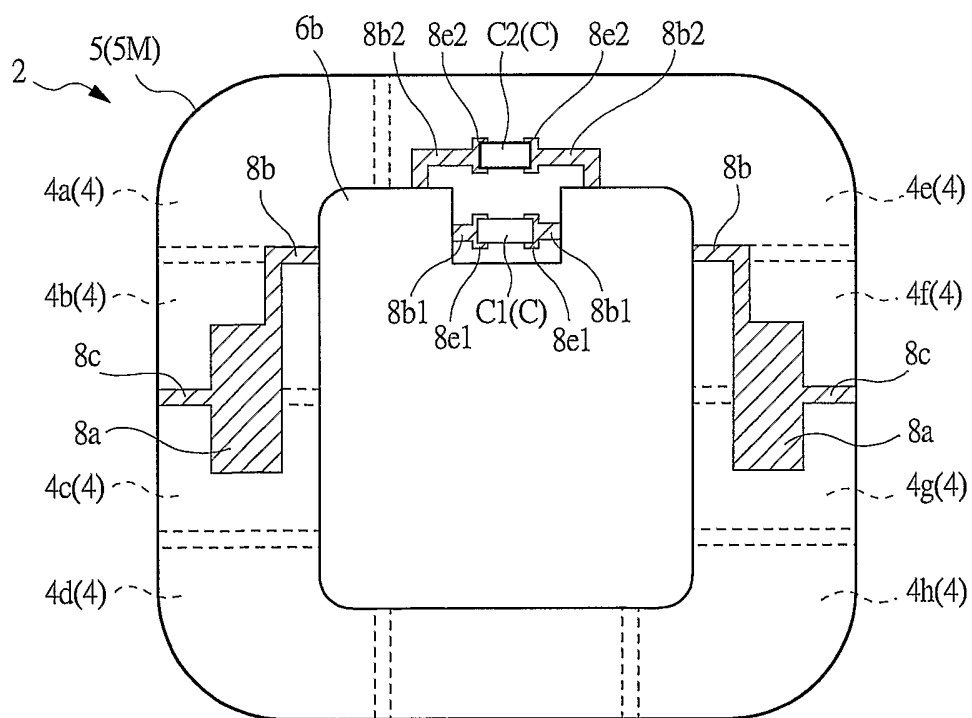
31



32



33



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/06829

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G06K19/077, 19/07, H05K13/04, 3/34, H01L25/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G06K19/077, 19/07, H05K13/04, 3/34, H01L25/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 9-275184 A (Hitachi Maxell, Ltd.), 21 October, 1997 (21.10.97), Par. Nos. [0030] to [0031]; Figs. 6 to 8 & US 5856662 A	1,2 3-5,8-12, 16-18 6,7,13-15
X Y A	JP 2001-118043 A (Denso Corp.), 27 April, 2001 (27.04.01), Par. Nos. [0012] to [0015]; Fig. 4 (Family: none)	1,2 3-5,8-12, 16-18 6,7,13-15
Y A	JP 2003-67695 A (Sharp Corp.), 07 March, 2003 (07.03.03), Par. Nos. [0037], [0061] to [0065]; Figs. 1, 6 (Family: none)	1,2,5,8-12, 16-18 6,7,13-15

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
02 September, 2003 (02.09.03)Date of mailing of the international search report
16 September, 2003 (16.09.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/06829

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2002-207982 A (Dainippon Printing Co., Ltd.), 26 July, 2002 (26.07.02), Par. Nos. [0024] to [0026]; Fig. 2 (Family: none)	3-5,12,16-18 6,7,13-15
Y	JP 2000-182017 A (Dainippon Printing Co., Ltd.), 30 June, 2000 (30.06.00), Par. Nos. [0012] to [0020]; Figs. 1 to 3 (Family: none)	8-11,18
Y A	Edited by Nippon Microelectronics Kyokai, "IC-ka Jisso Gijutsu", 4th edition, Kogyo Chosakai Publishing Co., Ltd., 20 February, 1984 (20.02. 84), pages 107 to 113	12,16-18 13-15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/06829

Box I Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:

because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:

because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:

because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The technical feature common to claims 1-18 is a semiconductor device defined in claim 1. However, the international search has revealed that this is not novel since it is disclosed in document JP 09-275184 A (Hitachi Maxell, Ltd.), 21 October, 1997 (21.10.97), paragraphs [0030], [0031]; Figs. 6-8, and document JP 2001-118043 A (Denso Corp.), 27 April, 2001 (27.04.01), paragraphs [0012] to [0015]; Fig. 4.

Consequently, the common feature (the semiconductor device) is not a special technical feature within the meaning of PCT Rule 13.2, second sentence, since it makes no contribution over the prior art.

Consequently, it appears that claims 1-18 (Continued to extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest ☐ The additional search fees were accompanied by the applicant's protest.

☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/06829

Continuation of Box No. II of continuation of first sheet (1)

do not satisfy the requirement of unity of invention.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl.⁷ G06K19/077, 19/07, H05K13/04, 3/34, H01L25/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl.⁷ G06K19/077, 19/07, H05K13/04, 3/34, H01L25/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2003年
日本国登録実用新案公報	1994-2003年
日本国実用新案登録公報	1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP 9-275184 A(日立マクセル株式会社) 1997.10.21, 第【0030】-【0031】段落, 図6-8 & US 5856662 A	1, 2 3-5, 8-12, 16-18 6, 7, 13-15
X Y A	JP 2001-118043 A(株式会社デンソー) 2001.04.27, 第【0012】-【0015】段落, 図4(ファミリーなし)	1, 2 3-5, 8-12, 16-18 6, 7, 13-15

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

02.09.03

国際調査報告の発送日

16.09.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

前田 浩



5B

2943

電話番号 03-3581-1101 内線 3545

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 2003-67695 A(シャープ株式会社) 2003.03.07, 第【0037】 , 【0061】 - 【0065】 段落, 図1, 6 (ファミリーなし)	1, 2, 5, 8-12, 16-18 6, 7, 13-15
Y A	JP 2002-207982 A(大日本印刷株式会社) 2002.07.26, 第【0024】 - 【0026】 段落, 図2(ファミリーなし)	3-5, 12, 16-18 6, 7, 13-15
Y	JP 2000-182017 A(大日本印刷株式会社) 2000.06.30, 第【0012】 - 【0020】 段落, 図1-3(ファミリーなし)	8-11, 18
Y A	日本マイクロエレクトロニクス協会編, IC化実装技術 第4版, 工業調査会, 1984.02.20, p.107-113	12, 16-18 13-15

第I欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項(PCT17条(2)(a))の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第II欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲1-18に共通の事項は、請求の範囲1に記載された構成の半導体装置である。しかしながら、調査の結果、この半導体装置は、文献JP 09-275184 A(日立マクセル株式会社), 1997. 10. 21の第【0030】-【0031】段落及び図6-8、及び文献JP 2001-118043 A(株式会社デンソー), 2001. 04. 27の第【0012】-【0015】段落及び図4に開示されているから、新規でないことが明らかとなった。結果として、この半導体装置は先行技術の域を出ないから、PCT規則13.2の第2文の意味において、この共通事項(半導体装置)は特別な技術的特徴ではない。よって、請求の範囲1-18は発明の単一性を満たしていないことが明らかである。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがなかった。