



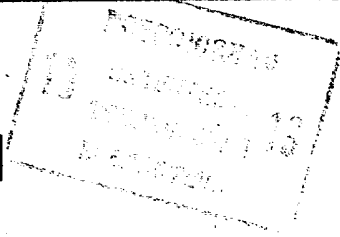
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1037345** **A**

3 (51) G11 C 15/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3443699/18-24

(22) 25.05.82

(46) 23.08.83. Бюл. № 31

(72) В. И. Корнейчук, В. И. Павловский
и А. П. Марковский

(71) Киевский ордена Ленина политехни-
ческий институт им. 50-летия Великой
Октябрьской социалистической революции

(53) 681.327(088.8)

(56) 1. Патент США № 4254477,
кл. 340-172.5, опублик. 1981.

2. Авторское свидетельство СССР
№ 877617, кл. G 11 C 15/00, 1980
(прототип).

(54)(57) АССОЦИАТИВНОЕ ЗАПОМИ-
НАЮЩЕЕ УСТРОЙСТВО, содержащее
накопитель, первый регистр опроса,
регистр маски, регистры результата по-
иска, первую и вторую группы элемен-
тов И и элементы ИЛИ, выходы которых
и выходы регистра маски подключены к
 входам опроса и к входам маскирова-
ния устройства, отличающееся тем,
что, с целью расширения области
применения устройства путем выполнения
поиска по отношениям между частями
записанных слов, в него введены второй
регистр признака опроса, третья, чет-
вертая и пятая группы элементов И, ре-

гистр сдвига, выход которого является
выходом устройства, и элемент НЕ, вход
которого является тактовым входом уст-
ройства и соединен с управляющими вхо-
дами второго регистра признака опроса
и регистра маски, входом регистра сдви-
га и первыми входами элементов И
первой и четвертой групп, причем выход
элемента НЕ подключен к первым входам
элементов И второй группы и первым
 входам элементов И третьей группы,
вторые входы которых соединены с пря-
мыми выходами второго регистра призна-
ка опроса, инверсные выходы которого
подключены к вторым входам элементов И
четвертой группы, а входы - к выходам
элементов И пятой группы, первые вхо-
ды которых соединены с выходами пер-
вого регистра признака опроса, а вторые
входы - с входами регистра маски, выхо-
ды элементов И третьей и четвертой
групп подключены соответственно к пер-
вым и к вторым входам элементов ИЛИ,
выходы накопителя соединены с вторыми
 входами элементов И первой и второй
групп, выходы которых подключены
соответственно к входам первого и вто-
рого регистров результата поиска, выхо-
ды первого регистра результата поиска
соединены с третьими входами элемен-
тов И второй группы, выходы второго
 регистра результата поиска подключены
к третьим входам элементов И первой
группы.

(19) **SU** (11) **1037345** **A**

Изобретение относится к вычислительной технике, в частности к устройствам хранения информации, и предназначено для электронных цифровых вычислительных систем, выполненных на узлах с большой степенью интеграции.

Известно ассоциативное запоминающее устройство, содержащее связанные соответствующим образом запоминающую матрицу, компаратор, блок для запоминания одного разряда информации [1].

Недостатком этого устройства является невозможность параллельной обработки отдельных частей хранящихся в нем слов.

Наиболее близким по технической сущности к изобретению является ассоциативное запоминающее устройство, содержащее входной регистр, регистр маски, накопитель, коммутатор, два регистра сдвига, блок извлечения многозначного ответа и два логических блока [2].

Недостатком известного устройства является невозможность выполнения сложного поиска по результатам сравнения между собой частей записанных в него слов, что ограничивает область его применения.

Целью изобретения является расширение области применения устройства путем выполнения поиска по отношениям между частями записанных слов.

Поставленная цель достигается тем, что в ассоциативное запоминающее устройство, содержащее накопитель, первый регистр признака опроса, регистр маски, регистры результата поиска, первую и вторую группы элементов И и элементы ИЛИ, выходы которых и выходы регистра маски подключены к входам опроса и к входам маскирования накопителя соответственно, причем входы первого регистра признака опроса и входы регистра маски являются соответственно входами опроса и входами маскирования устройства, введены второй регистр признака опроса, третья, четвертая и пятая группы элементов И, регистр сдвига, выход которого является выходом устройства, и элемент НЕ, вход которого является тактовым входом устройства и соединен с управляющими входами второго регистра признака опроса и регистра маски, входом регистра сдвига и первыми входами элементов И первой и четвертой групп, причем выход элемента НЕ подключен к первым входам элементов И второй группы и первым входам элементов И третьей группы, вторые входы

которых соединены с прямыми выходами второго регистра признака опроса, инверсные выходы которого подключены к вторым входам элементов И четвертой группы, а входы — к выходам элементов И пятой группы, первые входы которых соединены с выходами первого регистра признака опроса, а вторые входы — с входами регистра маски, выходы элементов И третьей и четвертой групп включены соответственно к первым и к вторым входам элементов ИЛИ, выходы накопителя соединены с вторыми входами элементов И первой и второй групп, выходы которых подключены соответственно к входам первого и второго регистров результата поиска, выходы первого регистра результата поиска соединены с третьими входами элементов И второй группы, выходы второго регистра результата поиска подключены к третьим входам элементов И первой группы.

На чертеже изображена функциональная схема предложенного устройства.

Ассоциативное запоминающее устройство содержит первый регистр 1 признака опроса с входами 2, первую группу элементов И $3_1 - 3_p$ (p — целое число, равное числу строк накопителя), второй регистр 4 признака опроса, регистр 5 маски с входами 6, вторую группу элементов И $7_1 - 7_p$, элементы ИЛИ $8_1 - 8_n$ (n — целое число, равное числу входов опроса накопителя), накопитель 9, третью группу элементов И $10_1 - 10_n$, первый 11 и второй 12 регистры результата поиска, четвертую группу элементов И $13_1 - 13_n$, элемент НЕ 14, регистр 15 сдвига с выходом 16 и пятую группу элементов И $17_1 - 17_n$, тактовый вход 18 устройства.

Устройство работает следующим образом.

Перед началом работы все регистры устройства сбрасываются в нуль. В ячейках накопителя 9 хранятся информационные слова, причем в состав каждого такого слова входит ряд подслов, представляющих собой текстовые и числовые данные одинаковой длины, так что структура информационного слова имеет вид $\alpha_1, \alpha_2, \dots, \alpha_k$, где k — количество числовых или текстовых подслов. Например, информационное слово может представлять собой последовательно размещаемое имя некоторого объекта, числовые и текстовые данные, его характеризующие.

Операция поиска начинается подачей на входы 2 и 6 устройства набора сигналов, задающим вид поиска. Причем на входах 2 задаются операционные отношения типа $d_s > d_t$, где d_s, d_t — данные из набора $\{d\}$, а на входах 6 — логические отношения типа дизъюнкции (ИЛИ) и конъюнкции (И) между операционными отношениями. Задание операционных отношений типа $d_s > d_t$ реализуется выдачей единого сигнала по ℓ -тому из входов 2, где $\ell = \frac{n}{k} \cdot (q - 1)$, и соответствует номеру разряда, начиная с которого хранится d_s . Задание логического отношения конъюнкции нескольких операционных отношений реализуется одновременной выдачей единичного сигнала на те из входов 6, которые соответствуют номерам ячеек накопителя 9, с которых начинается поле записи всех данных, которые участвуют в указанных операционных отношениях. Задание логического отношения дизъюнкции производится последовательной во времени выдачей единичных сигналов на те из входов 6, которые соответствуют номерам разрядов начала полей записи данных, входящих в операционные отношения.

Сигналы с входов 2 записываются на регистр 1, откуда через открытые сигналами с входов 6 элементы $17_1 - 17_n$ записываются на регистр 4. Одновременно сигналами с входов 6 устанавливаются в единицу разряды регистра 5, соответствующие началам полей записи данных, которые участвуют в операционных отношениях.

При подаче тактового импульса на вход 18 производится одновременное сравнение инверсных значений содержимого разрядов регистра 4, определяемых содержимым регистра 5, с соответствующими разрядами ячеек накопителя 9, причем сигналы с инверсных выходов регистра 4 через открытые элементы И $10_1 - 10_n$ и $13_1 - 13_n$ и элементы ИЛИ 8 поступают на входы опроса накопителя 9. При поиске по отношению $d_s > d_t$ ℓ -тые разряды всех ячеек накопителя 9 сравниваются с нулевым сигналом с выхода ℓ -того разряда регистра 4, а q -тые разряды всех ячеек накопителя 9, где $q = \frac{n}{k} \cdot (t - 1)$ — номер разряда, с которого начинается поле записи данного d_t , сравниваются с единичным сигналом с выхода q -го разряда регистра 4. Таким образом, на выходах накопителя 9 будут сформиро-

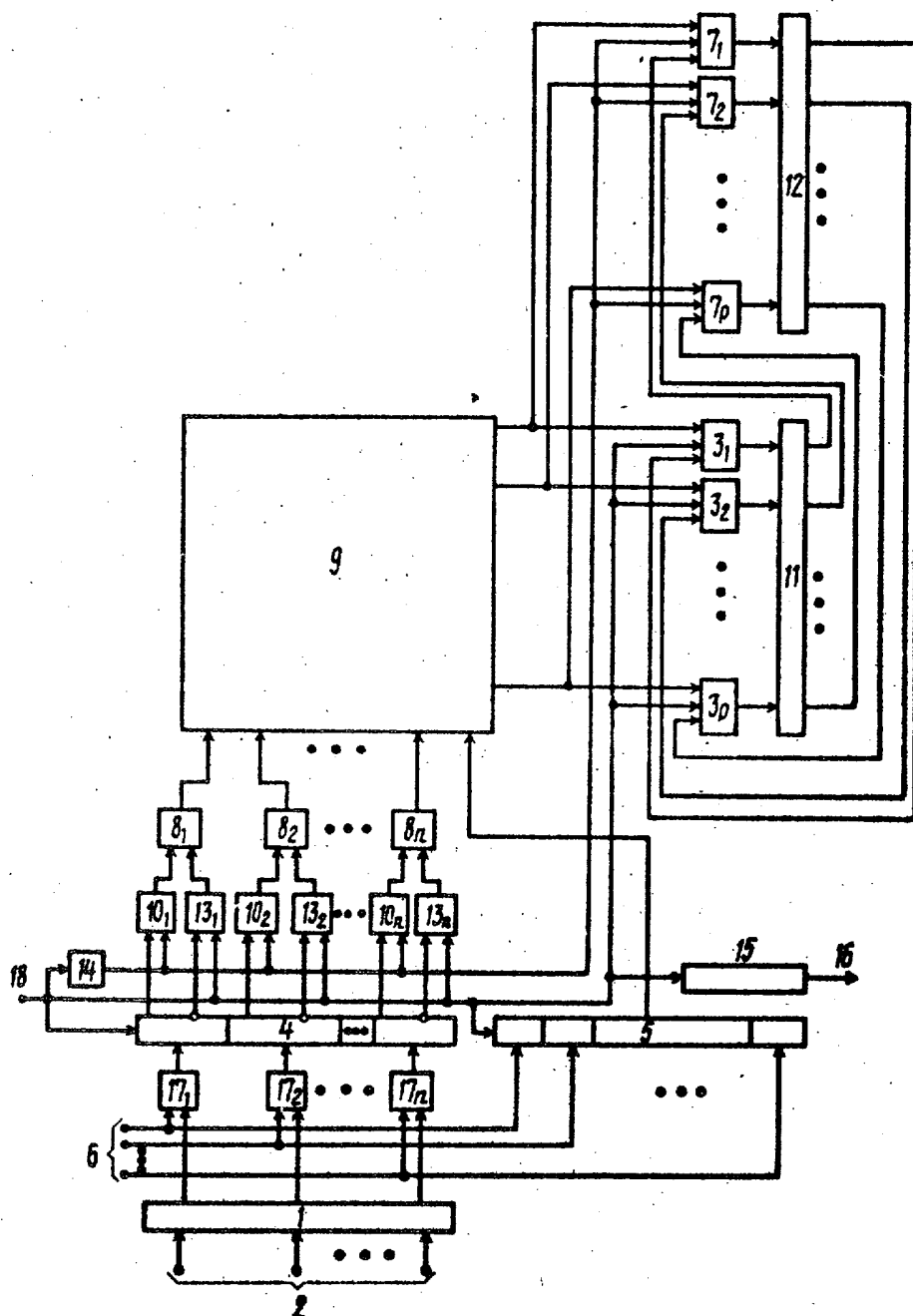
рованы единичные сигналы, соответствующие тем ячейкам, для которых старший разряд d_s меньше старшего разряда d_t . Указанные единичные сигналы через открытые тактовым сигналом элементы И $3_1 - 3_p$ устанавливают в единичное состояние соответствующие разряды регистра 11.

При нулевом потенциале на входе 18 единичный сигнал с выхода элемента НЕ 14, открывая элементы И $10_1 - 10_n, 13_1 - 13_n$, разрешает сравнение содержимого ℓ -го и q -го разрядов регистра 4, в которых записаны соответственно "1" и "0", содержимым этих же разрядов ячеек накопителя 9. На выходах накопителя 9 будут сформированы единичные сигналы, соответствующие тем ячейкам, для которых старший разряд d_s больше старшего разряда d_t . Указанные единичные сигналы через открытые элементы И $7_1 - 7_p$ устанавливают в единичное состояние соответствующие разряды регистра 12. При подаче следующего тактового сигнала содержимое регистров 4, 5 и 15 сдвигается на один разряд и аналогично анализируются следующие разряды в полях записи данных d_s и d_t . При этом, если следующий за старшим разряд d_s меньше такого же разряда d_t , на соответствующих выходах накопителя 9 формируются единичные сигналы, которые записываются в те из разрядов регистра 11, запись в которые не блокируется единичными состояниями таких же разрядов регистра 12. При опросе, выявляющем ячейки, для которых следящий за старшим разряд d_s больше такого же разряда d_t , на соответствующих выходах накопителя 9 формируются единичные сигналы, которые (если не блокируются единичными состояниями соответствующих разрядов регистра 11) записываются в соответствующие разряды регистра 12.

Таким образом, когда на выходе 16 сформирован единичный сигнал, в регистре 11 зафиксированы единичными состояниями разряды, соответствующие ячейкам накопителя 9, для которых $d_s > d_t$, единицы в разрядах регистра 12 соответствуют ячейкам накопителя 9, для которых $d_s > d_t$, а разряды регистров 11 и 12 в которых записаны нули, соответствуют $d_s = d_t$. При большем числе операционных отношений, соединенных отношением конъюнкции, результат в виде отме-

5

Технико-экономическое преимущество предложенного устройства заключается в более широкой области применения по сравнению с известным устройством.



ВНИИПИ Заказ 6020/55
Тираж 594 Подписное
Филиал ППП "Патент",
г.Ужгород, ул.Проектная, 4