

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5663266号
(P5663266)

(45) 発行日 平成27年2月4日(2015.2.4)

(24) 登録日 平成26年12月12日(2014.12.12)

(51) Int.Cl.

F I

HO 1 L 29/786 (2006.01)

HO 1 L 29/417 (2006.01)

HO 1 L 21/28 (2006.01)

HO 1 L 29/78 6 1 8 B

HO 1 L 29/78 6 1 6 V

HO 1 L 29/78 6 1 6 U

HO 1 L 29/50 M

HO 1 L 21/28 3 0 1 R

請求項の数 2 (全 34 頁) 最終頁に続く

(21) 出願番号	特願2010-242190 (P2010-242190)	(73) 特許権者	000153878
(22) 出願日	平成22年10月28日 (2010.10.28)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2011-119693 (P2011-119693A)		神奈川県厚木市長谷 3 9 8 番地
(43) 公開日	平成23年6月16日 (2011.6.16)	(72) 発明者	山崎 舜平
審査請求日	平成25年9月27日 (2013.9.27)		神奈川県厚木市長谷 3 9 8 番地 株式会社
(31) 優先権主張番号	特願2009-255103 (P2009-255103)		半導体エネルギー研究所内
(32) 優先日	平成21年11月6日 (2009.11.6)	(72) 発明者	平石 鈴之介
(33) 優先権主張国	日本国 (JP)		神奈川県厚木市長谷 3 9 8 番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	秋元 健吾
			神奈川県厚木市長谷 3 9 8 番地 株式会社
			半導体エネルギー研究所内
		(72) 発明者	坂田 淳一郎
			神奈川県厚木市長谷 3 9 8 番地 株式会社
			半導体エネルギー研究所内
			最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

酸化物半導体層と、
前記酸化物半導体層上方のソース電極層と、
前記酸化物半導体層上方のドレイン電極層と、を有し、
前記ソース電極層は、第 1 の層と、前記第 1 の層上方の第 3 の層と、を有し、
前記ドレイン電極層は、第 2 の層と、前記第 2 の層上方の第 4 の層と、を有し、
前記第 1 の層と、前記第 2 の層とは、第 1 の金属の酸化物又は前記第 1 の金属の合金の酸化物を有し、
前記第 3 の層と、前記第 4 の層とは、前記第 1 の金属の酸化物又は前記第 1 の金属の合金の酸化物と、前記第 1 の金属より耐熱性の高い第 2 の金属と、を有し、
前記第 1 の金属は、前記酸化物半導体層の仕事関数より小さい仕事関数を有し、
前記第 1 の層と、前記第 2 の層とは、前記酸化物半導体層と接する領域を有し、
前記第 3 の層は、第 1 の領域と、第 2 の領域と、を有し、
前記第 1 の領域は、前記第 1 の層と接し、
前記第 2 の領域は、前記第 1 の領域よりも前記第 1 の層から離れた位置に配置され、
前記第 1 の領域は、前記第 2 の領域よりも、前記第 1 の金属の酸化物の濃度が高く、
前記第 4 の層は、第 3 の領域と、第 4 の領域と、を有し、
前記第 3 の領域は、前記第 2 の層と接し、
前記第 4 の領域は、前記第 3 の領域よりも前記第 2 の層から離れた位置に配置され、

10

20

前記第 3 の領域は、前記第 4 の領域よりも、前記第 1 の金属の酸化物の濃度が高いことを特徴とする半導体装置。

【請求項 2】

酸化物半導体層と、

前記酸化物半導体層上方のソース電極層と、

前記酸化物半導体層上方のドレイン電極層と、を有し、

前記ソース電極層は、第 1 の層と、前記第 1 の層上方の第 3 の層と、を有し、

前記ドレイン電極層は、第 2 の層と、前記第 2 の層上方の第 4 の層と、を有し、

前記第 1 の層と、前記第 2 の層とは、第 1 の金属の酸化物又は前記第 1 の金属の合金の酸化物を有し、

10

前記第 3 の層と、前記第 4 の層とは、前記第 1 の金属の酸化物又は前記第 1 の金属の合金の酸化物と、前記第 1 の金属より耐熱性の高い第 2 の金属と、を有し、

前記第 1 の金属は、前記酸化物半導体層の電子親和力より小さい仕事関数を有し、

前記第 1 の層と、前記第 2 の層とは、前記酸化物半導体層と接する領域を有し、

前記第 3 の層は、第 1 の領域と、第 2 の領域と、を有し、

前記第 1 の領域は、前記第 1 の層と接し、

前記第 2 の領域は、前記第 1 の領域よりも前記第 1 の層から離れた位置に配置され、

前記第 1 の領域は、前記第 2 の領域よりも、前記第 1 の金属の酸化物の濃度が高く、

前記第 4 の層は、第 3 の領域と、第 4 の領域と、を有し、

前記第 3 の領域は、前記第 2 の層と接し、

20

前記第 4 の領域は、前記第 3 の領域よりも前記第 2 の層から離れた位置に配置され、

前記第 3 の領域は、前記第 4 の領域よりも、前記第 1 の金属の酸化物の濃度が高いことを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

薄膜トランジスタ（以下、TFTという）で構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示パネルに代表される電気光学装置や有機発光素子を有する発光表示装置を部品として搭載した電子機器に関する。

【0002】

30

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

【0003】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百nm程度）を用いて薄膜トランジスタ（TFT）を構成する技術が注目されている。薄膜トランジスタはICや電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。

【0004】

また、金属酸化物は多様に存在しさまざまな用途に用いられている。酸化インジウムはよく知られた材料であり、液晶ディスプレイなどで必要とされる透光性を有する電極材料として用いられている。金属酸化物の中には半導体特性を示すものがある。半導体特性を示す金属酸化物としては、例えば、酸化タングステン、酸化スズ、酸化インジウム、酸化亜鉛などがあり、このような半導体特性を示す金属酸化物をチャンネル形成領域とする薄膜トランジスタが既に知られている（特許文献1及び特許文献2）。

40

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2007-123861号公報

【特許文献2】特開2007-96055号公報

50

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の一態様は、酸化物半導体層を用いる薄膜トランジスタにおいて、酸化物半導体層と電氣的に接続するソース電極層又はドレイン電極層との接触抵抗の低減を図ることを課題の一とする。

【0007】

また、酸化物半導体層を用いる薄膜トランジスタにおいて、ソース電極層又はドレイン電極層の材料の選択肢を広げることとも課題の一つとする。

【課題を解決するための手段】

【0008】

本明細書で開示する本発明の一態様は、絶縁表面を有する基板上に設けるソース電極層又はドレイン電極層を2層以上の積層構造とし、その積層のうち、酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた薄い層とする半導体装置である。酸化物半導体層と接する一層を酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いることで、酸化物半導体層と最適な接触状態を形成することができる。さらに、ソース電極層又はドレイン電極層の材料の選択肢を広げることができ、例えば、酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた層上に耐熱性の高い金属材料を用いた層を設けることが可能になり、後に行われるプロセス温度の上限を上げることができる。

【0009】

さらに、本発明の一態様は、絶縁表面を有する基板上に設けるソース電極層又はドレイン電極層を2層以上の積層構造とし、その積層のうち、酸化物半導体層の電子親和力より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた薄い層とする半導体装置である。酸化物半導体層と接する一層を酸化物半導体層の電子親和力より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いることで、酸化物半導体層と最適な接触状態を形成することができる。さらに、ソース電極層又はドレイン電極層の材料の選択肢を広げることができ、例えば、酸化物半導体層の電子親和力より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた層上に耐熱性の高い金属材料を用いた層を設けることが可能になり、後に行われるプロセス温度の上限を上げることができる。耐熱性の高い金属としてタングステン若しくはモリブデンを用いることができる。

【0010】

ここで、いくつかの金属材料の仕事関数を表1に例示する。ただし、これらに限定されるものではない。

【0011】

10

20

30

【表 1】

	仕事関数(eV)
Y	3.3
Mn	4.1
In	4.12
Al	4.28
Ti	4.33
Zn	4.33
W	4.55
Mo	4.6
Co	5
Ge	5
Ni	5.15

10

【0012】

例えば、酸化物半導体層と接する一層を酸化インジウム層又は酸化インジウム合金層とすることで、酸化物半導体層の材料として酸化インジウムを含む酸化物半導体材料を用いる場合に最適な接触状態を形成することができる。この場合、接触抵抗の低減を図ることができる。酸化物半導体層とソース電極層との界面、及び酸化物半導体層とドレイン電極層との界面に、酸化インジウムを含む酸化物半導体材料の仕事関数よりも小さい仕事関数を有するインジウム酸化物である酸化インジウムのみの領域又は酸化インジウムを多く含む領域を意図的に設けることが重要である。

20

【0013】

また、インジウムに代えて亜鉛を用いてもよく、本発明の他の一態様は、絶縁表面を有する基板上に酸化物半導体層、ソース電極層、及びドレイン電極層とを有し、ソース電極層又はドレイン電極層は積層であり、その積層のうち、酸化物半導体層と接する一層を酸化亜鉛層又は酸化亜鉛合金層とする半導体装置である。また、酸化物半導体層と接する一層を酸化亜鉛層又は酸化亜鉛合金層とすることで、酸化物半導体層の材料として酸化亜鉛を含む酸化物半導体材料を用いる場合に最適な接触状態を形成することができ、例えば接触抵抗の低減を図ることができる。

30

【0014】

また、インジウムに代えてチタンを用いてもよく、本発明の他の一態様は、絶縁表面を有する基板上に酸化物半導体層、ソース電極層、及びドレイン電極層とを有し、ソース電極層又はドレイン電極層は積層であり、その積層のうち、酸化物半導体層と接する一層を酸化チタン層又は酸化チタン合金層とする半導体装置である。また、酸化物半導体層と接する一層を酸化チタン層又は酸化チタン合金層とする場合に最適な接触状態を形成することができ、例えば接触抵抗の低減を図ることができる。

40

【0015】

また、インジウムに代えてイットリウムを用いてもよく、本発明の他の一態様は、絶縁表面を有する基板上に酸化物半導体層、ソース電極層、及びドレイン電極層とを有し、ソース電極層又はドレイン電極層は積層であり、その積層のうち、酸化物半導体層と接する一層を酸化イットリウム層又は酸化イットリウム合金層とする半導体装置である。また、酸化物半導体層と接する一層を酸化イットリウム層又は酸化イットリウム合金層とする場合に最適な接触状態を形成することができ、例えば接触抵抗の低減を図ることができる。

【0016】

また、インジウムに代えてインジウムと亜鉛の合金の酸化物や、酸化ガリウム合金（酸化窒化ガリウムなど）の酸化物を用いてもよい。酸化物半導体層とソース電極層との界面、

50

及び酸化物半導体層とドレイン電極層との界面にこれらの合金の酸化物の領域又はこれらの合金の酸化物を多く含む領域を意図的に設けることが重要である。これらの合金の酸化物の領域又はこれらの合金の酸化物を多く含む領域は、酸化物半導体層と最適な接触状態を形成することができ、例えば接触抵抗の低減を図ることができる。

【0017】

また、二層目以降のソース電極層又はドレイン電極層の材料は、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素、又は上述した元素を成分とする合金か、上述した元素を組み合わせた合金等を用いる。また、ソース電極層又はドレイン電極層として透光性を有する導電材料、例えば、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などを用いることもでき、表示パネルに薄膜トランジスタを用いる場合、開口率の向上を図ることもできる。

10

【0018】

また、ソース電極層又はドレイン電極層を酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた層と、他の金属を用いた層を含む混合層としても良い。このような構成をとることで、接触抵抗の低減を図ることができる。さらに、他の金属として、耐熱性の高い金属とすると、後に行われるプロセス温度の上限を上げることができる。

20

【0019】

また、ソース電極層又はドレイン電極層は、酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた層が酸化物半導体層と接するように設けられていれば良い。上記構成のようにソース電極層又はドレイン電極層は、酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた層上にさらに耐熱性の高い金属を用いた層を積層する積層構造としても良い。また、酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた層の単層をソース電極層又はドレイン電極層として用いても良い。

【0020】

上記構成は、上記課題の少なくとも一つを解決する。

30

【0021】

また、上記各構成において、酸化物半導体層を構成する1つ又は複数の材料と、ソース電極層又はドレイン電極層の積層において酸化物半導体層と接する一層の材料との間で、少なくとも一種の金属元素が共通することが好ましい。例えば、ソース電極層又はドレイン電極層の積層において酸化物半導体層と接する一層の材料が酸化インジウム又は酸化インジウム合金である場合、酸化物半導体層の材料は、In-Ga-Zn-O系非単結晶膜、In-Sn-Zn-O系、In-Al-Zn-O系、In-Zn-O系、In-Sn-O系、In-O系の酸化物半導体材料を用いることが好ましい。

【0022】

また、ソース電極層又はドレイン電極層の積層において酸化物半導体層と接する一層の材料が酸化亜鉛又は酸化亜鉛合金である場合、In-Ga-Zn-O系非単結晶膜、In-Sn-Zn-O系、In-Al-Zn-O系、Sn-Ga-Zn-O系、Al-Ga-Zn-O系、Sn-Al-Zn-O系、In-Zn-O系、Sn-Zn-O系、Al-Zn-O系、Zn-O系の酸化物半導体材料を適用することができる。

40

【0023】

また、ソース電極層又はドレイン電極層の積層において酸化物半導体層と接する一層の材料が酸化イットリウム又は酸化イットリウム合金である場合、In-Ga-Zn-O系非単結晶膜、In-Sn-Zn-O系、In-Al-Zn-O系、Sn-Ga-Zn-O系、Al-Ga-Zn-O系、Sn-Al-Zn-O系、In-Zn-O系、Sn-Zn-O系、

50

O系、Al-Zn-O系、Zn-O系、In-Sn-O系、In-O系の酸化物半導体材料を適用することができる。

【0024】

また、ソース電極層又はドレイン電極層の積層において酸化物半導体層と接する一層の材料が酸化チタン又は酸化チタン合金である場合、In-Ga-Zn-O系非単結晶膜、In-Sn-Zn-O系、In-Al-Zn-O系、Sn-Ga-Zn-O系、Al-Ga-Zn-O系、Sn-Al-Zn-O系、In-Zn-O系、Sn-Zn-O系、Al-Zn-O系、Zn-O系の酸化物半導体材料を適用することができる。

【0025】

また、上記酸化物半導体と金属の酸化物又はその金属合金の酸化物に限定されない。酸化物半導体の仕事関数に対して、仕事関数が小さな金属の酸化物又はその金属合金の酸化物と酸化物半導体の組み合わせからなる構成を用いても実現することができる。

10

【0026】

また、酸化物半導体の電子親和力に対して、金属の酸化物又はその金属合金の酸化物の仕事関数が小さいものであれば、どのような組み合わせからなる構成を用いても実現することができる。

【0027】

また、上記構造を実現するための本発明の一態様は、絶縁表面を有する基板上にゲート電極層を形成し、ゲート電極層上にゲート絶縁層を形成し、ゲート絶縁層上に酸化物半導体層を形成し、酸化物半導体層上に酸化インジウム層又は酸化インジウム合金層と、金属導電層の積層を形成し、酸化インジウム層又は酸化インジウム合金層、及び金属導電層を選択的にエッチングして、酸化インジウム層又は酸化インジウム合金層と金属導電層の積層構造のソース電極層又はドレイン電極層を形成する半導体装置の作製方法である。

20

【0028】

上記作製方法によりボトムゲート構造の薄膜トランジスタが作製できる。

【0029】

また、インジウムに代えて酸化亜鉛又は酸化亜鉛合金を用いてもよく、本発明の作製方法に関する他の一態様は、絶縁表面を有する基板上にゲート電極層を形成し、ゲート電極層上にゲート絶縁層を形成し、ゲート絶縁層上に酸化物半導体層を形成し、酸化物半導体層上に酸化亜鉛層又は酸化亜鉛合金層と、金属導電層の積層を形成し、酸化亜鉛層又は酸化亜鉛合金層、及び金属導電層を選択的にエッチングして、酸化亜鉛層又は酸化亜鉛合金層と金属導電層の積層構造のソース電極層又はドレイン電極層を形成する半導体装置の作製方法である。

30

【0030】

また、逆コプラナ型（ボトムコンタクト構造とも呼ぶ）の薄膜トランジスタを作製する場合には、絶縁表面を有する基板上にゲート電極層を形成し、ゲート電極層上にゲート絶縁層を形成し、ゲート絶縁層上に金属導電層と、酸化インジウム層又は酸化インジウム合金層の積層を形成し、金属導電層、及び酸化インジウム層又は酸化インジウム合金層を選択的にエッチングして、金属導電層と酸化インジウム層又は酸化インジウム合金層の積層構造のソース電極層又はドレイン電極層を形成し、ソース電極層又はドレイン電極層上に酸化物半導体層を形成する。

40

【0031】

上記各作製方法に関する構成において、酸化インジウム層又は酸化インジウム合金層は、スパッタ法又は蒸着法を用いて形成する。また、酸化インジウム層又は酸化インジウム合金層を成膜した後、大気に触れることなく上に金属導電層を形成することが好ましい。

【0032】

また、上記各作製方法に関する構成において、酸化亜鉛層、酸化亜鉛合金層、インジウムと亜鉛の合金の酸化物層や、又は酸化ガリウム合金（酸化窒化ガリウムなど）層は、スパッタ法又は蒸着法又はMOCVD法を用いて形成する。また、酸化亜鉛層、酸化亜鉛合金層、インジウムと亜鉛の合金の酸化物層や、又は酸化ガリウム合金（酸化窒化ガリウムな

50

ど)層を成膜した後、酸化を防ぎ、高抵抗化を防ぐため、大気に触れることなく上に金属導電層を形成することが好ましい。

【0033】

また、インジウムを用いてスパッタターゲットを作製することは困難であるため、インジウムのようなターゲットの作製が困難な金属又は合金は、他の金属ターゲット、例えばモリブデンターゲット上やタングステンターゲット上にインジウムのペレットを置いてスパッタ法により連続成膜を行う。酸化インジウムを成膜する場合は、上記成膜方法に加えて酸素雰囲気中で行う必要がある。また、モリブデンターゲット上やタングステンターゲット上に酸化インジウムのペレットを置いてスパッタ法により成膜を行っても良い。この場合、必ずしも酸素雰囲気中で行う必要はない。

10

【0034】

また、スパッタリング条件にもよるが、インジウムとタングステンとの混合層が形成されることもある。また、金属ターゲット上に複数のインジウムのペレットを配列した状態でスパッタリングを行ってもよい。また、ペレットは直径が5mm~50mmであって、高さが2mm~30mmの円柱体である。なお、ペレットの形状は、特に限定されず、立方体、直方体、楕円柱体などを用いることができる。

【0035】

本明細書中で連続成膜とは、スパッタ法(又は蒸着法など)で行う第1の成膜工程からスパッタ法(又は蒸着法など)で行う第2の成膜工程までの一連のプロセス中、被処理基板の置かれている雰囲気が大気等の汚染雰囲気に触れることなく、常に真空中、不活性ガス雰囲気(窒素雰囲気又は希ガス雰囲気)、又は必要に応じて酸素雰囲気で制御されていることを言う。連続成膜を行うことにより、清浄化された被処理基板の水分等の再付着を回避して成膜を行うことができる。また、スパッタリング条件にもよるが、積層させた金属酸化物間で混合層が形成されることもある。

20

【0036】

また、スパッタリング条件により混合層となった場合、積層した金属酸化物の濃度分布は、均一に分布するものではなく、濃度勾配をもつ場合がある。例えば、酸化物半導体層上に第1の層として酸化インジウム、第1の層上に第2の層としてタングステンをスパッタリングで連続成膜した場合、第1の層と第2の層の界面が明確でない混合層を形成する場合がある。この場合、混合層中の酸化物半導体層近接領域では酸化インジウムの濃度が高く、酸化物半導体層から離れるほど酸化インジウムの濃度が低くなる。

30

【0037】

このとき、厚さが1nm以上50nm以下の第1の層上にさらに第2の層を積層すると第1の層と第2の層の界面が明確でない混合層が形成される。

【0038】

同一チャンバー内で第1の成膜工程から第2の成膜工程までの一連のプロセスを行うことは本明細書における連続成膜の範囲に含まれる。

【0039】

また、異なるチャンバーで第1の成膜工程から第2の成膜工程までの一連のプロセスを行う場合、第1の成膜工程を終えた後、大気にふれることなくチャンバー間を基板搬送して第2の成膜を施すことも本明細書における連続成膜の範囲に含まれる。

40

【0040】

なお、第1の成膜工程と第2の成膜工程の間に、基板搬送工程、アライメント工程、徐冷工程、又は第2の工程に必要な温度とするため基板を加熱又は冷却する工程等を有しても、本明細書における連続成膜の範囲に含まれる。

【0041】

ただし、洗浄工程、ウエットエッチング、レジスト形成といった液体を用いる工程が第1の成膜工程と第2の成膜工程の間にある場合、本明細書でいう連続成膜の範囲には含まれない。

【発明の効果】

50

【 0 0 4 2 】

酸化物半導体層を用いる薄膜トランジスタにおいて、ソース電極層又はドレイン電極層の材料の選択肢を広げ、電気特性や信頼性の優れた薄膜トランジスタを実現できる。また、耐熱性の高い金属を用いることで、後に行われるプロセス温度の上限を上げることができる。

【図面の簡単な説明】

【 0 0 4 3 】

【図 1】本発明の一態様を示す断面図である。

【図 2】本発明の一態様を示す上面図である。

【図 3】本発明の一態様を示す断面図である。

【図 4】本発明の一態様を示す断面図である。

【図 5】本発明の一態様を示す上面図及び断面図である。

【図 6】本発明の一態様を示す断面図である。

【図 7】本発明の一態様を示す上面図及び断面図である。

【図 8】電子機器の一例を示す図である。

【図 9】電子機器の一例を示す図である。

【図 10】電子機器の一例を示す図である。

【図 11】電子機器の一例を示す図である。

【図 12】本発明の一態様を示すエネルギーバンド図である。

【図 13】本発明の一態様を示す断面エネルギーバンド図である。

【図 14】本発明の一態様を示すエネルギーバンド図である。

【図 15】本発明の一態様を示す断面エネルギーバンド図である。

【図 16】本発明の一態様を示す断面エネルギーバンド図である。

【発明を実施するための形態】

【 0 0 4 4 】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、その形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。また、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【 0 0 4 5 】

(実施の形態 1)

本実施の形態では、酸化物半導体層とその酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物が接した状態の積層構造について説明する。

【 0 0 4 6 】

例えば、 $\text{In} - \text{Ga} - \text{Zn} - \text{O}$ 系酸化物半導体膜のバンドギャップ (E_g) が 3.15 eV である場合、電子親和力 () は 4.3 eV と言われている。本発明に係る酸化物半導体は水素や水等の不純物を極力排除し高純度化された I 型 (真性半導体) 又はそれに近いことを特徴としており、このことと前述から仕事関数は 5.8 eV となる。このとき、ソース電極層またはドレイン電極層に用いられ、かつ仕事関数が 5.8 eV よりも小さい材料の候補として、上記表 1 からイットリウム、インジウム、アルミニウム等の金属酸化物が挙げられる。また、仕事関数が 5.8 eV よりも小さい合金の酸化物を用いても良い。

【 0 0 4 7 】

例えば、 $\text{In} - \text{Sn} - \text{O}$ 系の酸化物半導体として、インジウム錫酸化物 ($\text{Indium Tin Oxide: ITO}$) が挙げられる。ITO の仕事関数は、 4.7 eV である。ITO をソース電極層又はドレイン電極層の材料として用いる場合、上記表 1 からイットリウム、インジウム、チタン、亜鉛等の仕事関数が 4.7 eV よりも小さい金属の酸化物を用いればよい。特に、イットリウムは仕事関数が 3.3 eV と小さい仕事関数であることからイットリウムの酸化物を用いることが好ましい。また、仕事関数が 4.7 eV よりも小さい金属合金の酸化物を用いても良い。

【 0 0 4 8 】

また、酸化物半導体として、酸化珪素を含むインジウム錫酸化物 (I T S O) が挙げられる。 I T S O の仕事関数は 4.69 eV である。 I T S O をソース電極層又はドレイン電極層の材料として用いる場合、上記表 1 からイットリウム、インジウム、チタン、亜鉛等の仕事関数が 4.69 eV よりも小さい金属の酸化物を用いればよい。特に、イットリウムは仕事関数が 3.3 eV と小さい仕事関数であることからイットリウムの酸化物を用いることが好ましい。また、仕事関数が 4.7 eV よりも小さい金属合金の酸化物を用いても良い。

【 0 0 4 9 】

上記のように、酸化物半導体の仕事関数に比べて、仕事関数が小さい金属の酸化物を用いると、酸化物半導体と金属の酸化物との接触抵抗の低い接続構造を実現することができる。

10

【 0 0 5 0 】

また、図 1 2 はソース電極又はドレイン電極 (酸化物半導体と接している金属酸化物) 1 2 1 2 と酸化物半導体 1 2 1 3 の接触前におけるソース電極又はドレイン電極 1 2 1 2 の仕事関数 (ϕ_M)、酸化物半導体 1 2 1 3 の仕事関数 (ϕ_{MS}) の関係を示す。図 1 2 では、酸化物半導体 1 2 1 3 の仕事関数 (ϕ_{MS}) よりもソース電極又はドレイン電極 1 2 1 2 の仕事関数 (ϕ_M) の方が小さい場合を示す。

【 0 0 5 1 】

また、従来の酸化物半導体は一般に n 型であり、その場合のフェルミ準位 (E_F) は、バンドギャップ中央 (E_g) に位置する真性フェルミ準位 (E_i) から離れて、伝導帯寄りに位置している。なお、酸化物半導体において含有される水素の一部はドナーとなり n 型化する一つの要因であることが知られている。

20

【 0 0 5 2 】

これに対して本発明に係る酸化物半導体は、 n 型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性 (i 型)、又は実質的に真性な半導体としたものである。すなわち、不純物を添加して i 型化するのでなく、水素や水等の不純物を極力除去したことにより、高純度化された i 型 (真性半導体) 又はそれに近づけることを特徴としている。そうすることにより、フェルミ準位 (E_F) は真性フェルミ準位 (E_i) と同じレベルにまですることができ

30

【 0 0 5 3 】

また、本発明に係る酸化物半導体 1 2 1 3 とゲート電極 1 2 1 4 断面 (後述するソースドレイン断面と垂直な方向の断面) のエネルギーバンド図 (模式図) を図 1 6 に示す。図 1 6 (A) はゲート電極 1 2 1 4 に正の電位 ($+V_G$) が印加された状態であり、ソース電極とドレイン電極の間にキャリア (電子) が流れるオン状態を示している。また、図 1 6 (B) は、ゲート電極 1 2 1 4 に負の電位 ($-V_G$) が印加された状態であり、オフ状態 (少数キャリアは流れない) である場合を示す。なお、 G I はゲート絶縁膜である。

【 0 0 5 4 】

図 1 3 は、ソース電極又はドレイン電極 1 2 1 2 と酸化物半導体 1 2 1 3 を接触させて、ソース電極及びドレイン電極を形成した後のソースドレイン断面のエネルギーバンド図 (模式図) である。図 1 3 (B) において黒丸 (\bullet) は電子を示し、ドレイン電極に正の電位が印加されると、電子はバリアをこえて酸化物半導体に注入され、ドレイン電極に向かって流れる。この場合、バリアの高さ (h) は、ゲート電圧とドレイン電圧に依存して変化するが、正のドレイン電圧が印加された場合には、電圧印加のない図 1 3 (A) のバリアの高さすなわちバンドギャップ (E_g) の $1/2$ よりもバリアの高さ (h) は小さい値となる。

40

【 0 0 5 5 】

このとき電子は、図 1 6 (A) で示すようにゲート絶縁膜と高純度化された酸化物半導体との界面における、酸化物半導体側のエネルギー的に安定な最底部を移動する。

50

【 0 0 5 6 】

また、図 1 6 (B) において、ゲート電極 1 2 1 4 に負の電位が印加されると、少数キャリアであるホールは実質的にゼロであるため、電流は限りなくゼロに近い値となる。

【 0 0 5 7 】

例えば、薄膜トランジスタのチャネル幅 W が $1 \times 10^4 \mu\text{m}$ でチャネル長が $3 \mu\text{m}$ の素子であっても、オフ電流が 10^{-13}A 以下であり、サブスレッショルドスイング値 (S 値) が 0.1V/dec. (ゲート絶縁膜の膜厚 100nm) が得られる。この例のように、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより、薄膜トランジスタの動作を良好なものとすることができる。特に、オフ電流を低減することができる。

10

【 0 0 5 8 】

また、ソース電極、ドレイン電極 1 2 1 2、酸化物半導体 1 2 1 3 を接触させると、ソース電極又はドレイン電極 1 2 1 2 と酸化物半導体 1 2 1 3 のフェルミ準位 (E_F) が一致するが、このときソース電極、ドレイン電極 1 2 1 2 から酸化物半導体 1 2 1 3 に電子が移動して、図 1 3 のようなバンドの曲がりが発生する。図 1 3 (A) は、ソース電極又はドレイン電極 1 2 1 2 と酸化物半導体 1 2 1 3 を接触させて、ソース電極及びドレイン電極を形成した後のソースドレイン断面のエネルギーバンド図 (模式図) である。なお、ソース電極とドレイン電極の間を等電位 ($V_D = 0$) にした場合を示す。また、図 1 3 (B) はソース電極に対して、ドレイン電極に正の電位 ($V_D > 0$) を加えた場合の図を示す。

20

【 0 0 5 9 】

このようにソース電極及びドレイン電極の積層のうち酸化物半導体と接する層には金属の酸化物又はその金属合金の酸化物の仕事関数 (ϕ_M) が、酸化物半導体の仕事関数 (ϕ_s) より小さい材料を用いる。この場合、金属酸化物 - 酸化物半導体界面において、電子に対してショットキー型の障壁は形成されず、接触抵抗の低い接続構造を実現できる。

【 0 0 6 0 】

したがって、酸化物半導体の仕事関数に比べて、仕事関数が小さい金属の酸化物又はその金属合金の酸化物からなる構成を用いても実現することができる。

【 0 0 6 1 】

なお、酸化物半導体の仕事関数又は電子親和力は UPS 法 (紫外線光電子分光分析) 等で測定することができる。測定した酸化物半導体の仕事関数よりも小さな仕事関数の金属の酸化物又はその金属合金の酸化物の積層構造にすることで、接触抵抗の低い接続構造を実現できる。

30

【 0 0 6 2 】

なお、仕事関数とは真空準位 (E_v) からフェルミ準位 (E_F) までのエネルギー差である。なお、本発明に係る酸化物半導体は水素や水等の不純物を極力除去することにより、高純度化された i 型 (真性半導体) 又はそれに近づくことを特徴とするため、酸化物半導体の仕事関数は真空準位 (E_v) から真性フェルミ準位 (E_i) までのエネルギー差とほぼ等しい。また、図 1 2 中の E_v は酸化物半導体の価電子帯上端のエネルギー準位を示す。

40

【 0 0 6 3 】

本実施の形態は、他の全ての実施の形態と組み合わせて実施することが可能である。

【 0 0 6 4 】

(実施の形態 2)

本実施の形態では、酸化物半導体層とその酸化物半導体層の電子親和力より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物が接した状態の積層構造について説明する。

【 0 0 6 5 】

例えば、 In-Ga-Zn-O 系酸化物半導体膜のバンドギャップ (E_g) が 3.15eV である場合、電子親和力 () は 4.3eV とされている。このとき、ソース電極層

50

またはドレイン電極層に用いられ、電子親和力が 4.3 eV よりも小さい材料の候補として、上記表 1 からイットリウム、インジウム、アルミニウム等の酸化物が挙げられる。また、仕事関数が 4.3 eV よりも小さい金属合金の酸化物を用いても良い。

【0066】

例えば、酸化物半導体として、 In-Ga-Zn-O 系非単結晶膜 (IGZO) が挙げられる。 IGZO の電子親和力は、 4.3 eV である。 IGZO をソース電極層又はドレイン電極層の材料として用いる場合、上記表 1 からイットリウム、インジウム、アルミニウム等の仕事関数が 4.3 eV よりも小さい金属の酸化物を用いればよい。特に、イットリウムは仕事関数が 3.3 eV と小さい仕事関数であることからイットリウムの酸化物はソース電極層又はドレイン電極層の材料として好ましい。また、仕事関数が 4.3 eV よりも小さい金属の酸化物の合金を用いても良い。

10

【0067】

上記のように、酸化物半導体の電子親和力に比べて、仕事関数が小さい金属の酸化物を用いると、酸化物半導体と金属の酸化物との接触抵抗の低い接続構造を実現することができる。

【0068】

また、図 14 はソース電極又はドレイン電極 1212 と酸化物半導体 1213 の接触前におけるソース電極又はドレイン電極 1212 の仕事関数 (ϕ_M)、酸化物半導体 1213 の電子親和力 (χ) の関係を示す。図 14 では、酸化物半導体 1213 の電子親和力 (χ) よりもソース電極又はドレイン電極 1212 の仕事関数 (ϕ_M) の方が小さい場合を示す。

20

【0069】

従来の酸化物半導体は一般に n 型であり、その場合のフェルミ準位 (E_F) は、バンドギャップ (E_g) 中央に位置する真性フェルミ準位 (E_i) から離れて、伝導帯寄りに位置している。なお、酸化物半導体において含有される水素の一部はドナーとなり n 型化する一つの要因であることが知られている。

【0070】

これに対して酸化物半導体は、 n 型不純物である水素を酸化物半導体から除去し、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより真性 (i 型)、又は実質的に真性な半導体としたものである。すなわち、不純物を添加して i 型化するのではなく、水素や水等の不純物を極力除去したことにより、高純度化された i 型 (真性半導体) 又はそれに近づけることを特徴としている。そうすることにより、フェルミ準位 (E_F) は真性フェルミ準位 (E_i) と同じレベルにまですることができる。

30

【0071】

また、本発明に係る酸化物半導体 1213 とゲート電極 1214 断面 (後述するソースドレイン断面と垂直な方向の断面) のエネルギーバンド図 (模式図) を図 16 に示す。図 16 (A) はゲート電極 1214 に正の電位 ($+V_G$) が印加された状態であり、ソース電極とドレイン電極の間にキャリア (電子) が流れるオン状態を示している。また、図 16 (B) は、ゲート電極 1214 に負の電位 ($-V_G$) が印加された状態であり、オフ状態 (少数キャリアは流れない) である場合を示す。なお、GI はゲート絶縁膜である。

40

【0072】

図 15 は、ソース電極、ドレイン電極 1212、酸化物半導体 1213 を接触させて、ソース電極及びドレイン電極形成後のソースドレイン断面のエネルギーバンド図 (模式図) である。図 15 (B) において黒丸 (\bullet) は電子を示し、ドレイン電極に正の電位が印加されると、電子はバリアをこえて酸化物半導体に注入され、ドレイン電極に向かって流れる。この場合、バリアの高さ (h) は、ゲート電圧とドレイン電圧に依存して変化するが、正のドレイン電圧が印加された場合には、電圧印加のない図 15 (A) のバリアの高さすなわちバンドギャップ (E_g) の $1/2$ よりもバリアの高さ (h) は小さい値となる。

【0073】

このとき電子は、図 16 (A) で示すようにゲート絶縁膜と高純度化された酸化物半導体

50

との界面における、酸化物半導体側のエネルギー的に安定な最底部を移動する。

【0074】

また、図16(B)において、ゲート電極1214に負の電位が印加されると、少数キャリアであるホールは実質的にゼロであるため、電流は限りなくゼロに近い値となる。

【0075】

例えば、薄膜トランジスタのチャネル幅 W が $1 \times 10^4 \mu\text{m}$ でチャネル長が $3 \mu\text{m}$ の素子であっても、オフ電流が 10^{-13}A 以下であり、サブスレッショルドスイング値(S 値)が 0.1V/dec. (ゲート絶縁膜厚 100nm)が得られる。この例のように、酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより、薄膜トランジスタの動作を良好なものとすることができる。特に、オフ電流を低減することができる。

10

【0076】

また、ソース電極、ドレイン電極1212、酸化物半導体1213を接触させると、ソース電極、ドレイン電極1212、酸化物半導体1213のフェルミ準位(E_f)が一致するが、このときソース電極、ドレイン電極1212から酸化物半導体1213に電子が移動して、図15のようなバンドの曲がりが発生する。図15(A)は、ソース電極又はドレイン電極1212と酸化物半導体1213を接触させて、ソース電極及びドレイン電極形成後のソースドレイン断面のエネルギーバンド図(模式図)である。なお、ソース電極とドレイン電極の間を等電位($V_D = 0$)にした場合を示す。また、図15(B)はソース電極に対して、ドレイン電極に正の電位($V_D > 0$)を加えた場合の図を示す。

20

【0077】

このようにソース電極及びドレイン電極の積層のうち酸化物半導体と接する層には金属の酸化物又はその金属合金の酸化物の仕事関数(ϕ_M)が、酸化物半導体の電子親和力(χ)より小さい材料を用いる。この場合、金属酸化物-酸化物半導体界面において、電子に対してショットキー型の障壁は形成されず、接触抵抗の低い接続構造を実現できる。

【0078】

したがって、酸化物半導体の電子親和力に比べて、仕事関数の小さい金属の酸化物又はその金属合金の酸化物からなる構成を用いても実現することができる。

【0079】

また、金属酸化物は酸化物半導体との界面では縮退しているため、電子親和力と仕事関数はほぼ一致している。

30

【0080】

なお、酸化物半導体の仕事関数又は電子親和力はUPS法(紫外線光電子分光分析)等で測定することができる。測定した酸化物半導体の電子親和力よりも小さな仕事関数の金属の酸化物又はその金属合金の酸化物の積層構造にすることで、接触抵抗の低い接続構造を実現できる。

【0081】

なお、電子親和力とは、真空準位(E_v)から伝導帯端(E_c)までのエネルギー差である。また、図14中の E_v は酸化物半導体の価電子帯上端のエネルギー準位を示す。

【0082】

40

本実施の形態は、他の全ての実施の形態と組み合わせて実施することが可能である。

【0083】

(実施の形態3)

本実施の形態では、図1(D)に示す薄膜トランジスタ150の作製方法の一形態について、薄膜トランジスタ作製工程の断面図である図1(A)乃至図1(D)を用いて説明する。薄膜トランジスタ150は、ボトムゲート構造の一つである。

【0084】

基板100としては、ガラス基板を用いることが好ましい。基板100として用いるガラス基板は、後の加熱処理の温度が高い場合には、歪み点が 730°C 以上のものを用いると良い。また、基板100には、例えば、アルミノシリケートガラス、アルミノホウケイ酸

50

ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。なお、一般に、酸化ホウ素 (B_2O_3) と比較して酸化バリウム (BaO) を多く含ませることで、より実用的な耐熱ガラスが得られる。このため、 B_2O_3 より BaO を多く含むガラス基板を用いることが好ましい。

【0085】

なお、ガラス基板に代えて、セラミック基板、石英ガラス基板、石英基板、サファイア基板などの絶縁体でなる基板を用いても良い。他にも、結晶化ガラスなどを用いることができる。

【0086】

また、下地層となる絶縁層を基板100とゲート電極層101の間に設けてもよい。下地層は、基板100からの不純物元素の拡散を防止する機能があり、窒化珪素、酸化珪素、窒化酸化珪素、又は酸化窒化珪素から選ばれた一又は複数の層による積層構造により形成することができる。

【0087】

ゲート電極層101としては、金属導電層を用いることができる。金属導電層の材料としては、 Al 、 Cr 、 Cu 、 Ta 、 Ti 、 Mo 、 W から選ばれた元素、又は上述した元素を成分とする合金か、上述した元素を組み合わせた合金等を用いるのが好ましい。例えば、チタン層上にアルミニウム層と、該アルミニウム層上にチタン層が積層された三層の積層構造、又はモリブデン層上にアルミニウム層と、該アルミニウム層上にモリブデン層を積層した三層の積層構造とすることが好ましい。勿論、金属導電層として単層、又は2層構造以上の積層構造としてもよい。

【0088】

次いで、ゲート電極層101上にゲート絶縁層102を形成する。

【0089】

本実施の形態において、ゲート絶縁層102の形成は、高密度プラズマ装置により行う。ここでは、高密度プラズマ装置は、 $1 \times 10^{11} / cm^3$ 以上のプラズマ密度を達成できる装置を指している。例えば、 $3 kW \sim 6 kW$ のマイクロ波電力を印加してプラズマを発生させて、絶縁膜の成膜を行う。

【0090】

チャンバーに材料ガスとしてモノシランガス (SiH_4) と亜酸化窒素 (N_2O) と希ガスを導入し、 $10 Pa \sim 30 Pa$ の圧力で高密度プラズマを発生させてガラス等の絶縁表面を有する基板上に絶縁膜を形成する。その後、モノシランガスの供給を停止し、大気に曝すことなく亜酸化窒素 (N_2O) と希ガスを導入して絶縁膜表面にプラズマ処理を行ってもよい。少なくとも亜酸化窒素 (N_2O) と希ガスを導入して絶縁膜表面に行われるプラズマ処理は、絶縁膜の成膜より後に行う。上記プロセス順序を経た絶縁膜は、膜厚が薄く、例えば $100 nm$ 未満であっても信頼性を確保することができる絶縁膜である。

【0091】

ゲート絶縁層102の形成の際、チャンバーに導入するモノシランガス (SiH_4) と亜酸化窒素 (N_2O) との流量比は、 $1 : 10$ から $1 : 200$ の範囲とする。また、チャンバーに導入する希ガスとしては、ヘリウム、アルゴン、クリプトン、キセノンなどを用いることができるが、中でも安価であるアルゴンを用いることが好ましい。

【0092】

また、高密度プラズマ装置により得られた絶縁膜は、一定した厚さの膜形成ができるため段差被覆性に優れている。また、高密度プラズマ装置により得られる絶縁膜は、薄膜の膜厚を精密に制御することができる。

【0093】

上記プロセス順序を経た絶縁膜は、従来の平行平板型のPCVD装置で得られる絶縁膜とは大きく異なっており、同じエッチャントを用いてエッチング速度を比較した場合において、平行平板型のPCVD装置で得られる絶縁膜の10%以上又は20%以上遅く、高密

10

20

30

40

50

度プラズマ装置で得られる絶縁膜は緻密な膜と言える。

【0094】

本実施の形態では、ゲート絶縁層102として高密度プラズマ装置による膜厚100nmの酸化窒化珪素膜(SiO_xN_y とも呼ぶ、ただし、 $x > y > 0$)を用いる。

【0095】

次いで、ゲート絶縁層102上に、厚さ5nm以上200nm以下、好ましくは10nm以上50nm以下の酸化物半導体層を形成する。また、酸化物半導体層は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、又は希ガス(代表的にはアルゴン)及び酸素雰囲気下においてスパッタ法により形成することができる。

【0096】

酸化物半導体層は、In-Ga-Zn-O系非単結晶層、In-Sn-Zn-O系、In-Al-Zn-O系、Sn-Ga-Zn-O系、Al-Ga-Zn-O系、Sn-Al-Zn-O系、In-Zn-O系、Sn-Zn-O系、In-Sn-O系、Al-Zn-O系、In-O系、Sn-O系、Zn-O系の酸化物半導体層を用いる。本実施の形態では、例えば、In-Ga-Zn-O系酸化物半導体ターゲットを用いてスパッタ法により形成する。

【0097】

ここでは、In、Ga、及びZnを含む酸化物半導体ターゲット(モル数比が In_2O_3 : Ga_2O_3 : $\text{ZnO} = 1 : 1 : 1$)を用いて、基板とターゲットの間との距離を100mm、圧力0.6Pa、直流(DC)電源0.5kW、酸素(酸素流量比率100%)雰囲気下で膜厚30nmのIn-Ga-Zn-O系非単結晶膜を成膜する。

【0098】

また、酸化物半導体ターゲット中の酸化物半導体の相対密度は80%以上、好ましくは95%以上、さらに好ましくは99.9%以上とするのが好ましい。相対密度の高いターゲットを用いると、形成される酸化物半導体膜中の不純物濃度を低減することができ、電気特性又は信頼性の高い薄膜トランジスタを得ることができる。

【0099】

また、酸化物半導体膜の成膜を行う前に、スパッタ装置内壁や、ターゲット表面やターゲット材料中に残存している水分又は水素を除去するためにプレヒート処理を行うと良い。プレヒート処理としては成膜チャンバー内を減圧下で200以上600以下に加熱する方法や、加熱しながら窒素や不活性ガスの導入と排気を繰り返す方法等がある。この場合のターゲット冷却液は、水ではなく油脂等を用いるとよい。加熱せずに窒素の導入と排気を繰り返しても一定の効果が得られるが、加熱しながら行うとなお良い。プレヒート処理を終えたら、基板又はスパッタ装置を冷却し、酸化物半導体膜の成膜を行う。

【0100】

また、スパッタ法による成膜中に基板を400以上700以下に加熱してもよい。

【0101】

また、酸化物半導体膜の成膜を行う前、又は成膜中、又は成膜後に、スパッタ装置内をクライオポンプを用いて中に残存している水分などを除去することが好ましい。

【0102】

また、ゲート絶縁層102、及び酸化物半導体膜を大気に触れさせることなく連続的に形成することが好ましい。大気に触れさせることなく形成することで、界面が、水やハイドロカーボンなどの、大気成分や大気中に浮遊する不純物元素に汚染されることなく各積層界面を形成することができるので、薄膜トランジスタ特性のばらつきを低減することができる。

【0103】

次いで、酸化物半導体層をフォトリソグラフィ工程により島状の酸化物半導体層103に加工する(図1(A)参照。)。また、島状の酸化物半導体層を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトリソマスクを使用しないため、製造コストを低減できる。

10

20

30

40

50

【0104】

次いで、第1の熱処理を行って、酸化物半導体層103の脱水化又は脱水素化を行う。脱水化又は脱水素化を行う第1の熱処理の温度は、処理中の最高温度が350 以上750 以下、好ましくは425 以上とする。なお、425 以上であれば熱処理時間は1時間以下でよいが、425 未満であれば加熱処理時間は、1時間よりも長時間行うこととする。本実施の形態では、窒素雰囲気下で450 、1時間の熱処理を行う。

【0105】

なお、第1の熱処理においては、窒素、又はヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。又は、加熱処理装置に導入する窒素、又はヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

10

【0106】

また、第1の熱処理は、電気炉を用いた加熱方法を用いることができる。なお、第1の熱処理は、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導又は熱輻射によって、被処理物を加熱する装置を備えていてもよい。例えば、GRTA(Gas Rapid Thermal Anneal)装置、LRTA(Lamp Rapid Thermal Anneal)装置等のRTA(Rapid Thermal Anneal)装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。気体には、アルゴンなどの希ガス、又は窒素のような、加熱処理によって被処理物と反応しない不活性気体が用いられる。

20

【0107】

次いで、ゲート絶縁層102、及び酸化物半導体層103上にソース電極層及びドレイン電極層を形成するための導電層の積層を形成する。

【0108】

酸化物半導体層103上に接して酸化インジウム層又は酸化インジウム合金層を膜厚1nm以上50nm以下で形成し、その上にアルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素、又は上述した元素を成分とする合金か、上述した元素を組み合わせた合金等からなる金属導電層、または透光性を有する導電材料、例えば、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物(以下、ITOと示す。)、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物等からなる導電層を積層形成する。

30

【0109】

本実施の形態では、膜厚1nm以上50nm以下であり、酸化物半導体層よりも薄い酸化インジウム合金層上に第1のモリブデン層と、アルミニウム層と、第2のモリブデン層とが積層された4層の積層構造とする。材料の異なるターゲットを複数設置できる多元スパッタ装置を用いて、酸素雰囲気中にインジウムのペレットを載せた第1モリブデンターゲットで成膜する。ついで、ペレットを載せていない第2モリブデンターゲットと、アルミニウムターゲットとを用いて同一チャンバーで大気に触れることなく連続成膜して4層を積層する。なお、4層のうち最も膜厚が薄く、且つ、酸化物半導体層の膜厚よりも薄い層が酸化インジウム合金層である。連続成膜により、薄い酸化インジウム合金層の高抵抗化を防いでいる。

40

【0110】

本実施の形態では、ソース電極層及びドレイン電極層の積層のうち酸化物半導体層と接する層として、酸化インジウム合金層を用いる例を示したが、酸化インジウム以外にも、酸化インジウム合金、酸化亜鉛、酸化亜鉛合金、酸化イットリウム、酸化イットリウム合金

50

、酸化チタン、酸化チタン合金、又は酸化ガリウム化合物などの仕事関数が少なくとも酸化物半導体層の仕事関数よりも小さい金属の酸化物又はその金属合金の酸化物の混合層を用いてもよい。

【0111】

本実施の形態では、ソース電極層及びドレイン電極層を酸化インジウム混合層と、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素、又は上述した元素を成分とする合金か、上述した元素を組み合わせた合金等からなる金属導電層とが積層しているものとして例示したが、図4のように、少なくとも酸化物半導体層の仕事関数より小さい仕事関数を有する金属の酸化物又はその金属合金の酸化物を用いた混合層115a、115b(単層)としても良い。

10

【0112】

図4の場合、第1の層を酸化インジウム、酸化インジウム合金、酸化亜鉛、酸化亜鉛合金、酸化イットリウム、酸化イットリウム合金、酸化チタン、酸化チタン合金、又は酸化ガリウム化合物などの仕事関数が少なくとも酸化物半導体の仕事関数よりも小さい金属の酸化物又はその金属合金の酸化物として、第2の層を上述のアルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた元素、又は上述した元素を成分とする合金を積層する。第1の層が膜厚1nm以上50nm以下の薄膜とすることで混合層とする。この混合層をソース電極層及びドレイン電極層として用いても良い。

【0113】

次いで、フォトリソグラフィ工程により、ソース電極層及びドレイン電極層を形成するための四層の積層を選択的にエッチングして、積層からなるソース電極層又はドレイン電極層104a、104b、105a、105bを形成する(図1(B)参照。)。なお、ソース電極層又はドレイン電極層のうち、酸化物半導体層103上に接する酸化インジウム混合層が104a、104bに相当する。また、このとき酸化物半導体層103も一部がエッチングされ、溝部(凹部)を有する酸化物半導体層103となる。なお、酸化物半導体層103の材料や、ソース電極層又はドレイン電極層の材料や、エッチング条件によっては、酸化物半導体層103に溝部(凹部)が形成されない場合もある。

20

【0114】

次に、ゲート絶縁層102、酸化物半導体層103、ソース電極層105a及びドレイン電極層105bを覆い、酸化物半導体層103の一部と接する保護絶縁層107を形成する(図1(C)参照。)。保護絶縁層107は、少なくとも1nm以上の厚さとし、CVD法、スパッタリング法など、保護絶縁層107に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。ここでは、保護絶縁層107は、例えばスパッタリング法的一种である、リアクティブスパッタリング法を用いて形成する。酸化物半導体層103の一部と接して形成される保護絶縁層107は、水分、水素イオン、OH⁻などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁層を用い、代表的には酸化珪素層、窒化酸化珪素層、窒化珪素層、酸化アルミニウム層、酸化窒化アルミニウム層又は窒化アルミニウム層、を用いることができる。

30

【0115】

また、保護絶縁層107は、酸化珪素層、窒化酸化珪素層、酸化アルミニウム層又は酸化窒化アルミニウム層の上に窒化珪素層又は窒化アルミニウム層を積層する構造としてもよい。特に窒化珪素層は水分、水素イオン、OH⁻などの不純物を含まず、これらが外部から侵入することをブロックしやすいので好ましい。

40

【0116】

保護絶縁層107の形成時の基板温度は、室温以上300℃以下とすればよく、酸化珪素層のスパッタリング法による成膜は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、又は希ガス(代表的にはアルゴン)及び酸素雰囲気下において行うことができる。また、ターゲットとして酸化珪素ターゲット又は珪素ターゲットを用いることができる。例えば、珪素ターゲットを用いて、酸素及び希ガス雰囲気下でスパッタリング法により酸

50

化珪素を形成することができる。本実施の形態では、珪素ターゲットを用いて膜厚 300 nm の酸化珪素膜を形成する。

【0117】

以上の工程より、絶縁表面を有する基板である基板 100 上にゲート電極層 101 が設けられ、ゲート電極層 101 の上にゲート絶縁層 102 が設けられ、ゲート絶縁層 102 の上に酸化物半導体層 103 が設けられ、酸化物半導体層 103 の上に積層からなるソース電極層又はドレイン電極層 104 a、104 b、105 a、105 b が設けられ、ゲート絶縁層 102、酸化物半導体層 103、ソース電極層 104 a、105 a 及びドレイン電極層 104 b、105 b を覆い、酸化物半導体層 103 の一部と接する保護絶縁層 107 が設けられている、ボトムゲート型の薄膜トランジスタ 150 を形成することができる（図 1（D）参照。）。

10

【0118】

図 2 は、本実施の形態で示した薄膜トランジスタ 150 の上面図である。図 1（D）は、図 2 の X1 - X2 部位の断面構成を示している。図 2 において、L はチャネル長を示しており、W はチャネル幅を示している。また、A はチャネル幅方向と平行な方向において、酸化物半導体層 103 がソース電極層 105 a 及びドレイン電極層 105 b と重ならない領域の長さを示している。Ls はソース電極層 105 a とゲート電極層 101 が重なる長さを示しており、Ld はドレイン電極層 105 b とゲート電極層 101 が重なる長さを示している。

【0119】

20

また必要があれば、保護絶縁層 107 として膜厚 300 nm の酸化珪素膜を形成した後に、第 2 の熱処理を 100 以上 400 以下の範囲内で行ってもよい。本実施の形態では、基板を 150、10 時間の加熱を行う。この第 2 の加熱処理により、信頼性の高い薄膜トランジスタを作製することができる。

【0120】

また、第 2 の熱処理のタイミングは、保護絶縁層 107 形成直後に限定されず、その上に配線や電極（例えば画素電極など）を形成した後に行ってもよい。

【0121】

また、本実施の形態では、図 1（D）に示すボトムゲート型の薄膜トランジスタ 150 の作製方法について説明したが、本実施の形態の構成はこれに限られるものではない。図 3（A）に示すような、ボトムゲート構造のボトムコンタクト型（逆コプラナ型とも呼ぶ）の薄膜トランジスタ 160 や、図 3（B）に示すような、チャネル保護層 110 を有するチャネル保護型（チャネルストップ型ともいう）の薄膜トランジスタ 170 等も同様の材料、方法を用いて形成することができる。図 3（C）は、チャネルエッチ型薄膜トランジスタの他の例を示している。図 3（C）に示す薄膜トランジスタ 180 は、ゲート電極層 101 が酸化物半導体層 103 の端部よりも外側に伸びた構造となっている。

30

【0122】

また、フォトリソグラフィ工程で用いるフォトマスク数及び工程数を削減するため、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは複数の膜厚を有する形状となり、エッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

40

【0123】

なお、薄膜トランジスタのチャネル長（図 2 中の L）は、ソース電極層 105 a とドレイン電極層 105 b との距離で定義されるが、チャネル保護型の薄膜トランジスタのチャネル長は、キャリアの流れる方向と平行な方向のチャネル保護層の幅で定義される。

【0124】

50

このように、少なくとも酸化物半導体の仕事関数よりも仕事関数が小さい金属の酸化物を用いると、酸化物半導体と金属の酸化物との接触抵抗の低い接続構造の半導体装置を作製することができる。

【0125】

本実施の形態は、他の全ての実施の形態と組み合わせて実施することが可能である。

【0126】

(実施の形態4)

本実施の形態では、薄膜トランジスタを作製し、該薄膜トランジスタを画素部、さらには駆動回路に用いて表示機能を有する半導体装置(表示装置ともいう)を作製する場合について説明する。また、駆動回路を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

10

【0127】

表示装置は表示素子を含む。表示素子としては液晶素子(液晶表示素子ともいう)、発光素子(発光表示素子ともいう)を用いることができる。発光素子は、電流又は電圧によって輝度が制御される素子をその範疇に含んでおり、具体的には無機EL(Electro Luminescence)素子、有機EL素子等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

【0128】

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。さらに表示装置は、該表示装置を作製する過程における、表示素子が完成する前の一形態に相当する素子基板に関し、該素子基板は、電流を表示素子に供給するための手段を複数の各画素に備える。素子基板は、具体的には、表示素子の画素電極のみが形成された状態であっても良いし、画素電極となる導電層を形成した後であって、エッチングして画素電極を形成する前の状態であっても良いし、あらゆる形態があてはまる。

20

【0129】

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源(照明装置含む)を指す。また、コネクタ、例えばFPC(Flexible printed circuit)もしくはTAB(Tape Automated Bonding)テープもしくはTCP(Tape Carrier Package)が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、又は表示素子にCOG(Chip On Glass)方式によりIC(集積回路)が直接実装されたモジュールも全て表示装置に含むものとする。

30

【0130】

本実施の形態では、本発明の一形態である半導体装置として液晶表示装置の例を示す。まず、半導体装置の一形態に相当する液晶表示パネルの外観及び断面について、図5を用いて説明する。図5(A1)(A2)は、第1の基板4001上に形成されたIn-Ga-Zn-O系非単結晶層を半導体層として含む薄膜トランジスタ4010、4011、及び液晶素子4013を、第2の基板4006との間にシール材4005によって封止した、パネルの上面図であり、図5(B)は、図5(A1)(A2)のM-Nにおける断面図に相当する。

40

【0131】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、液晶層4008と共に封止されている。また第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体又は多結晶半導体で形成された信号線駆動回路4003が実装されている。

【0132】

50

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG方法、ワイヤボンディング方法、或いはTAB方法などを用いることができる。図5(A1)は、COG方法により信号線駆動回路4003を実装する例であり、図5(A2)は、TAB方法により信号線駆動回路4003を実装する例である。

【0133】

また、第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、薄膜トランジスタを複数有しており、図5(B)では、画素部4002に含まれる薄膜トランジスタ4010と、走査線駆動回路4004に含まれる薄膜トランジスタ4011とを例示している。薄膜トランジスタ4010、4011上には絶縁層4020、4021が設けられている。

10

【0134】

薄膜トランジスタ4010、4011は、実施の形態1で示した酸化物半導体層を含む薄膜トランジスタを適用することができる。なお、薄膜トランジスタ4010、4011のソース電極層又はドレイン電極層は、亜鉛層とタングステン層との積層であり、亜鉛層が酸化物半導体層と接する積層構造である。本実施の形態において、薄膜トランジスタ4010、4011はnチャネル型薄膜トランジスタである。

【0135】

絶縁層4021上において、駆動回路用の薄膜トランジスタ4011の酸化物半導体層のチャネル形成領域と重なる位置に導電層4040が設けられている。導電層4040を酸化物半導体層のチャネル形成領域と重なる位置に設けることによって、BT試験前後における薄膜トランジスタ4011のしきい値電圧の変化量を低減することができる。また、駆動回路用の薄膜トランジスタ4011と重なる位置に導電層4040を設けることによって静電遮断し、ノーマリーオフの薄膜トランジスタとすることもできる。静電遮断とは外部の電場を遮蔽すること、即ち、外部の電場が内部(TFTなどの回路)に作用しないようにすることをいう。BT試験前後における薄膜トランジスタ4011のしきい値電圧の変化量を低減することができる。また、導電層4040は、電位が薄膜トランジスタ4011のゲート電極層と同じでもよいし、異なっても良く、第2のゲート電極層として機能させることもできる。また、導電層4040の電位がGND、0V、或いはフローティング状態であってもよい。

20

【0136】

また、液晶素子4013が有する画素電極層4030は、薄膜トランジスタ4010と電気的に接続されている。そして液晶素子4013の対向電極層4031は第2の基板4006上に形成されている。画素電極層4030と対向電極層4031と液晶層4008とが重なっている部分が、液晶素子4013に相当する。なお、画素電極層4030、対向電極層4031はそれぞれ配向膜として機能する絶縁層4032、4033が設けられ、絶縁層4032、4033を介して液晶層4008を挟持している。

30

【0137】

また、絶縁層4032を形成後において、200～300 のバークを行っても良い。

【0138】

なお、第1の基板4001、第2の基板4006としては、ガラス、金属(代表的にはステンレス)、セラミックス、プラスチックを用いることができる。プラスチックとしては、FRP(Fiber glass - Reinforced Plastics)板、PVF(ポリビニルフルオライド)フィルム、ポリエステルフィルム又はアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

40

【0139】

また、4035は絶縁層を選択的にエッチングすることで得られる柱状のスペーサであり、画素電極層4030と対向電極層4031との間の距離(セルギャップ)を制御するために設けられている。なお柱状のスペーサに代えて球状のスペーサを用いても良い。また、対向電極層4031は、薄膜トランジスタ4010と同一基板上に設けられる共通

50

電位線と電氣的に接続される。また、共通接続部を用いて、一对の基板間に配置される導電性粒子を介して対向電極層 4 0 3 1 と共通電位線とを電氣的に接続することができる。なお、導電性粒子はシール材 4 0 0 5 に含有させる。

【 0 1 4 0 】

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために 5 重量 % 以上のカイラル剤を混合させた液晶組成物を用いて液晶層 4 0 0 8 に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が 1 m s e c 以下と短く、光学的等方性を有するため配向処理が不要であり、視野角依存性が小さい。

10

【 0 1 4 1 】

また、ブルー相を示す液晶を用いると、配向膜へのラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることが可能となる。特に、酸化物半導体層を用いる薄膜トランジスタは、静電気の影響により薄膜トランジスタの電氣的な特性が著しく変動して設計範囲を逸脱する恐れがある。よって酸化物半導体層を用いる薄膜トランジスタを有する液晶表示装置にブルー相の液晶材料を用いることはより効果的である。

【 0 1 4 2 】

なお、本実施の形態で示す液晶表示装置は透過型液晶表示装置の例であるが、液晶表示装置は反射型液晶表示装置でも半透過型液晶表示装置でも適用できる。

20

【 0 1 4 3 】

また、本実施の形態で示す液晶表示装置では、基板の外側（視認側）に偏光板を設け、内側に着色層、表示素子に用いる電極層という順に設ける例を示すが、偏光板は基板の内側に設けてもよい。また、偏光板と着色層の積層構造も本実施の形態に限定されず、偏光板及び着色層の材料や作製工程条件によって適宜設定すればよい。また、必要に応じてブラックマトリクスとして機能する遮光層を設けてもよい。

【 0 1 4 4 】

また、本実施の形態では、薄膜トランジスタの表面凹凸を低減するため、及び薄膜トランジスタの信頼性を向上させるため、薄膜トランジスタを保護層として機能する絶縁層 4 0 2 0 や平坦化絶縁層として機能する絶縁層 4 0 2 1 で覆う構成となっている。なお、保護層は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためには、緻密な膜が好ましい。保護層は、スパッタ法を用いて、酸化珪素層、窒化珪素層、酸化窒化珪素層、窒化酸化珪素層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、又は窒化酸化アルミニウム層の単層、又は積層で形成すればよい。本実施の形態では保護層をスパッタ法で形成する例を示すが、特に限定されず種々の方法で形成すればよい。

30

【 0 1 4 5 】

ここでは、保護層として積層構造の絶縁層 4 0 2 0 を形成する。ここでは、絶縁層 4 0 2 0 の一層目として、スパッタ法を用いて酸化珪素層を形成する。保護層として酸化珪素層を用いると、ソース電極層及びドレイン電極層としてアルミニウム層を用いる場合、用いるアルミニウム層のヒロック防止に効果がある。

40

【 0 1 4 6 】

また、絶縁層 4 0 2 0 の二層目として、スパッタ法を用いて窒化珪素層を形成する。保護層として窒化珪素層を用いると、ナトリウムイオン等の可動イオンが半導体領域中に侵入して、T F T の電気特性を変動させることを抑制することができる。

【 0 1 4 7 】

また、平坦化絶縁層として絶縁層 4 0 2 1 を形成する。絶縁層 4 0 2 1 としては、ポリイミド、アクリル、ペンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（l o w - k 材料）

50

、シロキサン系樹脂、P S G（リンガラス）、B P S G（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁層を複数積層させることで、絶縁層4021を形成してもよい。

【0148】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。

【0149】

絶縁層4021の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等を用いることができる。絶縁層4021を材料液を用いて形成する場合、ベークする工程で同時に、半導体層のアニール（300～400）を行ってもよい。絶縁層4021の焼成工程と半導体層のアニールを兼ねることで効率よく半導体装置を作製することが可能となる。

【0150】

画素電極層4030、対向電極層4031は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0151】

また、画素電極層4030、対向電極層4031として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極は、シート抵抗が10000 / 以下、波長550nmにおける透光率が70%以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が0.1・cm以下であることが好ましい。

【0152】

導電性高分子としては、いわゆる電子共役系導電性高分子が用いることができる。例えば、ポリアニリン又はその誘導体、ポリピロール又はその誘導体、ポリチオフェン又はその誘導体、若しくはこれらの2種以上の共重合体などがあげられる。

【0153】

また別途形成された信号線駆動回路4003と、走査線駆動回路4004又は画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0154】

本実施の形態では、接続端子電極4015が、液晶素子4013が有する画素電極層4030と同じ導電層から形成され、端子電極4016は、薄膜トランジスタ4010、4011のソース電極層及びドレイン電極層と同じ導電層で形成されている。従って、端子電極4016は、亜鉛層4014とタングステン層との積層で形成されている。

【0155】

接続端子電極4015は、FPC4018が有する端子と、異方性導電層4019を介して電氣的に接続されている。

【0156】

また図5においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、本実施の形態はこの構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部又は走査線駆動回路の一部のみを別途形成して実装しても良い。

【0157】

また、必要であれば、カラーフィルタを各画素に対応して設ける。また、第1の基板40

10

20

30

40

50

01と第2の基板4006の外側には偏光板や拡散板を設ける。また、バックライトの光源は冷陰極管やLEDにより構成されて液晶表示モジュールとなる。

【0158】

液晶表示モジュールには、TN(Twisted Nematic)モード、IPS(In-Plane-Switching)モード、FFS(Fringe Field Switching)モード、MVA(Multi-domain Vertical Alignment)モード、PVA(Patterned Vertical Alignment)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optical Compensated Birefringence)モード、FLC(Ferroelectric Liquid Crystal)モード、AFLC(AntiFerroelectric Liquid Crystal)モードなどを用いることができる。

10

【0159】

以上の工程により、電気特性の高い薄膜トランジスタを有する液晶表示装置を作製することができる。

【0160】

本実施の形態は、他の全ての実施の形態と組み合わせて実施することが可能である。

【0161】

(実施の形態5)

半導体装置の一形態として電子ペーパーの例を示す。

20

【0162】

実施の形態1の薄膜トランジスタは、スイッチング素子と電氣的に接続する素子を利用して電子インクを駆動させる電子ペーパーに用いてもよい。電子ペーパーは、電気泳動表示装置(電気泳動ディスプレイ)とも呼ばれており、紙と同じ読みやすさ、他の表示装置に比べ低消費電力、薄くて軽い形状とすることが可能という利点を有している。

【0163】

電気泳動ディスプレイは、様々な形態が考えられ得るが、プラスの電荷を有する第1の粒子と、マイナスの電荷を有する第2の粒子を含むマイクロカプセルが溶媒又は溶質に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示するものである。なお、第1の粒子又は第2の粒子は染料を含み、電界がない場合において移動しないものである。また、第1の粒子の色と第2の粒子の色は異なるもの(無色を含む)とする。

30

【0164】

このように、電気泳動ディスプレイは、誘電定数の高い物質が高い電界領域に移動する、いわゆる誘電泳動的効果を利用したディスプレイである。

【0165】

上記マイクロカプセルを溶媒中に分散させたものが電子インクと呼ばれるものであり、この電子インクはガラス、プラスチック、布、紙などの表面に印刷することができる。また、カラーフィルタや色素を有する粒子を用いることによってカラー表示も可能である。

40

【0166】

また、アクティブマトリクス基板上に適宜、二つの電極の間に挟まれるように上記マイクロカプセルを複数配置すればアクティブマトリクス型の表示装置が完成し、マイクロカプセルに電界を印加すれば表示を行うことができる。例えば、実施の形態1の薄膜トランジスタによって得られるアクティブマトリクス基板を用いることができる。

【0167】

なお、マイクロカプセル中の第1の粒子および第2の粒子は、導電体材料、絶縁体材料、半導体材料、磁性材料、液晶材料、強誘電性材料、エレクトロルミネセント材料、エレクトロクロミック材料、磁気泳動材料から選ばれた一種の材料、又はこれらの複合材料を用いればよい。

50

【 0 1 6 8 】

図 6 は、半導体装置の例としてアクティブマトリクス型の電子ペーパーを示す。半導体装置に用いられる薄膜トランジスタ 5 8 1 としては、実施の形態 3 で示す薄膜トランジスタと同様に作製でき、ソース電極層又はドレイン電極層として酸化物半導体層に接する酸化インジウム層を含む積層を有する薄膜トランジスタである。

【 0 1 6 9 】

図 6 の電子ペーパーは、ツイストボール表示方式を用いた表示装置の例である。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を表示素子に用いる電極層である第 1 の電極層及び第 2 の電極層の間に配置し、第 1 の電極層及び第 2 の電極層に電位差を生じさせて球形粒子の向きを制御することにより、表示を行う方法である。

10

【 0 1 7 0 】

基板 5 8 0 と基板 5 9 6 の間に封止される薄膜トランジスタ 5 8 1 はボトムゲート構造の薄膜トランジスタであり、絶縁層 5 8 3 に覆われている。薄膜トランジスタ 5 8 1 のソース電極層又はドレイン電極層は、第 1 の電極層 5 8 7 と、絶縁層 5 8 3 及び絶縁層 5 8 5 に形成する開口を介して電氣的に接続している。第 1 の電極層 5 8 7 と第 2 の電極層 5 8 8 との間には黒色領域 5 9 0 a 及び白色領域 5 9 0 b を有し、周りに液体で満たされているキャビティ 5 9 4 を含むツイストボール 5 8 9 が設けられており、ツイストボール 5 8 9 の周囲は樹脂等の充填材 5 9 5 で充填されている（図 6 参照。）。第 1 の電極層 5 8 7 が画素電極に相当し、第 2 の電極層 5 8 8 が共通電極に相当する。第 2 の電極層 5 8 8 は、薄膜トランジスタ 5 8 1 と同一基板上に設けられる共通電位線と電氣的に接続される。共通接続部を用いて、一对の基板間に配置される導電性粒子を介して第 2 の電極層 5 8 8 と共通電位線とを電氣的に接続することができる。

20

【 0 1 7 1 】

また、ツイストボールの代わりに、電気泳動素子を用いることも可能である。透明な液体と、正に帯電した白い微粒子と負に帯電した黒い微粒子とを封入した直径 $10\ \mu\text{m} \sim 200\ \mu\text{m}$ 程度のマイクロカプセルを用いる。第 1 の電極層と第 2 の電極層との間に設けられるマイクロカプセルは、第 1 の電極層と第 2 の電極層によって、電場が与えられると、白い微粒子と、黒い微粒子が逆の方向に移動し、白又は黒を表示することができる。この原理を応用した表示素子が電気泳動表示素子であり、一般的に電子ペーパーとよばれている。電気泳動表示素子は、液晶表示素子に比べて反射率が高いため、補助ライトは不要であり、また消費電力が小さく、薄暗い場所でも表示部を認識することが可能である。また、表示部に電源が供給されない場合であっても、一度表示した像を保持することが可能であるため、電波発信源から表示機能付き半導体装置（単に表示装置、又は表示装置を具備する半導体装置ともいう）を遠ざけた場合であっても、表示された像を保存しておくことが可能となる。

30

【 0 1 7 2 】

以上の工程により、電気特性の高い薄膜トランジスタを有する電子ペーパーを作製することができる。

【 0 1 7 3 】

本実施の形態は、他の全ての実施の形態と組み合わせて実施することが可能である。

40

【 0 1 7 4 】

（実施の形態 6）

半導体装置の一形態に相当する発光表示パネル（発光パネルともいう）の外観及び断面について、図 7 を用いて説明する。図 7 は、第 1 の基板上に形成された薄膜トランジスタ及び発光素子を、第 2 の基板との間にシール材によって封止した、パネルの上面図であり、図 7（B）は、図 7（A）の H - I における断面図に相当する。

【 0 1 7 5 】

第 1 の基板 4 5 0 1 上に設けられた画素部 4 5 0 2、信号線駆動回路 4 5 0 3 a、4 5 0 3 b、及び走査線駆動回路 4 5 0 4 a、4 5 0 4 b を囲むようにして、シール材 4 5 0 5 が設けられている。また画素部 4 5 0 2、信号線駆動回路 4 5 0 3 a、4 5 0 3 b、及び

50

走査線駆動回路 4504a、4504bの上に第2の基板4506が設けられている。よって画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、第1の基板4501とシール材4505と第2の基板4506とによって、充填材4507と共に密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。

【0176】

また第1の基板4501上に設けられた画素部4502、信号線駆動回路4503a、4503b、及び走査線駆動回路4504a、4504bは、薄膜トランジスタを複数有しており、図7(B)では、画素部4502に含まれる薄膜トランジスタ4510と、信号線駆動回路4503aに含まれる薄膜トランジスタ4509とを例示している。

10

【0177】

薄膜トランジスタ4509、4510は、実施の形態3で示した薄膜トランジスタを適用することができる。なお、薄膜トランジスタ4509、4510のソース電極層又はドレイン電極層は、酸化インジウム合金層とモリブデン層との積層であり、酸化インジウム合金層が酸化物半導体層と接する積層構造である。本実施の形態において、薄膜トランジスタ4509、4510はnチャネル型薄膜トランジスタである。

【0178】

絶縁層4544上において駆動回路用の薄膜トランジスタ4509の酸化物半導体層のチャネル形成領域と重なる位置に導電層4540が設けられている。導電層4540を少なくとも酸化物半導体層のチャネル形成領域と重なる位置に設けることによって、BT試験前後における薄膜トランジスタ4509のしきい値電圧の変化量を低減することができる。また、駆動回路用の薄膜トランジスタ4509と重なる位置に導電層4540を設けることによって静電遮断し、かつノーマリーオフの薄膜トランジスタとすることもできる。また、導電層4540は、電位が薄膜トランジスタ4509のゲート電極層と同じでもよいし、異なっても良く、第2のゲート電極層として機能させることもできる。また、導電層4540の電位がGND、0V、或いはフローティング状態であってもよい。

20

【0179】

薄膜トランジスタ4509は、保護絶縁層としてチャネル形成領域を含む半導体層に接して絶縁層4541が形成されている。絶縁層4541は実施の形態1で示した保護絶縁層107と同様な材料及び方法で形成すればよい。また、薄膜トランジスタの表面凹凸を低減するため平坦化絶縁層として機能する絶縁層4544で覆う構成となっている。ここでは、絶縁層4541として、実施の形態1に示す保護絶縁層107を用いてスパッタ法により酸化珪素層を形成する。

30

【0180】

また、平坦化絶縁層として絶縁層4544を形成する。絶縁層4544としては、実施の形態2で示した絶縁層4021と同様な材料及び方法で形成すればよい。ここでは、平坦化絶縁層4544としてアクリルを用いる。また、絶縁層4544に代えてカラーフィルタ層を設ける構成としてもよい。フルカラー表示を行う場合、例えば発光素子4511として緑色発光素子とし、隣り合う一方の発光素子を赤色発光素子とし、もう一方の発光素子を青色発光素子とする。また、3種類の発光素子だけでなく白色素子を加えた4種類の発光素子でフルカラー表示ができる発光表示装置を作製してもよい。また、配置する複数の発光素子を全て白色発光素子として、発光素子4511上方にカラーフィルタなどを有する封止基板を配置する構成とし、フルカラー表示ができる発光表示装置を作製してもよい。白色などの単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフルカラー表示を行うことができる。もちろん単色発光の表示を行ってもよい。例えば、白色発光を用いて照明装置を形成してもよいし、単色発光を用いてエリアカラータイプの発光装置を形成してもよい。

40

【0181】

また4511は発光素子に相当し、発光素子4511が有する画素電極である第1の電極

50

層 4 5 1 7 は、薄膜トランジスタ 4 5 1 0 のソース電極層又はドレイン電極層と電氣的に接続されている。なお発光素子 4 5 1 1 の構成は、第 1 の電極層 4 5 1 7、電界発光層 4 5 1 2、第 2 の電極層 4 5 1 3 の積層構造であるが、示した構成に限定されない。発光素子 4 5 1 1 から取り出す光の方向などに合わせて、発光素子 4 5 1 1 の構成は適宜変えることができる。

【 0 1 8 2 】

隔壁 4 5 2 0 は、有機樹脂層、無機絶縁層又は有機ポリシロキサンを用いて形成する。特に感光性の材料を用い、第 1 の電極層 4 5 1 7 上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。

【 0 1 8 3 】

電界発光層 4 5 1 2 は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

【 0 1 8 4 】

発光素子 4 5 1 1 に酸素、水素、水分、二酸化炭素等が侵入しないように、第 2 の電極層 4 5 1 3 及び隔壁 4 5 2 0 上に保護層を形成してもよい。保護層としては、窒化珪素層、窒化酸化珪素層、DLC 層等を形成することができる。

【 0 1 8 5 】

また、信号線駆動回路 4 5 0 3 a、4 5 0 3 b、走査線駆動回路 4 5 0 4 a、4 5 0 4 b、又は画素部 4 5 0 2 に与えられる各種信号及び電位は、FPC 4 5 1 8 a、4 5 1 8 b から供給されている。

【 0 1 8 6 】

接続端子電極 4 5 1 5 が、発光素子 4 5 1 1 が有する第 1 の電極層 4 5 1 7 と同じ導電層から形成され、端子電極 4 5 1 6 は、薄膜トランジスタ 4 5 0 9、4 5 1 0 が有するソース電極層及びドレイン電極層と同じ導電層から形成されている。従って、端子電極 4 0 1 6 は、酸化インジウム合金層 4 5 1 4 とモリブデン層との積層で形成されている。

【 0 1 8 7 】

接続端子電極 4 5 1 5 は、FPC 4 5 1 8 a が有する端子と、異方性導電層 4 5 1 9 を介して電氣的に接続されている。

【 0 1 8 8 】

発光素子 4 5 1 1 からの光の取り出し方向に位置する基板は透光性でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルム又はアクリルフィルムのような透光性を有する材料を用いる。

【 0 1 8 9 】

また、充填材 4 5 0 7 としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂又は熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）又はEVA（エチレンビニルアセテート）を用いることができる。例えば充填材として窒素を用いればよい。

【 0 1 9 0 】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ / 4 板、 / 2 板）、カラーフィルタなどの光学フィルムを適宜設けてもよい。また、偏光板又は円偏光板に反射防止膜を設けてもよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。

【 0 1 9 1 】

信号線駆動回路 4 5 0 3 a、4 5 0 3 b、及び走査線駆動回路 4 5 0 4 a、4 5 0 4 b は、別途用意された基板上に単結晶半導体又は多結晶半導体によって形成された駆動回路で実装されていてもよい。また、信号線駆動回路のみ、或いはその一部のみ、又は走査線駆動回路のみ、或いはその一部のみを別途形成して実装しても良く、図 7 の構成に限定されない。

【 0 1 9 2 】

以上の工程により、電気特性の高い薄膜トランジスタを有する発光表示装置（表示パネル）を作製することができる。

【0193】

本実施の形態は、他の全ての実施の形態と組み合わせて実施することが可能である。

【0194】

（実施の形態7）

本明細書に開示する半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、又はテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機、太陽電池などが挙げられる。

10

【0195】

図8（A）は、携帯電話機の一例を示している。携帯電話機1100は、筐体1101に組み込まれた表示部1102の他、操作ボタン1103、外部接続ポート1104、スピーカ1105、マイク1106などを備えている。

【0196】

図8（A）に示す携帯電話機1100は、表示部1102を指などで触れることで、情報を入力ことができる。また、電話を掛ける、或いはメールを打つなどの操作は、表示部1102を指などで触れることにより行うことができる。

20

【0197】

表示部1102の画面は主として3つのモードがある。第1は、画像の表示を主とする表示モードであり、第2は、文字等の情報の入力を主とする入力モードである。第3は表示モードと入力モードの2つのモードが混合した表示＋入力モードである。

【0198】

例えば、電話を掛ける、或いはメールを作成する場合は、表示部1102を文字の入力を主とする文字入力モードとし、画面に表示させた文字の入力操作を行えばよい。この場合、表示部1102の画面のほとんどにキーボード又は番号ボタンを表示させることが好ましい。

【0199】

また、携帯電話機1100内部に、ジャイロ、加速度センサ等の傾きを検出するセンサを有する検出装置を設けることで、携帯電話機1100の向き（縦か横か）を判断して、表示部1102の画面表示を自動的に切り替えるようにすることができる。

30

【0200】

また、画面モードの切り替えは、表示部1102を触れること、又は筐体1101の操作ボタン1103の操作により行われる。また、表示部1102に表示される画像の種類によって切り替えるようにすることもできる。例えば、表示部に表示する画像信号が動画のデータであれば表示モード、テキストデータであれば入力モードに切り替える。

【0201】

また、入力モードにおいて、表示部1102の光センサで検出される信号を検知し、表示部1102のタッチ操作による入力が一定期間ない場合には、画面のモードを入力モードから表示モードに切り替えるように制御してもよい。

40

【0202】

表示部1102は、イメージセンサとして機能させることもできる。例えば、表示部1102に掌や指を触れることで、掌紋、指紋等を撮像することで、本人認証を行うことができる。また、表示部に近赤外光を発光するバックライト又は近赤外光を発光するセンシング用光源を用いれば、指静脈、掌静脈などを撮像することもできる。

【0203】

表示部1102には、画素のスイッチング素子として、実施の形態1に示す薄膜トランジスタを複数配置する。

50

【 0 2 0 4 】

図 8 (B) も携帯電話機の一例である。図 8 (B) を一例とした携帯型情報端末は、複数の機能を備えることができる。例えば電話機能に加えて、コンピュータを内蔵し、様々なデータ処理機能を備えることもできる。

【 0 2 0 5 】

図 8 (B) に示す携帯型情報端末は、筐体 2 8 0 0 及び筐体 2 8 0 1 の二つの筐体で構成されている。筐体 2 8 0 1 には、表示パネル 2 8 0 2、スピーカー 2 8 0 3、マイクロフォン 2 8 0 4、ポインティングデバイス 2 8 0 6、カメラ用レンズ 2 8 0 7、外部接続端子 2 8 0 8 などを備えている。また、筐体 2 8 0 0 には、携帯型情報端末の充電を行う太陽電池セル 2 8 1 0、外部メモリスロット 2 8 1 1 などを備えている。また、アンテナは筐体 2 8 0 1 内部に内蔵されている。

10

【 0 2 0 6 】

また、表示パネル 2 8 0 2 はタッチパネルを備えており、図 8 (B) には映像表示されている複数の操作キー 2 8 0 5 を点線で示している。

【 0 2 0 7 】

また、上記構成に加えて、非接触 IC チップ、小型記録装置などを内蔵していてもよい。

【 0 2 0 8 】

発光装置は、表示パネル 2 8 0 2 に用いることができ、使用形態に応じて表示の方向が適宜変化する。また、表示パネル 2 8 0 2 と同一面上にカメラ用レンズ 2 8 0 7 を備えているため、テレビ電話が可能である。スピーカー 2 8 0 3 及びマイクロフォン 2 8 0 4 は音声通話に限らず、テレビ電話、録音、再生などが可能である。さらに、筐体 2 8 0 0 と筐体 2 8 0 1 は、スライドし、図 8 (B) のように展開している状態から重なり合った状態とすることができ、携帯に適した小型化が可能である。

20

【 0 2 0 9 】

外部接続端子 2 8 0 8 は AC アダプタ及び USB ケーブルなどの各種ケーブルと接続可能であり、充電及びパーソナルコンピュータなどとのデータ通信が可能である。また、外部メモリスロット 2 8 1 1 に記録媒体を挿入し、より大量のデータ保存及び移動に対応できる。

【 0 2 1 0 】

また、上記機能に加えて、赤外線通信機能、テレビ受信機能などを備えたものであってもよい。

30

【 0 2 1 1 】

図 9 (A) は、テレビジョン装置の一例を示している。テレビジョン装置 9 6 0 0 は、筐体 9 6 0 1 に表示部 9 6 0 3 が組み込まれている。表示部 9 6 0 3 により、映像を表示することが可能である。また、ここでは、スタンド 9 6 0 5 により筐体 9 6 0 1 を支持した構成を示している。

【 0 2 1 2 】

テレビジョン装置 9 6 0 0 の操作は、筐体 9 6 0 1 が備える操作スイッチや、別体のリモコン操作機 9 6 1 0 により行うことができる。リモコン操作機 9 6 1 0 が備える操作キー 9 6 0 9 により、チャンネルや音量の操作を行うことができ、表示部 9 6 0 3 に表示される映像を操作することができる。また、リモコン操作機 9 6 1 0 に、当該リモコン操作機 9 6 1 0 から出力する情報を表示する表示部 9 6 0 7 を設ける構成としてもよい。

40

【 0 2 1 3 】

なお、テレビジョン装置 9 6 0 0 は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線又は無線による通信ネットワークに接続することにより、一方向 (送信者から受信者) 又は双方向 (送信者と受信者間、あるいは受信者間同士など) の情報通信を行うことも可能である。

【 0 2 1 4 】

表示部 9 6 0 3 には、画素のスイッチング素子として、実施の形態 1 に示す薄膜トランジ

50

スタを複数配置する。

【0215】

図9(B)は、デジタルフォトフレーム9700の一例を示している。例えば、デジタルフォトフレーム9700は、筐体9701に表示部9703が組み込まれている。表示部9703は、各種画像を表示することが可能であり、例えばデジタルカメラなどで撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

【0216】

表示部9703には、画素のスイッチング素子として、実施の形態1に示す薄膜トランジスタを複数配置する。

【0217】

なお、デジタルフォトフレーム9700は、操作部、外部接続用端子(USB端子、USBケーブルなどの各種ケーブルと接続可能な端子など)、記録媒体挿入部などを備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部9703に表示させることができる。

【0218】

また、デジタルフォトフレーム9700は、無線で情報を送受信できる構成としてもよい。無線により、所望の画像データを取り込み、表示させる構成とすることもできる。

【0219】

図10は、実施の形態4を適用して形成される発光装置を、室内の照明装置3001として用いた例である。実施の形態4で示した発光装置は、大面積化も可能であるため、大面積の照明装置として用いることができる。また、実施の形態4で示した発光装置は、卓上照明器具3000として用いることも可能である。なお、照明器具には天井固定型の照明器具、卓上照明器具の他にも、壁掛け型の照明器具、車内用照明、誘導灯なども含まれる。

【0220】

以上のように、本発明の一態様の薄膜トランジスタは、上記のような様々な電子機器の表示パネルに配置することができる。

【0221】

本実施の形態は、他の全ての実施の形態と組み合わせて実施することが可能である。

【0222】

(実施の形態8)

本明細書に開示する半導体装置は、電子ペーパーとして適用することができる。電子ペーパーは、情報を表示するものであればあらゆる分野の電子機器に用いることが可能である。例えば、電子ペーパーを用いて、電子書籍(電子ブック)、ポスター、電車などの乗り物の車内広告、クレジットカード等の各種カードにおける表示等に適用することができる。電子機器の一例を図11に示す。

【0223】

図11は、電子書籍の一例を示している。例えば、電子書籍2700は、筐体2701および筐体2703の2つの筐体で構成されている。筐体2701および筐体2703は、軸部2711により一体とされており、該軸部2711を軸として開閉動作を行うことができる。このような構成により、紙の書籍のような動作を行うことが可能となる。

【0224】

筐体2701には表示部2705が組み込まれ、筐体2703には表示部2707が組み込まれている。表示部2705および表示部2707は、続き画面を表示する構成としてもよいし、異なる画面を表示する構成としてもよい。異なる画面を表示する構成とすることで、例えば右側の表示部(図11では表示部2705)に文章を表示し、左側の表示部(図11では表示部2707)に画像を表示することができる。

【0225】

また、図11では、筐体2701に操作部などを備えた例を示している。例えば、筐体2

10

20

30

40

50

701において、電源2721、操作キー2723、スピーカ2725などを備えている。操作キー2723により、頁を送ることができる。なお、筐体の表示部と同一面にキーボードやポインティングデバイスなどを備える構成としてもよい。また、筐体の裏面や側面に、外部接続用端子（イヤホン端子、USB端子、又はACアダプタおよびUSBケーブルなどの各種ケーブルと接続可能な端子など）、記録媒体挿入部などを備える構成としてもよい。さらに、電子書籍2700は、電子辞書としての機能を持たせた構成としてもよい。

【0226】

また、電子書籍2700は、無線で情報を送受信できる構成としてもよい。無線により、電子書籍サーバから、所望の書籍データなどを購入し、ダウンロードする構成とすることも可能である。

10

【0227】

本実施の形態は、本発明の一態様の薄膜トランジスタと、又は実施の形態5に記載した電子ペーパーの構成と適宜組み合わせることで実施することが可能である。

【0228】

本実施の形態は、他の全ての実施の形態と組み合わせることで実施することが可能である。

【符号の説明】

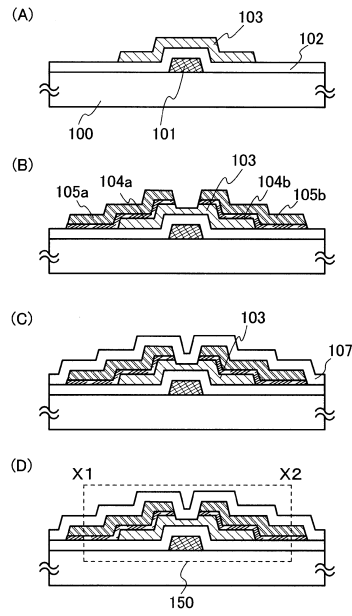
【0229】

- 100 基板
- 101 ゲート電極層
- 102 ゲート絶縁層
- 103 酸化物半導体層
- 104a、105a ソース電極層
- 104b、105b ドレイン電極層
- 107 保護絶縁層
- 110 チャネル保護層
- 150 薄膜トランジスタ
- 160 薄膜トランジスタ
- 170 薄膜トランジスタ
- 180 薄膜トランジスタ

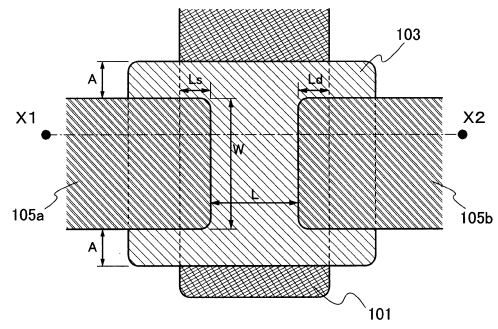
20

30

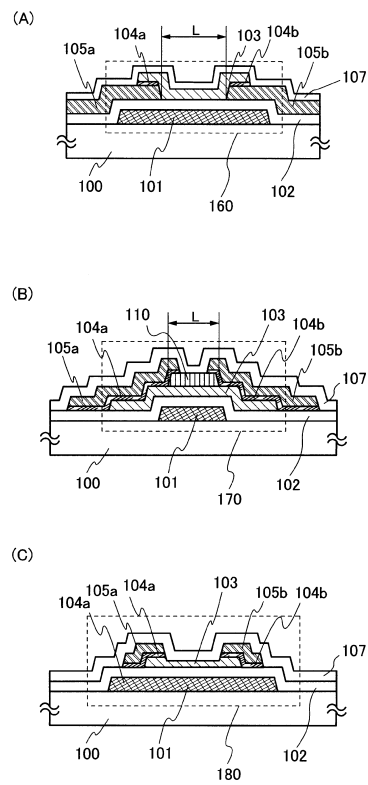
【図 1】



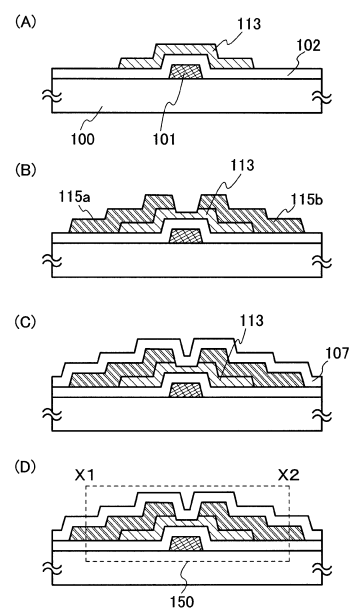
【図 2】



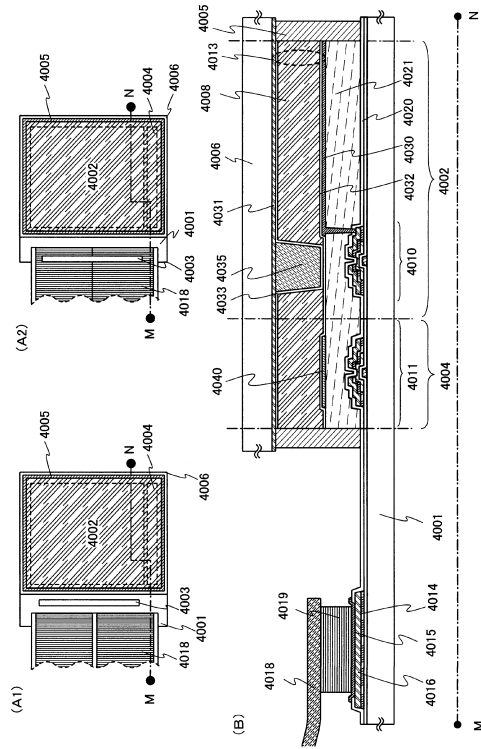
【図 3】



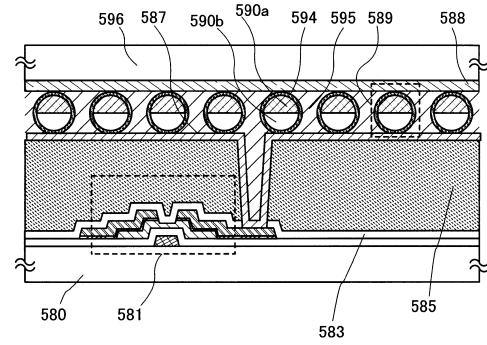
【図 4】



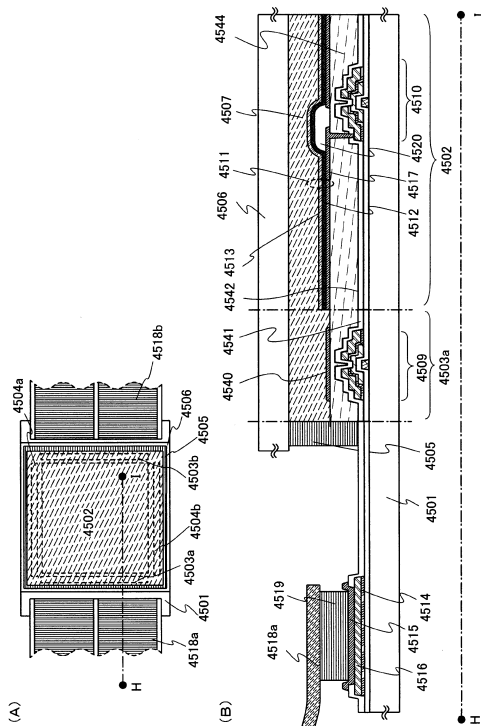
【図 5】



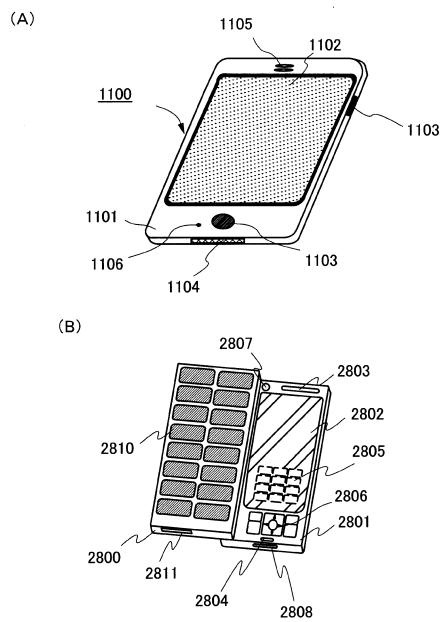
【図 6】



【図 7】

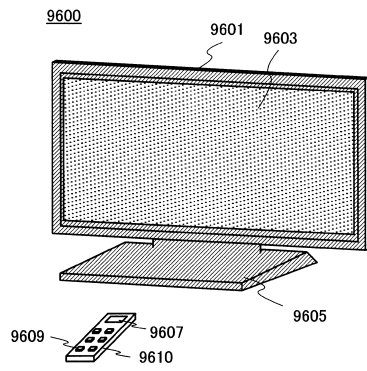


【図 8】

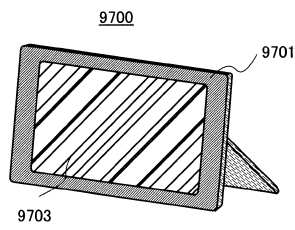


【図 9】

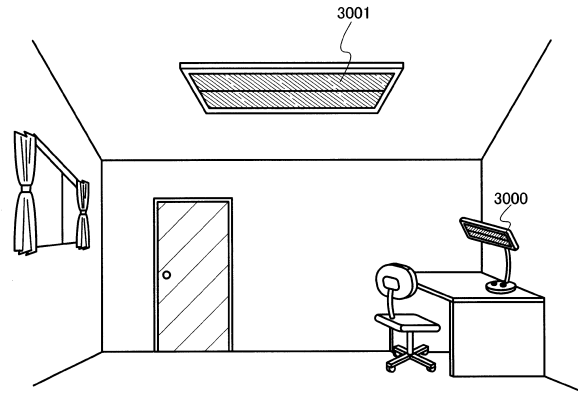
(A)



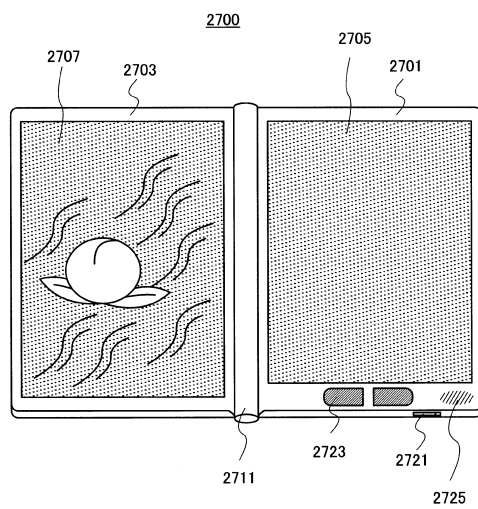
(B)



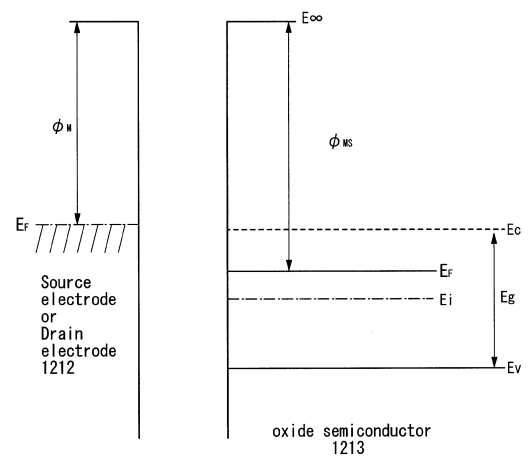
【図 10】



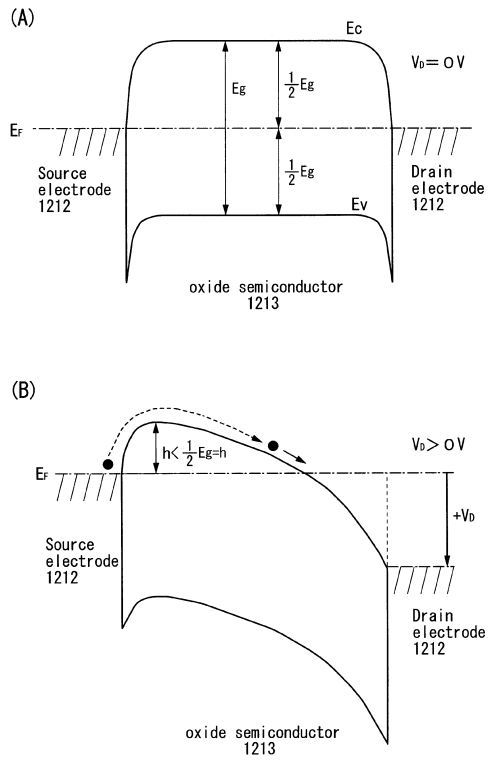
【図 11】



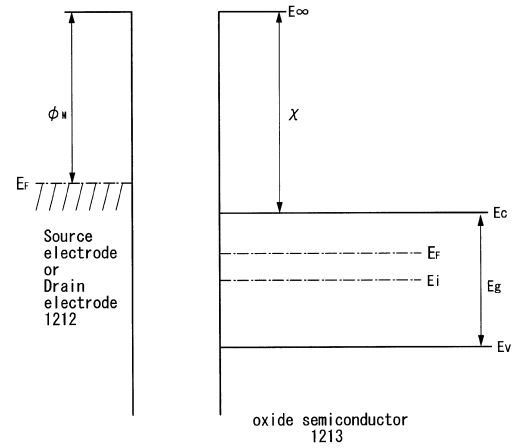
【図 12】



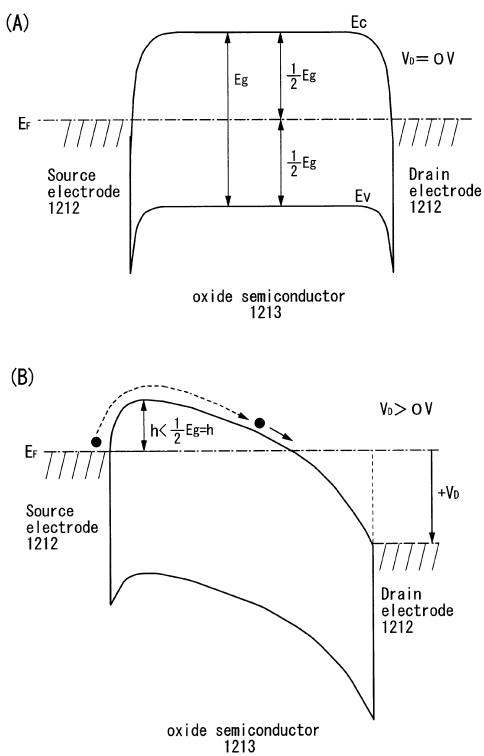
【図 13】



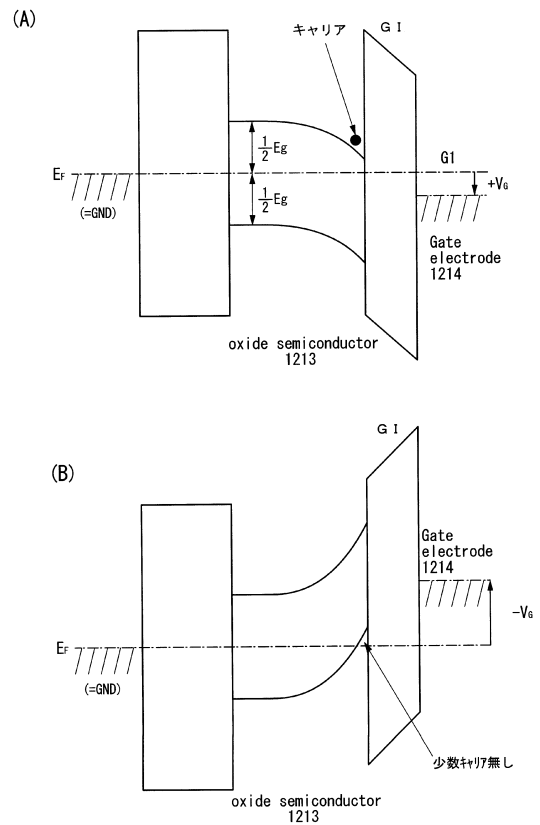
【図 14】



【図 15】



【図 16】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 21/28 3 0 1 B

審査官 岩本 勉

(56)参考文献 特表2008-535205(JP,A)
米国特許出願公開第2009/0269881(US,A1)
特開2007-284342(JP,A)
米国特許出願公開第2007/0241327(US,A1)
特開2009-212497(JP,A)
米国特許出願公開第2008/0237598(US,A1)
特開2008-219008(JP,A)
米国特許出願公開第2008/0203387(US,A1)
米国特許出願公開第2008/0258141(US,A1)
米国特許出願公開第2009/0184315(US,A1)
特開平09-057892(JP,A)
特開2009-117619(JP,A)
特開2007-073702(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 L 29/786
H 0 1 L 21/336