

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5854289号
(P5854289)

(45) 発行日 平成28年2月9日(2016.2.9)

(24) 登録日 平成27年12月18日(2015.12.18)

(51) Int.Cl.		F I	
H03F	3/24	(2006.01)	H03F 3/24
H03F	3/19	(2006.01)	H03F 3/19
H04B	1/04	(2006.01)	H04B 1/04 P

請求項の数 8 (全 13 頁)

(21) 出願番号	特願2013-233027 (P2013-233027)	(73) 特許権者	000006231
(22) 出願日	平成25年11月11日(2013.11.11)		株式会社村田製作所
(65) 公開番号	特開2015-95708 (P2015-95708A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	平成27年5月18日(2015.5.18)	(74) 代理人	100079108
審査請求日	平成27年5月18日(2015.5.18)		弁理士 稲葉 良幸
		(74) 代理人	100109346
			弁理士 大貫 敏史
		(74) 代理人	100117189
			弁理士 江口 昭彦
		(74) 代理人	100134120
			弁理士 内藤 和彦
		(74) 代理人	100126480
			弁理士 佐藤 睦

最終頁に続く

(54) 【発明の名称】 電力増幅モジュール

(57) 【特許請求の範囲】

【請求項1】

制御電圧に伴って変化する第1ゲイン制御電流を生成する第1ゲイン制御電流生成回路と、

前記第1ゲイン制御電流に応じた第1バイアス電流を生成する第1バイアス電流生成回路と、

前記制御電圧に伴って変化するゲイン制御電圧を生成するゲイン制御電圧生成回路と、
エミッタ接地され、入力信号及び前記第1バイアス電流がベースに供給される、第1トランジスタと、

前記第1トランジスタとカスコード接続され、前記ゲイン制御電圧がベースに供給され、前記入力信号を増幅した第1出力信号をコレクタから出力する、第2トランジスタと、
を備え、

前記第1ゲイン制御電流生成回路は、前記制御電圧が第1レベルの場合の前記第1ゲイン制御電流の増加率が、前記制御電圧が前記第1レベルより高い第2レベルの場合の前記第1ゲイン制御電流の増加率より小さくなるように、前記第1ゲイン制御電流を生成する

電力増幅モジュール。

【請求項2】

請求項1に記載の電力増幅モジュールであって、

前記ゲイン制御電圧生成回路は、前記制御電圧に伴って前記ゲイン制御電圧が線形に変

化するように、前記ゲイン制御電圧を生成する、
電力増幅モジュール。

【請求項 3】

請求項 1 又は 2 に記載の電力増幅モジュールであって、
前記第 1 ゲイン制御電流生成回路は、前記制御電圧に伴って前記第 1 ゲイン制御電流が二次曲線的に変化するように、前記第 1 ゲイン制御電流を生成する、
電力増幅モジュール。

【請求項 4】

請求項 1 ~ 3 の何れか一項に記載の電力増幅モジュールであって、
前記第 2 トランジスタの前記コレクタと、前記第 1 トランジスタの前記ベースとの間に設けられた負帰還回路をさらに備える、
電力増幅モジュール。 10

【請求項 5】

請求項 1 ~ 4 の何れか一項に記載の電力増幅モジュールであって、
前記第 2 トランジスタの前記ベースに接続されたローパスフィルタをさらに備える、
電力増幅モジュール。

【請求項 6】

請求項 1 ~ 5 の何れか一項に記載の電力増幅モジュールであって、
前記制御電圧に伴って変化する第 2 ゲイン制御電流を生成する第 2 ゲイン制御電流生成回路と、 20

前記第 2 ゲイン制御電流に応じた第 2 バイアス電流を生成する第 2 バイアス電流生成回路と、

エミッタ接地され、前記第 1 出力信号及び前記第 2 バイアス電流がベースに供給され、前記第 1 出力信号を増幅した第 2 出力信号をコレクタから出力する、第 3 トランジスタと、
をさらに備える電力増幅モジュール。

【請求項 7】

請求項 6 に記載の電力増幅モジュールであって、
前記第 3 トランジスタとカスコード接続され、前記ゲイン制御電圧がベースに供給され、前記第 2 出力信号をコレクタから出力する、第 4 トランジスタをさらに備える、
電力増幅モジュール。 30

【請求項 8】

請求項 6 または 7 に記載の電力増幅モジュールであって、
前記制御電圧に伴って変化する第 3 ゲイン制御電流を生成する第 3 ゲイン制御電流生成回路と、

前記第 3 ゲイン制御電流に応じた第 3 バイアス電流を生成する第 3 バイアス電流生成回路と、

エミッタ接地され、前記第 2 出力信号及び前記第 3 バイアス電流がベースに供給され、前記第 2 出力信号を増幅した第 3 出力信号をコレクタから出力する、第 5 トランジスタと、
をさらに備える電力増幅モジュール。 40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力増幅モジュールに関する。

【背景技術】

【0002】

GSM (Global System for Mobile Communications) (登録商標) や EDGE (Enhanced Data Rates for GSM Evolution) 等の無線通信方式においては、通信端末から連続的にデ 50

ータを送出するバースト動作時に、通信規格で定められた波形特性に従って、送信信号（バースト信号）の電力を変化させることが求められる。

【0003】

具体例について説明する。図10は、バースト動作用に定められた波形特性の一例を示す図である。図10に示すように、送信信号の信号レベルが、上限（ L_{UL} ）及び下限（ L_{DL} ）の間に収まるように、送信信号のレベルを制御する必要がある。送信信号のレベルを制御する方法としては、電力増幅モジュールのゲインを一定にして入力電力を制御する方法と、入力電力を一定にして電力増幅モジュールのゲインを制御する方法の2種類がある。

【先行技術文献】

10

【特許文献】

【0004】

【特許文献1】特開2012-95333号公報

【特許文献2】米国特許出願公開第2008/0180169号明細書

【発明の概要】

【発明が解決しようとする課題】

【0005】

例えば、特許文献1には、バースト動作用に定められた波形特性に合わせて電力増幅モジュールのゲインを制御するための構成として、電力増幅モジュールのバイアスを制御する構成が開示されている。具体的には、ランプ電圧 V_{RAMP} によって、電力増幅モジュールのゲインを制御する構成が開示されている。

20

【0006】

しかしながら、ランプ電圧によって電力増幅モジュールのゲインを制御する構成では、ランプ電圧 V_{RAMP} の変化量に対する出力信号 RF_{OUT} の変化量（ RF_{OUT}/V_{RAMP} ）（以下、「スロープ」ともいう。）が大きくなってしまいう可能性がある。このように、スロープが大きくなると、電力増幅モジュールのゲインをランプアップ期間（図10： T_{UP} ）に増加させる際に、ゲインの立ち上がりが急峻となり、波形特性に従って出力信号の電力を変化させることが難しくなる。

【0007】

そこで、ランプ電圧によって電力増幅モジュールのゲインを制御する構成に代えて、特許文献2に開示されているように、LDO（Low Drop Output）レギュレータを用いてゲインを制御する構成が考えられる。しかしながら、LDOレギュレータを用いてゲインを制御する構成を採用すると、ランプ電圧によってゲインを制御する構成と比較して、一般的に、チップサイズが大きくなってしまいう。

30

【0008】

本発明はこのような事情に鑑みてなされたものであり、比較的サイズの小さい、ゲインの立ち上がり特性を調整可能な電力増幅モジュールを提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の一側面に係る電力増幅モジュールは、制御電圧に伴って変化する第1ゲイン制御電流を生成する第1ゲイン制御電流生成回路と、第1ゲイン制御電流に応じた第1バイアス電流を生成する第1バイアス電流生成回路と、制御電圧に伴って変化するゲイン制御電圧を生成するゲイン制御電圧生成回路と、エミッタ接地され、入力信号及び第1バイアス電流がベースに供給される、第1トランジスタと、第1トランジスタとカスコード接続され、ゲイン制御電圧がベースに供給され、入力信号を増幅した第1出力信号をコレクタから出力する、第2トランジスタと、を備える。

40

【発明の効果】

【0010】

本発明によれば、比較的サイズの小さい、ゲインの立ち上がり特性を調整可能な電力増幅モジュールを提供することができる。

50

【図面の簡単な説明】

【0011】

【図1】本発明の一実施形態である電力増幅モジュールを含む送信ユニットの構成例を示す図である。

【図2】電力増幅モジュールの構成の一例を示す図である。

【図3】バイアス制御回路の構成の一例を示すブロック図である。

【図4】電力増幅器の構成の一例を示す図である。

【図5A】制御電圧とゲイン制御電流との関係の一例を示す図である。

【図5B】制御電圧とゲイン制御電圧との関係の一例を示す図である。

【図6】電力増幅器の構成の他の一例を示す図である。

10

【図7】電力増幅器の構成の他の一例を示す図である。

【図8】電力増幅器の構成の他の一例を示す図である。

【図9】電力増幅モジュールにおける、出力信号とスロープとの関係の一例を示すシミュレーション結果である。

【図10】バースト動作用に定められた波形特性の一例を示す図である。

【発明を実施するための形態】

【0012】

以下、図面を参照して本発明の一実施形態について説明する。図1は、本発明の一実施形態である電力増幅モジュールを含む送信ユニットの構成例を示す図である。送信ユニット100は、例えば、携帯電話等の移動体通信機において、音声やデータなどの各種信号を基地局へ送信するために用いられる。なお、移動体通信機は基地局から信号を受信するための受信ユニットも備えるが、ここでは説明を省略する。

20

【0013】

図1に示すように、送信ユニット100は、ベースバンド処理部101、変調部102、電力増幅モジュール103、フロントエンド部104、及びアンテナ105を含んで構成される。

【0014】

ベースバンド処理部101は、入力信号に対するベースバンド処理を実行する。また、ベースバンド処理部101は、バースト動作用に定められた波形特性に合わせて電力増幅モジュール103のゲインを制御するための制御信号RAMPを出力する。

30

【0015】

変調部102は、GSM（登録商標）やEDGE等の変調方式に基づいてベースバンド信号を変調し、無線送信を行うための無線周波数（RF：Radio Frequency）信号を生成する。RF信号は、例えば、数百MHzから数GHz程度である。

【0016】

電力増幅モジュール103は、RF信号（ RF_{IN} ）の電力を、基地局に送信するために必要なレベルまで増幅し、出力信号 RF_{OUT} を出力する。なお、電力増幅モジュール103のゲインは、例えば、通信規格で定められたバースト動作用の波形特性に従うように、ベースバンド処理部101から供給される制御信号RAMPに基づいて制御される。

【0017】

40

フロントエンド部104は、出力信号に対するフィルタリングや、基地局から受信する受信信号とのスイッチングなどを行う。フロントエンド部104から出力される信号は、アンテナ105を介して基地局に送信される。

【0018】

図2は、電力増幅モジュール103の構成の一例を示す図である。図2に示すように、電力増幅モジュール103は、電力増幅器200、フィルタ201、オペアンプ202、方向性結合器203、検波器204、差動増幅器205、誤差増幅器206、バイアス制御回路207、及び抵抗208～210を含んで構成される。

【0019】

電力増幅器200には、ゲインを制御するためのゲイン制御電圧 V_B 及びゲイン制御電

50

流 $I_{B1} \sim I_{B3}$ が供給される。電力増幅器 200 は、ゲイン制御電圧 V_B 及びゲイン制御電流 $I_{B1} \sim I_{B3}$ に応じたゲインで、入力される RF 信号 (RF_{IN}) の電力を増幅し、出力信号 RF_{OUT} を出力する。電力増幅器 200 の詳細については後述する。

【0020】

フィルタ 201 は、電力増幅器 200 のゲインを制御するための制御信号 RAMP (離散時間アナログ信号) を平滑化した制御電圧 V_{RAMP} を出力する。制御信号 RAMP は、例えば、通信規格で定められたバースト動作の波形特性に出力信号 RF_{OUT} が従うように制御される。

【0021】

オペアンプ 202 及び抵抗 208, 209 は、非反転増幅回路を構成している。即ち、オペアンプ 202 の出力端子からは、制御電圧 V_{RAMP} に応じて変化するゲイン制御電圧 V_B が出力される。

10

【0022】

方向性結合器 203 は、電力増幅器 200 から出力される出力信号 RF_{OUT} の一部を取り出し、負荷である抵抗 210 に出力する。

【0023】

検波器 204 は、方向性結合器 203 によって取り出された信号を検波し、差動増幅回路 205 の非反転入力端子に入力する。検波器 204 から出力される電圧は、出力信号 RF_{OUT} に応じたレベルとなる。

【0024】

差動増幅器 205 は、非反転入力端子に入力される電圧と、反転入力端子に入力されるオフセット電圧 V_{OFF} との差を増幅し、検出電圧 V_{DET} を出力する。非反転入力端子に入力される電圧は、出力信号 RF_{OUT} に応じたレベルであるから、検出電圧 V_{DET} も出力信号 RF_{OUT} のレベルに応じたものとなる。

20

【0025】

誤差増幅器 206 は、非反転入力端子に入力される制御電圧 V_{RAMP} と、反転入力端子に入力される検出電圧 V_{DET} との差 (誤差) を増幅した電圧 V_{APC} を出力する。

【0026】

バイアス制御回路 207 は、電圧 V_{APC} に基づいて、電力増幅器 200 のゲインを制御するためのゲイン制御電流 $I_{B1} \sim I_{B3}$ を出力する。図 3 は、バイアス制御回路 207 の構成の一例を示すブロック図である。図 3 に示すように、バイアス制御回路 207 は、ゲイン制御電流生成回路 300 ~ 302 (第 1 ゲイン制御電流生成回路 ~ 第 3 ゲイン制御電流生成回路) を含む。ゲイン制御電流生成回路 300 ~ 302 は、それぞれ、電圧 V_{APC} に基づいて、ゲイン制御電流 $I_{B1} \sim I_{B3}$ を出力する。具体的には、図 3 に示すように、制御電流 $I_{B1} \sim I_{B3}$ は、電圧 V_{APC} に伴って (即ち、 V_{RAMP} に伴って) 二次曲線的に変化する。このように生成される制御電流 $I_{B1} \sim I_{B3}$ は、電力増幅器 200 を構成する 3 段の増幅回路の各段のバイアス電流を制御するために用いられる。また、制御電流 $I_{B1} \sim I_{B3}$ の電流量は、各段のトランジスタサイズ等に基づいて適宜設定される。なお、制御電流 $I_{B1} \sim I_{B3}$ の変化特性は、二次曲線に限られず、線形など他の曲線であってもよい。

30

【0027】

図 2 に示す構成において、オペアンプ 202 及び抵抗 208, 209 により構成される非反転増幅回路 (ゲイン制御電圧生成回路) は、制御電圧 V_{RAMP} に基づいて電力増幅器 200 のゲインを制御するためのゲイン制御電圧 V_B を出力する、フィードフォワード回路を構成している。例えば、制御電圧 V_{RAMP} が上昇すると、ゲイン制御電圧 V_B が上昇し、電力増幅器 200 のゲインが上昇する。

40

【0028】

また、図 2 に示す構成において、方向性結合器 203、抵抗 210、検波器 204、差動増幅器 205、誤差増幅器 206、及びバイアス制御回路 207 は、出力信号 RF_{OUT} が制御電圧 V_{RAMP} に応じたレベルとなるように、電力増幅器 200 のゲインを制御するためのゲイン制御電流 $I_{B1} \sim I_{B3}$ を出力する、フィードバック回路を構成している。例えば

50

、制御電圧 V_{RAMP} が上昇すると、電圧 V_{APC} が上昇し、ゲイン制御電流 $I_{B1} \sim I_{B3}$ が増加し、電力増幅器 200 のゲインが上昇する。

【0029】

図4は、電力増幅器200の一例である電力増幅器200Aの構成を示す図である。図4に示すように、電力増幅器200Aは、HBTチップ400A、キャパシタ401～404、インダクタ405～407、及び整合回路408を含んでいる。

【0030】

HBTチップ400Aは、ヘテロ接合バイポーラトランジスタ(HBT)を含む集積回路である。なお、本実施形態では、トランジスタがHBTであることとするが、トランジスタはHBTに限られない。HBTチップ400Aは、キャパシタ401を介して入力されるRF信号(RF_{IN})を増幅し、整合回路408を介して出力信号 RF_{OUT} を出力する。図4に示すように、HBTチップ400Aは、NPNトランジスタ(以下、単に「トランジスタ」という。)410～422、抵抗430～435、及びキャパシタ440～442を含む。

【0031】

HBTチップ400Aは、3段の増幅回路を含んでいる。1段目の増幅回路はトランジスタ410, 411を含み、2段目の増幅回路はトランジスタ412を含み、3段目の増幅回路はトランジスタ413を含む。なお、本実施形態では、3段の増幅回路によって電力増幅器が構成されている例を示すが、電力増幅器における増幅回路の段数はこれに限られない。

【0032】

1段目の増幅回路は、カスコード接続されたトランジスタ410(第1トランジスタ)及びトランジスタ411(第2トランジスタ)により構成される。具体的には、トランジスタ410は、エミッタが抵抗431を介して接地され、トランジスタ411は、エミッタがトランジスタ410のコレクタに接続されている。なお、トランジスタ410, 411は、例えば、同一サイズとすることができる。

【0033】

トランジスタ410のベースには、RF信号(RF_{IN})が、キャパシタ401及び抵抗430を介して入力される。また、トランジスタ410のベースには、ゲイン制御電流 I_{B1} に応じたバイアス電流が入力される。トランジスタ411のベースには、ゲイン制御電圧 V_B が入力される。また、トランジスタ411のコレクタには、インダクタ405を介して電源電圧 V_{CC} が供給される。

【0034】

トランジスタ410, 411により構成される1段目の増幅回路は、トランジスタ410のベースに入力される入力信号を増幅し、増幅された信号をトランジスタ411のコレクタから出力する。

【0035】

2段目の増幅回路は、トランジスタ412(第3トランジスタ)により構成される。トランジスタ412において、エミッタは接地され、コレクタにはインダクタ406を介して電源電圧 V_{CC} が供給される。トランジスタ412のベースには、1段目の増幅回路の出力が入力信号として入力される。また、トランジスタ412のベースには、ゲイン制御電流 I_{B2} に応じたバイアス電流が入力される。

【0036】

トランジスタ412により構成される2段目の増幅回路は、トランジスタ412のベースに入力される入力信号を増幅し、増幅された信号をトランジスタ412のコレクタから出力する。なお、トランジスタ412のベース-コレクタ間には、増幅動作を安定させるための負帰還回路として、直列に接続された抵抗435及びキャパシタ441が設けられている。

【0037】

3段目の増幅回路は、トランジスタ413(第5トランジスタ)により構成される。ト

10

20

30

40

50

ランジスタ 4 1 3 において、エミッタは接地され、コレクタにはインダクタ 4 0 7 を介して電源電圧 V_{CC} が供給される。トランジスタ 4 1 3 のベースには、2 段目の増幅回路の出力が入力信号として入力される。また、トランジスタ 4 1 3 のベースには、ゲイン制御電流 I_{B3} に応じたバイアス電流が入力される。

【 0 0 3 8 】

トランジスタ 4 1 3 により構成される 3 段目の増幅回路は、トランジスタ 4 1 3 のベースに入力される入力信号を増幅し、増幅された信号をトランジスタ 4 1 3 のコレクタから出力する。

【 0 0 3 9 】

ダイオード接続されたトランジスタ 4 1 4 は、ダイオード接続されたトランジスタ 4 1 5 と直列に接続されている。トランジスタ 4 2 0 のベースは、トランジスタ 4 1 4 のコレクタと接続されている。また、トランジスタ 4 2 0 のベースには、ゲイン制御電流 I_{B1} が入力される。そして、トランジスタ 4 2 0 のエミッタは、抵抗 4 3 2 を介してトランジスタ 4 1 0 のベースに接続されている。トランジスタ 4 1 4 , 4 1 5 , 4 2 0、及び抵抗 4 3 2 は、ゲイン制御電流 I_{B1} に応じたバイアス電流をトランジスタ 4 1 0 のベースに供給するバイアス電流生成回路を構成している。

【 0 0 4 0 】

同様に、トランジスタ 4 1 6 , 4 1 7 , 4 2 1、及び抵抗 4 3 3 は、ゲイン制御電流 I_{B2} に応じたバイアス電流をトランジスタ 4 1 2 のベースに供給するバイアス電流生成回路を構成している。また、トランジスタ 4 1 8 , 4 1 9 , 4 2 2、及び抵抗 4 3 4 は、ゲイン制御電流 I_{B3} に応じたバイアス電流をトランジスタ 4 1 3 のベースに供給するバイアス電流生成回路を構成している。

【 0 0 4 1 】

上述したように、1 段目の増幅回路は、カスコード接続されたトランジスタ 4 1 0 , 4 1 1 により構成されている。そして、トランジスタ 4 1 0 のベースには、ゲイン制御電流 I_{B1} に応じたバイアス電流が入力され、トランジスタ 4 1 1 のベースには、ゲイン制御電圧 V_B が入力されている。従って、1 段目の増幅回路のゲインは、ゲイン制御電流 I_{B1} 及びゲイン制御電圧 V_B の両方によって制御されることとなる。

【 0 0 4 2 】

図 5 A は、制御電圧 V_{RAMP} とゲイン制御電流 I_{B1} との関係の一例を示す図である。図 5 A に示すように、ゲイン制御電流 I_{B1} は、制御電圧 V_{RAMP} に伴って二次曲線的に変化する。図 5 B は、制御電圧 V_{RAMP} とゲイン制御電圧 V_B との関係の一例を示す図である。図 5 B に示すように、ゲイン制御電圧 V_B は、制御電圧 V_{RAMP} に伴って線形的に変化する。

【 0 0 4 3 】

図 5 A に示すように、制御電圧 V_{RAMP} の上昇に伴ってゲイン制御電流 I_{B1} が増加するため、制御電圧 V_{RAMP} の上昇に伴って 1 段目の増幅回路のゲインは上昇する。また、図 5 B に示すように、制御電圧 V_{RAMP} の上昇に伴ってゲイン制御電圧 V_B が上昇するため、制御電圧 V_{RAMP} の上昇に伴って 1 段目の増幅回路のゲインは上昇する。

【 0 0 4 4 】

ここで、制御電圧 V_{RAMP} が低い領域においては、ゲイン制御電圧 V_B も低い場合、トランジスタ 4 1 0 のコレクタ端に供給される電圧が低くなる。従って、1 つのトランジスタ 4 1 0 で 1 段目の増幅回路を構成し、ゲイン制御電流 I_{B1} のみでゲインを制御する場合と比較して、制御電圧 V_{RAMP} が低い領域において、1 段目の増幅回路のゲインを小さくすることができる。即ち、制御電圧 V_{RAMP} が低い領域において、スロープ ($R_{F_{OUT}} / V_{RAMP}$) を小さくし、電力増幅器 2 0 0 A におけるゲインの立ち上がりを緩やかにすることができる。これにより、例えば、GSM (登録商標) や EDGE 等のバースト動作時に、通信規格で定められた波形特性に従って出力信号 $R_{F_{OUT}}$ の電力を変化させる制御が容易となる。

【 0 0 4 5 】

図 6 は、電力増幅器 2 0 0 の他の一例である電力増幅器 2 0 0 B の構成を示す図である

。なお、図 4 に示した電力増幅器 200A と同一の要素については、同一の番号を付して説明を省略する。

【0046】

電力増幅器 200B は、電力増幅器 200A の構成に加えて、抵抗 600 及びキャパシタ 601 を含んでいる。抵抗 600 及びキャパシタ 601 は、直列接続され、トランジスタ 410 のベースとトランジスタ 411 のコレクタとの間に設けられている。抵抗 600 及びキャパシタ 601 は、トランジスタ 410, 411 により構成される 1 段目の増幅回路の増幅動作を安定させるための負帰還回路を構成している。

【0047】

ここで、例えば、1 段目の増幅回路を、2 段目の増幅回路と同等の構成、即ち、1 つのトランジスタのみとし、抵抗 435 及びキャパシタ 441 と同等の負帰還回路を設けた一般的な構成であるとする。このような一般的な構成（シングル構成）から、1 段目の増幅回路を、カスコード接続されたトランジスタ 410, 411 に置き換えた構成（カスコード構成）に変更した場合に、トランジスタ 410 のベース - コレクタ間ではなく、トランジスタ 410 のベースとトランジスタ 411 のコレクタとの間に抵抗 600 及びキャパシタ 601 を設けることにより、1 段目の増幅回路の出力のインピーダンス変化を抑制することができる。従って、上述した一般的な構成からの設計変更が容易となる。

【0048】

図 7 は、電力増幅器 200 の他の一例である電力増幅器 200C の構成を示す図である。なお、図 6 に示した電力増幅器 200B と同一の要素については、同一の番号を付して説明を省略する。

【0049】

電力増幅器 200C は、電力増幅器 200B の構成に加えて、抵抗 700 及びキャパシタ 701 を含んでいる。抵抗 700 は、一端が、ゲイン制御電圧 V_B の入力端子に接続され、他端がトランジスタ 411 のベースに接続されている。キャパシタ 701 は、一端が抵抗 700 とトランジスタ 411 のベースとの間に接続され、他端が接地されている。抵抗 700 及びキャパシタ 701 は、ローパスフィルタを構成している。

【0050】

このように、ゲイン制御電圧 V_B をローパスフィルタを介してトランジスタ 411 のベースに入力することにより、ゲイン制御電圧 V_B のノイズによる電力増幅器 200C のゲインの変動を抑制することができる。

【0051】

図 8 は、電力増幅器 200 の他の一例である電力増幅器 200D の構成を示す図である。なお、図 6 に示した電力増幅器 200B と同一の要素については、同一の番号を付して説明を省略する。

【0052】

電力増幅器 200D は、電力増幅器 200B の構成に加えて、トランジスタ 800（第 4 トランジスタ）を含んでいる。トランジスタ 412, 800 は、1 段目の増幅回路と同様にカスコード接続され、ゲイン制御電圧 V_B 及びゲイン制御電流 I_{B2} によってゲインが制御される構成となっている。これにより、1 段目の増幅回路と同様に、制御電圧 V_{RAMP} が低い領域において、2 段目の増幅回路のゲインを小さくすることができる。従って、制御電圧 V_{RAMP} が低い領域において、スロープ（ R_{FOUT} / V_{RAMP} ）をさらに小さくし、電力増幅器 200D におけるゲインの立ち上がりをさらに緩やかにすることができる。

【0053】

なお、電力増幅器 400D においても、図 7 に示した電力増幅器 400C と同様に、抵抗 700 及びキャパシタ 701 により構成されるローパスフィルタを設けてもよい。

【0054】

図 9 は、電力増幅モジュールにおける、出力信号 R_{FOUT} とスロープ（ R_{FOUT} / V_{RAMP} ）との関係の一例を示す実測結果である。図 9 において、実線は、図 7 に示す電力増幅器 200C を含む電力増幅モジュール 103 における実測結果である。また、破線は、

10

20

30

40

50

電力増幅器 200C の 1 段目の増幅回路をトランジスタ 410 のみとした、一般的な構成（全段シングル）の電力増幅モジュールにおける実測結果である。

【0055】

図9において破線で示すように、全段シングルの構成では、出力信号 $R F_{OUT}$ が低い領域におけるスロープが比較的大きくなっている。従って、全段シングルの構成では、例えば、電力増幅モジュールにおけるゲインをランプアップ期間に増加させる際に、ゲインの立ち上がりが急峻となり、通信規格で定められた波形特性に合わせて出力信号 $R F_{OUT}$ を制御することが難しくなる。

【0056】

一方、図9において実線で示すように、図7に示した電力増幅器 200C の構成、即ち、1 段目の増幅回路をカスコード接続のトランジスタ 410, 411 とした構成では、出力信号 $R F_{OUT}$ が低い領域におけるスロープが比較的小さくなっている。従って、1 段目の増幅回路をカスコード接続とした構成では、例えば、電力増幅モジュールにおけるゲインをランプアップ期間に増加させる際に、ゲインの立ち上がりを緩やかにし、通信規格で定められた波形特性に合わせて出力信号 $R F_{OUT}$ を制御することが容易となる。

【0057】

以上、本実施形態について説明した。上述したように、本実施形態によれば、1 段目の増幅回路をカスコード構成とし、下段のトランジスタを制御電圧 V_{RAMP} に応じたゲイン制御電流 I_B で制御する一方、上段のトランジスタを制御電圧 V_{RAMP} に応じたゲイン制御電圧 V_B で制御することにより、ゲインの立ち上がり特性を調整することが可能となる。そして、電力増幅モジュールのサイズを、LDOレギュレータを用いる場合よりも比較的小さくすることが可能となる。

【0058】

また、例えば図3に示したように、制御電圧 V_{RAMP} に伴ってゲイン制御電流 I_{B1} を二次曲線的に変化させることにより、ゲイン制御電流 I_{B1} を線形的に変化させる場合よりもゲインの立ち上がり特性を緩やかにすることができる。

【0059】

なお、ゲイン制御電流 I_{B1} の変化特性は、二次曲線に限られず、制御電圧 V_{RAMP} に伴うゲイン制御電流 I_{B1} の増加率が段階的に大きくなるようにすることにより、同様の効果を得ることができる。具体的には、ゲイン制御電流生成回路 300 は、制御電圧 V_{RAMP} が第1レベルの場合のゲイン制御電流 I_{B1} の増加率が、制御電圧 V_{RAMP} が第2レベル (> 第1レベル) の場合のゲイン制御電流 I_{B1} の増加率より小さくなるように、ゲイン制御電流 I_{B1} を生成してもよい。

【0060】

また、例えば図6に示したように、1 段目の増幅回路において、トランジスタ 410 のベースとトランジスタ 411 のコレクタとの間に負帰還回路を設けることにより、1 段目の増幅回路をシングル構成からカスコード構成に変更した場合に、1 段目の増幅回路の出力のインピーダンス変化を抑制することができる。

【0061】

また、例えば図7に示したように、ゲイン制御電圧 V_B をローパスフィルタを介して供給することにより、ゲイン制御電圧 V_B のノイズによる電力増幅モジュールのゲインの変動を抑制することができる。

【0062】

また、例えば図8に示したように、2 段目の増幅回路についてもカスコード構成とすることにより、ゲインの立ち上がり特性をさらに調整しやすくすることができる。

【0063】

なお、本実施形態は、本発明の理解を容易にするためのものであり、本発明を限定して解釈するためのものではない。本発明は、その趣旨を逸脱することなく、変更/改良され得るととともに、本発明にはその等価物も含まれる。

【符号の説明】

10

20

30

40

50

【 0 0 6 4 】

- 1 0 0 送信ユニット
- 1 0 1 ベースバンド処理部
- 1 0 2 変調部
- 1 0 3 電力増幅モジュール
- 1 0 4 フロントエンド部
- 1 0 5 アンテナ
- 2 0 0 電力増幅器
- 2 0 1 フィルタ
- 2 0 2 オペアンプ
- 2 0 3 方向性結合器
- 2 0 4 検波器
- 2 0 5 差動増幅器
- 2 0 6 誤差増幅器
- 2 0 7 バイアス制御回路
- 2 0 8 ~ 2 1 0 , 4 3 0 ~ 4 3 5 , 6 0 0 , 7 0 0 抵抗
- 3 0 0 ~ 3 0 2 ゲイン制御電流生成回路
- 4 0 0 A ~ 4 0 0 D HBTチップ
- 4 0 1 ~ 4 0 4 , 4 4 0 ~ 4 4 2 , 6 0 1 , 7 0 1 キャパシタ
- 4 0 5 ~ 4 0 7 インダクタ
- 4 0 8 整合回路
- 4 1 0 ~ 4 2 2 , 8 0 0 NPNトランジスタ

10

20

【 図 1 】

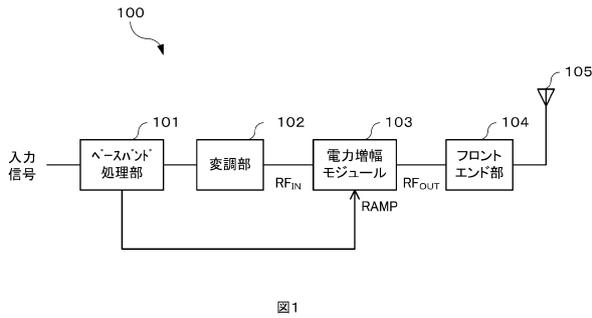


図1

【 図 2 】

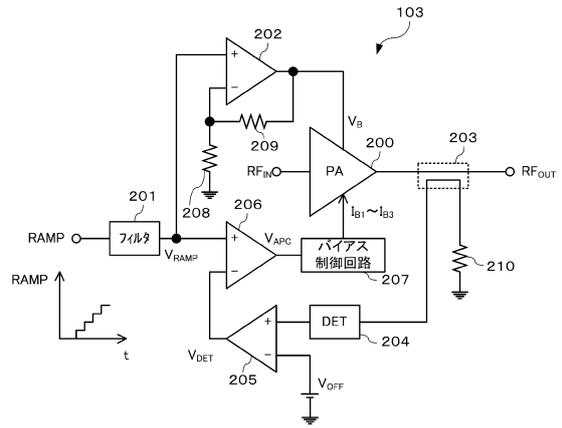


図2

【 図 3 】

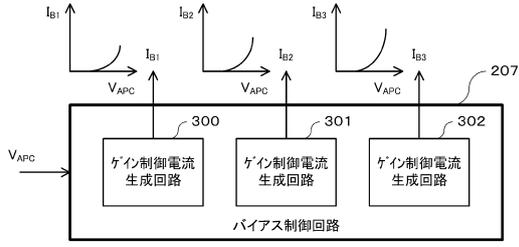


図3

【 図 4 】

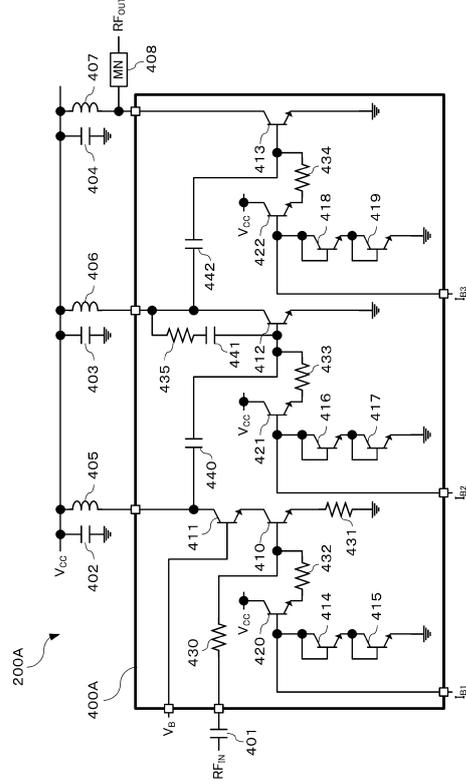


図4

【 図 5 A 】

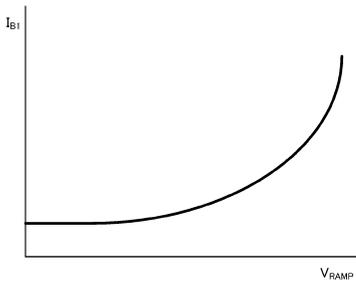


図5A

【 図 6 】

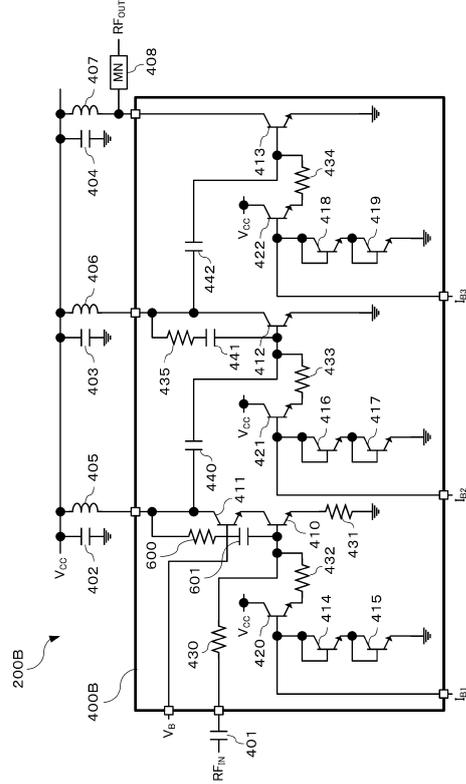


図6

【 図 5 B 】

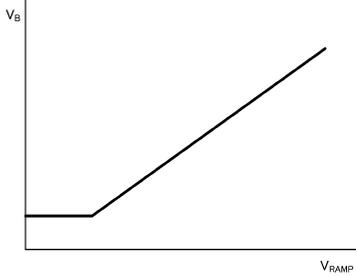


図5B

【 図 7 】

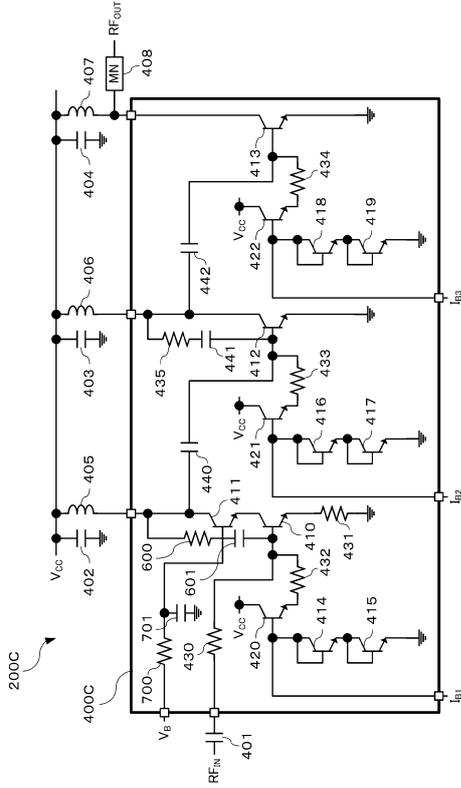


図7

【 図 8 】

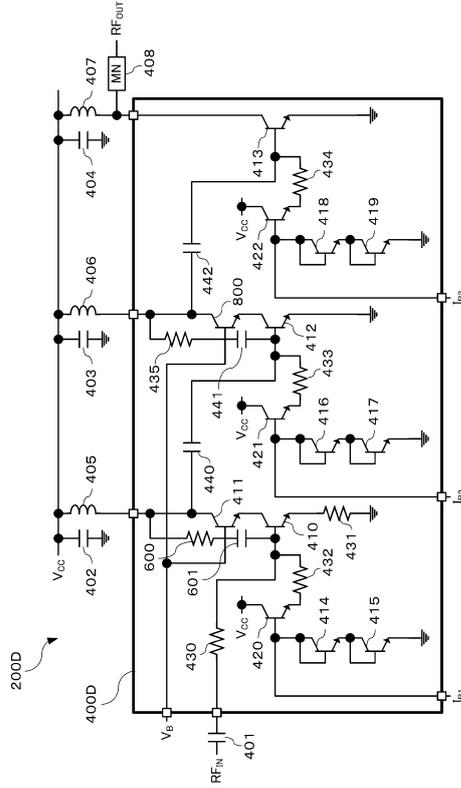


図8

【 図 9 】

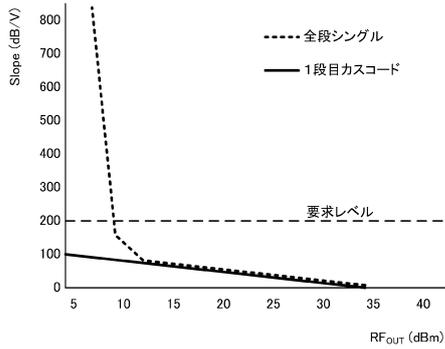


図9

【 図 10 】

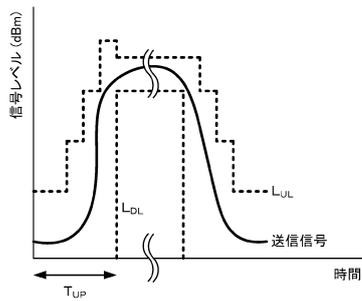


図10

フロントページの続き

- (72)発明者 中村 隼人
京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
- (72)発明者 有家 光夫
京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
- (72)発明者 松岡 正
京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
- (72)発明者 大奈路 勉
京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内

審査官 柳下 勝幸

- (56)参考文献 特開2006-303850(JP,A)
特開2013-070426(JP,A)
特開平09-270645(JP,A)
特開2005-005944(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03F 3/24
H03F 3/19
H04B 1/04