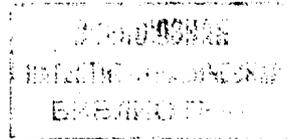




ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГИИТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 4384603/24+24

(22) 25.02.88

(46) 15.11.89. Бюл. № 42

(72) Л.А.Бильвин, Л.В.Бурилин,

Б.Л.Менис, Л.Н.Фруман и А.В.Саво-
ненков

(53) 681.325 (088.8)

(56) Авторское свидетельство СССР
№ 487405, кл. Н 03 М 1/64, 1973.

Авторское свидетельство СССР
№ 1185608, кл. Н 03 М 1/50, 1984.

(54) ПРЕОБРАЗОВАТЕЛЬ УГЛА ПОВОРОТА
ВАЛА В КОД

(57) Изобретение относится к автомати-
ке и вычислительной технике и может
быть использовано для связи аналого-
вых источников информации с цифровым
вычислительным устройством. С целью
уменьшения динамической погрешности
в преобразователь угла поворота вала
в код, содержащий генератор импуль-
сов, формирователь синусоидального
напряжения, синусно-косинусный вра-
щающийся трансформатор (СКВТ), комму-
татор, фазосдвигающий элемент,
фильтр, компаратор, инвертор, два

2
триггера, элемент ИЛИ, три элемента
И, счетчик импульсов, блок управле-
ния, введены формирователь кода вре-
менного интервала, формирователь ко-
да приращения угла, три регистра,
блок умножения, два сумматора, эле-
мент запрета и шина опроса. В двух
положениях коммутатора выходные сиг-
налы СКВТ подаются на входы фазосдви-
гающего элемента, в результате чего
в счетчике формируется код мгновенно-
го значения угла поворота. В формиро-
вателе кода временного интервала фор-
мируется код, соответствующий времен-
ному интервалу между серединой ин-
тервала формирования кода в счетчике
и импульсом опроса. В формирователе
кода приращения угла формируется раз-
ность между текущим и предыдущим зна-
чениями кода в счетчике, которая яв-
ляется эквивалентом кода скорости
вала. В блоке умножения выходные коды
двух формирователей перемножаются, в
результате чего выделяется составляю-
щая динамической погрешности, которая
суммируется с выходным кодом счетчи-
ка. 3 з.п. ф-лы, 2 ил.

Изобретение относится к автоматике
и вычислительной технике и может быть
использовано для связи аналоговых ис-
точников информации с цифровым вы-
числительным устройством.

Цель изобретения - уменьшение ди-
намической погрешности преобразова-
теля.

На фиг.1 представлена структурная
схема преобразователя; на фиг.2 -
временная диаграмма его работы.

Преобразователь угла поворота ва-
ла в код содержит генератор 1 импуль-
сов, формирователь 2 синусоидального
напряжения, синусно-косинусный вра-
щающийся трансформатор (СКВТ) 3, ком-
мутатор 4, фазосдвигающий элемент 5,
фильтр 6, компаратор 7, инвертор 8,
триггеры 9 и 10, элемент 11 ИЛИ, эле-
менты 12-14 И, счетчик 15 импульсов,
блок 16 управления, формирователь 17
кода временного интервала, формирова-

(19) **SU** (11) **1522408 A1**

тель 18 кода приращения угла, регистры 19, 20 и 21, блок 22 умножения, сумматоры 23 и 24, элемент 25 запрета, шину 26 опроса. Блок 16 управления содержит компаратор 27, триггер 28, элементы 29, 30 И, счетчик 31 импульсов, дешифратор 32, формирователи 33 и 34 импульсов. Формирователь 17 кода временного интервала содержит делители 35 и 36 частоты, инвертор 37, элементы 38 и 39 И, элемент 40 ИЛИ, формирователь 41 импульсов, счетчики 42 и 43 импульсов. Формирователь 18 кода приращения угла содержит регистры 44 и 45, блок 46 инверторов, сумматор 47.

Преобразователь работает следующим образом.

Опорное напряжение U_0 формирователя 2 синусоидального напряжения (фиг. 2, а), частота которого в 2^n раз меньше частоты генератора 1 импульсов, подается на питание синусно-косинусного вращающегося трансформатора 3 и на компаратор 27, который срабатывает при превышении напряжением U_0 нулевого уровня. Передний фронт выходного импульса компаратора 27 устанавливает D-триггер 28 в состояние "1". Элемент 30 И закрывается, а элемент 29 И начинает пропускать на вход счетчика 31 импульсы генератора 1. При изменении кода счетчика на выходах дешифратора 32 появляются управляющие импульсы. Последний по времени импульс U_B (фиг. 2, б) сбрасывает D-триггер 28. При этом элемент 29 И закрывается, а элемент 30 И начинает пропускать на вход сброса счетчика 31 импульсы генератора 1. Процесс повторяется с циклом, равным целому числу периодов напряжений U_0 .

Выходные сигналы синусно-косинусного вращающегося трансформатора коммутируются двухпозиционным коммутатором 4 и подаются на фазосдвигающий элемент 5. Управление коммутатором 4 осуществляется сигналом U_B (фиг. 2, в) через формирователь 33 импульсов. Фаза выходного напряжения U_r (фиг. 2, г) фазосдвигающего элемента 5 зависит от угла α поворота ротора синусно-косинусного вращающегося трансформатора 3, причем знак фазы определяется положением коммутатора 4.

За эквивалент измеряемого угла принимается разность фаз напряжения U_r в двух положениях коммутатора 4.

Для преобразования разности фаз во временной интервал напряжение U_r через фильтр 6, преграждающий прохождение помех, подается на компаратор 7, который срабатывает каждый раз при превышении его входным напряжением нулевого уровня. Временной интервал между одноименными фронтами выходных импульсов U_A (фиг. 2, д) компаратора 7 в двух положениях коммутатора 4 пропорционален измеряемому углу α .

Для выделения одноименных фронтов выходных импульсов компаратора 7 предназначены инвертор 8, D-триггеры 9 и 10, элементы 13, 14 И и элемент 11 ИЛИ. В исходном состоянии D-триггеры 9 и 10 сброшены управляющим сигналом U_B и выходной сигнал U_e элемента 11 ИЛИ (фиг. 2, е) имеет нулевой уровень. После появления на входах элементов 13, 14 И управляющего сигнала U_x , сформированного формирователем 34 (фиг. 2, ж), элементы 13, 14 И открываются, и если фронт первого же выходного импульса компаратора 7 в момент времени t_1 положителен, то D-триггер 9 устанавливается в состояние "1". При этом элемент 14 И закрывается, делая D-триггер 10 нечувствительным к сигналам на его С-входе, а на выходе элемента 11 ИЛИ в момент времени t_1 устанавливается уровень "1".

Управляющим сигналом U_B коммутатор 4 переводится во второе положение и после того, как управляющий сигнал U_x примет нулевой уровень, положительный фронт первого же выходного импульса компаратора 7 в момент времени t_2 устанавливает D-триггер 9 в состояние "0". При этом на выходе элемента 11 ИЛИ также устанавливается нулевой уровень.

Если после возникновения сигнала U_x первым появился отрицательный фронт выходных импульсов компаратора 7, то срабатывает D-триггер 10, а D-триггер 9 остается закрытым.

В интервал времени $t_2 - t_1$ элемент 12 И открыт и импульсы генератора 1 поступают на счетчик 15. Если измеряемый угол α является постоянной величиной, код $N_{из}$ счетчика 15 пропорционален измеренному углу α .

При вращении вала измерение его углового положения происходит с динамической погрешностью $\Delta\alpha_A$. Устранение динамической погрешности осуществляется следующим образом.

Код счетчика 15 подается на вход сумматора 47. На другой вход сумматора 47 через блок 46 инверторов с выхода регистра 44 подается код угла предыдущего цикла преобразования. Выходной код ΔN сумматора 47, пропорциональный угловой скорости, записывается в регистр 46 управляющим сигналом U_3 (фиг.2, з). Затем управляющим сигналом U_4 (фиг.2, и) в регистр 44 записывается код угла текущего цикла преобразования.

По переднему фронту сигнала U_e формирователем 41 вырабатывается импульс, сбрасывающий счетчик 42. При этом открывается элемент 38 И и на вход счетчика 42 через элемент 40 ИЛИ начинают поступать тактовые импульсы времени с делителя 36 частоты, который имеет коэффициент передачи, равный двум. В момент окончания сигнала U_e элемент 38 И закрывается, открывается элемент 39 И и на вход счетчика 42 поступают тактовые импульсы времени с делителя 35 частоты.

Код счетчика 32 (фиг.2, л) в момент времени t равен

$$N_t = f \frac{2t - t_2 - t_1}{2},$$

где f - частота выходных сигналов делителя 35.

При поступлении с выхода блока 16 сигнала U_k (фиг.2, к), подаваемого через элемент 25 запрета на вход установки счетчика 43 и управляющие входы записи регистров 20 и 21, в счетчик 43, непрерывно считывающий тактовые импульсы времени, записывается текущий код счетчика 42. В регистр 20 из регистра 44 переписывается код угла, а из регистра 45 в регистр 21 код ΔN , эквивалентный угловой скорости.

В момент времени t_c поступления по шине 26 опроса сигнала U_d (фиг.2, н) элемент 25 запрета закрывается, исключая запись новых кодов в счетчик 43 и регистры 20 и 21, а в регистр 19 с выходов счетчика 43 (фиг.2, м) записывается код времени, пропорциональный $N_c = f \frac{2t_c - t_2 - t_1}{2}$. Код

времени N_c с регистра 19 и код ΔN приращения угла за цикл $T_{ц}$ преобразования с регистра 21 подаются на входы блока 22 умножения. Выходной код блока 22 пропорционален первой составляющей динамической погрешности преобразователя.

На вход сумматора 23 с выхода регистра 20 подается код $N_{из}$ угла α . На младшие разряды другого входа этого сумматора поступают старшие разряды кода с выхода регистра 21. Число используемых младших разрядов входа сумматора 23 определяется наклоном фазочастотной характеристики фильтра 6. В сумматоре 23 производится компенсация динамической погрешности, вносимой фильтром 6

$$N_{23} = N_{из} - K\Delta N,$$

где K - определяется величиной сдвига старших разрядов выходного кода регистра 21 на входах сумматора 23.

Выходные коды блока 22 умножения и сумматора 23 суммируются на сумматоре 24. Выходной код сумматора 24 является выходным кодом преобразователя и не содержит динамической ошибки. Это справедливо, если вращение вала происходит с постоянной угловой скоростью. При нелинейном изменении угла появляется ошибка, величина которой увеличивается с увеличением цикла преобразования. Минимальное значение $T_{ц}$ цикла преобразования ограничивается временем, необходимым для успокоения переходных процессов перезаряда реактивных элементов фазосдвигающего элемента 5 и фильтра 6 при коммутации выходных напряжений СКВТ 3. Для получения малой статической погрешности постоянные времени фильтра 6 нужно выбирать возможно большей величины, что приводит к затягиванию переходных процессов и, следовательно, к необходимости увеличивать цикл $T_{ц}$ преобразования.

Таким образом, при нелинейном изменении угла пределы выбора величины цикла ограничены условием обеспечения приемлемых значений статической и динамической погрешностей. Из этих соображений выбирается коэффициент передачи делителя 35.

Ф о р м у л а и з о б р е т е н и я
1. Преобразователь угла поворота вала в код, содержащий генератор им-

пульсов, выход которого соединен с первыми входами блока управления и первого элемента И и входом формирователя синусоидального напряжения, выход которого соединен с входом синусно-косинусного вращающегося трансформатора и вторым входом блока управления, выходы синусно-косинусного вращающегося трансформатора соединены с информационными входами коммутатора, выходы коммутатора соединены с входами фазосдвигающего элемента, фильтр, выход которого через компаратор соединен с входом инвертора, первый и второй триггеры, прямые выходы которых соединены с входами элемента ИЛИ, а инверсные выходы соединены с первыми входами соответственно второго и третьего элементов И, выход элемента ИЛИ соединен с вторым входом первого элемента И, выход которого соединен со счетным входом счетчика импульсов, первый и второй выходы блока управления соединены соответственно с управляющим входом коммутатора и входами установки первого и второго триггеров, о т л и ч а ю щ и й с я тем, что, с целью уменьшения динамической погрешности преобразователя, в него введены формирователь кода временного интервала, формирователь кода приращения угла, три регистра, два сумматора, блок умножения, элемент запрета и шина опроса, которая соединена с управляющими входами элемента запрета и первого регистра, выходы генератора импульсов, элемента ИЛИ и элемента запрета соединены соответственно с первым, вторым и третьими входами формирователя кода временного интервала, выходы которого соединены информационными входами первого регистра, третий и четвертый выходы блока управления и группа выходов счетчика импульсов соединены соответственно с первым и вторым входами и группой входов формирователя кода приращения угла, первая и вторая группы выходов которого соединены с информационными входами соответственно второго и третьего регистров, пятый выход блока управления соединен с информационным входом элемента запрета, выход которого соединен с управляющими входами второго и третьего регистров, выходы первого и третьего регистров соединены с входами блока умножения,

выходы второго регистра и выходы старших разрядов третьего регистра соединены с входами первого сумматора, выходы которого и выходы блока умножения соединены с входами второго сумматора, выходы которого являются выходами преобразователя, шестой выход блока управления соединен с вторыми входами второго и третьего элементов И, выходы которых соединены с информационными входами соответственно второго и первого триггеров, выходы компаратора и инвертора соединены с управляющими входами соответственно первого и второго триггеров, второй выход блока управления соединен с установочным входом счетчика импульсов, а выход фазосдвигающего элемента соединен с входом фильтра.

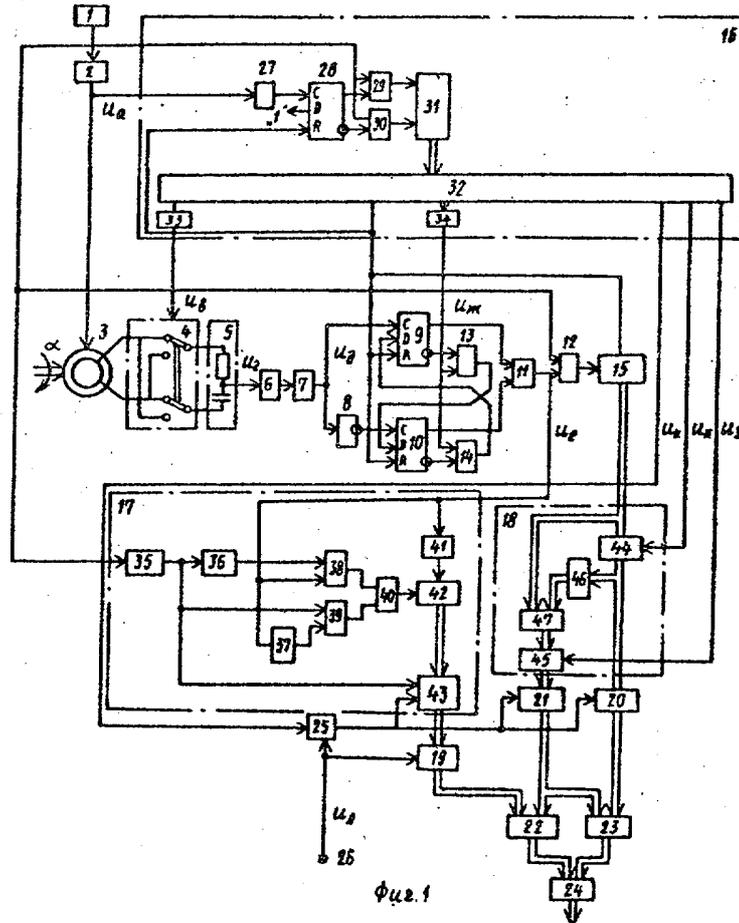
2. Преобразователь по п.1, о т л и ч а ю щ и й с я тем, что блок управления содержит компаратор, триггер, два элемента И, счетчик импульсов, дешифратор и два формирователя импульсов, один вход первого элемента И и вход компаратора являются соответственно первым и вторым входами блока управления, один вход первого элемента И соединен с одним входом второго элемента И, выход компаратора соединен с управляющим входом триггера, информационный вход которого подключен к шине логической единицы, прямой и инверсный выходы триггера соединены с другими входами первого и второго элементов И соответственно, выходы первого и второго элементов И соединены соответственно со счетным и установочным входами счетчика импульсов, выходы разрядов счетчика импульсов соединены с входами дешифратора, первый выход дешифратора соединен с входом первого формирователя импульсов, выход которого является первым выходом блока управления, второй, третий, четвертый и пятый выходы дешифратора являются соответственно вторым, третьим, четвертым и пятым выходами блока управления, шестой выход дешифратора соединен с входом второго формирователя импульсов, выход которого является шестым выходом блока управления, а второй выход дешифратора соединен с установочным входом триггера.

3. Преобразователь по п.1, о т л и ч а ю щ и й с я тем, что формирователь кода временного интервала

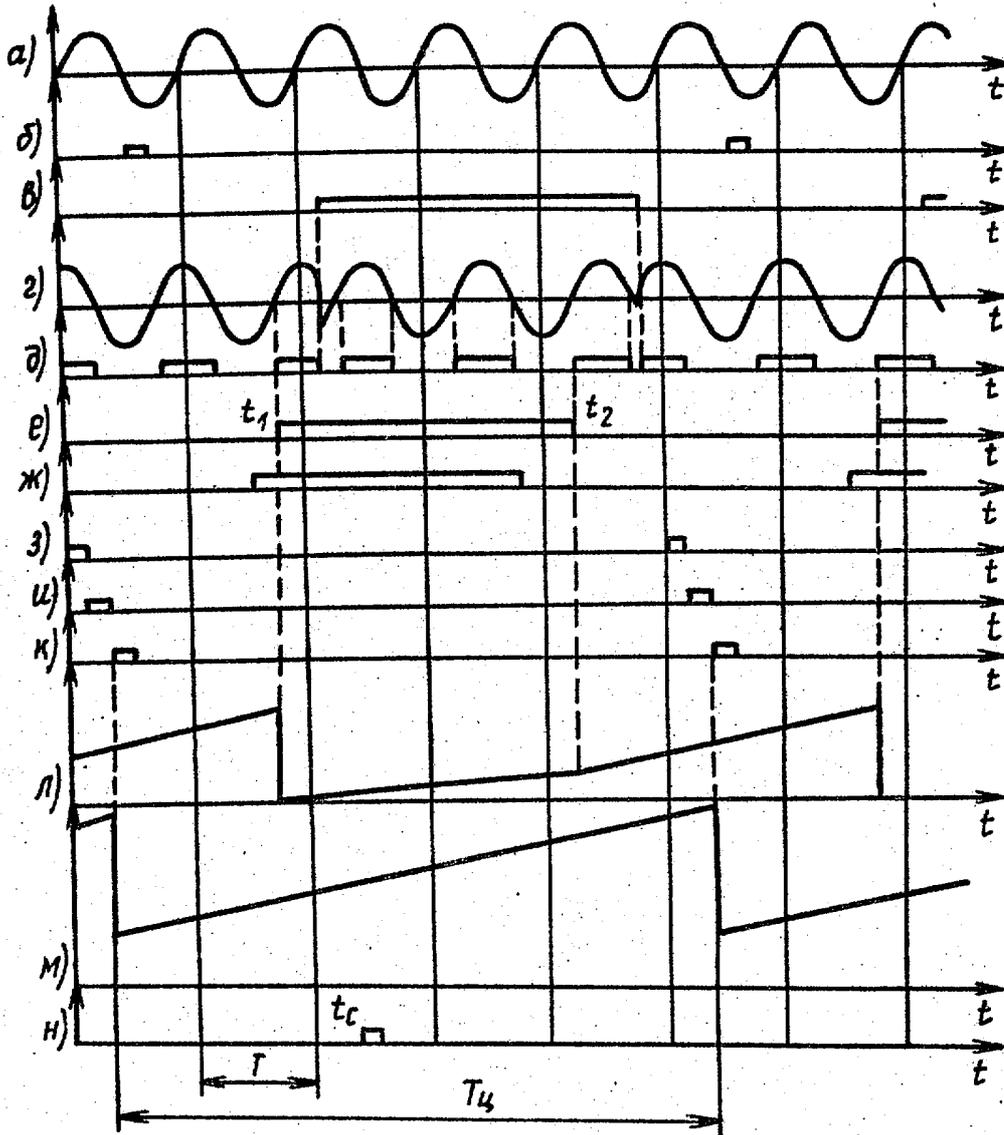
содержит два делителя частоты, инвертор, два элемента И, элемент ИЛИ, формирователь импульсов, первый и второй счетчики импульсов, вход первого делителя частоты, вход формирователя импульсов и управляющий вход второго счетчика импульсов являются соответственно первым, вторым и третьим входами формирователя кода временного интервала, выход первого делителя частоты соединен со счетным входом второго счетчика импульсов, с одним входом первого элемента И и входом второго делителя частоты, выход которого соединен с одним входом второго элемента И, вход формирователя импульсов соединен с другим входом второго элемента И и через инвертор - с другим входом первого элемента И, выходы первого и второго элементов И через элемент ИЛИ соединены со счетным входом первого счетчика импульсов, установочный вход которого подключен к выходу формирователя импульсов, а выходы соединены с

установочными входами второго счетчика импульсов, выходы второго счетчика импульсов являются выходами формирователя кода временного интервала.

4. Преобразователь по п.1, отличающийся тем, что формирователь кода приращения угла содержит два регистра, блок инверторов и сумматор, информационные входы первого регистра являются группой входов, управляющие входы первого и второго регистров являются соответственно первым и вторым входами формирователя кода приращения угла, выходы первого и второго регистров являются соответственно первой и второй группами выходов формирователя кода приращения угла, информационные входы первого регистра соединены с первой группой входов сумматора, выходы первого регистра через блок инверторов соединены с второй группой входов сумматора, выходы которого соединены с информационными входами второго регистра.



Ф.ц.в.1



Фиг. 2

Редактор А. Долинич Составитель А. Смирнов Корректор М. Максимишинец.
 Техред Л. Олийнык

Заказ 6979/56 Тираж 884 Подписное
 ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101