

(19) 대한민국특허청(KR)  
(12) 특허공보(B1)

(51) Int. Cl.<sup>5</sup>  
H03M 7/00

(45) 공고일자 1990년11월20일  
(11) 공고번호 90-008413

(21) 출원번호	특1982-0005028	(65) 공개번호	특1984-0002546
(22) 출원일자	1982년11월08일	(43) 공개일자	1984년07월02일
(30) 우선권주장	8105095 1981년11월11일	네덜란드(NL)	
(71) 출원인	엔. 브이. 필립스 글로아이람펜파브리켄 디. 제이. 싹 커스 네델란드왕국, 아인드호펜, 그로네보드세베그 1		
(72) 발명자	코르넬리스안토니 스키투하머 임민크 네델란드왕국, 아인드호펜, 그로네보드세베그 1 로날두스 마리아 아아츠 네델란드왕국, 아인드호펜, 그로네보드세베그 1		
(74) 대리인	이병호		

**심사관 :** 이택수 (책자공보 제2104호)

**(54) 레코드 캐리어로부터 판독된 정보 신호를 구형 신호로 변환시키는 회로장치**

**요약**

내용 없음.

**대표도**

**도1**

**명세서**

[발명의 명칭]

레코드 캐리어로부터 판독된 정보 신호를 구형 신호로 변환시키는 회로장치

[도면의 간단한 설명]

제1도는 공지된 회로 장치를 개략적으로 나타낸 도시도.

제2도 및 3도는 본 발명에 따른 상기 회로의 2가지 실시예도.

제4도는 제3도에 도시된 실시예의 변형도.

제5a 내지 5d도는 다양한 회로 장치와 관련된 신호도.

\* 도면의 주요부분에 대한 부호의 설명

- |               |            |
|---------------|------------|
| 1 : 입력 단자     | 2 : 임계치 회로 |
| 3 : 출력 단자     | 5 : 탈락 검출기 |
| 6 : 홀드 회로     | 7 : 트랜지스터  |
| 8 : 멀티바이브레이트  | 9 : 인버터    |
| 10 : NAND 게이트 |            |

[발명의 상세한 설명]

본 발명은 레코드 캐리어로부터 판독된 정보신호를 구형신호로 변환시키는 회로 장치에 관한 것으로서, 상기 회로 장치가 정보 신호를 수신하기 위한 제1입력과, 기준 신호를 수신하기 위한 제2입력 전압 및 출력단을 가지며, 정보 신호가 기준 신호값을 지나는 순간에 대응된 에지를 가진 구형 출력 신호를 출력에 생성하도록 적응시킨 임계치 회로 및, 판독되어진 정보 신호에 따라 상기 임계치 회로에 대한 기준 신호를 발생하는 제어장치를 포함한다.

이러한 회로 장치는 네델란드왕국 특허출원서 제 77,07852호에서 공지되었는데, 주로 광학적으로 검출가능한 정보 구조를 가진 레코드 캐리어용 광학 판독장치에 관한 것이다. 이러한 레코드 캐리어의 예는 비디오 신호가 예를들면, FM 및 펄스폭 변조 반송파의 조합으로 나타나는 피드(pit)패턴의 형태로 기록되어진 비디오 디스크(VLP)와 디지털적으로 엔코드된 음향 신호가 피트 패턴의 형태로 녹음되어진 디지털 오디오디스크 (OAD)이다.

이러한 레코드 캐리어를 판독하는 것은 상기 네델란드왕국 특허출원서에 기술된 대체로 2가지 판독 방법이 사용될 수 있는 방식 범에 의해 수행되는데, 즉, 1) 트랙 방향으로 서로에 대해 이동 가능하고 그 출력 신호가 차동 증폭기에 인가되는 2개의 판독 검출기를 사용하는 판독방법, 상기는 차동 판독 방법이라 불리는데, 대체로, d.c. 성분은 없고 오직 정보를 표시하는 a.c. 신호만을 포함하는 신호를 제공한다.

2) 단지 하나의 판독 검출기를 사용하는 판독방법. 상기 방법은 중앙 에퍼튜어(aperture)판독 방법이라 불리우는데, 정보를 표시하는 a.c. 성분 이외에도 d.c. 성분을 포함하는 신호를 발생한다.

두가지 판독 방법은 상기 판독 방법의 제한된 대역폭 때문에 유한하며 급한 경사의 에지를 갖는 a.c. 성분 즉, 정보 신호를 만들어낸다. 상기 정보 신호를 구형파 신호로 변환시키기 위하여 임계치 회로가 쓰이는데, 임계치 회로는 기준 신호와 정보 신호를 비교하고 정보신호가 기준신호 보다 크냐 또는 작으냐에 따라 결정되는 값을 가진 이진 신호를 공급한다. 게다가, 상기 네델란드왕국 특허출원서에 의하면, 기준 신호를 변환된 정보 신호, 특히 변환된 정보 신호의 직류 성분에 자동적으로 적응시키는 것이 바람직함을 밝히고 있다. 상기는, 판독 방법의 허용 범위나 전자 회로의 조정이 기준치 조정과 판독된 정보 신호의 평균치 사이의 불일치를 야기시켜, 불필요한 펄스-폭 변조의 형태로 의사 성분을 포함하는 변환된 정보 신호를 초래하기 때문에, 바람직하다. 상기 의사 성분은 변환된 정보 신호의 평균 d.c. 성분을 결정하고, 이에 응답하여 기준 신호의 값을 정정함으로써 감소될 수 있다.

중앙 에퍼튜어라 불리우는 판독 방법의 경우에, 상기 기준 신호가 판독되어진 정보 신호의 평균 d.c. 성분과 일치해야 한다. 상기 평균 d.c. 성분은, 레코드 캐리어의 특성이 변하는 결과로서, 예를 들면 판독이 반사에 의해 수행될시에 반사 계수의 변화 및 반사 범의 세기의 변화로서 가변할 수도 있기 때문에, 상기 판독 방법은 상기 응답에 대한 기준 신호의 정정을 또한 필요로 한다.

그러나, 상기 회로 장치를 사용할 경우, 예를들면 레코드 캐리어의 결함의 결과로서, 판독되어진 정보 신호의 탈락(dropout)이 변환된 신호에 악영향을 미칠수도 있다.

본 발명의 목적은 간단한 방법으로 상기 탈락의 악 영향을 감소시키는 것이고 본 발명의 상기 목적을 위하여, 상기 회로 장치는 판독되어진 정보 신호의 탈락을 검출하는 탈락 검출기 및, 상기 탈락 동안, 상기 탈락의 시작에 실제로 기준 신호의 값으로 임계치 회로에 인가된 기준 신호를 유지하는 상기 탈락 검출기에 결합된 스위칭수단을 포함하는 것을 특징으로 한다.

본 발명은 탈락의 발생동안 특히 중앙 에퍼튜어 판독 방법이 사용되는 경우, 정보 신호와 상기 정보 신호의 d.c. 성분이 실제로 교란될 수도 있다는 인식에 입각한다. 기준 신호의 자동 제어를 통하여, 상기 기준신호가 탈락이 끝날때에 부정확한 값을 가지게 될것이다. 제어시스템이 정보 신호의 희망 펄스폭 변조에 응답하지 않아야 하기 때문에 상기 자동 제어 시스템의 시정수가 비교적 커질시에, 상기 제어 시스템은 기준신호가 상기 값을 재저장 하기전까지 비교적 긴 시간이 걸릴것이다. 상기는 정보 신호의 변환이 상기 탈락의 지속시간보다 실제로 더 긴 시간동안 교란될 수도 있다는 것을 의미한다.

상기 탈락동안 작용하지 않는 기준 신호의 정정을 재현하므로써, 본 발명에 따라, 상기 탈락의 종결 직후에, 상기 기준 신호가 실제로 희망값으로 재저장되고 변환이 재차 정확하게 수행된다.

탈락 검출기로서 임의의 공지된 검출기가 사용될 수도 있다. 예를들어, 정보 신호의 크기 변화에 응답하고 통상 결여된 주파수 성분등의 발생에 응답하는 탈락 검출기가 공지되었다. 상기 탈락 검출기는 정보신호에 사용된 변조 기술인 신호 포맷 및 판독 방법에 따라 분명하게 선택된다.

만약 정보 신호가 디지털적으로 인코딩된 신호이면, 연속적인 에지간의 최대 간격이 대체로 공지되었으며, 적용된 인코딩 기술에 따른다. 이 경우 본 발명에 따른 회로 장치는 탈락 검출기가 임계치 회로의 출력에 결합된 재트리거 가능한 단안정 멀티바이브레이터를 포함하는 것을 특징으로 한다. 상기 단안정 멀티바이브레이터의 리셋 시간을 연속적인 에지의 최대 간격보다 약간 더 크게 선택함으로써, 본 목적에 대하여 충분히 정확한 매우 간단한 탈락 검출이 행해질 수 있다.

본 발명에 따른 회로 장치의 양호한 실시예에 있어서, 제어장치가 임계치 회로의 출력에 결합되는 적분기를 포함하고 스위칭 장치가 탈락의 발생동안 상기 적분기의 입력을 비결합하도록 적응시키는 것을 특징으로 한다. 상기 실시예는 오직 한정된 수의 부가적인 성분만이 필요하다는 장점을 갖는다. 상기 적분기가 이중기능, 즉, 변환된 정보 신호의 평균 d.c. 레벨의 검출기능과 탈락동안 상기 기준 신호의 값을 기억하는 홀드 회로의 기능을 수행할 수 있기 때문에 상기가 가능하다.

이하 도면을 참조하여 본 발명을 더욱 상세히 설명한다.

제1도에 도시된 공지된 회로 장치는 판독 신호  $V_1$  가 인가되는 입력 단자(1)를 포함한다. 상기 신호  $V_1$  가 제5a도에 표시되었고 이경우 a.c. 성분 AC이 겹쳐진 d.c. 성분 DC을 포함하며, 이것이 실제 정보 신호를 표시한다. 이러한 정보 신호는 특히, 정보가 피트 패턴으로 녹음되는 광학 레코드 캐리어를 판독할시에 얻어지며, 판독은 중앙 에퍼튜어 모드에 의해 수행되어진다.

정보 신호를 구형파 신호로 변환시키기 위하여, 상기 회로 장치는 입력 단자(1)에 연결되며 입력(2a)과, 기준신호  $V_R$  을 수신하는 입력(2b), 및 상기 장치의 출력 단자(3)에 연결되는 출력(2c)을 가진 임계치 회로(2)를 포함한다. 상기 임계치 회로(2)는 상기 입력 단자의 입력(2a)상의 정보신호  $V_1$  와 상기 입력 단자의 입력(2b)상의 기준신호  $V_R$  의 값을 비교하고 상기 비교의 결과에 따른 구형 출력신호  $V_0$  를 공급한다. 상기 임계치 회로의 매우 간단한 변형은, 입력 차이 신호의 극성에 따라, 출력 전압이 정 또는 부 전원 공급에 의해 제한될 정도의 고이득을 가진 차동 증폭기를 포함한다.

기준신호  $V_R$  는 결과로서 발생한 구형 출력신호  $V_0$  의 평균 d.c. 레벨을 측정하는 검출기(4)에 의해 발

생된다. 일반적인 경우로서 정보 신호가 d.c. 성분 DC을 포함하지 않는다고 가정하면, 구형 출력신호  $V_R$ 는 어떠한 d.c. 성분 DC도 포함하지 않아야한다. d.c. 성분 DC이 상기 출력신호  $V_R$ 에서 측정되고 기준 신호  $V_R$ 가 이에 응답하여 정정되었을시에, 상기 기준 신호  $V_R$ 는 자동적으로 정확한 값으로 유지된다. 제5도에 주어진 예에서 상기 기준 신호  $V_R$ 의 값(제5도에 표시된)은 판독되어진 신호의 d.c. 성분 DC과 동일한 것이다. 상기 d.c. 성분의 느린 변화는 상기 기준신호의 조정에 의해 자동적으로 보상된다.

제5a도에서 시간 간격  $t_1$  내지  $t_1$ 에 표시된 바와같이, 상기 공지된 회로장치에서, 탈락이 판독되어진 신호에서 발생한다면, 변환은 크게 교란된다. 상기 탈락동안 상기 출력신호  $V_0$ 는 구형이 되지 않을 것이다. 두가지 가능한 신호값중 한가지로 계속 가정될 것이다. 검출기 (4)가 출력신호  $V_0$ 에 d.c. 성분이 없음을 알았을때, 상기 검출기는 기준신호  $V_R$ 를 바꿀것이다.

상기 기준 신호가 바뀌는 속도는 검출기의 시정수에 좌우된다. 일반적으로 정보 신호의 저주파 성분과 무관한 기준 신호의 제어를 제공하기 위해서 비교적 큰 시정수가 선택된다. 이러한 고려에도 불구하고 상기 기준신호는 비교적 큰 탈락의 경우에 탈락의 끝( $t_1$ )에서 희망값 DC으로부터 실제적인 편차를 이미 나타낼수도 있다. 상기는 탈락이 끝난후에도 출력신호가 아직 구형이 아님을 의미한다. 그러나, 기준 신호가 녹음되어질 것이기 때문에, 상기는 비교적 큰 시정수에 의해 수행되며, 따라서 순간  $t_2$  후에 까지 정보신호  $V_1$ 와 기준신호  $V_R$ 가 정확한 순간에 교차하지 못한다. 상기는 특정한 기간( $t_0$  내지  $t_1$ )의 탈락이 실제로 더 긴 시간 간격( $t_0$  내지  $t_2$ ) 동안까지도 출력 신호를 교란시킬수도 있음을 의미한다.

상기를 감소시키기 위하여, 기준 신호가 변환 수 있는 범위를 제한하는 것이 고려될 수도 있다. 그러나, 중앙에퍼튜어 방법의 경우에는 상기 기준신호의 변화가 정보신호의 d.c.레벨 DC의 가능한 시프트와 적어도 일치해야 하기 때문에, 상기는 문제를 야기시킬 것이다.

제2a도는 상기 단점이 매우 간단하게 감소될 수 있는 본 발명에 따른 회로 장치의 실시예를 개략적으로 표시한다. 상기 도면에서 유사한 소자는 제1도와 동일 예시 부호를 갖는다.

제2도의 회로 장치는 제1도의 회로 장치에 첨가된 회로로서 우선 탈락 검출기(5)를 포함한다. 상기 탈락 검출기는 탈락의 발생동안 검출 신호를 공급하는 단일 기능을 하고 임의의 공지된 방법으로, 정보 신호의 특성에 적응시킬수도 있다. 예를들어 탈락 검출기는 신호의 진폭에 응답하는 것으로 알려졌고, 통상 결여된 주파수 성분의 발생등에 응답하는 것으로 알려졌다. 탈락 검출의 방법은 본 발명에서는 덜 중요한 과제이다. 예를들어, 출력 신호  $V_0$  대신에 정보 신호  $V_1$  자체가 탈락 검출기(5)에 인가될 수도 있으며, 탈락검출은 진폭 검출에 의하여 수행되어진다.

상기 탈락 검출기에 의해 공급된 검출 신호가 상기 검출기(4)의 출력과 임계치 회로(2)의 입력(2b)에 연결된 홀드 회로(6)에 인가된다. 탈락 동안 상기 홀드 회로(6)는 기준신호  $V_R$ 를 탈락이 시작에서의 신호값(제5b도의 일점쇄선참조)으로 유지시킨다. 상기 결과로서, 상기 기준 신호는 탈락의 끝(순간  $t_1$ )에서 정확한 값으로 재저장되며, 따라서 순간  $t_1$  부터 변환이 재차 가능하다. (제5도 참조), 그러므로 상기 변환의 탈락이 역효과가 매우 간단한 방법으로 실제로 감소된다.

제3도가 본 발명에 따른 회로장치의 매우 간단한 실시예를 도시한다. 상기 검출기(4)는 RC회로망의 형태로 적분기를 포함한다. 홀드 회로 대신에, 상기 검출기(4)의 출력에서, 상기 회로 장치는 임계치 회로(2)의 출력과 상기 검출기(4)의 입력간에 스위치로서 작용하는 트랜지스터(7)를 포함한다. 탈락 동안 상기 트랜지스터(7)가 상기 탈락 검출기(5)에 의해 턴오프되며, 따라서 상기 검출기(4)의 입력이 분리된다. 차동 증폭기(2)의 입력(2b)이 일반적으로 높은 임피던스를 갖기 때문에 적분기의 캐패시턴스 C가 탈락동안 홀드회로로서 작용한다.

실례로서, 제3도는 상기 탈락 검출기가 재트리거 가능한 단안정 멀티바이브레이터를 포함할 수도 있음을 보여준다. 상기 탈락 검출기의 매우 간단한 변형은 정보신호의 2개의 연속적인 에지간의 최대 간격이 알려졌을시에 사용될 수도 있다. 상기 파라미터가 엔코딩 및 변조시스템의 선택에 의한 제한에 종속되기 때문에 상기가 디지털 정보 신호의 경우에는 분명히 유용하다. 만약 단안정 멀티바이브레이터가 리셋 시간이 상기최대값보다 약간 더크게 선택된다면, 상기 단안정 멀티바이브레이터는 자동적으로 탈락 검출기로서 작용할 것이다.

제4도는 제3도에 도시된 상기 탈락 검출기에 대한 변형을 도시한다. 단안정 멀티바이브레이터(5)외에도, 상기 검출기가 실제로 더욱 긴 리셋 시간을 갖는 제2의 재트리거 가능한 단안정 멀티바이브레이터(8)를 포함한다. 상기 멀티바이브레이터(8)의 출력은 인버터(9)를 통하여 그 출력이 스위칭 트랜지스터(7, 제3도)를 구동시키는 NAND게이트(10)를 향하는 멀티바이브레이터(5)의 출력에 직접 연결된다.

상기 회로 장치에 의하여, 매우 긴 탈락의 경우에, 상기 멀티바이브레이터(8)의 리셋 시간에 의해 결정된 시간 간격후에, 스위칭 트랜지스터(7)가 적분기(4, 제3도)에 재차 연결된다. 상기 방법으로 d.c.레벨 DC의 갑작스럽고 영속적인 변화가 탈락으로서 중지되며, 그결과로서 교란이 계속되는 것이 방지된다. 제4도에 도시된 회로장치는 상황이 바뀌는 경우에 특정한 시간이 지난뒤에 검출을 다시 시작한다.

본 발명이 결코 도시된 실시예에 제한되지 않음이 명백할 것이다. 통상 종래의 기술에 숙련된 사람은 본 발명의 근본적인 원리를 사용하여 다양한 변형을 고안할 수 있을 것이다.

## (57) 청구의 범위

**청구항 1**

레코드 캐리어로부터 판독된 정보 신호( $V_i$ )를 구형신호( $V_0$ )로 변환시키며, 상기 정보신호( $V_i$ )를 수신하기 위한 제1입력(2a)과, 기준신호( $V_R$ )를 수신하기 위한 제2입력(2b) 및, 출력(2c)을 가지며, 상기 정보신호( $V_i$ )가 상기 기준신호( $V_R$ )의 값을 지나는 순간에 대응된 에지를 가진 구형신호( $V_0$ )를 상기 출력(2c)에 생성하도록 적응시킨 임계치 회로(2) 및, 상기 결과로서 발생한 구형신호( $V_0$ )의 평균 DC 레벨을 결정하고 상기 기준신호( $V_R$ )로서, 상기 임계치 회로(2)에 결정된 상기 DC레벨을 표시한 출력신호를 제공하는 제어장치(4)를 포함하는 회로장치에 있어서, 판독되어진 상기 정보신호( $V_i$ )의 탈락을 검출하는 탈락 검출기(5) 및, 상기 탈락동안, 상기 탈락의 시작에, 실제로 상기 기준신호( $V_R$ )의 값으로, 상기 임계치 회로(2)에 인가된 상기 기준신호( $V_R$ )를 유지하는 상기 탈락 검출기(5)에 결합된 스위칭 수단(6,7)을 포함하는 것을 특징으로 하는 레코드 캐리어로부터 판독된 정보 신호를 구형 신호로 변환시키는 회로장치.

**청구항 2**

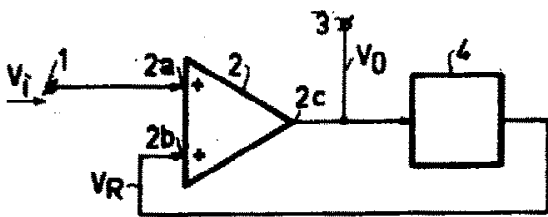
제1항에 있어서, 상기 탈락 검출기(5)가 상기 임계치 회로(2)의 출력(2c)에 결합되는 재트리거 가능한 단안정 멀티바이브레이터를 포함하는 것을 특징으로 하는 레코드 캐리어로부터 판독된 정보 신호를 구형 신호로 변환시키는 회로장치.

**청구항 3**

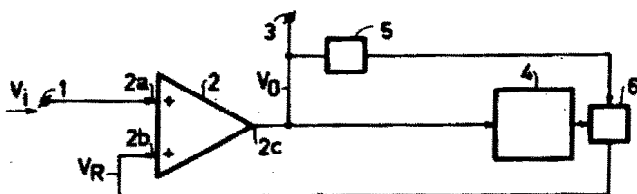
제1항에 있어서, 상기 제어장치(4)가 상기 임계치 회로(2)의 출력(2c)에 결합되는 적분기(R,C)를 포함하고 상기 스위칭 수단(7)이 탈락의 발생동안 상기 적분기(R,C)의 입력에 비결합하도록 적응되는 것을 특징으로 하는 레코드 캐리어로부터 판독된 정보 신호를 구형 신호로 변환시키는 회로장치.

**도면**

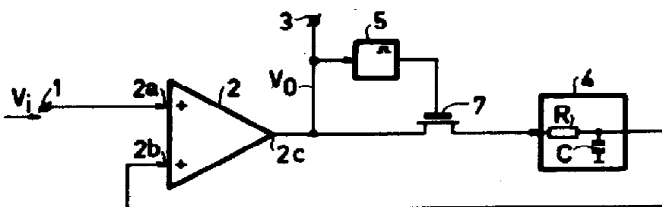
도면1



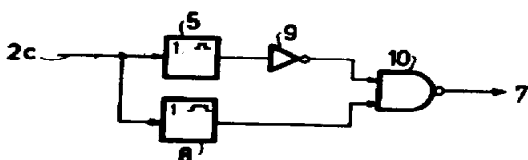
도면2



도면3



도면4



## 도면5

