

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2012 年 12 月 27 日 (27.12.2012)



(10) 国际公布号
WO 2012/174689 A1

- (51) 国际专利分类号:
H01L 21/336 (2006.01) H01L 29/78 (2006.01)
H01L 29/10 (2006.01)
- (21) 国际申请号: PCT/CN2011/001311
- (22) 国际申请日: 2011 年 8 月 9 日 (09.08.2011)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201110171241.9 2011 年 6 月 23 日 (23.06.2011) CN
- (71) 申请人 (对除美国外的所有指定国): 中国科学院微电子研究所 (INSTITUTE OF MICROELECTRONICS, CHINESE ACADEMY OF SCIENCES) [CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。
- (72) 发明人: 及
- (75) 发明人/申请人 (仅对美国): 尹海洲 (YIN, Haizhou) [CN/US]; 美国纽约州波基普西市洛克科罗斯特街

11#, NY 12603 (US)。 骆志炯 (LUO, Zhijiong) [US/US]; 美国纽约州波基普西市洛克科罗斯特街 11#, NY 12603 (US)。 朱慧珑 (ZHU, Huilong) [US/US]; 美国纽约州波基普西市奥特姆路 93#, NY 12603 (US)。

(74) 代理人: 中国专利代理 (香港) 有限公司 (CHINA PATENT AGENT (H.K.) LTD.); 中国香港特别行政区湾仔港湾道 23 号鹰君中心 22 号楼, Hong Kong (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

[见续页]

(54) Title: METHOD FOR FORMING STRAINED SEMICONDUCTOR CHANNEL

(54) 发明名称: 一种应变半导体沟道的形成方法

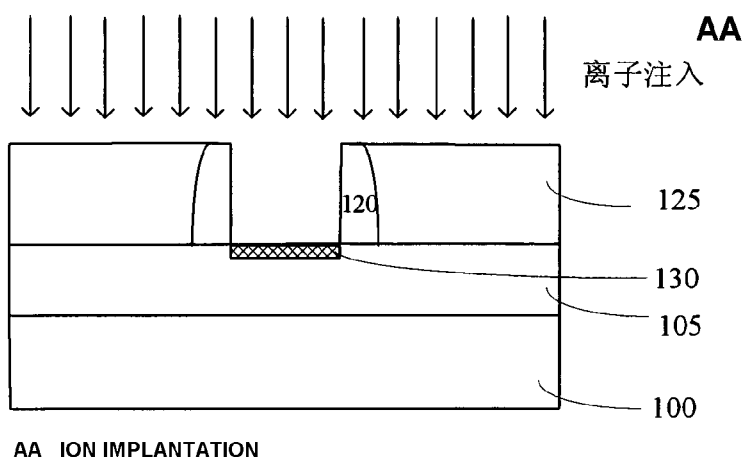


图 6 / Fig. 6

(57) Abstract: A method for forming a strained semiconductor channel. A strained channel is formed after annealing of the source/drain, so that the strained semiconductor channel is prevented from being exposed to the high temperature source/drain annealing treatment. Furthermore, the treatment steps that the strained semiconductor channel is to undergo are reduced, thereby avoiding the loss of the semiconductor layer. In addition, the etching rate at the ion implantation region is obviously greater than the etching rate at the relaxed layer part without ion implantation, so that the etching depth can be easily controlled.

(57) 摘要: 一种应变半导体沟道的形成方法, 通过在源极/漏极退火之后形成应变沟道, 即避免了应变半导体沟道暴露于高温的源极/漏极退火处理, 又由于减少了应变半导体沟道所要经历的处理步骤, 而避免了半导体层损耗。另外, 由于离子注入区的刻蚀速率明显大于未经过离子注入的弛豫层部分的刻蚀速率, 故可容易的控制刻蚀深度。

WO 2012/174689 A1



(84) **指定国** (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,

CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种应变半导体沟道的形成方法

优先权要求

本申请要求了2011年6月23日提交的、申请号为201110171241.9、
5 发明名称为“一种应变半导体沟道的形成方法”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明涉及半导体领域，特别涉及一种应变半导体沟道的形成方法。

10 背景技术

随着器件特征尺寸的不断缩小，以提高沟道载流子迁移率为目的的应变沟道工程起到越来越重要的作用。理论和经验研究已经证实，当将应力施加到晶体管的沟道中时，晶体管的载流子迁移率会得以提高或降低；然而，还已知，电子和空穴对相同类型的应变具有不同的响应。例如，
15 在电流流动的方向上施加压应力对空穴迁移率有利，但是对电子迁移率有害。而施加张应力对电子迁移率有利，但是对空穴迁移率有害。具体而言，对于NMOS器件，在沿沟道方向引入张应力提高了其沟道中电子的迁移率；另一方面，对于PMOS器件，在沿沟道方向引入压应力提高了其沟道中空穴的迁移率。根据这一理论，已发展了许多方法，
20 其中一种方法是产生“全局应变”，也即，从衬底产生施加到整体晶体管器件区域的应变，全局应变是利用如下结构产生的，例如应变Si/SiGe弛豫层、绝缘体上的应变Si等结构。但是，在传统的应变Si沟道形成方法中，在器件制造工艺（例如，浅沟槽隔离（STI）、栅极形成等）之前，必须先例如在SiGe层上形成应变Si覆层。这也导致了
25 存在以下问题：（1）在器件制造工艺期间，应变Si覆层可能受到损耗，例如，STI工艺中的垫氧化处理、栅极形成工艺前的牺牲氧化处理、多种湿法化学清洗处理等，都可能导致应变Si覆层发生损耗；（2）应变Si覆层在高温步骤中可能发生弛豫（应力被释放），例如，用于激活源极/漏极掺杂剂的退火处理可能会导致应变Si覆层中的应力被释放。
30 一种解决方案即在去除替代栅之后，刻蚀部分SiGe弛豫层，并在去除刻蚀掉的SiGe弛豫层的位置外延生长应变半导体层以形成沟道，从而避免了应变半导体沟道暴露于高温的源极/漏极退火处理，而且由

于减少了应变半导体沟道所要经历的处理步骤，避免了半导体层损耗。然而，在这种解决方案中，是对 SiGe 单一材料进行刻蚀，由于选择比的原因而存在刻蚀深度难以控制的问题。尽管可以利用 SiGe 形成刻蚀停止层，但这无疑会增加外延生长的工艺难度，并且控制刻蚀的效果并不明显。

发明内容

基于上述问题，本发明提供了一种新的应变半导体沟道的形成方法，包括以下步骤：

在半导体衬底上形成 SiGe 弛豫层；

在所述弛豫层上形成第一栅结构以及环绕所述第一栅结构的侧墙；

在所述第一栅结构两侧的弛豫层中形成源极和漏极；

在所述弛豫层、第一栅结构和侧墙上形成层间介电层；

对所述层间介电层进行平坦化处理，以暴露出所述第一栅结构；

去除所述第一栅结构，以形成开口，从而露出所述弛豫层；

在所述开口中进行离子注入以在所述弛豫层中形成离子注入区；

刻蚀所述离子注入区以在所述弛豫层中形成沟槽；

在所述沟槽中外延形成半导体外延层以构成应变半导体沟道；以及

在所述半导体外延层上形成第二栅结构。

本发明通过在源极/漏极退火之后形成应变沟道，既避免了应变半导体沟道暴露于高温的源极/漏极退火处理，又由于减少了应变半导体沟道所要经历的处理步骤，而避免了半导体层损耗。另外，由于离子注入区的刻蚀速率明显大于其周围未经过离子注入的弛豫层部分的刻蚀速率，故可容易的控制刻蚀深度。

附图说明

通过参考以下描述和用于示出各个实施例的附图可以最好地理解实施例。在附图中：

图 1 是在衬底上形成弛豫层后的结构的剖面图；

图 2 是在弛豫层上形成第一栅结构以及侧墙后的结构的剖面图；

图 3 是形成层间介电层后的结构的剖面图；

图 4 是进行化学机械平坦化（CMP）处理后的结构的剖面图；

图 5 是去除暴露出的第一栅结构后的结构的剖面图；

图 6 是离子注入后的结构的剖面图；

图 7 是去除离子注入区以形成沟槽后的结构的剖面图；

图 8 是形成半导体外延层后的结构的剖面图；以及

5 图 9 是形成第二栅结构后的结构的剖面图。

具体实施方式

下面，参考附图描述本发明的实施例的一个或多个方面，其中在整个附图中一般用相同的参考标记来指代相同的元件。在下面的描述中，为了解释的目的，阐述了许多特定的细节以提供对本发明实施例的一个或多个方面的彻底理解。然而，对本领域技术人员来说可以说
10 显而易见的是，可以利用较少程度的这些特定细节来实行本发明实施例的一个或多个方面。

另外，虽然就一些实施方式中的仅一个实施方式来公开实施例的特定特征或方面，但是这样的特征或方面可以结合对于任何给定或特
15 定应用来说可能是期望的且有利的其它实施方式的一个或多个其它特征或方面。

首先，在衬底 100（例如 Si、绝缘体上硅（SOI）等）上形成弛豫层 105，如图 1 所示。所述弛豫层可以由 SiGe 形成。在 SiGe 弛豫层的实施例中，在 SiGe 弛豫层 105 中，Ge 原子%从邻近衬底 100 到远离衬
20 底 100 的方向，例如，从 20% 逐渐变化至 100%，即组成 $\text{Si}_{1-x}\text{Ge}_x$ 中的 x 从 0.2 逐渐变化为 1。在此，SiGe 弛豫层 105 的组成的具体数值仅用作示例的目的，本领域普通技术人员可以根据实际需要选用适当的其他组成（即，重新选定 x 的变化范围）， x 的逐渐变化可以是线性变化、双曲线变化、指数变化等多种变化形式。

25 然后，在弛豫层 105 上形成第一栅结构（作为牺牲栅叠层，其可以包括第一电介质层 110、位于第一电介质层 110 上的第一栅层 115 以及帽层 123）以及环绕第一电介质层 110 和第一栅层 115 的侧墙 120，如图 2 所示。第一电介质层 110 一般为氧化物或氮化物形成，例如 SiO_2 。第一栅层 115 例如由多晶硅形成。所述帽层 123 例如由氮化物形成。
30 所述侧墙 120 一般为氧化物、氮化物、氮氧化物、碳化物或碳氧化物以及其他低 k 材料，例如氮化硅。上述结构也可以选用本领域公知的其他材料。作为本发明的示例，第一电介质层 110 的厚度为 1~5nm，

第一栅层 115 的厚度为 20 ~ 70nm, 侧墙 120 厚度为 10 ~ 40nm。这一步骤是传统工艺的一部分, 这里不再赘述。

在形成第一栅结构后, 可以采用常规方法例如离子注入和高温退火来在所述第一栅结构两侧的弛豫层中形成源极/漏极(图中未示出)。

5 之后, 在所述弛豫层、第一栅结构和侧墙上形成层间介电层 125, 如图 3 所示。例如, 未掺杂的氧化硅、各种掺杂的氧化硅(如硼硅玻璃、硼磷硅玻璃等)和氮化硅等可以作为层间介电层 125 的构成材料。形成层间介电层的方法例如可以通过沉积工艺形成, 包括但不限于化学气相沉积(CVD)、等离子辅助 CVD、原子层沉积(ALD)、蒸镀、
10 反应溅射、化学溶液沉积或其他类似沉积工艺。

接下来, 对所述层间介电层进行化学机械平坦化(CMP)处理, 从而暴露出第一栅结构, 如图 4 所示。

之后, 去除所述第一栅结构, 以形成开口, 从而露出所述弛豫层 105, 如图 5 所示。其中, 在所述第一栅结构中存在帽层 123 的情况中,
15 需要首先执行另外的 CMP 处理或反应离子刻蚀(RIE)处理, 去除帽层。接着依次去除第一栅层 115 和第一电介质层 110。该步骤可用本领域熟知的任何方法进行, 例如采用湿法刻蚀或干法刻蚀。

接下来, 在所述开口中进行离子注入以在所述弛豫层中形成离子注入区 130, 如图 6 所示。作为本发明的示例, 所述离子注入的注入剂
20 为 P、As 或者二者的组合, 剂量范围为 5×10^{13} - $4 \times 10^{15} \text{cm}^{-3}$, 注入能量为 1-3keV。本发明的实施例易于通过控制离子注入的能量来控制深度, 例如将离子注入区 130 的深度控制为 3nm-10nm。

可选地, 之后进行退火, 例如在 700-800℃ 的温度范围内。

接下来, 刻蚀所述离子注入区 130 以在所述弛豫层中形成沟槽,
25 如图 7 所示。所述刻蚀可通过本领域公知的技术进行, 例如采用湿法刻蚀或干法刻蚀。例如对于 SiGe 弛豫层, 可以通过使用 NF_3 和 Cl_2 的干法刻蚀完成。由于离子注入区 130 的刻蚀速率明显大于其周围未经过离子注入的弛豫层部分的刻蚀速率, 故可容易的控制刻蚀深度。适当的沟道厚度能够达到最好的电子迁移率。

30 然后, 在所述沟槽中, 执行半导体外延生长, 形成半导体外延层 135, 如图 8 所示。其中所述外延层材料的晶格常数与所述弛豫层材料的晶格常数不同, 以构成应变半导体沟道。外延生长例如利用金属有

机物化学气相沉积 (MOCVD) 或分子束外延 (MBE)。作为本发明的示例, 所述半导体外延层由 Si 外延层、Ge 外延层、或 SiGe 外延层 (其中 Ge 原子%可以自由调节) 构成, 其与 SiGe 弛豫层相配合, 在形成的外延层即沟道中引入应变, 从而提高了沟道中电子或空穴的迁移率, 有利于提高 MOS 器件的性能。半导体外延层的厚度可以在 5-10nm 的范围内。外延层 135 的顶面可以与弛豫层 105 的顶面在同一平面上 (如图 8 所示), 也可以不在同一平面上 (未示出), 但应该在半导体工艺允许的误差范围内。

如果外延层为 Si, 则通常能够形成张应力沟道, 从而有利于调节 n 型器件的电子迁移率; 如果外延层为 Ge, 则能够形成压应力沟道, 从而利于调节 p 型器件的空穴迁移率; 如果外延 SiGe 层, 则可以通过调节 Ge 的比例, 从而控制形成沟道两侧产生压应力或者张应力。因而, 本发明的实施例, 能够适用于 pMOSFET 或 nMOSFET。

之后, 在上述结构的表面上形成第二栅电介质层 140 和第二栅层 145, 并平坦化至所述层间介电层, 以形成第二栅结构, 如图 9 所示。形成第二栅电介质层 140 和第二栅层 145 的方法例如可以通过沉积工艺形成, 包括但不限于化学气相沉积 (CVD)、等离子辅助 CVD、原子层沉积 (ALD)、蒸镀、反应溅射、化学溶液沉积或其他类似沉积工艺。所述第二栅电介质层可以由 SiO_2 或从 ZrO_2 、 HfO_2 、 Al_2O_3 、 HfSiO 、 HfSiON 和/或其混合物中选择的高 K 电介质材料形成。所述第二栅层包括功函数金属栅 (TiN) 和金属导体层 (TiAl), 上面可以有晶硅。作为本发明的一个示例, 第二栅电介质层 140 的厚度可以在 1~5nm 的范围内。

此后, 可以按照传统的方法执行半导体制造工艺, 例如形成接触孔和金属化互连等以形成 MOS 器件。

本实施例通过在源极/漏极退火之后形成应变沟道 135, 避免了在常规 MOS 工艺中应变半导体沟道暴露于高温的源极/漏极退火处理, 由于减少了应变半导体沟道所要经历的处理步骤, 而避免了半导体层损耗。另外, 由于在弛豫层中形成的离子注入区的刻蚀速率明显大于其周围未经过离子注入的弛豫层部分的刻蚀速率, 故可容易的控制刻蚀深度, 以便控制最后形成的沟道区的厚度, 因而能够进一步控制产生在沟道区两侧的应力。

以上所述仅是本发明的较佳实施例，并非对本发明作任何限制。因此，在不脱离本发明技术方法的原理和随附权利要求书所保护范围的情况下，可以对本发明做出各种修改、变化。

权 利 要 求

1. 一种应变半导体沟道的形成方法，包括以下步骤：

在半导体衬底上形成 SiGe 弛豫层；

5 在所述弛豫层上形成第一栅结构以及环绕所述第一栅结构的侧墙；

在所述第一栅结构两侧的弛豫层中形成源极和漏极；

在所述弛豫层、第一栅结构和侧墙上形成层间介电层；

对所述层间介电层进行平坦化处理，以暴露出所述第一栅结构；

10 去除所述第一栅结构，以形成开口，从而露出所述弛豫层；

在所述开口中进行离子注入以在所述弛豫层中形成离子注入区；

刻蚀所述离子注入区以在所述弛豫层中形成沟槽；

在所述沟槽中外延形成半导体外延层以构成应变半导体沟道；以

及

15 在所述半导体外延层上形成第二栅结构。

2. 根据权利要求 1 所述的应变半导体沟道的形成方法，其中所述半导体衬底由 Si 或绝缘体上硅形成。

3. 根据权利要求 1 所述的应变半导体沟道的形成方法，其中所述 SiGe 弛豫层中 Ge 原子百分比从邻近所述半导体衬底的 20% 20 逐渐变化为远离所述半导体衬底的 100%。

4. 根据权利要求 1 所述的应变半导体沟道的形成方法，其中所述离子注入的注入剂为 P、As 或者是二者的组合。

5. 根据权利要求 4 所述的应变半导体沟道的形成方法，其中所述离子注入的剂量范围为 5×10^{13} - $4 \times 10^{15} \text{cm}^{-3}$ ，注入能量为

25 1-3keV。

6. 根据权利要求 1 所述的应变半导体沟道的形成方法，其中通过所述离子注入，使得所述离子注入区的深度为 3nm-10nm。

7. 根据权利要求 1 所述的应变半导体沟道的形成方法，其中在离子注入之后，还包括以下步骤：

30 在 700-800℃ 的温度范围内进行退火。

8. 根据权利要求 1 所述的应变半导体沟道的形成方法，其中所述刻蚀所述离子注入区是通过使用 NF_3 和 Cl_2 的干法刻蚀完成的。

9. 根据权利要求 1 所述的应变半导体沟道的形成方法，其中所述半导体外延层包括 Si 外延层、Ge 外延层或 SiGe 外延层。

10. 根据权利要求 9 所述的应变半导体沟道的形成方法，其中所述半导体外延层的厚度在 5-10nm 的范围内。

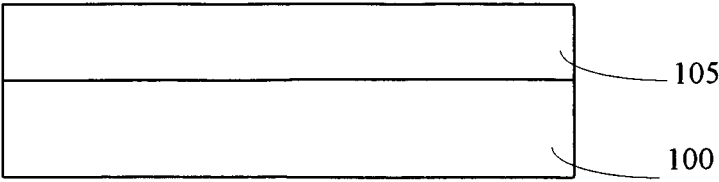


图1

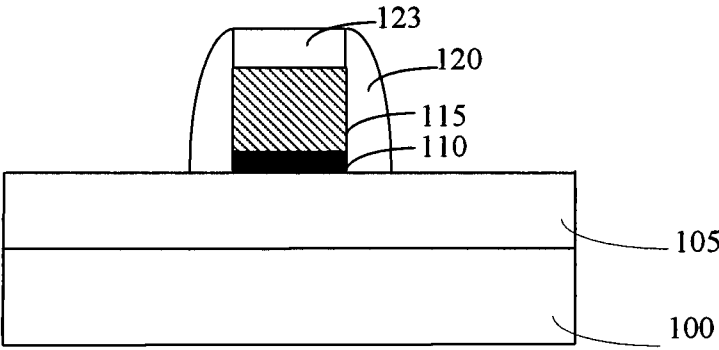


图2

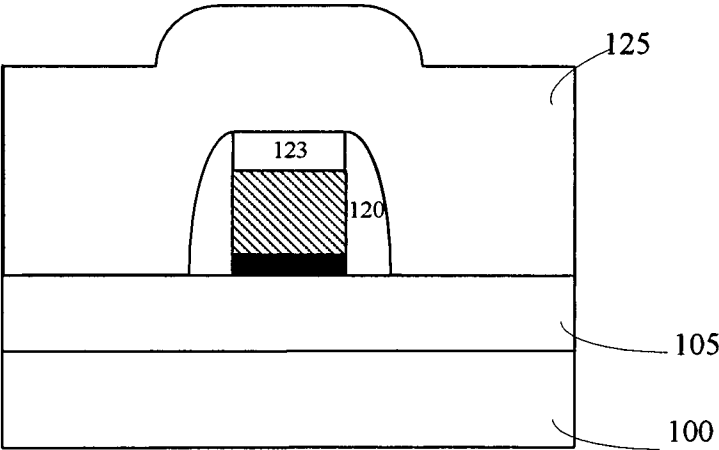


图3

2/3

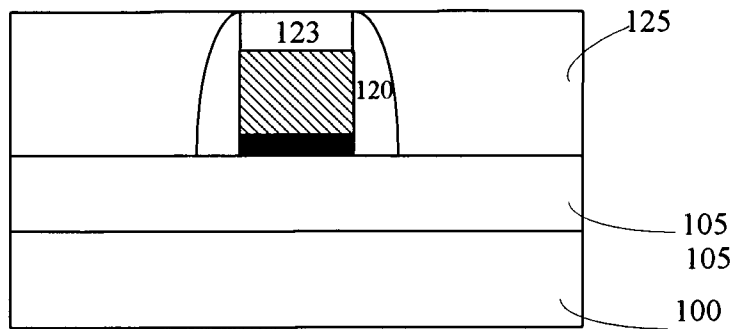


图4

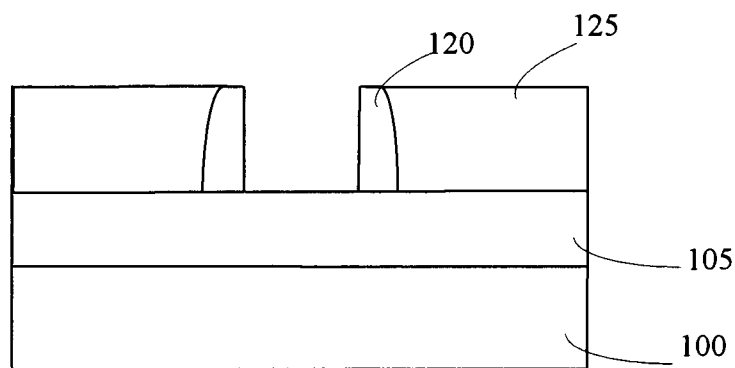


图5

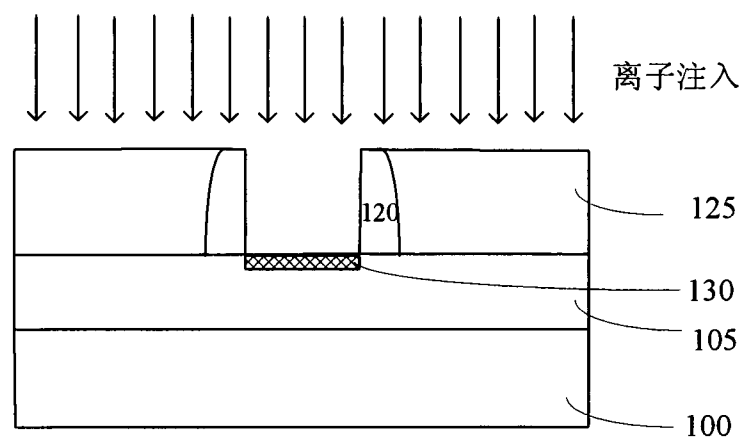


图6

3/3

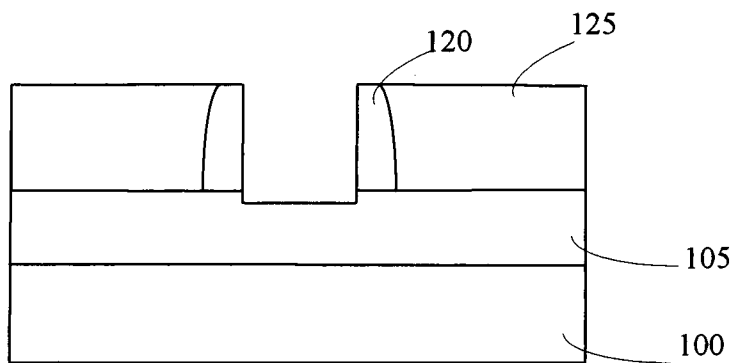


图7

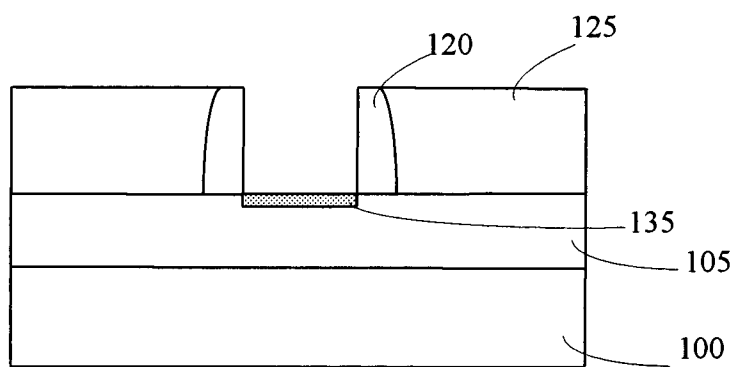


图8

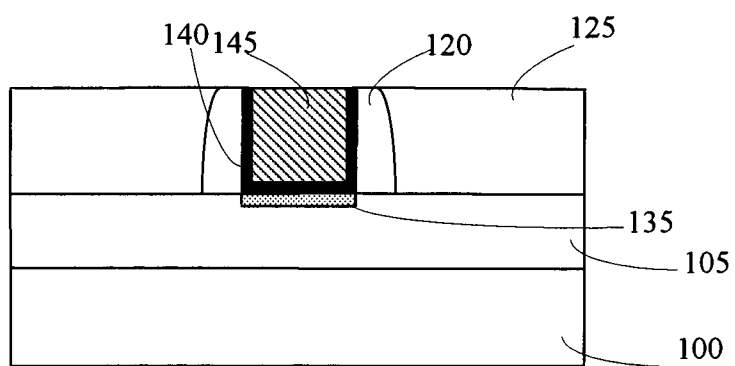


图9

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2011/001311

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L21/-; H01L29/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI;EPODOC;CNPAT;CNTXT: STRAIN, CHANNEL, IMPLANT

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to
Y	US20090302412A1 (INTERNATIONAL BUSINESS MACHINES CORPORATION) 10 December 2009 (10.12.2009), description, paragraphs 19-41, figures1-12	1-10
Y	US20070202707A1 (WEN Sophia) 30 August 2007 (30.08.2007), description, paragraphs 25-40, figures1-6	1-10
A	US6943087B1 (ADVANCED MICRO DEVICES, INC.) 13 September 2005 (13.09.2005), the whole document	1-10
A	CN101006569A (INTEL CORPORATION) 25 July 2007 (25.07.2007), the whole document	1-10
A	US6054355A (KABUSHIKI KAISHA TOSHIBA) 25 April 2000 (25.04.2000), the whole document	1-10
A	US7138310B2 (AMBERWAVE SYSTEMS CORPORATION) 21 November 2006 (21.11.2006), the whole document	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 02 March 2012 (02.03.2012)	Date of mailing of the international search report 29 March 2012 (29.03.2012)
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer SHAQ, Ye Telephone No. (86-10) 62413993

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2011/001311

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US20090302412A1	10.12.2009	WO2009148992A1	10.12.2009
		US7964487B2	21.06.2011
		US20110180853A1	28.07.2011
US20070202707A1	30.08.2007	US7790621B2	07.09.2010
US6943087B1	13.09.2005	None	
CN101006569A	25.07.2007	US20060046399A1	02.03.2006
		WO2006026010A2	09.03.2006
		KR20070051922A	18.05.2007
		KR100869771B1	21.11.2008
		TW200616152A	16.05.2006
		US7704833B2	27.04.2010
US6054355A	25.04.2000	JP11243195A	07.09.1999
		US6515338B1	04.02.2003
		US20030107088A1	12.06.2003
		US6664592B2	16.12.2003
		JP3892588B2	14.03.2007
US7138310B2	21.11.2006	WO03105204A2	18.12.2003
		US20040026765A1	12.02.2004
		AU2003238963A1	22.12.2003
		AU2003238963A8	27.10.2005
		US20070032009A1	08.02.2007
		US7566606B2	28.07.2009

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/001311

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/336 (2006.01) i

H01L29/10 (2006.01) i

H01L29/78 (2006.01) i

国际检索报告

国际申请号
PCT/CN2011/001311

A. 主题的分类

参见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L21/-; H01L29/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI;EPDOC;CNPAT;CNTXT: 应变, 沟道, 注入, 刻蚀, STRAIN, CHANNEL, IMPLANT

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	US20090302412A1 (INTERNATIONAL BUSINESS MACHINES CORPORATION) 10.12 月 2009 (10.12.2009) 说明书第 19-41 段、附图 1-12	1-10
Y	US20070202707A1 (WEN Sophia) 30.8 月 2007 (30.08.2007) 说明书第 25-40 段、附图 1-6	1-10
A	US6943087B1 (ADVANCED MICRO DEVICES, INC.) 13.9 月 2005 (13.09.2005) 全文	1-10
A	CN101006569A (英特尔公司) 25.7 月 2007 (25.07.2007) 全文	1-10
A	US6054355A (KABUSHIKI KAISHA TOSHIBA) 25.4 月 2000 (25.04.2000) 全文	1-10
A	US7138310B2 (AMBERWAVE SYSTEMS CORPORATION) 21.11 月 2006 (21.11.2006) 全文	1-10

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期
02.3 月 2012 (02.03.2012)

国际检索报告邮寄日期
29.3 月 2012 (29.03.2012)

ISA/CN 的名称和邮寄地址:
中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088
传真号: (86-10)62019451

受权官员
邵烨
电话号码: (86-10) **62413993**

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2011/001311

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
US20090302412A1	10.12.2009	WO2009148992A1	10.12.2009
		US7964487B2	21.06.2011
		US20110180853A1	28.07.2011
US20070202707A1	30.08.2007	US7790621B2	07.09.2010
US6943087B1	13.09.2005	无	
CN101006569A	25.07.2007	US20060046399A1	02.03.2006
		WO2006026010A2	09.03.2006
		KR20070051922A	18.05.2007
		KR100869771B1	21.11.2008
		TW200616152A	16.05.2006
		US7704833B2	27.04.2010
US6054355A	25.04.2000	JP11243195A	07.09.1999
		US6515338B1	04.02.2003
		US20030107088A1	12.06.2003
		US6664592B2	16.12.2003
		JP3892588B2	14.03.2007
US7138310B2	21.11.2006	WO03105204A2	18.12.2003
		US20040026765A1	12.02.2004
		AU2003238963A1	22.12.2003
		AU2003238963A8	27.10.2005
		US20070032009A1	08.02.2007
		US7566606B2	28.07.2009

续：第 2 页 A.主题的分类

H01L21/336 (2006.01) i

H01L29/10 (2006.01) i

H01L29/78 (2006.01) i