

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 3 区分  
 【発行日】令和 1 年 7 月 11 日 (2019.7.11)

【公表番号】特表 2018-524859 (P2018-524859A)  
 【公表日】平成 30 年 8 月 30 日 (2018.8.30)  
 【年通号数】公開・登録公報 2018-033  
 【出願番号】特願 2017-561908 (P2017-561908)  
 【国際特許分類】

H 0 4 L 29/06 (2006.01)

H 0 4 L 7/04 (2006.01)

【 F I 】

H 0 4 L 13/00 3 0 5 C

H 0 4 L 7/04 4 0 0

【手続補正書】  
 【提出日】令和 1 年 6 月 4 日 (2019.6.4)  
 【手続補正 1】  
 【補正対象書類名】特許請求の範囲  
 【補正対象項目名】全文  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

ユニバーサル非同期受信機 / 伝送機インターフェースであって、  
第 1 のモードにおいて従来のユニバーサル非同期受信機 / 伝送機プロトコルを使用する  
ように構成可能である、構成可能な非同期受信機および伝送機ユニットと、  
構成レジスタのセットと、  
構成可能な状態マシンと  
を備え、  
少なくとも第 1 の構成レジスタ内の制御ビットが設定された場合、前記構成可能な非同  
期受信機および伝送機ユニットは、第 2 のモードで動作し、前記状態マシンは、各々が前  
記構成レジスタによって規定される複数の所定の転送プロトコルのうちの 1 つを適用する  
ように前記ユニバーサル非同期受信機 / 伝送機インターフェースを制御し、それによって  
、種々のボーレートをサポートし、少なくともスタートビット構成、ストップビット構成  
、アイドル周期、チェックサム計算、データ挿入、およびパリティビットに選択可能な設  
定を提供して前記複数の所定の転送プロトコルを自動的にサポートするように前記受信機  
および伝送機ユニットを構成し、前記所定の転送プロトコルのうちの 1 つは、前記構成レ  
ジスタのうちの少なくとも 1 つを通して選択される、ユニバーサル非同期受信機 / 伝送機  
インターフェース。

【請求項 2】

前記複数の通信プロトコルは、DMX プロトコルを備える、請求項 1 に記載の ユニバー  
サル非同期受信機 / 伝送機インターフェース。

【請求項 3】

前記複数の通信プロトコルは、DALI プロトコルを備える、請求項 1 に記載の ユニバ  
ーサル非同期受信機 / 伝送機インターフェース。

【請求項 4】

前記複数の通信プロトコルは、LIN プロトコルを備える、請求項 1 に記載の ユニバ  
ーサル非同期受信機 / 伝送機インターフェース。

【請求項 5】

動作モードは、構成レジスタを通して設定される、請求項 1 に記載のユニバーサル非同期受信機 / 伝送機インターフェース。

【請求項 6】

前記 U A R T は、前記状態マシンが、前記第 2 のモードでブレイク、M A B、フレーム幅、M T B F、および M T B P のための自動サポートを提供するように前記構成レジスタを通してプログラム可能である、請求項 1 に記載のユニバーサル非同期受信機 / 伝送機インターフェース。

【請求項 7】

前記第 2 のモードにある場合、前記所定の転送プロトコルのうちの 1 つは、マンチェスタモードである、請求項 1 に記載のユニバーサル非同期受信機 / 伝送機インターフェース。

【請求項 8】

前記第 2 のモードにある場合、前記所定の転送プロトコルのうちの 1 つは、データ伝送がアドレスの後にデータを含む、アドレス検出モードである、請求項 1 に記載のユニバーサル非同期受信機 / 伝送機インターフェース。

【請求項 9】

前記構成可能な非同期受信機および伝送機ユニットは、F I F O をさらに備え、前記 F I F O の使用可能性は、前記構成レジスタ内の設定によって制御される、請求項 1 に記載の U A R T インターフェース。

【請求項 10】

請求項 1 ~ 9 のうちの 1 項に記載のユニバーサル非同期受信機 / 伝送機インターフェースを備える、マイクロコントローラ。

【請求項 11】

前記マイクロコントローラは、8 ビットマイクロコントローラ、16 ビットマイクロコントローラ、および 32 ビットマイクロコントローラから成る群から選択される、請求項 10 に記載のマイクロコントローラ。

【請求項 12】

前記ユニバーサル非同期受信機 / 伝送機インターフェースに結合されたタイマをさらに備える、請求項 10 に記載のマイクロコントローラ。

【請求項 13】

請求項 10 に記載のマイクロコントローラと、  
前記 U A R T インターフェースを介してデータを受信および伝送するように動作可能である、前記マイクロコントローラに結合された複数のコンポーネントと  
を備える、マイクロコントローラシステム。

【請求項 14】

前記複数のコンポーネントは、複数の視聴覚コンポーネントを備える、請求項 10 に記載のマイクロコントローラシステム。

【請求項 15】

ユニバーサル非同期受信機 / 伝送機インターフェースを動作させる方法であって、  
構成レジスタのセットを伴う構成可能な非同期受信機および伝送機ユニットと、構成可能な状態マシンとを提供することを含み、

前記方法は、

少なくとも第 1 の構成レジスタ内の制御ビットを消去する場合、少なくともスタートビット、データワード、およびストップビットを使用して従来のユニバーサル非同期受信機 / 伝送機プロトコルを使用するように前記構成可能な非同期受信機および伝送機を第 1 のモードで動作させるステップと、

前記制御ビットが設定された場合、前記構成可能な非同期受信機および伝送機ユニットを第 2 のモードで動作させ、各々が前記構成レジスタによって規定される複数の所定の転送プロトコルのうちの 1 つを適用するように、前記状態マシンによって前記ユニバーサル非同期受信機 / 伝送機インターフェースを制御するステップであって、それによって、種

々のボーレートをサポートし、少なくともスタートビット構成、ストップビット構成、アイドル周期、チェックサム計算、データ挿入、およびパリティビットに選択可能な設定を提供して前記所定の転送プロトコルのうちの1つを自動的にサポートするように前記受信機および伝送機ユニットを構成し、転送プロトコルは、前記構成レジスタのうちの少なくとも1つを通して選択される、ステップと

を含む、方法。

【請求項16】

前記複数の通信プロトコルは、DMXプロトコル、DALIプロトコル、またはLINプロトコルである、請求項15に記載の方法。

【請求項17】

前記UARTは、前記状態マシンが、前記第2のモードでブレイク、MAB、フレーム幅、MTBF、およびMTBPのための自動サポートを提供するように前記構成レジスタを通してプログラム可能である、請求項15～16のうちの1項に記載の方法。

【請求項18】

前記第2のモードにある場合、前記所定の転送プロトコルのうちの1つは、マンチェスタモード、または、データ伝送がアドレスの後にデータを含む、アドレス検出モードである、請求項15～16のうちの1項に記載の方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

いくつかの実施形態では、動作モードは、マンチェスタモードを含んでもよい。  
本願明細書は、例えば、以下の項目も提供する。

(項目1)

ユニバーサル非同期受信機/伝送機(UART)インターフェースであって、前記UARTインターフェースは、

構成可能な非同期受信機および伝送機ユニットと、

構成可能な状態マシンと

を備え、

前記状態マシンは、前記受信機および伝送機ユニットの構成が種々のボーレートをサポートし、スタートビットおよびストップビット構成を提供することを可能にし、前記状態マシンはさらに、複数の通信プロトコルを自動的にサポートするように構成可能である、UARTインターフェース。

(項目2)

前記複数の通信プロトコルは、DMXプロトコルを備える、項目1に記載のUARTインターフェース。

(項目3)

前記複数の通信プロトコルは、DALIプロトコルを備える、項目1に記載のUARTインターフェース。

(項目4)

前記複数の通信プロトコルは、LINプロトコルを備える、項目1に記載のUARTインターフェース。

(項目5)

動作モードは、構成レジスタを通して設定される、前記項目のうちの1項に記載のUARTインターフェース。

(項目6)

前記状態マシンは、第2のモードでブレイク、MAB、フレーム幅、MTBF、および

M T B P のための自動サポートを提供する、前記項目のうちの 1 項に記載の U A R T インターフェース。

( 項目 7 )

前記項目のうちの 1 項に記載の U A R T インターフェースを備える、マイクロコントローラ。

( 項目 8 )

前記マイクロコントローラは、8 ビットマイクロコントローラ、16 ビットマイクロコントローラ、および 32 ビットマイクロコントローラから成る群から選択される、項目 7 に記載のマイクロコントローラ。

( 項目 9 )

前記 U A R T インターフェースに結合されたタイマをさらに備える、項目 7 に記載のマイクロコントローラ。

( 項目 10 )

前記動作モードは、マンチェスタモードを備える、前記項目のうちの 1 項に記載の U A R T インターフェース。

( 項目 11 )

ユニバーサル非同期受信機 / 伝送機 ( U A R T ) インターフェースであって、前記 U A R T インターフェースは、構成可能な非同期受信機および伝送機ユニットと、構成可能な状態マシンとを備え、前記状態マシンは、前記受信機および伝送機ユニットの構成が種々のボーレートをサポートし、スタートビットおよびストップビット構成を提供することを可能にし、前記状態マシンはさらに、複数の通信プロトコルを自動的にサポートするように構成可能である、U A R T インターフェースと、

前記 U A R T インターフェースを備えるマイクロコントローラと、

前記 U A R T インターフェースを介してデータを受信および伝送するように動作可能である、前記マイクロコントローラに結合された複数のコンポーネントと

を備える、マイクロコントローラシステム。

( 項目 12 )

前記複数の通信プロトコルは、D M X プロトコルを備える、項目 11 に記載のマイクロコントローラシステム。

( 項目 13 )

前記複数の通信プロトコルは、D A L I プロトコルを備える、項目 11 に記載のマイクロコントローラシステム。

( 項目 14 )

前記複数の通信プロトコルは、L I N プロトコルを備える、項目 11 に記載のマイクロコントローラシステム。

( 項目 15 )

動作モードは、構成レジスタを通して設定される、項目 11 - 14 のうちの 1 項に記載のマイクロコントローラシステム。

( 項目 16 )

前記状態マシンは、第 2 のモードでブレイク、M A B、フレーム幅、M T B F、および M T B P のための自動サポートを提供する、項目 11 - 15 のうちの 1 項に記載のマイクロコントローラシステム。

( 項目 17 )

前記マイクロコントローラは、8 ビットマイクロコントローラである、項目 11 - 16 のうちの 1 項に記載のマイクロコントローラシステム。

( 項目 18 )

前記 U A R T インターフェースに結合されたタイマをさらに備える、項目 11 - 17 のうちの 1 項に記載のマイクロコントローラシステム。

( 項目 19 )

動作モードは、マンチェスタモードを備える、項目 11 - 18 のうちの 1 項に記載のマ

マイクロコントローラシステム。

( 項目 2 0 )

前記複数のコンポーネントは、複数の視聴覚コンポーネントを備える、項目 1 1 - 1 9  
のうちの 1 項に記載のマイクロコントローラシステム。