

公告本

申請日期	86 年 6 月 11 日
案 號	86108045
類 別	G09G 5/00

A4
C4

424217

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 名稱	中 文	用於圖形影像非同步顯示之方法及裝置
	英 文	Method and apparatus for asynchronous display of graphic images
二、發明 創作人	姓 名	(1) 亞歷山大·艾格力特 Eglit, Alexander (2) 維拉德·布立爾 Brill, Vlad (3) 席利哈·寇薩 Kotha, Sridhar
	國 籍	(1) 俄羅斯 (2) 美國 (3) 印度
	住、居所	(1) 美國加州半月灣高地路六四七號 647 Highland Avenue, Half Moon Bay, CA 94019, U. S. A. (2) 美國加州坎培爾戴瑞爾路二三二號 232 Darryl Drive, Campbell, CA 95008, U. S. A. (3) 美國加州佛利蒙萊辛頓街三八七二五號 38725 Lexington Street, Fremont, CA 94536, U. S. A.
三、申請人	姓 名 (名稱)	(1) 席拉斯邏輯股份有限公司 Cirrus Logic, Inc.
	國 籍	(1) 美國
	住、居所 (事務所)	(1) 美國加州佛里蒙特西威倫路三一〇〇號 3100 West Warren Avenue, Fremont, CA 94538 USA
	代 表 人 姓 名	(1) 羅伯特·多那 Donohue, Robert F.

裝

訂

線

424217

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權

美國 1996年6月28日 08/671,873 有主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

發明領域

本發明針對可攜式電腦之領域，即膝上型，筆記型或具備平面顯示器並具或不具SIMULSCAN能力之類似可攜式電腦。尤其是，本發明與在固定解析度LCD畫面顯示器上顯示高解析度之圖形資料有關。

相關申請案之前後參照

本發明與此間納入參考，標題為「將圖形影像加以擴展以便顯示在LCD畫面上之方法與裝置」之申請案件編號CRUS-0059有關。

發明背景

可攜式電腦系統之主元件為一顯示器。因陰極射線管(CRT)顯示器相當大且笨重，並具高功率之要求故要主動找尋其它替代品。平面顯示技術代表取代CRT顯示技術之一重要替代品。平面顯示器較CRT顯示器有許多好處。平面顯示器含許多不同顯示型式，最普遍使用者為液晶顯示器(LCD)。LCD顯示器之好處為小巧並相當扁平，省電，且在許多場合能作彩色顯示。LCD顯示器之典型壞處為在明亮光線下，尤其是在明亮之自然光線下，對比較差，在冷溫下表現不一致，且顯示解析度受限於固定數目之行列元件。在這些限制當中，固定解析度對於在多媒體環境下操作LCD時可能造成明顯之問題。多媒使用者可能需要一可建置成不同顯示解析度之監視器。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(2)

類比 C R T 顯示器可輕易建置成不同解析度。

平面顯示器典型上可含兩玻璃板，此兩玻璃板中間夾著主動元件而加以壓緊，高解析度平面顯示器利用矩陣定址加以觸發像素。列導電條嵌在一畫面之一邊而類似之行導電條則位於另一邊。畫面根據一列列依序被加以觸發。這種程序在此間被納入參照之標題為「高解析度圖形顯示系統」，Peddie 1994 (PP.191-225) 中將有更詳細說明，然而，在本技藝中，已經知道 L C D 定址之一般性質。

L C D 平面顯示解析度可以 L C D 之實際結構加以說明。C R T 顯示器有一連續之磷塗層並為一驅動電子束之類比信號加以照亮。由於 C R T 之類比性質，將顯示解析度照比例加以縮放即相當簡單。L C D 顯示器有一實際像素之固定陣列，此像素可藉施加或去除電荷加以啓閉。而 C R T 之解析度可藉改變掃描頻率參數加以變動，L C D 受限於固定數量之列與行元件。固定解析度之 L C D 顯示器在多媒體系統中特別麻煩。這種系統可能需要改變顯示解析度，俾能充份利用顯示高解析度圖形之應用程式。而且，對於宣稱具完全 V G A , S V G A 及 X G A 相容性之顯示控制器廠商而言，必須克服固定平面解析度之限制。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

424217

民國 89 年 4 月 17 日
 修正
 補充

五、發明說明 (3)

畫面型式	一般解析度	垂直掃描頻率
V G A 畫面	640 × 480	25 MHz
S V G A 畫面	800 × 600	40 MHz
X G A 畫面	1024 × 768	65 MHz

表 1 - 不同圖形顯示模式之垂直掃描頻率

如同類比 C R T 般，可以一水平與垂直掃描信號來控制 L C D 畫面。在一特定位置之垂直與水平掃描信號一致之期間，資料會顯示在其個別之螢幕位置。以與顯示解析度成比例之頻率對水平與垂直掃描信號加以設定。表 1 含一般圖形顯示模式之垂直掃描頻率。典型之垂直掃描頻率可為 25 M H z ， 640 像素 × 480 像素顯示， 40 M H z ， 800 像素 × 600 像素，以及 65 M H z ， 1024 像素 × 768 像素。含 1280 像素 × 960 像素之新畫面可有一甚至更高之垂直掃描頻率。因此，高解析度顯示器比一相當低解析度之顯示器可有一較高之掃描頻率。

利用述說高頻之一般原理，與高解析度相稱，在維持本質掃描解析度下，藉著嘗試去複製低解析度顯示之較低

(請先閱讀背面之注意事項再填寫本頁)

裝 訂 線

煩請委員明示，本案是否變更原實質內容

經濟部智慧財產局員工消費合作社印製

五、發明說明(4)

掃描頻率可達成某種程度之比例縮小。例如，在600像素×800像素之固定解析度顯示上，藉著降低將資料加以計時算進顯示器之頻率，可對640像素×480像素解析度之輸出比例如以縮放。這種擴展相關問題之方法可被認為是同步的。同步方法在擴展某些解析度上有一些壞處。

由於用在需要擴展之某些解析度的掃描頻率間之關係，同步擴展之方法可能非我們想要的。如跳動之視差及相關之掉線可能導致醒目及討厭的視覺人工製品。而且，可能察覺到水平跳動且甚至更令人討厭，因部分顯示從一邊位移至另一邊。這是由於不能擴展之設計需對第二解析度之對應線計算以第一解析度產生之每一條線。彼此均勻分割之解析度可能最適合同步之方法。

當根據不同預期顯示解析度及固定解析度顯示能力之CRT顯示線與LCD顯示線之比率非為整數以及當通常考慮想要從產生輸出顯示解析度之時間基準將產生顯示資料之時間基準加以拆開時，非同步之方法可能是必要的。可考慮當每2條CRT線必須顯示3條LCD顯示線之例子。

習知方法使用相當昂貴之雙路徑方法，每一要加以驅動之顯示器可能要雙重之硬體。除硬體成本外，頻寬需求約為兩倍且由於雙路徑之方法，可用頻寬約被減半。雙路徑方法之其它壞處為軟體之非透明性。由於雙路徑之方法，為了能在各種解析度下加以運作，顯示之相關軟體可能

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(5)

需分別修改成標準暫存器內容，標準位址或其它同標的東西。

就轉換圖形解析度而言，當預期顯示解析度大於畫面時，縮小比例具有之問題較少。然而放大比例可能存在特殊之問題。當試著要在較高解析度，固定解析度畫面顯示器上加以顯示較低解析度之圖形時，可使用多種之補償方法。利用單影暫存器及延伸暫存器即可使用補償特性。利用暫存器可設定補償方法及預期參數，如輸出解析度。

某些系統使用已知為「居中」之補償技術。由於「居中」之緣故，可將一較小解析度之圖形影像放在一較大解析度顯示器之中央。關於將一640像素×480像素之顯示器居中放在全彩，例如，1024像素×768像素顯示器內時之一個問題為受限之頻寬。在一以本質模式（如本質640像素×480像素，時序25MHz）支援640像素×480像素之顯示器上，可有足夠之頻寬支援每個像素24或32位元之色彩。當頻率增加時，如在不支援可顯示640像素×480像素解析度之本質時序之固定畫面1024像素×768像素顯示上，為增加解析度間之頻率，頻寬要求即隨比例增加。大半之32或64位元控制器在640像素×480像素之本質解析度下，可能只支援24或32位元全彩。「居中」與習知擴展技術之另一問題為要支援之程式規劃的範圍。必須對許多單影暫存器加以作程式規劃，且需置放保護裝置加以建置然後再保留擴展之顯示設定。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(6)

圖 1 說明習知之“居中”技術。在居中顯示時，解析度為 640 像素 × 480 像素之圖形視窗 100 可顯示在固定解析度畫面 101 上，畫面 101 可顯示 1024 像素 × 768 像素之固定解析度。圖形視窗 100 可由一諸如具有高解析度圖形之電腦遊戲軟體應用程式加以產生。為達一致及相容目的，這種電腦遊戲不管顯示器之解析度能力，可顯示 640 像素 × 480 像素之解析度。

必須能接納不同之尺寸，將較小之顯示實際加以“居中”在一較大之解析度畫面中。而且，必須能接納約 25 MHz 之正常 V G A 時序以及約 65 MHz，1024 像素 × 768 像素顯示之 L C D 畫面本質時序等不同時序。另言之，在居中顯示時，畫面需能產生空白像素，主動調適低解析度圖形模式與高解析度畫面間之差異。所造成之顯示常常太小而無法允許收視。對於 1024 × 768 像素之畫面，在作居中顯示時，9 或 10 吋顯示表面中可能有三分之一沒用到。這不僅浪費畫面功能，而且由於時序自動中繼之緣故，畫面重清率並不佳而且在視窗或 D O S 文字模式下所顯示之資訊常常因太小而不便閱讀。就經濟之觀點而言，使用者為增加畫面顯示之解析度支付額外費用卻只得到拙劣之效能。

另一垂直比例縮放之補償技術已知為線之複製。在線之複製或拉長時，每第九條線可被複製在後續之下一條線上。在文字模式下，可插入空白線，均勻地填入整個畫面中。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明(7)

當試著經由SIMULSCAN輸出或一輔助輸出驅動兩個具備不同顯示解析度之顯示裝置時，還會有另一問題產生。例如，在執行微軟視窗作業中，如同用在SIMULSCAN顯示中一般，藉一圖像加以觸發雙顯示模式。然後由視窗圖形驅動器介面(GDI)將要求傳遞給一適當之顯示驅動器及硬體。然而，一或兩種顯示一次只能選擇一種圖形解析度。另言之，就一特殊SIMULSCAN環境之各種顯示而言，分開之顯示解析度並非我們想要的。於是，在一具800像素×600像素LCD顯示器之筆記型系統中，例如，如選擇640像素×480像素之解析度加以驅動外接LCD投射畫面作為SIMULSCAN輸出，則LCD輸出必須如稍早所說明，加以居中顯示，或用不同方式加以接納。

一般而言，固定解析度畫面在圖形比例縮放上表現出最大的困難，因其它元件可能更常變形。可由系統產生之每一解析度必須能被顯示在一固定畫面上而達真正相容性。然而，某些以CRT為基準之投射系統，對於時序及解析度參數而言可能不會變形且因此必須只能依其本質解析度用。因其可能使用非標準的時序或解析度，此本質解析度可能表現出特殊之困難。

投射CRT顯示器之一典型本質解析度為640像素×480像素。假如投射系統解析度不符合畫面解析度時，使用固定解析度投射系統會有固定解析度畫面之問題。在此狀況下，關掉LCD畫面顯示可能為一非預期之替代方式。另一非預期之替代方式為先前說明之雙路徑方法，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(8)

此方法允許獨立顯示任何兩種解析度。

當這種多媒體顯示設備與傳統可攜式電腦一起使用時，由於固定解析度之相關問題，兩種顯示（內部或投射式）同時只能顯示單一顯示解析度。在許多例子中，想要可將簡報資料投射在一外部監視器上，而將其它資訊（例如，演講者之註記）顯示在內部顯示器上。我們也想要能對內部與外部顯示器加以切換，使得演講者在投射顯示前可先預覽影像。而且，在利用電腦之其它狀況下，如CAD系統，試算表，以及文字處理等，可能需要包含不同影像之二種視訊顯示器。尤其是，使用視窗預期可允許使用者在第一視訊顯示器上（如膝上型平面顯示器）開啓一視窗（或應用程式）以及在另一顯示器上（如外部顯示器）開啓另一應用程式。於是，例如，使用者可在一顯示器上顯示一排程程式（每日組織程式），而在另一顯示器上操作一文字處理程式。

設置多個顯示器使其具備不同影像之普遍的習知方法之壞處只是在硬體成本之上，其中之影像是由先前所說明之雙路徑方法的電腦所加以驅動。在膝上型或筆記型電腦中，除了成本外，雙路徑方法可能增加電耗，重量及尺寸大小。在高度競爭之筆記型電腦市場上，減小功率，成本，尺寸大小及重量特別是個關鍵。

驅動兩個顯示器之其它方法含兩個顯示信號共享重清率。為忠實提供兩個不同的顯示解析度，我們想要能產生兩個分開之訊號給具不同解析度，像素深度，以及／或重

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

五、發明說明(9)

清率之兩個視訊顯示器。例如，我們想要能以不同圖形模式產生兩種顯示方式，或一種顯示為圖形模式而另一種為文字模式。而且，兩種不同顯示器（例如，平面顯示器及 CRT）可彼此使用不同之重清率。以另一種方式，一種顯示器可在另一顯示器所沒有之一特別重清率作業下提供效能的改善。然而，就將一影像放大至一固定解析度顯示而言，傳統的插補法可能做不到或效率不夠。

插補法為放大視訊影像所用已深為人知之一習知技術。在插補設計中，一般利用來源視訊影像中之一些相鄰像素加以產生額外之新像素。在來源影像資料之垂直插補期間，由於垂直插補通常需要來自不同掃描線之像素，故可能在掃描線主要儲存次序設計中遭遇到總處理能力效能之問題。存取不同掃描線可能需要從強迫非對齊或非分頁模式讀取之顯示記憶體之不同分頁中擷取資料。非分頁模式讀取比存取位在一預充電列中記憶體位置之分頁模式可能需要更多的時鐘週期。於是，垂直插補期間之平均記憶體存取時間可能大大高出在相同列中之連續記憶體存取。在垂直插補期間之高平均記憶體存取時間可能造成圖形控制器晶片整體總處理能力效能之降低。

為減小跨不同列之存取數，圖形控制器晶片可在本地記憶元件中擷取並儲存先前之掃描線。例如，關於圖 2，圖形控制器晶片可擷取並儲存對應掃描線 A - B 之所有像素，並在位於一圖形控制器晶片內之本地記憶體中儲存所擷取之像素。圖形控制器晶片然後可再擷取對應掃描線 C

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(10)

- D 之像素，並利用儲存在本地記憶體中之像素加以插補。

發明摘要

在至少具備一固定解析度畫面顯示器以及一如投射式顯示器之固定解析度 CRT 顯示器之電腦系統中，可使用一顯示控制器將至少一非同步顯示解析度輸出至一固定解析度之畫面顯示器。控制器可以一種解析度接收顯示資料，例如，640 像素 × 480 像素。顯示資料可被輸出至一 CRT 顯示器及一時間基轉換器，該轉換器將顯示資料以非同步方式加以轉換成一符合固定較高解析度畫面之解析度，此解析度畫面可為 600 × 800 像素，1024 像素 × 768 像素或類此者之固定解析度。

根據一預定之關係加以比較不同時序訊號並控制顯示線不同步輸出之時間基轉換器可自垂直時鐘 VCLK，點時鐘 DCLK，CRT 水平重清 CRT HDISP，以及 LCD 水平重清 LCD HDISP 訊號接收時序輸入。一水平離散時間振盪器可自 H_{SIZE CRT} 大小之 CRT 水平線，LCD 之 H_{TOTAL LCD} 總水平線接收輸入，且可輸出一水平相位訊號至一多相插補器，此插補器可控制接收自一線緩衝器，一第一及第二 D 型正反器，以及直接自一時間基轉換器之像素的插補。如說明之線緩衝器也可作為一垂直線濾波器。而且，表示 LCD HDISP 之訊號可自水平離散時間振盪器加以輸出並輸入到一如上所說明

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(11)

之時間基轉換器。垂直離散時間振盪器可從分別代表分子與分母之 N 與 D 訊號接收輸入。而且，可將一垂直相位訊號輸出至一如上所說明之多相插補器。掃描結束 (E O S) 訊號可被加以輸入至一如上所說明之時間基轉換器，控制垂直掃描次序之結束。來自一多相插補器之輸出可被輸入至一用來驅動 LCD 畫面之 LCD 畫面介面。

如說明之一線緩衝器可接收至儲存顯示資料之掃描線且可用兩正反器元件將輸入至一多相插補器之顯示資料，分別針對正反器元件加以延遲一時鐘週期以及針對線緩衝器加以延遲一掃描線週期。於是，依下列方式可同時將四個相鄰像素加以輸入至一多相插補器，用來放大。在核心 V G A 邏輯內產生之顯示資料可被加以輸出至一時間基轉換器。一時間基轉換器將顯示資料輸出至一 C R T 顯示器，一線緩衝器，一多相插補器之輸入端，以及一正反器元件。正反器元件之輸出可被加以輸入至一多相插補器之另一輸入端，線緩衝器之輸出可被加以輸入端至一多相插補器之另一輸入端以及另一正反器元件。最後，與線緩衝器輸出聯合之正反器輸出可被加以輸出至一多相插補器之第四輸入端。於是，具相關延遲之四個輸入，產生四個水平及垂直相鄰之像素，並被加以輸入至一然後可將圖形資料放大至預期輸出顯示解析度之多相插補器。利用在輸入像素上作離散餘弦轉換可完成插補。可使用插補法將較低之解析度顯示資料放大至一較高解析度之固定解析度畫面。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(12)

發明詳述

此處之說明只靠說明本發明優選實例之例子。然而，只要不偏離本發明之精神，可將本發明之方法與裝置以類似方法加以應用在其它實例中。

圖2為一相鄰來源像素及經由插補法產生之像素的說明圖。圖2表示原始來源視訊影像之像素(A, B, C, 與D)以及以造成放大原始來源視訊影像之插補法產生之像素(E - P)。例如，像素E可以公式 $(2/3 A + 1/3 B)$ 加以產生。如各像素以GRB格式表示，則可利用像素A, B之對應組件產生像素E之GRB組件。利用公式 $(1/3 A + 2/3 C)$ 可類似地產生像素K。諸如E, F像素之產生可稱為水平插補，因像素E, F是利用位於水平位置之像素A, B所產生的。諸如G, K像素之產生可稱為垂直插補。

圖3為一方塊圖，說明與本發明非同步擴充電路相關之組件。本發明非同步擴充電路所用之擴充參數可計算如下。指定下列參數， $H_{SIZE\ LCD}$ —像素中LCD畫面之水平尺寸， $H_{SIZE\ CRT}$ —像素中CRT之水平尺寸， $V_{SIZE\ LCD}$ —像素中LCD之垂直尺寸， $V_{SIZE\ CRT}$ —像素中CRT之垂直尺寸， $H_{TOTAL\ CRT}$ —CRT之水平總像素， $V_{TOTAL\ CRT}$ —CRT之垂直總像素，且 $F_v = 1/T_v$ 垂直圖框比率或頻率，利用方程式1-6計算圖框時鐘比率 F_{vCLK} 與 T_{vCLK} ，垂直放大比率， $H_{TOTAL\ LCD}$ 和 F_{DCLK} 和 T_{DCLK} 以及參考參數。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(13)

就一指定圖框比率 F_V 而言，可計算 F_{VCLK} 和 T_{VCLK} 如下：

$$F_{VCLK} = V_{TOTAL CRT} \cdot H_{TOTAL CRT} \cdot F_V \quad (1)$$

$$T_{VCLK} = 1 / F_{VCLK} = T_V / (V_{TOTAL CRT} \cdot H_{TOTAL CRT}) \quad (2)$$

爲達適當之放大比例，必需選取減小分子與分母大小之比率，如：

$$N / D = V_{SIZE LCD} / V_{SIZE CRT} \quad (3)$$

再來，根據水平重描之需求可選取 $H_{TOTAL LCD}$ ，且利用以下關係可選取 T_{DCLK} 並加以減小：

$$H_{TOTAL CRT} = D / N \cdot T_{VCLK} / T_{DCLK} \cdot H_{TOTAL LCD} \quad (4)$$

爲參考起見，利用下列關係計算其它時序參數：

$$V_{TOTAL LCD} = N / D \cdot V_{TOTAL CRT} \quad (5)$$

$$T_{H LCD} = H_{TOTAL LCD} \cdot T_{DCLK} \quad (6)$$

利用下列方程式來決定垂直 D T O 3 1 6 與水平

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (14)

D T O 3 1 5 參數：

$$\text{PARAM} / \text{MODULO} = (\text{V SIZE CRT} \cdot \text{H TOTAL CRT}) / (\text{V SIZE LCD} \cdot \text{H TOTAL LCD}) \quad (7)$$

P A R A M 表示，例如輸至水平 D T O 3 1 5 之 P 輸入。M O D U L O 表示輸至水平 D T O 3 1 5 之 M O D Q 輸入。當 P A R A M 值達 M O D U L O 值時，即產生輸出，在水平 D T O 3 1 5 之案例中，此輸出表示，當接收到足夠之 H S I Z E C R T 3 2 2 輸入加以填滿 C R T，或計數達到 H T O T A L C R T 3 2 3 時。

V G A 核心 3 0 0 表示在產生顯示資料技藝中已知之一標準 V G A 控制器。V G A 核心 3 0 0 可以一像素頻率產生並輸出顯示資料線，在較佳實例中，此像素頻率等於 C R T 投射畫面之顯示解析度。在較佳實例中，以每像素 2 4 位元之 R G B 格式產生之線 3 1 2，以頻率 3 1 1 輸出至 C R T 驅動器 3 2 7 及時間基轉換器 3 1 3。線 3 1 2 也可以每像素 3 2 位元加以產生。在較佳實例中，V G A 核心 3 0 0 也可以一等於 6 4 0 像素 × 4 8 0 像素之頻率產生顯示資訊。C R T 驅動器 3 2 7 將線輸出至如一投射螢幕之 C R T 顯示器 3 9 8，此投射螢幕可使用此技藝中已知之標準 C R T (R G B) 顯示技術。

時間基轉換器 3 1 3 可自 V G A 核心 3 0 0，

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (15)

V C L K 3 1 1 , C R T H D I S P 3 2 5 ,
 D C L K 3 2 6 或 " 點時鐘 " , 以及進位輸出訊號
 3 2 1 接收輸入, 其中, C R T H D I S P 3 2 5 為
 C R T 之水平重描訊號, D C L K 3 2 6 為從 V G A 核
 心 3 0 0 將像素加以輸出之速率, 而且可利用方程式 1 -
 6 , 以下列方式執行 C R T 線與 L C D 線間之時間基轉換
 。線可以與 C R T 3 9 8 解析度成比例之 D C L K
 3 2 6 加以接收。亦做為線儲存器或線緩衝器之時間基轉
 換器 3 1 3 內部, 以頻率 3 1 1 下所接收到之線被與需要
 L C D 畫面顯示器 3 9 9 頻率之線作比較。圖 5 說明
 C R T 線與 L C D 線間之時序關係。就高於 C R T 解析度
 之 L C D 畫面而言, 因 L C D 畫面顯示器 3 9 9 需要線之
 速率高於 C R T 3 9 8 所產生之線之速率, 故重複之線
 必須加以輸出至 L C D 畫面顯示器 3 9 9 。圖 5 說明
 L C D 畫面顯示器 3 9 9 與 C R T 3 9 8 如何以非同步
 方式產生線。因 L C D 畫面顯示器 3 9 9 比 C R T
 3 9 8 有較高之解析度, 故在 C R T 3 9 8 之線時序間
 隔末端之前需要另一條線。C R T 3 9 8 進行中之線
 3 1 2 將在 L C D 畫面顯示器 3 9 9 中加以重複。

從時間基轉換器 3 1 3 加以輸出之顯示資料可被加以
 輸入至垂直濾波器 / 線緩衝器 3 1 4 , D 型正反器 3 0 7
 與多相插補器 3 0 5 。垂直濾波器 / 線緩衝器 3 1 4 可自
 時間基轉換器 3 1 3 接收顯示資料, 而在優選實例中, 濾
 波器顯示資料, 例如, 使用一離散餘弦轉換濾波器。在垂

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (16)

直離散時間振盪器 (D T O) 3 1 6 之控制下，可將顯示資料儲存在垂直濾波器 / 線緩衝器 3 1 4 中，垂直離散時間振盪器 3 1 6 可在垂直掃描結束時發出訊號 E O S 3 2 0。自垂直濾波器 / 線緩衝器 3 1 4 加以輸出之顯示資料可被加以輸入至多相插補器 3 0 5 及 D 型正反器 3 0 6。

可利用水平 D T O 3 1 5 與垂直 D T O 3 1 6 提供並控制水平與垂直頻率相關之參數，如 H SIZE LCD，H SIZE CRT，V SIZE LCD，V SIZE CRT，H TOTAL CRT，以及 V TOTAL CRT。水平 D T O 3 1 5 接收表示水平掃描大小之 H SIZE CRT 訊號 3 2 2 以及表示水平掃描總數之 H TOTAL CRT 訊號 3 2 3。H P H A S E 3 2 4 表示水平相位且可被輸入至多相插補器 3 0 5。從水平 D T O 3 1 5 之 H SIZE CRT 3 2 2 與 H TOTAL CRT 3 2 3 之比較，可將進位輸出 3 2 1 輸入至時間基轉換器 3 1 3 並用來控制從時間基轉換器 3 1 3 之輸出線。垂直 D T O 3 1 6 接收在方程式 4 中代表分母值 D 與分子值 N 之 D 訊號 3 1 7 及 N 訊號 3 1 8。D 訊號 3 1 7 與 N 訊號 3 1 8 可在暫存器中加以作程式規劃或以別種方式，由軟體供應，此軟體依方程式 4 中參數之間所預期之關係而定。表示實行之垂直相位 (V P H) 訊號 3 1 9 為多相插補器 3 0 5 之輸出。

各 D 型正反器 3 0 6 與 3 0 7 可在垂直方向加入一額外之延遲週期使多相插補器 3 0 5 可接收像素 X (0，1

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

), $X(0, 0)$, $X(1, 0)$, $X(1, 1)$ 。此四個像素表示在各水平與垂直方向之兩相鄰像素。多相插補器 305 所產生之像素被加以輸出至畫面介面 309, 畫面介面 309 可被用來在對應之 LCD 畫面顯示器 399 上產生顯示資訊。

圖 4 為一產生 VCLK 406 電路之說明圖。

VCO PLL 400 產生並保持 DCLK 405 之頻率穩定性。DCLK 405 可被輸入至 VCLK DTO 401 及閘極 402。輸入 P 403 與輸入 Q 404 亦可被輸入至 VCLK DTO 401 且分別與預期之輸出頻率及輸入頻率成比例。DCLK 405 與從 DTO 401 之進位輸出訊號可被加以輸入至閘極 402 且可被用來產生 VCLK 406。

圖 5 為一時序圖, 說明 CRT 投射顯示器所產生之線與固定解析度 LCD 畫面所產生之線之間的時序關係。

CRT HS 訊號 501 表示 CRT 之水平掃描訊號並如時間 505, 506 與 507 所示, 與 CRT 水平重描時距末端同步。時間 505, 506 與 507 如圖所示對應 CRT 線之產生。L0 與 L1 是任意指定用來比較對應於 CRT 顯示器與 LCD 顯示器所產生之線的時序的。

L0 表示線 0 而 L1 表示線 1; 隨後之線重新使用 L0 和 L1 作為參閱數。因此藉指定 L0 與 L1, 可看到 CRT 所產生之 L0 與 LCD 所產生之 L1 間之關係。例如在時間 506 期間, L0 之資料被加以複製給第二 LCD 線。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

因本發明發表了¹⁸CRT與LCD顯示器間之非同步關係，在時間505與506間之時間間距當中，LCD所顯示之任何線數將被複製成Lφ。

當顯示水平線期間，CRT HDISP訊號502顯示為主動而在回到開始下一線掃描時之重描時距期間，502顯示為被動。LCD HS 503表示LCD畫面之水平掃描訊號並與LCD HDISP訊號504之重描時距末端一致。當顯示水平線期間，LCD HDISP訊號504顯示為主動而在回到開始下一掃描時之重描時距期間，504顯示為被動。如圖5所示，在等於顯示兩CRT線之時距間可顯示三條LCD線。由於每兩條CRT線需顯示三條LCD線而產生1.5之比例因子。根據方程式(3)，CRT解析度與LCD畫面固定解析度之比率可以非同步方式產生任何數目之LCD線作為CRT線之一項功能。因LO之顯示資料為CRT線之輸出，故LO為LCD線之輸出。在完成CRT之LO前，結束LCD之LO且開始一個時距作重描。因CRT之LO仍然在進行輸出，然後，LCD之下一線開始寫入LO。因CRT線與LCD線之顯示資料得自一由VGA核心300輸出之共通資料流，只有時序差影響輸出至各CRT線LCD之線的數目。於是，在實際之限制內，利用原來產生作為CRT輸出之顯示資料，可以非同步方式輸出任何數目之LCD線。

圖6為本發明一離散時間振盪器實例之說明圖。為施

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 ()
19

行本發明之水平及垂直 D T O 方塊，可利用圖 6 所圖示之這種電路來施行 P L L 功能及除算功能。作為圖 6 之背景，方程式 (8) 說明圖 6 中值 P 6 0 3，Q，F_{in} 6 0 2 與 F_{out} 6 0 4 間之關係。

$$f_{out} = f_{in} (P / Q) \quad (8)$$

值 P 6 0 3 為累加器 6 0 0 之輸入。值 P 6 0 3 代表方程式 1 右邊分數之分子。值 P 6 0 3 可與預期之輸出頻率 F_{out} 6 0 4 成比例。分母 Q 可與輸入頻率 F_{in} 6 0 2 成比例。在本發明之優選實例中，P 6 0 3 與 Q 可分別與預期顯示解析度及本質顯示解析度之垂直時鐘頻率成比例。本質顯示解析度意為固定畫面顯示解析度。

F_{in} 6 0 2 可為閘極 6 0 1 時鐘端點之輸入，在較佳實施例中，閘極 6 0 1 可為一正反器累加器 6 0 0 之計數輸出可為閘極 6 0 1 之輸入。經由閘極 6 0 1 間接將 F_{in} 6 0 2 加以耦合可減小與除算相關之異常。因在 F_{in} 6 0 2 之各個時鐘遷移上，增加值 P 6 0 3 之計數，代表 M O D Q 之實行值則為 F_{out} 6 0 4 之輸出。

當較佳實例與另一替代實例已被加以發表且在此作詳細說明之同時，只要不偏離本發明之精神與範圍，對於本技藝者而言，明顯地，可在形式與細節上做各種不同之變化。例如，當較佳實例中之插補法含一多相插補器時，實際上可以任何插補方法將本發明加以實行。

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明()
20

類似地，當輸出被送至一固定解析度 C R T 投射畫面及一固定解析度 L C D 畫面時，本發明可在需要非同步顯示時序之任何系統上加以實行，其中；此非同步顯示時序是用來從相同之顯示資料流作多重顯示操作用的。而且，雖然優選實例為一積體電路，只要不偏離本發明之精神與範圍，本發明可應用在一系列之積體電路，晶片組或一電腦系統內之其它電路。

圖式簡述

圖 1 為一習知居中技術之說明圖。

圖 2 為一相鄰來源像素及經由插補法產生之像素的說明圖。

圖 3 為一方塊圖，說明與本發明非同步擴充電路相關之組件。

圖 4 為本發明一離散時間振盪器之說明圖。

圖 5 為一時序圖，說明 C R T 產生之線與 L C D 畫面產生之線間的時序關係。

圖 6 為本發明一離散時間振盪器實例之說明圖。

主要元件對照表

3 0 0	V G A 核心
3 2 7	C R T 驅動器
3 1 3	時間基轉換器
3 9 8	C R T 顯示器

五、發明說明 (21)

- 3 2 1 進位輸出線
- 3 9 9 L C D 畫面顯示器
- 3 1 4 垂直濾波器 / 線緩衝器
- 3 0 7 , 3 0 6 D 型正反器
- 3 0 5 多相插補器
- 3 1 6 垂直離散時間震盪器
- 3 0 9 畫面介面
- 6 0 0 累加器
- 6 0 1 閘
- 1 0 0 像素
- 1 0 1 固定解析度畫面
- 3 1 1 V C L K
- 3 1 2 線
- 3 1 5 平行 D T O
- 3 1 7 D 信號
- 3 1 8 N 信號
- 3 1 9 垂直相位信號
- 3 2 0 E O S 信號
- 3 2 2 H S I Z E C R T
- 3 2 3 H T O T A L C R T
- 3 2 4 H P H A S E
- 3 2 5 C R T H D I S P
- 3 2 6 D C L K
- 4 0 0 V C O P L L

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 ()

4 0 1 V C L K D T O

4 0 2 閘極

4 0 3 輸入 P

4 0 4 輸入 Q

4 0 5 D C L K

4 0 6 V C L K

5 0 1 C R T H S 信號

5 0 2 C R T H D I S P 信號

5 0 3 L C D H S

5 0 4 L C D H D I S P 信號

5 0 5 , 5 0 6 , 5 0 7 時間

6 0 2 F i n

6 0 3 值 P

6 0 4 F o u t

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱:

用於圖形影像非同步顯示之方法及裝置

一電腦系統中之顯示控制器控制電腦系統中具備至少一固定解析度平面顯示器之非同步圖形顯示輸出。固定畫面顯示器在顯示非本質解析度，尤其是較低解析度時，會有問題。本發明之控制器使用一時間基轉換器，水平與垂直離散時間振盪器(DTO)，以及一多相插補器，其可以為以離散餘弦轉換(DCT)為基準，將圖形顯示資料以非同步方式從本質解析度擴充至適合顯示在一固定解析度畫面上之至少一種解析度。圖形資料也可以非同步方式輸出至一CRT。時間基轉換器接收與頻率相關之輸入參數並以預期輸出解析度產生至少一非同步輸出。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要(發明之名稱:

METHOD AND APPARATUS FOR ASYNCHRONOUS DISPLAY OF GRAPHIC IMAGES

A display controller in a computer system controls the asynchronous output of graphics display data in a computer system having at least one fixed resolution flat panel display. Fixed panel displays may have problems displaying non-native resolutions particularly at lower resolutions. The controller of the present invention uses a time base converter, horizontal and vertical Discrete Time Oscillators (DTO), and polyphase interpolator, which may be Discrete Cosine Transform(DCT)-based to expand graphics display data asynchronously from native resolution to at least one resolution suitable for display on a fixed resolution panel. Graphics data may also be output asynchronously to a CRT. Time base converter receives frequency related input parameters and generates at least one asynchronous output at the desired output resolution.

訂

線

經濟部中央標準局員工消費合作社印製

六、申請專利範圍

附件 2

第 86108045 號專利申請案

年 月 日

修正

補充

中文申請專利範圍修正本

民國 89 年 4 月 修正

1. 一種電腦系統中之顯示控制器，其用以控制輸出至至少一顯示裝置之圖形資料的非同步輸出，該顯示控制器含：

時間基轉換器裝置，其用來以第一速率接收圖形顯示資料，時序訊號及表示水平掃描率之訊號，該時間基轉換器裝置用來以至少一第二非同步速率，將圖形顯示資料加以輸出；

儲存裝置，其耦合至該時間基轉換裝置，並以該至少一第二非同步速率，加以接收及儲存圖形顯示資料並將儲存於此之圖形顯示資料加以輸出；

插補器裝置，其耦合至該儲存裝置及該時間基轉換器裝置，並用來將圖形顯示資料加以放大尺寸至至少一圖形顯示解析度並將圖形顯示資料加以輸出至一顯示裝置；

水平離散時間振盪器裝置，其耦合至該插補器裝置及該時間基轉換器裝置，並用以接收與水平掃描參數成比例之至少一預定值，並將表示一水平相位值之一訊號加以輸出至該插補器，並將一實行訊號加以輸出至該時間基轉換器；以及

垂直離散時間振盪器裝置，其耦合至該儲存裝置及該插補器裝置，並用以接收一預定之分子值與一預定之分母值，並將一與垂直相位成比例之值以及表示垂直掃描結束

(請先閱讀背面之注意事項再填寫本頁)

訂 線

六、申請專利範圍

之一值加以輸出。

2. 如申請專利範圍第1項之顯示控制器，其中，該時間基轉換器裝置更含一儲存裝置，用以儲存圖形顯示資料線並將此圖形顯示資料線以該至少一第二非同步速率，用非同步方式加以輸出。

3. 如申請專利範圍第2項之顯示控制器，其中，假如當在該至少一第二非同步速率下之一後繼線準備進行輸出時，如以該第一速率產生之線仍在進行輸出，則該時間基轉換器裝置會進一步重複將儲存在該儲存裝置內之圖形顯示資料線加以輸出。

4. 如申請專利範圍第1項之顯示控制器，其中，該儲存裝置更含一線緩衝器與至少兩個正反器，用來儲存像素值。

5. 如申請專利範圍第1項之顯示控制器，其中，該插補器裝置更含一耦合至該儲存裝置之多相插補器，用以接收至少達四個相鄰像素之像素值。

6. 如申請專利範圍第5項之顯示控制器，其中，該插補器裝置更含一利用離散餘弦轉換插補法耦合至該儲存裝置之多相插補器。

7. 如申請專利範圍第1項之顯示控制器，其中，該水平離散時間振盪器裝置進一步接收一與水平掃描線大小成比例之第一預定值及一與水平總大小成比例之第二預定值並將一表示水平相位值之訊號加以輸出至該插補器以及將一與該第一和第二預定值間之比值成比例而產生之實行

六、申請專利範圍

訊號加以輸出至該時間基轉換器。

8. 一種在電腦系統中控制圖形顯示資料輸出之方法，該方法含步驟如下：

以第一解析度接收圖形顯示資料，

從等於第一解析度之第一時間基轉換至以至少一第二解析度來顯示資料之至少一第二時間基，

將顯示資料儲存在一儲存裝置中，並控制從該儲存裝置至一插補器之顯示資料輸出，

接收至少一水平尺寸參數並輸出一水平相位訊號與一實行訊號，

接收至少一垂直頻率參數並輸出一垂直相位訊號與一表示掃描時距結束之訊號，

將在至少一第二解析度下收到之圖形顯示資料加以插補，以及

從插補器將圖形顯示資料輸出至至少以一第二解析度加以顯示之至少一顯示裝置。

9. 如申請專利範圍第8項之方法，其中，至少接收一水平尺寸參數之該步驟更含在一水平離散時間振盪器中接收至少該一水平尺寸參數並且從該水平離散時間振盪器輸出一水平相位訊號以及一實行訊號。

10. 如申請專利範圍第8項之方法，其中，接收至少一垂直頻率參數之該步驟更含在一垂直離散時間振盪器中接收至少該一垂直頻率參數且從該垂直離散時間振盪器輸出一垂直相位訊號以及一表示掃描時距結束之訊號。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

六、申請專利範圍

1 1 . 如申請專利範圍第 8 項之方法，其中，該插補步驟更合利用耦合至該儲存裝置之多相插補器來接收至少達四個相鄰像素之像素值。

1 2 . 如申請專利範圍第 1 1 項之方法，其中，該插補步驟更合在該多相插補器中使用離散餘弦轉換插補法。

1 3 . 一種電腦，含：

一處理器，具核心邏輯，主要與次要記憶體，以及至少一系統匯流排，

至少一顯示器，其耦合至該處理器，用以顯示圖形及文字輸出，以及

一顯示控制器，其耦合至該處理器與該平面顯示器，並以一第一解析度接收圖形顯示資料，並以至少一第二解析度控制圖形顯示資料之非同步輸出。

1 4 . 如申請專利範圍第 1 3 項之電腦，其中，該顯示控制器更合：

時間基轉換器裝置，其用來以第一速率接收圖形顯示資料，時序訊號及表示水平掃描率之訊號，並以至少一第二非同步速率，將圖形顯示資料加以輸出；

儲存裝置，其耦合至該時間基轉換裝置，並以該至少一第二非同步速率，加以接收及儲存圖形顯示資料，並以該第二非同步速率將儲存於此之圖形顯示資料加以輸出；

插補器裝置，其耦合至該儲存裝置及該時間基轉換器裝置，以該第二非同步速率接收顯示資料，並將圖形顯示資料加以放大尺寸至至少一圖形顯示解析度；

六、申請專利範圍

水平離散時間振盪器裝置，其耦合至該插補器裝置及該時間基轉換裝置，並用以接收與水平掃描線尺寸成比例之一預定值，並將一與水平相位成比例之值加以輸出至該插補器；以及

垂直離散時間振盪器裝置，其耦合至該儲存裝置及該插補器裝置，並用以接收一預定之分子值與一預定之分母值，並將一與垂直相位成比例之值以及表示垂直掃描結束之一值加以輸出。

15. 如申請專利範圍第14項之電腦，其中，該儲存裝置更含一線緩衝器及至少兩個正反器元件，用來儲存像素值。

16. 如申請專利範圍第15項之電腦，其中，該插補器裝置更含一耦合至該儲存裝置之多相插補器，用來接收至少達四個相鄰像素之像素值。

17. 如申請專利範圍第16項之電腦，其中，該插補器裝置更含一利用離散餘弦轉換插補法，耦合至該儲存裝置之多相插補器。

18. 如申請專利範圍第17項之電腦，其中，該控制裝置更含至少一暫存器，用來儲存等於現在輸入解析度與圖形顯示資料預期輸出解析度比值之預定值。

19. 如申請專利範圍第18項之電腦，其中，該至少一顯示器含一具備固定解析度之平面顯示器。

20. 如申請專利範圍第19項之電腦更含至少兩個顯示器，其中，第一顯示器含一具備固定解析度之平面顯

六、申請專利範圍

示器，而第二顯示器含一固定解析度 C R T 顯示器。

2 1 . 如申請專利範圍第 2 0 項之電腦，其中，由該垂直離散時間振盪器裝置所接收之該預定分子與 L C D 畫面之垂直尺寸成比例而由該垂直離散時間振盪器裝置所接收之該預定分母與 C R T 顯示器之垂直尺寸成比例。

2 2 . 如申請專利範圍第 2 1 項之電腦，其中，該 L C D 畫面為一固定解析度 L C D 畫面而該 C R T 顯示器為一固定解析度 C R T 投射顯示器。

2 3 . 如申請專利範圍第 2 2 項之電腦，其中，該 L C D 畫面為一固定解析度 L C D 畫面且該 C R T 顯示器為一固定解析度投射顯示器，且該固定解析度 C R T 投射顯示器之解析度低於該固定解析度 L C D 顯示器之解析度。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

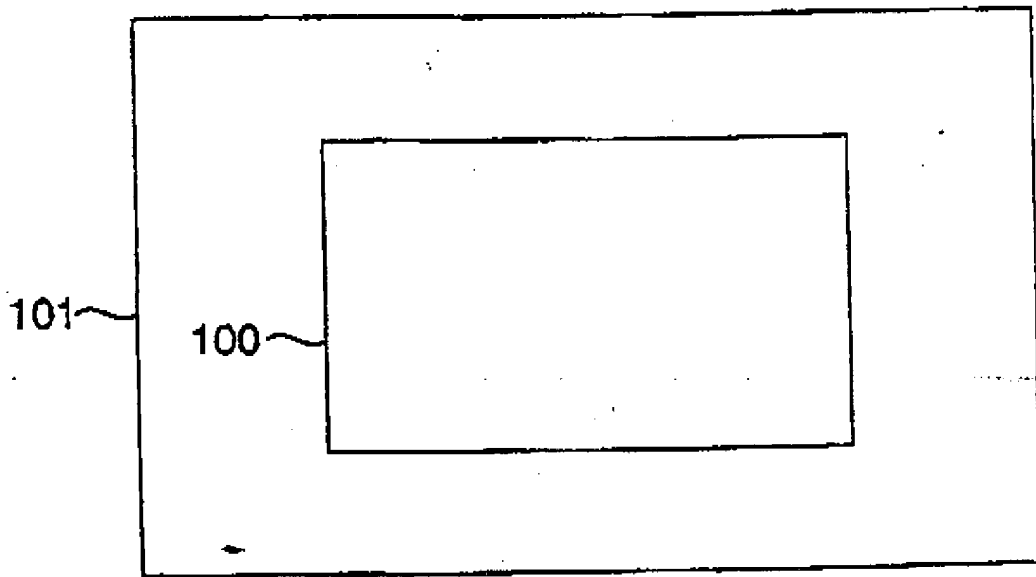


圖 1

先前技藝

424217

CRUS-0060
SHEET 2 of 6

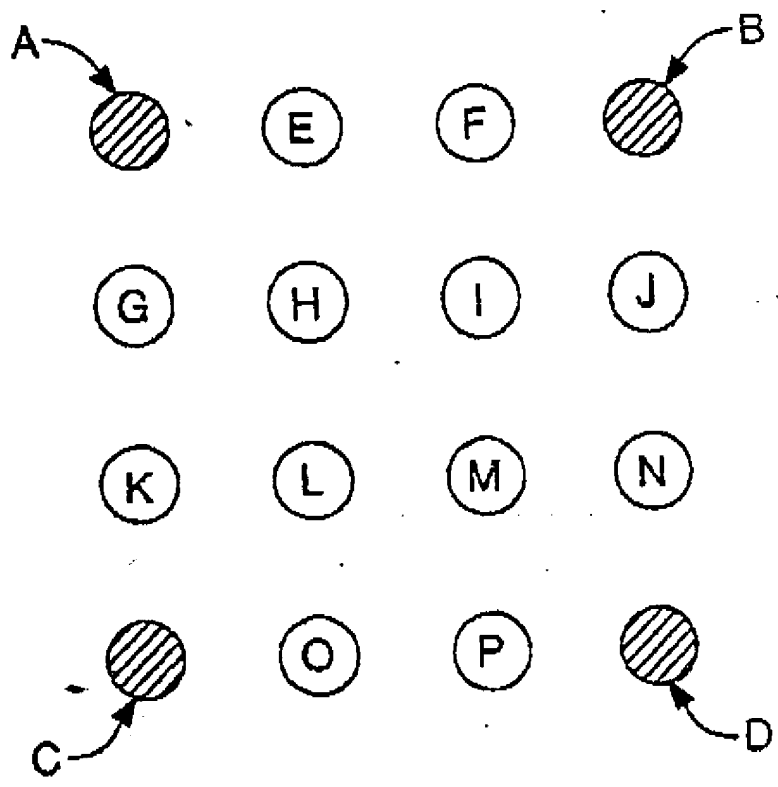


圖 2

修正
補充

CRUS-0060
SHEET 3 of 6

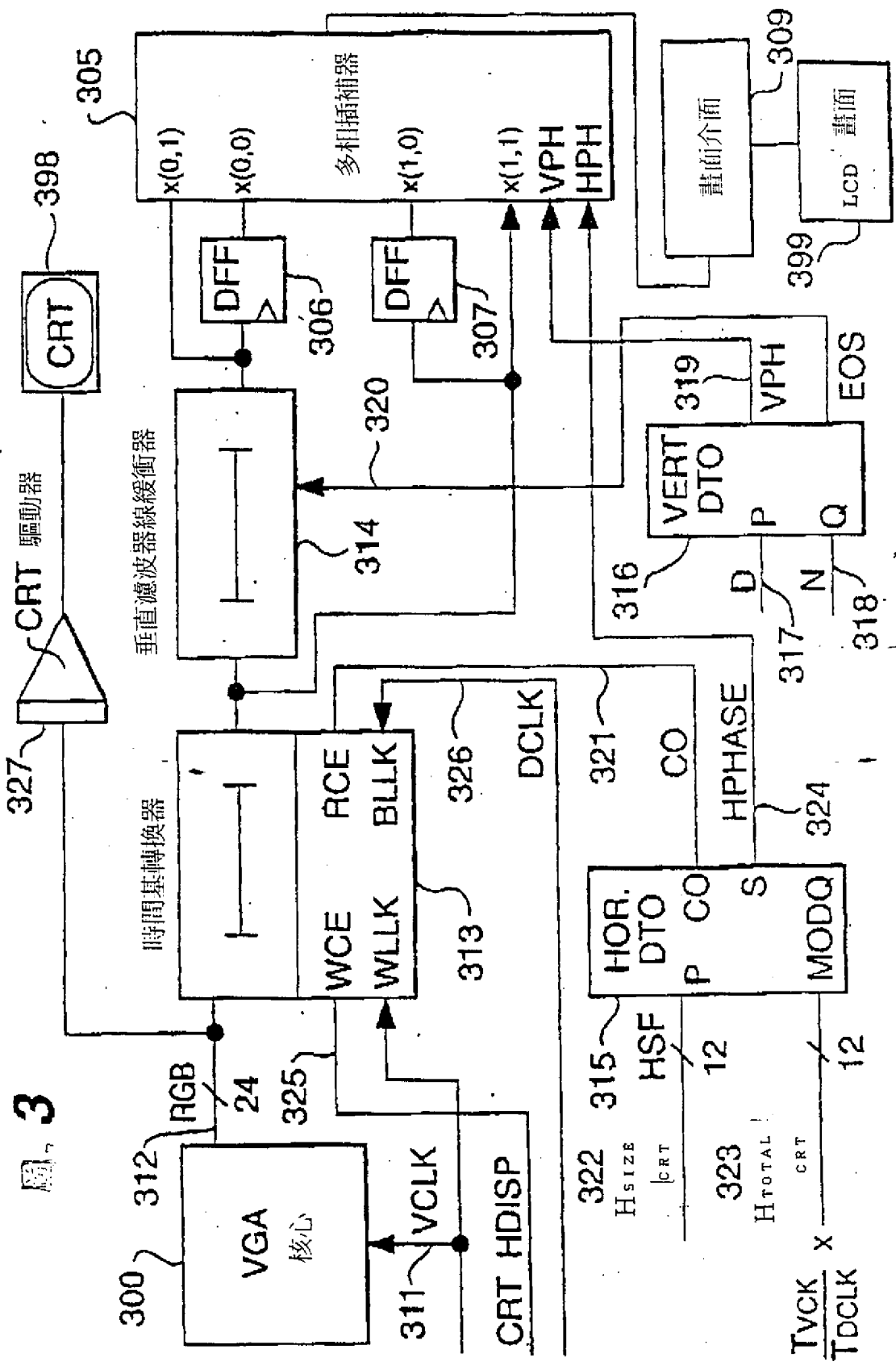


圖 3

424217

CRUS-0060

SHEET 4 of 6

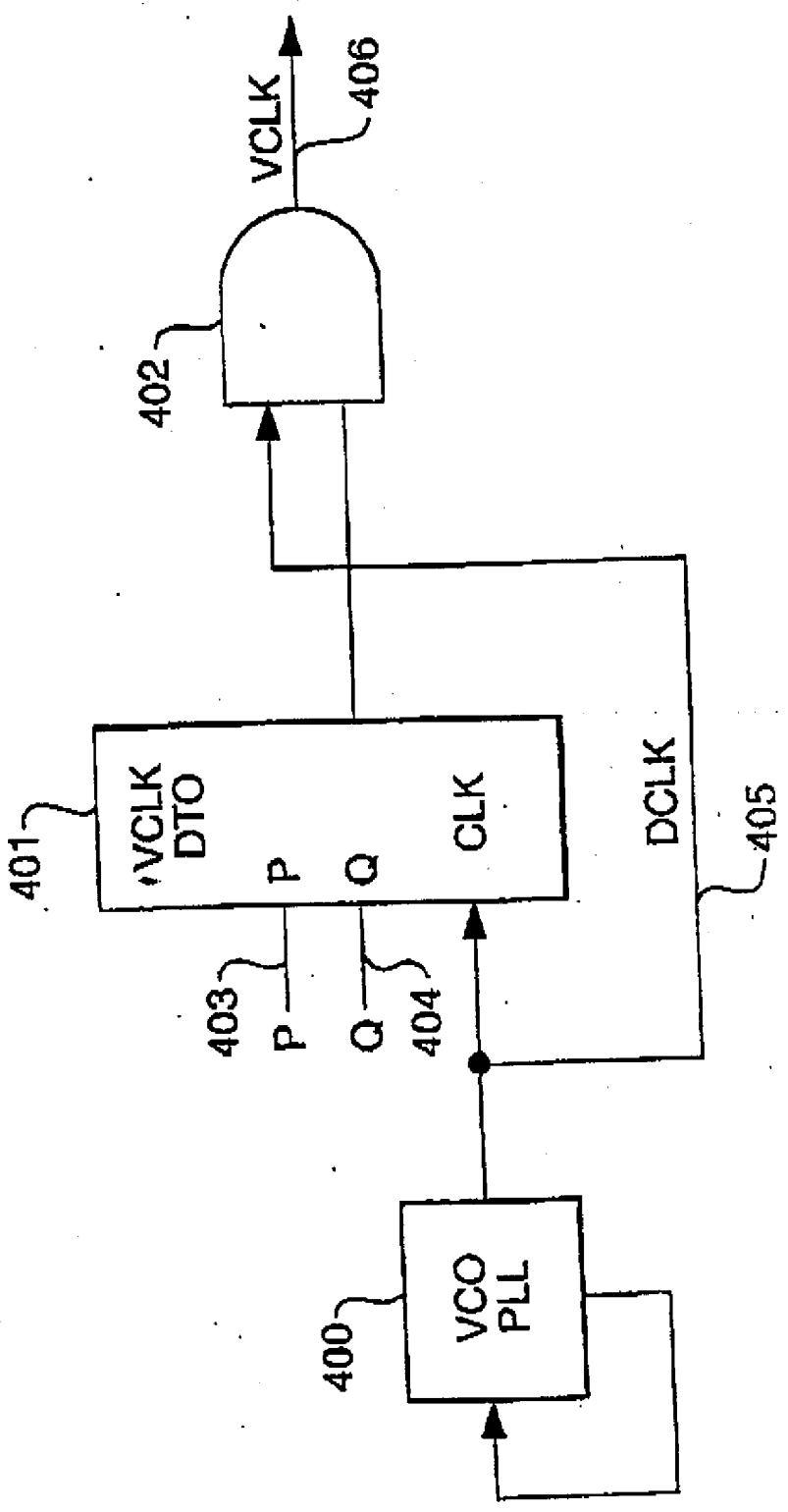
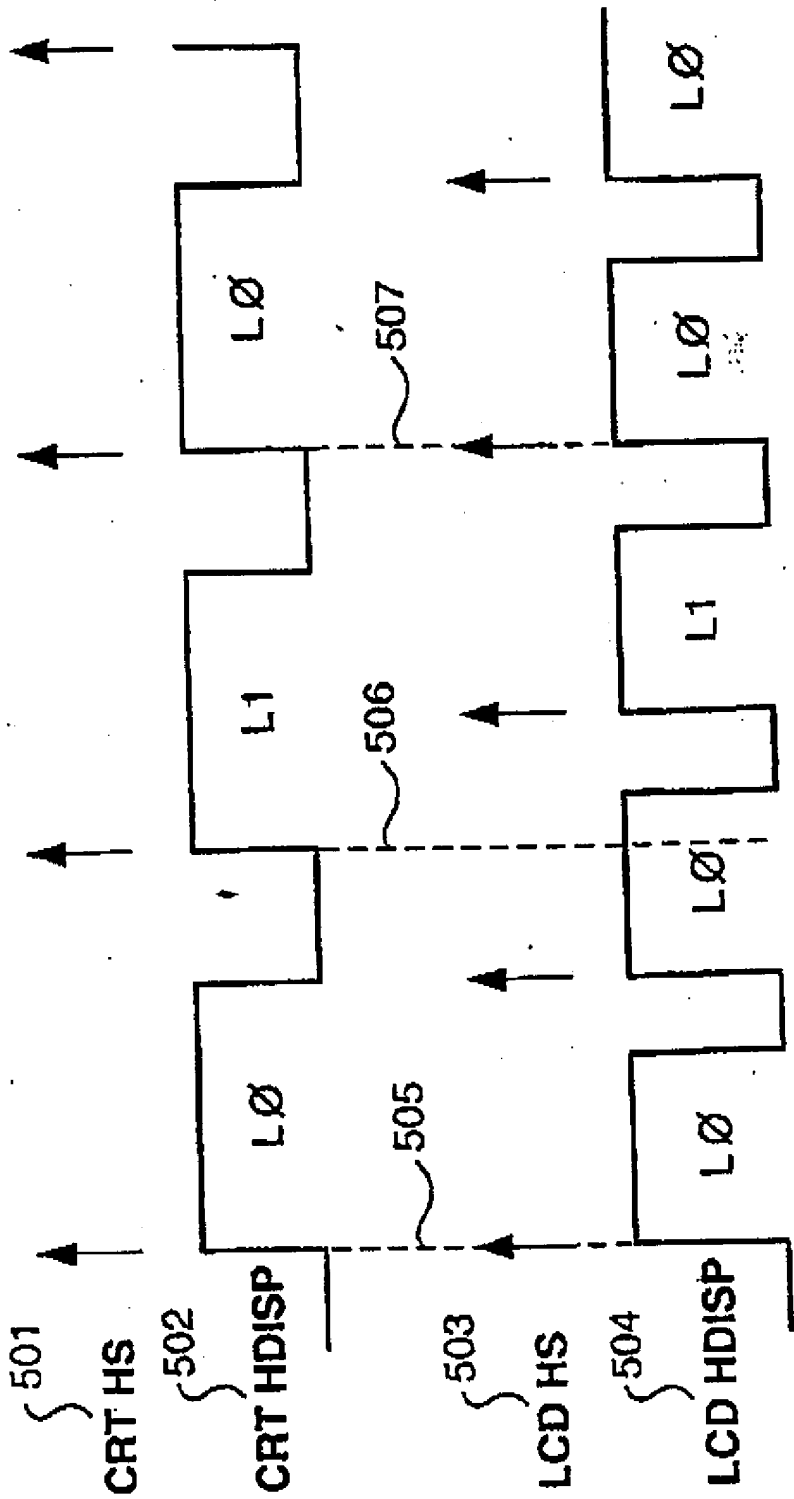


圖 4

424217



5

4242177

CRUS-0060

SHEET 6 of 6

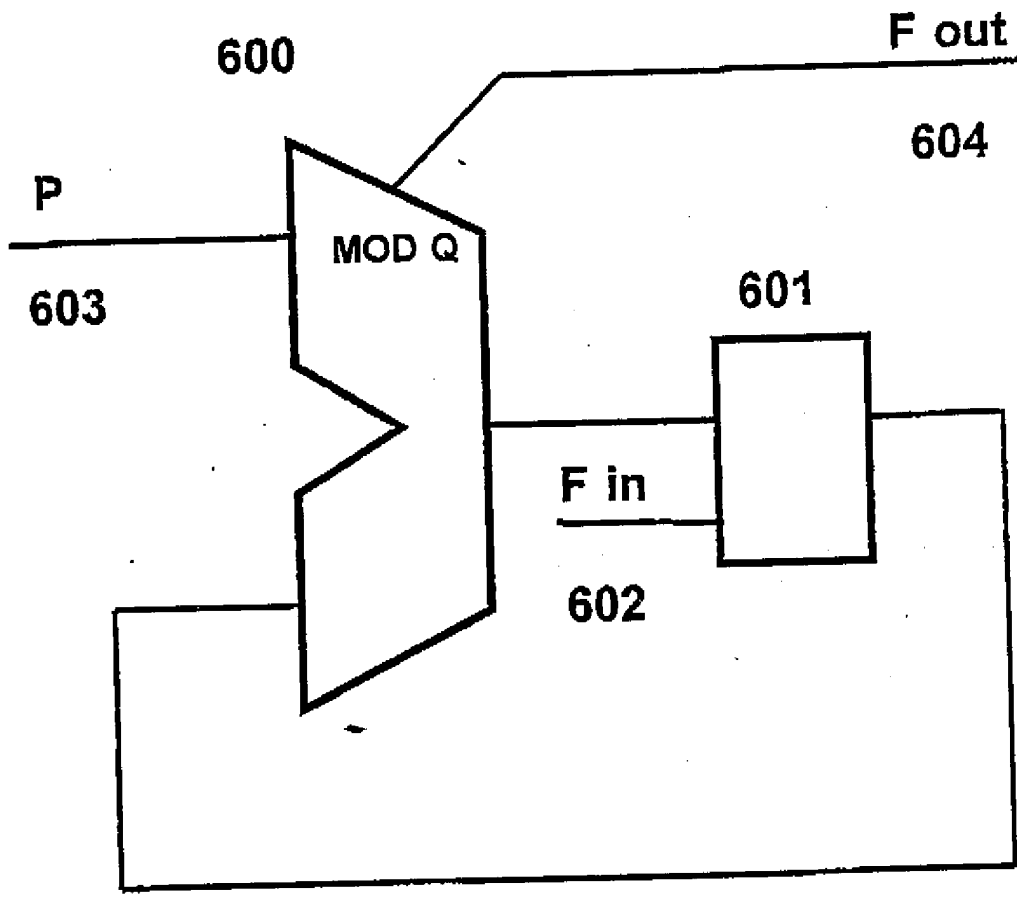


圖 6

424217

民國 89 年 4 月 17 日
 修正
 補充

五、發明說明 (3)

畫面型式	一般解析度	垂直掃描頻率
V G A 畫面	640 × 480	25 MHz
S V G A 畫面	800 × 600	40 MHz
X G A 畫面	1024 × 768	65 MHz

表 1 - 不同圖形顯示模式之垂直掃描頻率

如同類比 C R T 般，可以一水平與垂直掃描信號來控制 L C D 畫面。在一特定位置之垂直與水平掃描信號一致之期間，資料會顯示在其個別之螢幕位置。以與顯示解析度成比例之頻率對水平與垂直掃描信號加以設定。表 1 含一般圖形顯示模式之垂直掃描頻率。典型之垂直掃描頻率可為 25 M H z，640 像素 × 480 像素顯示，40 M H z，800 像素 × 600 像素，以及 65 M H z，1024 像素 × 768 像素。含 1280 像素 × 960 像素之新畫面可有一甚至更高之垂直掃描頻率。因此，高解析度顯示器比一相當低解析度之顯示器可有一較高之掃描頻率。

利用述說高頻之一般原理，與高解析度相稱，在維持本質掃描解析度下，藉著嘗試去複製低解析度顯示之較低

(請先閱讀背面之注意事項再填寫本頁)

裝 訂 線

煩請委員明示，本案是否變更原實質內容

經濟部智慧財產局員工消費合作社印製

五、發明說明(6)

圖 1 說明習知之“居中”技術。在居中顯示時，解析度為 640 像素 × 480 像素之圖形視窗 100 可顯示在固定解析度畫面 101 上，畫面 101 可顯示 1024 像素 × 768 像素之固定解析度。圖形視窗 100 可由一諸如具有高解析度圖形之電腦遊戲軟體應用程式加以產生。為達一致及相容目的，這種電腦遊戲不管顯示器之解析度能力，可顯示 640 像素 × 480 像素之解析度。

必須能接納不同之尺寸，將較小之顯示實際加以“居中”在一較大之解析度畫面中。而且，必須能接納約 25 MHz 之正常 V G A 時序以及約 65 MHz，1024 像素 × 768 像素顯示之 L C D 畫面本質時序等不同時序。另言之，在居中顯示時，畫面需能產生空白像素，主動調適低解析度圖形模式與高解析度畫面間之差異。所造成之顯示常常太小而無法允許收視。對於 1024 × 768 像素之畫面，在作居中顯示時，9 或 10 吋顯示表面中可能有三分之一沒用到。這不僅浪費畫面功能，而且由於時序自動中繼之緣故，畫面重清率並不佳而且在視窗或 D O S 文字模式下所顯示之資訊常常因太小而不便閱讀。就經濟之觀點而言，使用者為增加畫面顯示之解析度支付額外費用卻只得到拙劣之效能。

另一垂直比例縮放之補償技術已知為線之複製。在線之複製或拉長時，每第九條線可被複製在後續之下一條線上。在文字模式下，可插入空白線，均勻地填入整個畫面中。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明(13)

就一指定圖框比率 F_v 而言，可計算 F_{vCLK} 和 T_{vCLK} 如下：

$$F_{vCLK} = V_{TOTAL CRT} \cdot H_{TOTAL CRT} \cdot F_v \quad (1)$$

$$T_{vCLK} = 1 / F_{vCLK} = T_v / (V_{TOTAL CRT} \cdot H_{TOTAL CRT}) \quad (2)$$

爲達適當之放大比例，必需選取減小分子與分母大小之比率，如：

$$N / D = V_{SIZE LCD} / V_{SIZE CRT} \quad (3)$$

再來，根據水平重描之需求可選取 $H_{TOTAL LCD}$ ，且利用以下關係可選取 T_{DCLK} 並加以減小：

$$H_{TOTAL CRT} = D / N \cdot T_{vCLK} / T_{DCLK} \cdot H_{TOTAL LCD} \quad (4)$$

爲參考起見，利用下列關係計算其它時序參數：

$$V_{TOTAL LCD} = N / D \cdot V_{TOTAL CRT} \quad (5)$$

$$T_{H LCD} = H_{TOTAL LCD} \cdot T_{DCLK} \quad (6)$$

利用下列方程式來決定垂直 D T O 3 1 6 與水平

(請先閱讀背面之注意事項再填寫本頁)

表

訂

線

五、發明說明 (14)

D T O 3 1 5 參數：

$$\text{PARAM} / \text{MODULO} = (\text{V SIZE CRT} \cdot \text{H TOTAL CRT}) / (\text{V SIZE LCD} \cdot \text{H TOTAL LCD}) \quad (7)$$

P A R A M 表示，例如輸至水平 D T O 3 1 5 之 P 輸入。M O D U L O 表示輸至水平 D T O 3 1 5 之 M O D Q 輸入。當 P A R A M 值達 M O D U L O 值時，即產生輸出，在水平 D T O 3 1 5 之案例中，此輸出表示，當接收到足夠之 H S I Z E C R T 3 2 2 輸入加以填滿 C R T，或計數達到 H T O T A L C R T 3 2 3 時。

V G A 核心 3 0 0 表示在產生顯示資料技藝中已知之一標準 V G A 控制器。V G A 核心 3 0 0 可以一像素頻率產生並輸出顯示資料線，在較佳實例中，此像素頻率等於 C R T 投射畫面之顯示解析度。在較佳實例中，以每像素 2 4 位元之 R G B 格式產生之線 3 1 2，以頻率 3 1 1 輸出至 C R T 驅動器 3 2 7 及時間基轉換器 3 1 3。線 3 1 2 也可以每像素 3 2 位元加以產生。在較佳實例中，V G A 核心 3 0 0 也可以一等於 6 4 0 像素 × 4 8 0 像素之頻率產生顯示資訊。C R T 驅動器 3 2 7 將線輸出至如一投射螢幕之 C R T 顯示器 3 9 8，此投射螢幕可使用此技藝中已知之標準 C R T (R G B) 顯示技術。

時間基轉換器 3 1 3 可自 V G A 核心 3 0 0，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

V C L K 3 1 1 , C R T H D I S P 3 2 5 ,

D C L K 3 2 6 或 “點時鐘” , 以及進位輸出訊號

3 2 1 接收輸入, 其中, C R T H D I S P 3 2 5 為

C R T 之水平重描訊號, D C L K 3 2 6 為從 V G A 核

心 3 0 0 將像素加以輸出之速率, 而且可利用方程式 1 -

6 , 以下列方式執行 C R T 線與 L C D 線間之時間基轉換

。線可以與 C R T 3 9 8 解析度成比例之 D C L K

3 2 6 加以接收。亦做為線儲存器或線緩衝器之時間基轉

換器 3 1 3 內部, 以頻率 3 1 1 下所接收到之線被與需要

L C D 畫面顯示器 3 9 9 頻率之線作比較。圖 5 說明

C R T 線與 L C D 線間之時序關係。就高於 C R T 解析度

之 L C D 畫面而言, 因 L C D 畫面顯示器 3 9 9 需要線之

速率高於 C R T 3 9 8 所產生之線之速率, 故重複之線

必須加以輸出至 L C D 畫面顯示器 3 9 9 。圖 5 說明

L C D 畫面顯示器 3 9 9 與 C R T 3 9 8 如何以非同步

方式產生線。因 L C D 畫面顯示器 3 9 9 比 C R T

3 9 8 有較高之解析度, 故在 C R T 3 9 8 之線時序間

隔末端之前需要另一條線。C R T 3 9 8 進行中之線

3 1 2 將在 L C D 畫面顯示器 3 9 9 中加以重複。

從時間基轉換器 3 1 3 加以輸出之顯示資料可被加以

輸入至垂直濾波器 / 線緩衝器 3 1 4 , D 型正反器 3 0 7

與多相插補器 3 0 5 。垂直濾波器 / 線緩衝器 3 1 4 可自

時間基轉換器 3 1 3 接收顯示資料, 而在優選實例中, 濾

波器顯示資料, 例如, 使用一離散餘弦轉換濾波器。在垂

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

直離散時間振盪器 (D T O) 3 1 6 之控制下，可將顯示資料儲存在垂直濾波器／線緩衝器 3 1 4 中，垂直離散時間振盪器 3 1 6 可在垂直掃描結束時發出訊號 E O S 3 2 0。自垂直濾波器／線緩衝器 3 1 4 加以輸出之顯示資料可被加以輸入至多相插補器 3 0 5 及 D 型正反器 3 0 6。

可利用水平 D T O 3 1 5 與垂直 D T O 3 1 6 提供並控制水平與垂直頻率相關之參數，如 H SIZE LCD，H SIZE CRT，V SIZE LCD，V SIZE CRT，H TOTAL CRT，以及 V TOTAL CRT。水平 D T O 3 1 5 接收表示水平掃描大小之 H SIZE CRT 訊號 3 2 2 以及表示水平掃描總數之 H TOTAL CRT 訊號 3 2 3。H P H A S E 3 2 4 表示水平相位且可被輸入至多相插補器 3 0 5。從水平 D T O 3 1 5 之 H SIZE CRT 3 2 2 與 H TOTAL CRT 3 2 3 之比較，可將進位輸出 3 2 1 輸入至時間基轉換器 3 1 3 並用來控制從時間基轉換器 3 1 3 之輸出線。垂直 D T O 3 1 6 接收在方程式 4 中代表分母值 D 與分子值 N 之 D 訊號 3 1 7 及 N 訊號 3 1 8。D 訊號 3 1 7 與 N 訊號 3 1 8 可在暫存器中加以作程式規劃或以別種方式，由軟體供應，此軟體依方程式 4 中參數之間所預期之關係而定。表示實行之垂直相位 (V P H) 訊號 3 1 9 為多相插補器 3 0 5 之輸出。

各 D 型正反器 3 0 6 與 3 0 7 可在垂直方向加入一額外之延遲週期使多相插補器 3 0 5 可接收像素 X (0，1

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

三

五、發明說明()

), X (0 , 0) , X (1 , 0) , X (1 , 1) 。此四個像素表示在各水平與垂直方向之兩相鄰像素。多相插補器 3 0 5 所產生之像素被加以輸出至畫面介面 3 0 9 , 畫面介面 3 0 9 可被用來在對應之 L C D 畫面顯示器 3 9 9 上產生顯示資訊。

圖 4 為一產生 V C L K 4 0 6 電路之說明圖。

V C O P L L 4 0 0 產生並保持 D C L K 4 0 5 之頻率穩定性。D C L K 4 0 5 可被輸入至 V C L K D T O 4 0 1 及閘極 4 0 2 。輸入 P 4 0 3 與輸入 Q 4 0 4 亦可被輸入至 V C L K D T O 4 0 1 且分別與預期之輸出頻率及輸入頻率成比例。D C L K 4 0 5 與從 D T O 4 0 1 之進位輸出訊號可被加以輸入至閘極 4 0 2 且可被用來產生 V C L K 4 0 6 。

圖 5 為一時序圖，說明 C R T 投射顯示器所產生之線與固定解析度 L C D 畫面所產生之線之間的時序關係。

C R T H S 訊號 5 0 1 表示 C R T 之水平掃描訊號並如時間 5 0 5 , 5 0 6 與 5 0 7 所示，與 C R T 水平重描時距末端同步。時間 5 0 5 , 5 0 6 與 5 0 7 如圖所示對應 C R T 線之產生。L 0 與 L 1 是任意指定用來比較對應於 C R T 顯示器與 L C D 顯示器所產生之線的時序的。

L 0 表示線 0 而 L 1 表示線 1 ; 隨後之線重新使用 L 0 和 L 1 作為參閱數。因此藉指定 L 0 與 L 1 , 可看到 C R T 所產生之 L 0 與 L C D 所產生之 L 1 間之關係。例如在時間 5 0 6 期間，L 0 之資料被加以複製給第二 L C D 線。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明()

因本發明發表了¹⁸CRT與LCD顯示器間之非同步關係，在時間505與506間之時間間距當中，LCD所顯示之任何線數將被複製成L ϕ 。

當顯示水平線期間，CRT HDISP訊號502顯示為主動而在回到開始下一線掃描時之重描時距期間，502顯示為被動。LCD HS 503表示LCD畫面之水平掃描訊號並與LCD HDISP訊號504之重描時距末端一致。當顯示水平線期間，LCD HDISP訊號504顯示為主動而在回到開始下一掃描時之重描時距期間，504顯示為被動。如圖5所示，在等於顯示兩CRT線之時距間可顯示三條LCD線。由於每兩條CRT線需顯示三條LCD線而產生1.5之比例因子。根據方程式(3)，CRT解析度與LCD畫面固定解析度之比率可以非同步方式產生任何數目之LCD線作為CRT線之一項功能。因LO之顯示資料為CRT線之輸出，故LO為LCD線之輸出。在完成CRT之LO前，結束LCD之LO且開始一個時距作重描。因CRT之LO仍然在進行輸出，然後，LCD之下一線開始寫入LO。因CRT線與LCD線之顯示資料得自一由VGA核心300輸出之共通資料流，只有時序差影響輸出至各CRT線LCD之線的數目。於是，在實際之限制內，利用原來產生作為CRT輸出之顯示資料，可以非同步方式輸出任何數目之LCD線。

圖6為本發明一離散時間振盪器實例之說明圖。為施

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 ()
19

行本發明之水平及垂直 D T O 方塊，可利用圖 6 所圖示之這種電路來施行 P L L 功能及除算功能。作為圖 6 之背景，方程式 (8) 說明圖 6 中值 P 6 0 3，Q，F_{in} 6 0 2 與 F_{out} 6 0 4 間之關係。

$$f_{out} = f_{in} (P / Q) \quad (8)$$

值 P 6 0 3 為累加器 6 0 0 之輸入。值 P 6 0 3 代表方程式 1 右邊分數之分子。值 P 6 0 3 可與預期之輸出頻率 F_{out} 6 0 4 成比例。分母 Q 可與輸入頻率 F_{in} 6 0 2 成比例。在本發明之優選實例中，P 6 0 3 與 Q 可分別與預期顯示解析度及本質顯示解析度之垂直時鐘頻率成比例。本質顯示解析度意為固定畫面顯示解析度。

F_{in} 6 0 2 可為閘極 6 0 1 時鐘端點之輸入，在較佳實施例中，閘極 6 0 1 可為一正反器累加器 6 0 0 之計數輸出可為閘極 6 0 1 之輸入。經由閘極 6 0 1 間接將 F_{in} 6 0 2 加以耦合可減小與除算相關之異常。因在 F_{in} 6 0 2 之各個時鐘遷移上，增加值 P 6 0 3 之計數，代表 M O D Q 之實行值則為 F_{out} 6 0 4 之輸出。

當較佳實例與另一替代實例已被加以發表且在此作詳細說明之同時，只要不偏離本發明之精神與範圍，對於本技藝者而言，明顯地，可在形式與細節上做各種不同之變化。例如，當較佳實例中之插補法含一多相插補器時，實際上可以任何插補方法將本發明加以實行。

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明()
20

類似地，當輸出被送至一固定解析度 C R T 投射畫面及一固定解析度 L C D 畫面時，本發明可在需要非同步顯示時序之任何系統上加以實行，其中；此非同步顯示時序是用來從相同之顯示資料流作多重顯示操作用的。而且，雖然優選實例為一積體電路，只要不偏離本發明之精神與範圍，本發明可應用在一系列之積體電路，晶片組或一電腦系統內之其它電路。

圖式簡述

圖 1 為一習知居中技術之說明圖。

圖 2 為一相鄰來源像素及經由插補法產生之像素的說明圖。

圖 3 為一方塊圖，說明與本發明非同步擴充電路相關之組件。

圖 4 為本發明一離散時間振盪器之說明圖。

圖 5 為一時序圖，說明 C R T 產生之線與 L C D 畫面產生之線間的時序關係。

圖 6 為本發明一離散時間振盪器實例之說明圖。

主要元件對照表

3 0 0	V G A 核心
3 2 7	C R T 驅動器
3 1 3	時間基轉換器
3 9 8	C R T 顯示器

五、發明說明 (21)

- 3 2 1 進位輸出線
- 3 9 9 L C D 畫面顯示器
- 3 1 4 垂直濾波器 / 線緩衝器
- 3 0 7 , 3 0 6 D 型正反器
- 3 0 5 多相插補器
- 3 1 6 垂直離散時間震盪器
- 3 0 9 畫面介面
- 6 0 0 累加器
- 6 0 1 閘
- 1 0 0 像素
- 1 0 1 固定解析度畫面
- 3 1 1 V C L K
- 3 1 2 線
- 3 1 5 平行 D T O
- 3 1 7 D 信號
- 3 1 8 N 信號
- 3 1 9 垂直相位信號
- 3 2 0 E O S 信號
- 3 2 2 H S I Z E C R T
- 3 2 3 H T O T A L C R T
- 3 2 4 H P H A S E
- 3 2 5 C R T H D I S P
- 3 2 6 D C L K
- 4 0 0 V C O P L L

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明()

4 0 1 V C L K D T O

4 0 2 閘極

4 0 3 輸入 P

4 0 4 輸入 Q

4 0 5 D C L K

4 0 6 V C L K

5 0 1 C R T H S 信號

5 0 2 C R T H D I S P 信號

5 0 3 L C D H S

5 0 4 L C D H D I S P 信號

5 0 5 , 5 0 6 , 5 0 7 時間

6 0 2 F i n

6 0 3 值 P

6 0 4 F o u t

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

附件 2

第 86108045 號專利申請案

年 月 日

修正

補充

中文申請專利範圍修正本

民國 89 年 4 月 修正

1. 一種電腦系統中之顯示控制器，其用以控制輸出至至少一顯示裝置之圖形資料的非同步輸出，該顯示控制器含：

時間基轉換器裝置，其用來以第一速率接收圖形顯示資料，時序訊號及表示水平掃描率之訊號，該時間基轉換器裝置用來以至少一第二非同步速率，將圖形顯示資料加以輸出；

儲存裝置，其耦合至該時間基轉換裝置，並以該至少一第二非同步速率，加以接收及儲存圖形顯示資料並將儲存於此之圖形顯示資料加以輸出；

插補器裝置，其耦合至該儲存裝置及該時間基轉換器裝置，並用來將圖形顯示資料加以放大尺寸至至少一圖形顯示解析度並將圖形顯示資料加以輸出至一顯示裝置；

水平離散時間振盪器裝置，其耦合至該插補器裝置及該時間基轉換器裝置，並用以接收與水平掃描參數成比例之至少一預定值，並將表示一水平相位值之一訊號加以輸出至該插補器，並將一實行訊號加以輸出至該時間基轉換器；以及

垂直離散時間振盪器裝置，其耦合至該儲存裝置及該插補器裝置，並用以接收一預定之分子值與一預定之分母值，並將一與垂直相位成比例之值以及表示垂直掃描結束

(請先閱讀背面之注意事項再填寫本頁)

訂 線

修正
補充

CRUS-0060
SHEET 3 of 6

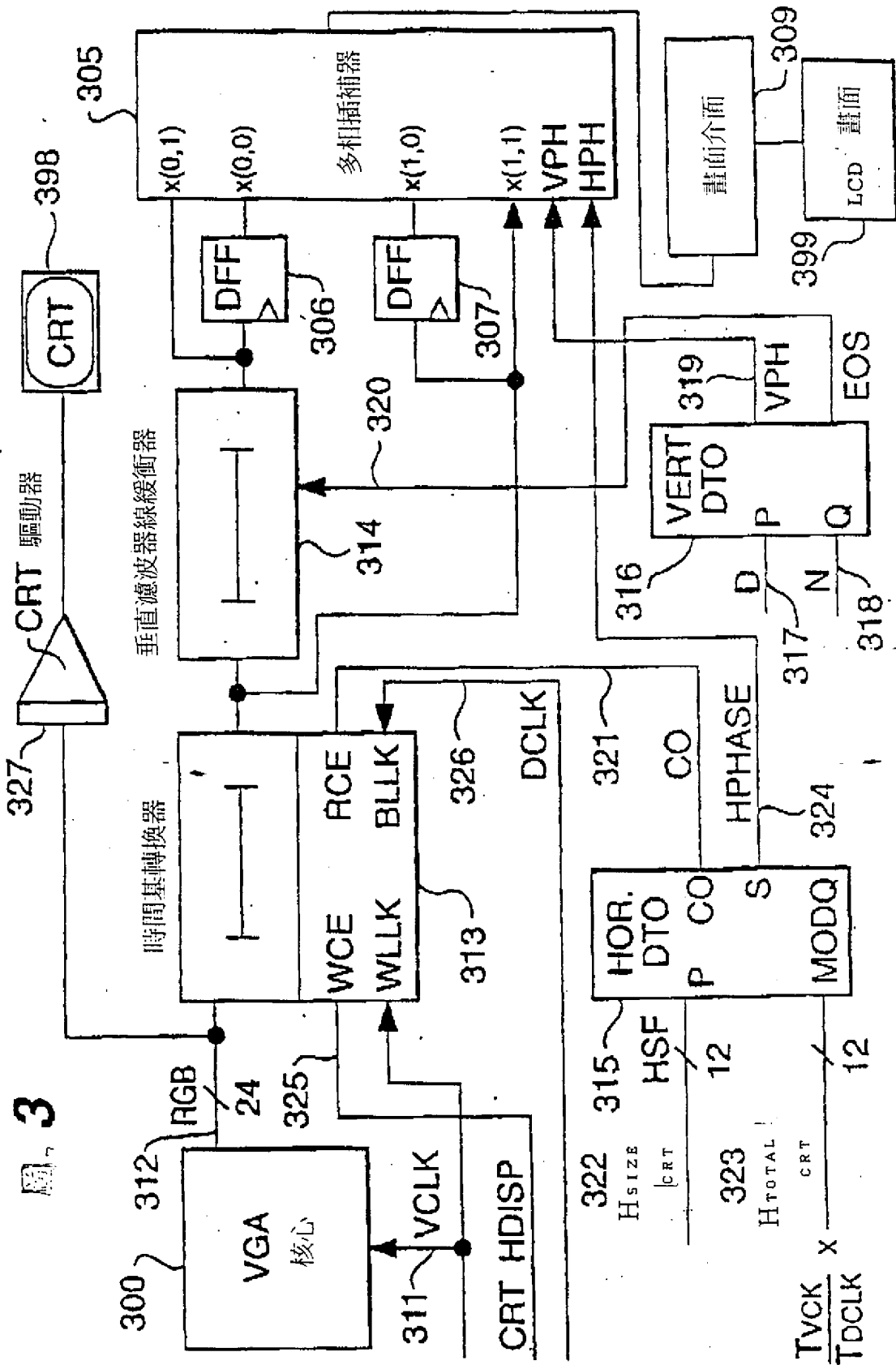


圖 3