

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成22年6月17日(2010.6.17)

【公表番号】特表2009-535747(P2009-535747A)

【公表日】平成21年10月1日(2009.10.1)

【年通号数】公開・登録公報2009-039

【出願番号】特願2009-509952(P2009-509952)

【国際特許分類】

G 06 F 17/30 (2006.01)

【F I】

G 06 F 17/30 4 1 5

G 06 F 17/30 1 7 0 A

【手続補正書】

【提出日】平成22年4月22日(2010.4.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数のデータシンボルを含むデータ文字列が複数のパターンのうちのいずれかとの近似合致を含むか否かの決定を容易化するために、データ文字列内の複数のデータサブ文字列を処理する方法であって、

複数の可能性のある合致を検出するためにフィルタ回路にデータサブ文字列について問い合わせをするステップであって、各可能性のある合致がデータサブ文字列とパターン断片との間の可能性のある合致を表し、複数のパターンの各パターンが複数の対応するパターン断片を含み、フィルタ回路がパターン断片でプログラムされている、問い合わせをするステップと、

複数のパターンセットを決定するために、検出された可能性のある合致を削減ステージに適用するステップであって、各パターンセットが、検出された可能性のある合致と対応し、(1)対応する可能性のある合致を生じたパターン断片に対応するパターンを表すデータおよび(2)該パターンに関連する許容可能な誤りを表すデータを含む、適用するステップと、

配信されたパターンセット内の許容可能な誤りデータを考慮して、配信されたパターンセット内のパターンのいずれかと、データ文字列の少なくとも一部が近似合致するか否かを決定するために、決定されたパターンセットを近似合致エンジンに配信するステップとを含む、方法。

【請求項2】

フィルタ回路がブルームフィルタ回路である、請求項1に記載の方法。

【請求項3】

配信されたパターンセット内の許容可能な誤りデータを考慮して、データ文字列部分と配信されたパターンセット内のパターンとの間で何らかの近似合致が存在するか否かを近似合致エンジンを用いて判定するステップをさらに含む、請求項1または2に記載の方法。

【請求項4】

少なくとも複数のパターンであるパターンを複数のパターン断片にスライスするステップと、

パターン断片を用いてブルームフィルタ回路をプログラムするステップとをさらに含む、請求項2に記載の方法。

【請求項5】

問い合わせするステップおよび適用するステップをパイプライン方式で実行するステップをさらに含む、請求項1から4のいずれか一項に記載の方法。

【請求項6】

再構成可能なハードウェアを用いて、問い合わせするステップおよび適用するステップを実行するステップをさらに含む、請求項1から5のいずれか一項に記載の方法。

【請求項7】

再構成可能なハードウェアを用いて、判定するステップを実行するステップをさらに含む、請求項1から6のいずれか一項に記載の方法。

【請求項8】

ブルームフィルタ回路が複数の並列ブルームフィルタ回路を含み、各並列ブルームフィルタ回路が他の並列ブルームフィルタ回路とは異なるパターン断片長に対応するよう、並列ブルームフィルタ回路の各々が同じ長さのパターン断片でプログラムされており、問い合わせステップが、複数のデータサブ文字列を並列ブルームフィルタ回路に並列に同時に提供するステップを含む、請求項4に記載の方法。

【請求項9】

ブルームフィルタ回路が、データ文字列の少なくとも一部を記憶するシフトレジスタをさらに含み、方法が、シフトレジスタを通してデータ文字列のデータシンボルを流すステップと、問い合わせするステップのためにシフトレジスタからデータサブ文字列を読むステップとをさらに含む、請求項2、4又は8のいずれか一項に記載の方法。

【請求項10】

各並列ブルームフィルタ回路が、複数のビットベクトルを記憶するように構成されており、各ビットベクトルが複数のビットを含み、各ビットが値を有し、問い合わせするステップが、

少なくとも1つのハッシュキーを生成するために、各データサブ文字列を少なくとも1つのハッシュ関数に適用するステップと、

少なくとも1つの生成されたハッシュキーに基づいて、並列ブルームフィルタ回路からビットベクトルを取り出すステップと、

少なくとも1つの生成されたハッシュキーに基づいて、取り出されたビットベクトルの複数のビットの位置を選択するステップと、

選択されたビットの位置にあるビットの値に基づいて、該データサブ文字列とパターン断片との間に可能性のある合致が存在するか否かを判定するステップとをさらに含む、請求項8に記載の方法。

【請求項11】

各データサブ文字列を少なくとも1つのハッシュ関数に適用するステップが、複数のハッシュキーを生成するために複数のハッシュ関数に各データサブ文字列を適用するステップを含み、ビットベクトルを取り出すステップが、生成されたハッシュキーに基づいて並列ブルームフィルタ回路からビットベクトルを取り出すステップを含み、ビットの位置を選択するステップが、複数の他の生成されたハッシュキーに基づいて、取り出されたビットベクトルの複数のビットの位置を選択するステップを含む、請求項10に記載の方法。

【請求項12】

各データサブ文字列を少なくとも1つのハッシュ関数に適用するステップが、单一のハッシュキーを生成するために单一のハッシュ関数に各データサブ文字列を適用するステップを含み、ビットベクトルを取り出すステップが、生成されたハッシュキーの一部に基づいて並列ブルームフィルタ回路からビットベクトルを取り出すステップを含み、ビットの位置を選択するステップが、生成されたハッシュキーの別の部分に基づいて、取り出されたビットベクトルの複数のビットの位置を選択するステップを含む、請求項10に記載の方法。

【請求項 1 3】

削減ステージが、(1)各パターン断片識別子が問い合わせするステップの結果として生成されたデータによってインデックス付けされる、複数のパターン断片識別子を記憶し、(2)各パターン識別子がパターン断片識別子によってインデックス付けされる、複数のパターン識別子を記憶し、(3)各パターンセット対がパターン識別子によってインデックス付けされる、複数のパターンセット対を記憶するように構成されており、各パターンセット対が、(a)パターンを表すデータおよび(b)該パターンに関連する許容可能な誤りを表すデータを含み、可能性のある合致を適用するステップが、

問い合わせするステップの結果として生じたデータに基づいて、記憶されているパターン断片識別子の少なくとも1つを取り出すステップと、

各取り出されたパターン断片識別子に基づいて、記憶されているパターン識別子の少なくとも1つを取り出すステップと、

各取り出されたパターン識別子に基づいて、記憶されているパターンセット対の少なくとも1つを取り出すステップとを含み、取り出された少なくとも1つのパターンセット対が、パターンセットの少なくとも一部を規定する、請求項1から12のいずれか一項に記載の方法。

【請求項 1 4】

パターン断片識別子を取り出すステップが、少なくとも1つの生成されたハッシュキーに対応するデータに基づいて、記憶されているパターン断片識別子の少なくとも1つを取り出すステップを含む、請求項13に記載の方法。

【請求項 1 5】

削減ステージが、(1)各パターン識別子がパターン断片によってインデックス付けされる、複数のパターン識別子を記憶し、(2)各パターンセット対がパターン識別子によってインデックス付けされる、複数のパターンセット対を記憶するように構成されており、各パターンセット対が、(a)パターンを表すデータおよび(b)該パターンに関連する許容可能な誤りを表すデータを含み、可能性のある合致を適用するステップが、

可能性のある合致を生じたデータサブ文字列に基づいて、記憶されているパターン識別子の少なくとも1つを取り出すステップと、

各取り出されたパターン識別子に基づいて、記憶されているパターンセット対の少なくとも1つを取り出すステップとを含み、取り出された少なくとも1つのパターンセット対が、パターンセットの少なくとも一部を規定する、請求項1から12のいずれか一項に記載の方法。

【請求項 1 6】

複数のデータシンボルを含むデータ文字列が複数のパターンのうちのいずれかとの近似合致を含むか否かの決定を容易化するために、データ文字列内の複数のデータサブ文字列を処理するシステムであって、

複数の可能性のある合致を検出するためにデータサブ文字列によって問い合わせされるように構成されているフィルタ回路であって、各可能性のある合致がデータサブ文字列とパターン断片との間の可能性のある合致を表し、複数のパターンの各パターンが複数の対応するパターン断片を含み、フィルタ回路がパターン断片でプログラムされている、フィルタ回路と、

フィルタ回路と通信する削減ステージであって、削減ステージが、(1)検出された可能性のある合致を処理し、(2)処理に応じて複数のパターンセットを決定し、各パターンセットが可能性のある合致に対応して(a)対応する可能性のある合致を生じたパターン断片に対応するパターンを表すデータと、(b)該パターンに関連する許容可能な誤りを表すデータとを含み、(3)決定されたパターンセット内の許容可能な誤りデータを考慮して、データ文字列の少なくとも一部が、決定されたパターンセット内のいずれかパターンと近似合致するか否かを判定するために、近似合致エンジンに決定されたパターンセットを出力するように構成されている、削減ステージとを含む、システム。

【請求項 1 7】

フィルタ回路がブルームフィルタ回路である、請求項 1 6 に記載のシステム。

【請求項 1 8】

削減ステージと通信しており、決定されたパターンセット内の許容可能な誤りデータを考慮して、データ文字列部分と決定されたパターンセット内のパターンとの間で何らかの近似合致が存在するか否かを判定するように構成されている近似合致エンジンをさらに含む、請求項 1 6 または 1 7 に記載のシステム。

【請求項 1 9】

ブルームフィルタ回路および削減ステージがパイプライン方式で動作するように構成されている、請求項 1 7 に記載のシステム。

【請求項 2 0】

ブルームフィルタ回路および削減ステージが再構成可能なハードウェアを用いて実装されている、請求項 1 7 または 1 9 に記載のシステム。

【請求項 2 1】

近似合致エンジンが再構成可能なハードウェアを用いて実装されている、請求項 1 8 に記載のシステム。

【請求項 2 2】

パターン断片が、異なる長さの複数のパターン断片である、請求項 1 6 から 2 1 のいずれか一項に記載のシステム。

【請求項 2 3】

同じパターンに対応するパターン断片が互いに重なり合わない、請求項 1 6 から 2 1 のいずれか一項に記載のシステム。

【請求項 2 4】

ブルームフィルタ回路が複数の並列ブルームフィルタ回路を含み、各並列ブルームフィルタ回路が他の並列ブルームフィルタ回路とは異なるパターン断片長に対応するように、並列ブルームフィルタ回路の各々が同じ長さのパターン断片でプログラムされており、ブルームフィルタ回路が、複数のデータサブ文字列を並列ブルームフィルタ回路に並列に同時に提供するようにさらに構成されている、請求項 1 7 、 1 9 または 2 0 のいずれか一項に記載のシステム。

【請求項 2 5】

ブルームフィルタ回路が、データ文字列の少なくとも一部を記憶するシフトレジスタをさらに含み、ブルームフィルタ回路が、(1)シフトレジスタを通してデータ文字列のデータシンボルを流し、(2)並列ブルームフィルタ回路への配信のためにシフトレジスタからデータサブ文字列を読むようにさらに構成されている、請求項 2 4 に記載のシステム。

【請求項 2 6】

各並列ブルームフィルタ回路が、複数のビットベクトルを記憶するように構成されており、各ビットベクトルが複数のビットを含み、各ビットが値を有し、ブルームフィルタ回路が、(1)少なくとも 1 つのハッシュキーを生成するために、各データサブ文字列を少なくとも 1 つのハッシュ関数に適用し、(2)少なくとも 1 つの生成されたハッシュキーに基づいて、並列ブルームフィルタ回路からビットベクトルを取り出し、(3)少なくとも 1 つの生成されたハッシュキーに基づいて、取り出されたビットベクトルの複数のビットの位置を選択し、(4)選択されたビットの位置にあるビットの値に基づいて、該データサブ文字列とパターン断片との間に可能性のある合致が存在するか否かを判定するようにさらに構成されている、請求項 2 4 に記載のシステム。

【請求項 2 7】

各並列ブルームフィルタ回路が、(1)複数のハッシュキーを生成するために複数のハッシュ関数に各データサブ文字列を適用し、(2)生成されたハッシュキーに基づいて並列ブルームフィルタ回路からビットベクトルを取り出し、(3)複数の他の生成されたハッシュキーに基づいて、取り出されたビットベクトルの複数のビットの位置を選択するようにさらに構成されている、請求項 2 6 に記載のシステム。

【請求項 28】

各並列ブルームフィルタ回路が、(1) 単一のハッシュキーを生成するために単一のハッシュ関数に各データサブ文字列を適用し、(2) 生成されたハッシュキーの一部に基づいて並列ブルームフィルタ回路からビットベクトルを取り出し、(3) 生成されたハッシュキーの別の部分に基づいて、取り出されたビットベクトルの複数のビットの位置を選択するようにさらに構成されている、請求項26に記載のシステム。

【請求項 29】

削減ステージが第1のテーブル、第2のテーブルおよび第3のテーブルを含み、第1のテーブルは、各パターン断片識別子がブルームフィルタ回路によって生成されたデータによってインデックス付けされる、複数のパターン断片識別子を記憶するように構成されており、第2のテーブルは、各パターン識別子がパターン断片識別子によってインデックス付けされる、複数のパターン識別子を記憶するように構成されており、第3のテーブルは、各パターンセット対がパターン識別子によってインデックス付けされる、複数のパターンセット対を記憶するようにさらに構成されており、各パターンセット対が、(a) パターンを表すデータおよび(b) 該パターンに関連する許容可能な誤りを表すデータを含み、削減ステージが、(1) ブルームフィルタ回路によって生じたデータに基づいて、第1のテーブルから記憶されているパターン断片識別子の少なくとも1つを取り出し、(2) 各取り出されたパターン断片識別子に基づいて、第2のテーブルから記憶されているパターン識別子の少なくとも1つを取り出し、(3) 各取り出されたパターン識別子に基づいて、第3のテーブルから記憶されているパターンセット対の少なくとも1つを取り出すようにさらに構成されており、少なくとも1つの取り出されたパターンセット対が、パターンセットの少なくとも一部を規定する、請求項16から28のいずれか一項に記載のシステム。

【請求項 30】

削減ステージが第1のデータ構造および第2のデータ構造を含み、第1のデータ構造は、各パターン識別子がパターン断片によってインデックス付けされる、複数のパターン識別子を記憶するように構成されており、第2のデータ構造は、各パターンセット対がパターン識別子によってインデックス付けされる、複数のパターンセット対を記憶するように構成されており、各パターンセット対が、(a) パターンを表すデータおよび(b) 該パターンに関連する許容可能な誤りを表すデータを含み、削減ステージが、(1) 可能性のある合致を生じたデータサブ文字列に基づいて、第1のデータ構造から記憶されているパターン識別子の少なくとも1つを取り出し、(2) 各取り出されたパターン識別子に基づいて、第2のデータ構造から記憶されているパターンセット対の少なくとも1つを取り出すようにさらに構成されており、少なくとも1つの取り出されたパターンセット対が、パターンセットの少なくとも一部を規定する、請求項16から28のいずれか一項に記載のシステム。