

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成22年11月11日 (2010.11.11)

【公表番号】特表2009-506354(P2009-506354A)

【公表日】平成21年2月12日 (2009.2.12)

【年通号数】公開・登録公報2009-006

【出願番号】特願2008-527497(P2008-527497)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

G 0 9 G 3/30 J

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 7 0 J

G 0 9 G 3/20 6 4 2 J

G 0 9 G 3/20 6 2 3 B

G 0 9 G 3/20 6 2 3 D

H 0 5 B 33/14 A

【誤訳訂正書】

【提出日】平成22年9月16日 (2010.9.16)

【誤訳訂正 1】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項 1】

パッシブマトリックスマルチカラー電子発光ディスプレイを駆動する方法であって、前記ディスプレイは、行と列に配列された複数の画素を含み、各前記画素は、それぞれ異なる第 1 および第 2 の色を有する少なくとも第 1 および第 2 のサブ画素を含み、前記方法は、前記画素のグループを順に駆動してマルチカラー画像フレームを表示する工程を含み、前記画素のグループの駆動は、前記第 1 および第 2 の色それぞれのサブ画素の第 1 および第 2 のサブグループの駆動を含み、前記駆動はさらに、前記サブグループのサブ画素の最大駆動レベルに依存した継続期間、前記画素のグループを駆動することを含むことを特徴とする方法。

【請求項 2】

画素のグループを駆動して画像フレームを表示する前記工程は、1 フレーム期間にわたる駆動を含み、前記フレーム期間は、前記画素のグループの各々における前記サブグループの前記最大駆動レベルに比例して前記画素のグループの各々を駆動する期間に分割され、前記駆動は、前記フレーム期間の分割に応じて前記画素のグループを駆動することを含むことを特徴とする請求項 1 に記載の方法。

【請求項 3】

前記色は青を含み、前記継続期間は、画素のグループの青色サブ画素のサブグループの最大駆動レベルに依存する請求項 1 または 2 に記載の方法。

【請求項 4】

前記色は赤を含み、前記継続期間は、画素のグループの赤色サブ画素のサブグループの最大駆動レベルに依存する請求項 1 または 2 に記載の方法。

【請求項 5】

前記継続期間は、前記第 1 のサブグループの第 1 のサブ画素の最大駆動レベルと前記第 2 のサブグループの第 2 のサブ画素の最大駆動レベルの重み結合に依存する請求項 1 に記載の方法。

【請求項 6】

画素のグループを駆動して画像フレームを表示する前記工程は、1 フレーム期間にわたる駆動を含み、前記フレーム期間は、前記画素のグループの各々における前記重み結合に比例して前記画素の各グループの各々を駆動する期間に分割され、前記駆動は、前記フレーム期間の分割に応じて前記画素のグループの各々を駆動することを含むことを特徴とする請求項 5 に記載の方法。

【請求項 7】

前記駆動は、前記サブグループを駆動する前記継続期間に対応して前記サブ画素のサブグループに駆動を適合させることをさらに含む請求項 1 ないし 6 のいずれかに記載の方法。

【請求項 8】

前記画素のグループは、前記ディスプレイの前記行または列を含み、前記駆動は、前記ディスプレイの行ごとまたは列ごとの駆動を含む請求項 1 ないし 7 のいずれかに記載の方法。

【請求項 9】

画素の前記グループは、前記ディスプレイの複数の行および複数の列における画素を含む前記ディスプレイの一時的サブフレームを含み、前記駆動は連続的に複数の前記一時的サブフレームで前記ディスプレイを駆動することを含む請求項 1 ないし 7 のいずれかに記載の方法。

【請求項 10】

前記ディスプレイは有機発光ダイオードディスプレイを含む請求項 1 ないし 9 のいずれかに記載の方法。

【請求項 11】

請求項 1 ないし 10 のいずれかに記載の方法を実行するプロセッサ制御コードを有するキャリアー。

【請求項 12】

パッシブマトリックスマルチカラー電子発光ディスプレイのためのドライバーであって、前記ディスプレイは行および列に配列された複数の画素を含み、各前記画素はそれぞれ異なる第 1 および第 2 の色を有する少なくとも第 1 および第 2 のサブ画素を含み、前記ドライバーは、前記画素のグループを順に駆動してマルチカラー画像フレームを表示するための手段であって、画素のグループの前記駆動が、それぞれ前記第 1 および第 2 の色のサブ画素の第 1 および第 2 のサブグループの駆動を含む手段、および前記サブグループのサブ画素の最大駆動レベルに依存した継続期間、前記画素のグループを駆動するための手段を含むことを特徴とするドライバー。

【請求項 13】

パッシブマトリックスマルチカラー電子発光ディスプレイのドライバーであって、前記ディスプレイは行と列に配列された複数の画素を含み、各前記画素はそれぞれ異なる第 1 および第 2 の色を有する少なくとも第 1 および第 2 のサブ画素を含み、前記ドライバーは、ディスプレイの画像データを受け取るためのデータ入力、

前記データ入力に結合されて前記ディスプレイを駆動するためのディスプレイ駆動出力を有するディスプレイ駆動システムであって、マルチカラー画像フレームを表示するために前記画素のグループを順に駆動するためのディスプレイ駆動信号を出力するように設計されており、画素のグループの前記駆動はそれぞれ前記第 1 および第 2 の色のサブ画素の第 1 および第 2 サブのグループの駆動を含むディスプレイ駆動システム、および

前記ディスプレイ駆動システムに結合された駆動時間計算システムであって、前記サブグループのサブ画素の最大駆動レベルに依存した継続期間、前記画素のグループを駆動するために前記ディスプレイ駆動システムを制御するように設計された駆動時間計算システ

ムを含むことを特徴とするドライバー。

【請求項 1 4】

列と行に配列された複数の画素を有する電子発光ディスプレイの駆動方法であって、前記方法は、表示画像を生成するための行および列信号の連続した組による前記ディスプレイの駆動を含み、信号のそれぞれの組は、前記ディスプレイの複数の列および行の画素が同時に駆動される前記表示された画像のサブフレームを規定し、前記サブフレームは前記表示された画像を生成するために結合し、前記方法は、前記サブフレームの画素の最大駆動レベルに依存した継続期間でサブフレームのための信号の前記組により前記ディスプレイを駆動することをさらに含むことを特徴とする駆動方法。

【請求項 1 5】

前記請求項 1 4 に記載の方法を実行するためのプロセッサ制御コードを有するキャリアー。

【請求項 1 6】

行と列に配列された複数の画素を含む電子発光ディスプレイを駆動するためのドライバーであって、前記ドライバーは、

ディスプレイの画像データを受信するデータ入力、

前記データ入力に結合され前記ディスプレイを駆動するためのディスプレイ駆動出力を有するディスプレイ駆動システムであって、表示された画像を形成するために列および行の信号の連続的な組によってディスプレイを駆動するためのディスプレイ駆動信号を出力するように設計されており、信号のそれぞれの組は、前記ディスプレイの複数の列および行の画素が同時に駆動される前記表示された画像のサブフレームを規定し、前記サブフレームは前記表示された画像を生成するために結合されるディスプレイ駆動システム、および

前記ディスプレイ駆動システムに結合される駆動時間計算システムであって、前記サブフレームに画素の最大駆動レベルに依存した継続期間でサブフレームのための信号の前記組により前記ディスプレイを駆動するよう前記ディスプレイ駆動システムを制御するように設計された駆動時間計算システムを含むドライバー。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【発明の詳細な説明】

【発明の名称】パッシブマトリックスマルチカラー電子発光ディスプレイの駆動方法および装置

【技術分野】

【0001】

本発明は、一般に、電子発光ディスプレイ、特に、有機発光ダイオード（OLED）ディスプレイの駆動のための装置、方法およびコンピュータプログラムコードに関するものである。

【背景技術】

【0002】

有機発光ダイオードディスプレイ

有機金属LEDを含む有機発光ダイオードは、ポリマー、低分子化合物および dendritic material を含む材料を使用して、採用される材料に応じた色の範囲で製造することができる。ポリマー系有機LEDの例は、WO90/13148、WO95/06400およびWO99/48160に記載されており、dendritic material 系材料の例は、WO99/21935およびWO02/067343に記載されており、およびいわゆる低分子系装置の例はUS4,539,507に記載されている。典型的なOLED装置は、有機材料の2層を有し、そのうち1層は、発光ポリマー（LEP）、オリゴマーまたは発光低分子量材料のよ

うな発光材料の層であり、他の１層はポリチオフェン誘導体またはポリアニリン誘導体のような正孔輸送材料の層である。

【０００３】

有機ＬＥＤは、単色またはマルチカラー画素ディスプレイを形成するために画素のマトリックス内の基板上に堆積させ得る。マルチカラーディスプレイは、赤、緑および青色発光サブ画素のグループを使用して作成され得る。いわゆるアクティブマトリックスディスプレイは、各画素に接続されるメモリ素子、通常は蓄積容量およびトランジスタを有し、パッシブマトリックスディスプレイはそのようなメモリ素子を有せず、代わりに固定像の印象を与えるために繰り返しスキャンされる。他のパッシブディスプレイは、複数のセグメントが共通電極をシェアするセグメント化されたディスプレイを含み、１つのセグメントは他の電極に対して電圧を印加することによって発光する。単一セグメントディスプレイはスキャンする必要がないが、複数のセグメント領域を含むディスプレイにおいては、電極は（数を減らすために）複合化され、次いでスキャンされ得る。

【０００４】

図１aは、ＯＬＥＤ装置１００の一例の垂直断面図を示す。アクティブマトリックスディスプレイにおいては、画素領域の一部は関連する駆動回路（図１aに示されない）によって占領される。装置の構造は、例示のために若干簡略化されている。

【０００５】

ＯＬＥＤ１００は、通常は０．７mmまたは１．１mmのガラス、任意に、透明プラスチックまたは他の実質的に透明な材料の基板１０２を有する。アノード層１０４は基板上に堆積され、通常、約１５０nmの厚さのＩＴＯ（インジウム錫酸化物）、その一部上に供給される金属接続層を含む。通常、接続層は約５００nmのアルミニウム、またはクロム層の間に挟まれたアルミニウム層を有し、これはしばしばアノード金属と呼ばれる。ＩＴＯで被覆されたガラス基板および接続金属はC o r n i n g , U S Aより入手可能である。ＩＴＯ上の接続金属は抵抗が減少した通路を提供するのを助け、そこではアノード接続、特に、装置への外部接続は透明である必要はない。接続金属は、必要とされない場所、特に、除去しなければディスプレイを覆う場所では、フォトリソグラフィーおよびこれに続くエッチングからなる標準プロセスによってＩＴＯから除去される。

【０００６】

実質的に透明な正孔輸送層１０６は、アノード層の上に堆積され、続いて、電子発光層１０８およびカソード１１０が堆積される。電子発光層１０８は、例えば、PPV（ポリ（p-フェニレンビニレン））を含むことができ、およびアノード層１０４と電子発光層１０８の正孔エネルギーレベルの適合を助ける正孔輸送層１０６は、導電性透明ポリマー、例えば、B a y e r A G o f G e r m a n yから入手可能なPEDOT:PSS（ポリスチレン-スルホネート-ドーブポリエチレン-ジオキシチオフェン）を含むことができる。典型的なポリマー系装置においては、正孔輸送層１０６は約２００nmのPEDOTを含むことができ、発光ポリマー層１０８は通常約７０nmの厚さである。これらの有機層はスピンコート（その後不要な部分からプラズマエッチングまたはレーザー研磨によって材料を除去する）またはインクジェット印刷によって堆積され得る。この後者の場合、バンク１１２は、有機層を中に堆積させ得るウェルを規定するために、例えば、フォトリソグラフィーを使用して基板上に形成され得る。そのようなウェルはディスプレイの発光領域または画素を規定する。

【０００７】

カソード層１１０は、通常、厚いアルミニウムのキャップ層で覆われたカルシウムまたはバリウム（例えば、物理蒸着で堆積させる）のような低仕事関数の金属から構成される。電子エネルギーレベルの適合の改良のために、弗化バリウムの層のような任意の追加の層が電子発光層に直接隣接して供給され得る。カソード線の相互の電氣的な隔離は、カソード分離器を使用して達成または増強され得る（図１aに示されない）。

【０００８】

同じ基本構造が低分子および dendrimer 装置に適用され得る。通常、多くのディスプ

レイが単一基板上に形成され、製造プロセスの最後には、基板は切断され、分離されたディスプレイには、酸化および湿気の浸入を防ぐためにカプセル缶が付着される。

【0009】

OLEDを照明するために、図1aの電池118で表される電力がアノードとカソードの間に適用される。図1aで示される例においては、光が透明アノード104および基板102を通過し、カソードは一般的に反射性である。このような装置は「底面発光体」と呼ばれる。カソードを通過して放射する装置（上面発光体）を製造することもでき、これは例えば、カソードが実質的に透明になるようにカソード層110の厚さを約50～100nm未満に維持することにより可能である。

【0010】

上記の記載は、本発明の応用例の理解を容易にするために、単に、OLEDディスプレイの1つのタイプの例示に過ぎないことが理解されよう。Novaled GmbHにより製造されるようなカソードが底面にある逆さの装置を含め、各種のOLEDがある。さらに、本発明の応用例は、ディスプレイ、OLEDまたはその他に限定されない。

【0011】

有機LEDは、単色またはマルチカラーの画素ディスプレイを形成するために、画素のマトリックス中の基板に堆積され得る。マルチカラーディスプレイは、赤色、緑色および青色の発光画素のグループを使用して形成され得る。このようなディスプレイにおいて、概して個々の素子は画素を選択するために行（または列）の線を作動することによってアドレスされ、画素の行（または列）が書き込まれ、表示を生成する。いわゆるアクティブマトリックスディスプレイは、各画素と連結されるメモリ素子、通常は蓄積容量とトランジスタを含み、パッシブマトリックスディスプレイはこのようなメモリ素子を有さず、その代わり、固定画像の印象を与えるために、TV画像にいくぶん似て、繰返しスキャンされる。

【0012】

図1bを参照すると、これはパッシブマトリックスOLEDディスプレイ装置150を貫通した簡略断面図を示しており、ここでは図1aと同じ構成要素は同じ番号で表されている。示されるように、正孔輸送106および電子発光108層が、アノード金属104およびカソード層110でそれぞれ規定される相互に直角なアノード線およびカソード線の交差部において複数の画素152に再分割される。図において、カソード層110において定義される導電線154は頁を突き抜け、カソード線に対して直角に走る複数のアノード線158の1つの断面図が示されている。カソードおよびアノード線の交差部における電子発光画素152は関連する線の間に電圧を印加することによりアドレスされ得る。アノード金属層104はディスプレイ150に対して外部接続部を提供し、OLEDに対する（アノード金属リード上にカソード層パターンを走らせることによって）アノードおよびカソード接続として使用される。上記のOLED材料、特に、発光ポリマーおよびカソードは、酸化および湿気に対して敏感であり、したがって、装置は金属缶111内に密閉され、UV硬化エポキシ接着剤113によってアノード金属層104に取り付けられ、接着剤中の小さなガラスビーズが金属缶との接触および接続部の短絡を防止する。

【0013】

次に、図2を参照すると、これは、概念的に、図1bで示されるタイプのパッシブマトリックスOLEDディスプレイ150の駆動配列を示している。一定の電流生成器200が供給され、それぞれ供給線202および複数の列線204の1つに接続されるが、そのうちの1つだけが明確化のために示されている。複数の行線206（そのうち1つだけが示される）もまた供給され、これらはそれぞれ選択的にスイッチ接続210によってグラウンド線208に接続されていいてよい。示されるように正の供給電圧が線202に供給され、列の線204はアノード接続158を有し、行の線206はカソード接続154を有する。ただし、電力供給線202がグラウンド線208に関して負である場合は接続が逆になる。

【0014】

図示されるように、ディスプレイの画素 2 1 2 は適用される電力を有し、したがって照明される。一つの行のための画像接続 2 1 0 の生成は、その行が完全にアドレスされるまで各列の線がそれぞれ順に作動される間は維持され、次いで次の行が選択され、このプロセスが繰り返される。しかしながら、好ましくは、個々の画素をより長く留め、これによって全体の駆動レベルを減らすために、一つの行が選択され、全ての列は並行して書き込まれ、すなわち、行の各画素を望まれる輝度で照明するために各列の線に同時に電流が駆動される。列の各画素は、次の列がアドレスされる前に順にアドレスされ得るが、特に、列の容量の効果のため、これは好ましくない。

【 0 0 1 5 】

パッシブマトリックス O L E D ディスプレイにおいて、どの電極を行電極と標識し、どの電極を列電極と標識するかは任意であり、本明細書において、「行」および「列」は相互に取り替えて使用することができることを当業者は理解するであろう。

【 0 0 1 6 】

装置を貫通して流れる電流は生成する光子の数を決め、O L E D の輝度はこれによって決まるので、電圧制御駆動でなく電流制御駆動が O L E D に提供されることが通常である。電圧制御の設定においては、輝度が時間、温度および寿命と共にディスプレイの面積にわたって変わり得、任意の電圧によって駆動されるとき画素がどの程度の輝度を生じるかを予測することは困難である。カラーディスプレイにおいては、色表現の正確さも影響を受け得る。

【 0 0 1 7 】

画素の輝度を変える従来の方法は、P u l s e W i d t h M o d u l a t i o n (P W M) を使用して画素をオンタイムで変える方法である。従来の P W M スキームにおいては、画素は完全にオンか完全にオフかどちらかであるが、画素の明るさは、観察者の目の中の総合のために、変化する。他の方法は列駆動電流を変えることである。

【 0 0 1 8 】

図 3 は、従来技術のパッシブマトリックス O L E D ディスプレイのための一般的な駆動回路の概略図 3 0 0 を示す。O L E D ディスプレイは、破線 3 0 2 で示されており、対応する行電極接続 3 0 6 をそれぞれが有する複数 n 個の行の線 3 0 4 および対応する複数の列電極接続 3 1 0 を有する複数 m 個の列の線 3 0 8 を含む。O L E D は各対の列および行の線間に接続され、図示された配列においては、列の線に接続されたアノードを有する。y ドライバー 3 1 4 は一定に電流で列の線 3 0 8 を駆動し、x ドライバー 3 1 6 は行の線を選択的にグラウンドに接続して、行の線 3 0 4 を駆動する。y ドライバー 3 1 4 と x ドライバー 3 1 6 は通常、プロセッサ 3 1 8 のコントロール下にある。電力供給 3 2 0 は電力を回路、特に y ドライバー 3 1 4 に供給する。

【 0 0 1 9 】

O L E D のいくつかの例は、U S 6 , 0 1 4 , 1 1 9、U S 6 , 2 0 1 , 5 2 0、U S 6 , 3 3 2 , 6 6 1、E P 1 , 0 7 9 , 3 6 1 A および E P 1 , 0 9 1 , 3 3 9 A に記載されており、P W M を搭載した O L E D ディスプレイ駆動集積回路は、C l a r e , I n c . (B e v e r l y , M A , U S A) の C l a r e M i c r o n i x から市販されている。改良された O L E D ディスプレイのドライバーのいくつかの例は出願人の同時係属出願 W O 0 3 / 0 7 9 3 2 2 および W O 0 3 / 0 9 1 9 8 3 に記載されている。特に、本明細書において参照として組み込まれる W O 0 3 / 0 7 9 3 2 2 は改良されたコンプライアンスを有するデジタル制御プログラム電流生成機について記載している。

【特許文献 1】米国特許第 6 , 0 1 4 , 1 1 9 号明細書

【特許文献 2】国際公開 0 3 / 0 7 9 3 2 2 号パンフレット

【発明の開示】

【発明が解決しようとする課題】

【 0 0 2 0 】

O L E D ディスプレイの寿命および / または電力消費を改良する一般的な必要性がある。特に、マルチカラー O L E D ディスプレイにおいては、一般的にディスプレイのサブ画

素に使用される赤、緑および青色発光材料は、異なる効率および異なる速度の寿命を有し、通常、青色サブ画素は赤および緑色サブ画素より早く寿命に達する。したがって、これらの問題を緩和させるために、OLEDディスプレイを駆動するための改良された技術が必要とされる。

【課題を解決するための手段】

【0021】

したがって、本発明の第1の側面によれば、パッシブマトリックスマルチカラー電子発光ディスプレイを駆動する方法が提供され、このディスプレイは、行と列に配列された複数の画素を含み、各前記画素は、それぞれ異なる第1および第2の色を有する少なくとも第1および第2のサブ画素を含み、前記方法は、前記画素のグループを順に駆動してマルチカラー画像フレームを表示することを含み、前記画素のグループの駆動は、それぞれ前記第1および第2の色のサブ画素の第1および第2のサブグループの駆動を含み、前記駆動はさらに、前記サブグループのサブ画素の最大駆動レベルに依存した継続期間、前記画素のグループを駆動することを含む。

【0022】

画素のグループは、従来のラインスキャンパッシブマトリックスOLEDディスプレイにおけるディスプレイの列または行に対応する画素のラインを含むことができ、またはその画素のグループは、その内容全体が本明細書に参照として組み込まれる出願人のUK特許出願、例えば、No. 0501211.7（優先日2004年9月30日）およびNo. 0428191.1（出願日2004年12月23日）に以前記載したマルチラインまたは「トータルマトリックス」アドレッシング（MLAまたはTLA）スキームに基づいて駆動されるディスプレイにおける可変の表示継続期間を有する一時的なサブフレームを含むことができる。

【0023】

いくつかの好ましい実施態様において、継続期間は単一カラーサブグループのサブ画素の最大駆動レベル、例えば、各画素のグループの青色サブ画素のサブグループの最大駆動レベルに依存する。したがって、画像フレームを表示するための画素のグループの駆動は、好ましくは、例えば、ラインスキャン間隔の一組またはサブフレームディスプレイ間隔の一組を含むフレーム期間中の駆動を含む。次いで、フレーム期間は、画素の各グループのための選択されたサブグループ（例えば、青グループ）の最大駆動レベルに比例して、各ラインまたは一時的なサブフレームのような画素の各グループを駆動するための期間に分割され得る。駆動は、これらフレーム期間の分割に応じて画素のグループを駆動することを含むことができる。

【0024】

このような実施態様は、最も敏感な画素要素、典型的には青色サブ画素の劣化速度を減らし、これによってディスプレイ全体の寿命を延ばすのに役立つ。大まかに言えば、任意の画素のグループ（ラインまたはサブフレーム）が特定の色、例えば青のための減少したピークの明るさを有する場合、画素のこのグループは相対的に短い時間駆動され得るが、高い明るさピークを有する画素、例えば青のグループはより長く駆動される。このようにして、人間の観察者にとっては、青色の明るさのレベルは実質的に依然として望まれるものであるが、実際、フレーム期間内において、画素のグループが駆動される継続期間を調整または平均化することによって、より長い継続期間にはより低い明るさピークを使用して、これは達成されてきた。

【0025】

上記の技術は、青色サブ画素の寿命を増大させるのに特に有益である。しかしながら、この方法の実施態様は他の目的のためにも適用されることができ、例えば、赤色サブ画素はより高い明るさで効率が減少する傾向にあり、したがって、同様の技術を適用して（明るさのピークに対応して画素のグループのオンタイムを計る）、ディスプレイの全体の電力消費を減少できる。

【0026】

他の関係する実施態様においては、画素のグループが駆動される継続期間は、複数のサブ画素の最大駆動レベルの重み結合、例えば、赤色サブ画素のサブグループの最大駆動レベルおよび／または緑色サブ画素のサブグループの最大駆動レベルおよび／または青色サブ画素のサブグループの最大駆動レベルの重み結合に依存する。したがって、上記と同様の方法において、フレーム期間は重み結合およびこれにしたがって駆動される画素にグループに比例して分割される。

【００２７】

上記の実施態様において、サブ画素の１または２以上のサブグループの駆動は、サブグループの駆動のための決められた継続期間に応答するように調整される。これは、赤色および／または緑色および／または青色の電流または電圧参照のようなサブ画素の１組に共通の参照電流源のような参照レベルを調整することによって便利に調整され得る。したがって、例えば、サブ画素のサブグループの参照レベルはサブグループを含む画素のグループの駆動継続期間の増加（例えば画素の各グループの等しい駆動継続期間によって定義される基準と比較しての減少／増加）に比例して減少することができる。したがって、好ましくは、３色の各駆動、より特定的には、参照レベルは、画素グループの駆動継続期間の調整のための補償をするグループ（ラインまたはサブフレーム）ごとに調整される。

【００２８】

上記の方法の好ましい実施態様において、マルチカラー電子発光ディスプレイはOLEDディスプレイを含む。

【００２９】

本発明はさらに、上記の方法およびディスプレイドライバーを実施するプロセッサコントロールコードを有するキャリア媒体を提供する。このコードは、従来のプログラムコード、例えば、Cのような従来のプログラム言語におけるソース、オブジェクトまたは実行コード（インタープリトまたはコンパイルされたもの）、またはアセンブリコード、ASIC（Application Specific Integrated Circuit）またはFPGA（Field Programming Gate Array）の開始または制御のためのコード、またはVerilog（商標）またはVHDL（Very high speed integrated circuit Hardware Description Language）のようなハードウェア記述言語のためのコードを含んでよい。そのようなコードは、複数の結合された構成要素間に対して配布されてよい。キャリア媒体は、ディスクまたはプログラムメモリー（例えば、Flash RAMまたはROMのようなファームウェア）または、光学または電気信号キャリアのようなデータキャリアなどの任意の従来の記憶媒体を含んでよい。

【００３０】

本発明はまた、さらに上記のディスプレイ駆動方法の実施態様を実施するための手段を含むディスプレイドライバーを提供する。

【００３１】

したがって、関連の側面において、本発明はパッシブマトリックスマルチカラー電子発光ディスプレイのためのドライバーを提供し、このディスプレイは行および列に配列された複数の画素を含み、各画素はそれぞれ異なる第１および第２の色を有する少なくとも第１および第２のサブ画素を含み、前記ドライバーは、前記画素のグループを順に駆動してマルチカラー画像フレームを表示するための手段であって、画素のグループの前記駆動がそれぞれ前記第１および第２の色のサブ画素の第１および第２のサブグループの駆動を含む手段、および前記サブグループのサブ画素の最大駆動レベルに依存した継続期間、前記画素のグループを駆動するための手段を含む。

【００３２】

さらに関連した側面において、本発明は、パッシブマトリックスマルチカラー電子発光ディスプレイのドライバーを提供し、このディスプレイは行と列に配列された複数の画素を含み、各前記画素はそれぞれ異なる第１および第２の色を有する少なくとも第１および第２のサブ画素を含み、前記ドライバーは、ディスプレイの画像データを受け取るための

データ入力、前記データ入力に結合されて前記ディスプレイを駆動するためのディスプレイ駆動出力を有するディスプレイ駆動システムであって、マルチカラー画像フレームを表示するために前記画素のグループを順に駆動するためのディスプレイ駆動信号を出力するように設計されており、画素のグループの前記駆動はそれぞれ前記第1および第2の色のサブ画素の第1および第2のサブグループの駆動を含むディスプレイ駆動システム、および前記ディスプレイ駆動システムに結合された駆動時間計算システムであって、前記サブグループのサブ画素の最大駆動レベルに依存した継続期間、前記画素のグループを駆動する前記ディスプレイ駆動システムを制御するように設計された駆動時間計算システムを含む。

【0033】

他の側面において、本発明は列と行に配列された複数の画素を有する電子発光ディスプレイの駆動方法を提供し、前記方法は、表示画像を生成するための行および列信号の連続した組によるディスプレイの駆動を含み、信号のそれぞれの組は、ディスプレイの複数の列および行の画素が同時に駆動される表示された画素のサブフレームを規定し、前記サブフレームは前記表示された画像を生成するために結合し、前記方法は、前記サブフレームの画素の最大駆動レベルに依存した継続期間でサブフレームのための信号の前記組により前記ディスプレイを駆動することをさらに含む。

【0034】

実施態様において、1つのサブフレームはマルチカラーOLEDディスプレイの色ごとに導入される。

【0035】

関連する側面において、本発明は、列および行に配列された複数の画素を有する電子発光ディスプレイを駆動するためのドライバーを提供する。このドライバーは、ディスプレイの画像データを受信するデータ入力、前記データ入力に結合され前記ディスプレイを駆動するためのディスプレイ駆動出力を有するディスプレイ駆動システムであって、表示された画像を形成するために列および行の信号の連続的な組によってディスプレイを駆動するディスプレイ駆動信号を出力するように設計されており、信号のそれぞれの組は、ディスプレイの複数の列および行の画素が同時に駆動される表示された画像のサブフレームを規定し、前記サブフレームは前記表示された画像を生成するために結合されるディスプレイ駆動システム、および前記ディスプレイ駆動システムに結合される駆動時間計算システムであって、前記サブフレームに画素の最大駆動レベルに依存した継続期間でサブフレームのための信号の前記組により前記ディスプレイを駆動するよう前記ディスプレイ駆動システムを制御するように設計された駆動時間計算システムを含む。

【0036】

本発明のこれらおよび他の側面は、添付の図面を参照して単に例示の目的としてさらに説明される。

【0037】

マルチラインアドレス (MLA) 法

マルチラインアドレス (MLA) 法の概要を説明することは本発明の実施態様の理解に役立つ。

【0038】

大まかに言って、MLA法は、列の電極が駆動されるに応じて2または3以上の行電極を同時に駆動する、またはより一般的には、単一ラインのスキャン期間におけるインパルスではなく複数のラインのスキャン期間において必要とされる各行 (ライン) の発光プロフィールが形成されるように行および列のグループを同時に駆動するものである。したがって、各ラインのスキャン期間の間の画素駆動は減少することができ、これによってディスプレイの寿命を延ばし、および/または駆動電圧の減少および容量損失の減少により電力消費を減らす。これは、OLEDの寿命は画素駆動 (発光) に対して通常1乗~2乗で短くなるが、観察者に同じ明るさを提供するのに画素が駆動されなければならない時間の長さは画素駆動の減少に伴い実質的に直線的にのみ増加するためである。MLAによって

提供される利点の程度は、共に駆動されるラインのグループ間の相互関係に部分的に依存する。出願人は、総マトリックスアドレス法として全ての行が共に駆動される方法に言及する。

【0039】

図4aは、1つの時点で1つの行が駆動される従来の駆動スキームのG行、F列および画像Xマトリックスを示す。図4bは、マルチラインアドレススキームの行、列および画像マトリックスを示す。図4cおよび4dは、表示された画像の典型的な画素、前記画素の輝度、またはフレーム期間中等しい前記画素の駆動において、マルチアドレスによって達成される画素駆動のピークの減少を示している。

【0040】

一般的に、列および行の駆動信号は、対応する電極によって駆動されるOLED画素（またはサブ画素）の望まれる輝度が駆動信号によって決められる輝度の実質的な直線的総計によって得られるように選択される。我々は、決められた行駆動信号に基づく2またはそれ以上の行間の列電流駆動信号を分割する制御可能な電流分割機について以前に記載した（2004年9月30日出願の英国特許出願第0421711.3号）。

【0041】

必要な駆動信号を決めるために、ディスプレイの画像データはマトリックスとして考えられ、1つが行駆動信号を決め他が列駆動信号を決める2つの因子マトリックスの積としてファクトライズされてよい。ディスプレイはこれらのマトリックスによって決められる連続的な行と列の信号の組によって駆動されて、表示された画像を形成し、信号の組はそれぞれ最初のファクトライズマトリックスと同じ大きさの表示された画像のサブフレームを規定する。ラインスキャン期間（サブフレーム）の総数は、多数のサブフレーム中の輝度を平均化するだけで利点を得られるので、従来のライン・バイ・ラインスキャンに比較して減らすこともあるが、必ずしも減らす必要はない（減らすというのは画像圧縮を示唆する）。

【0042】

好ましくは、非ネガティブマトリックスファクトリゼーション（NMF）が導入され、画像マトリックスX（非ネガティブ）は、XがFおよびGの積にほぼ等しくなり、FおよびGはその要素が全て0以上になる条件の下で選択されるFおよびGのマトリックスの対にファクトライズされる。典型的なNMFアルゴリズムは、反復的にFおよびGをアップデートして、XおよびFG間の2乗Euclidean距離のようなコスト関数を最小化することを意図して概算を改良する。非ネガティブマトリックスファクトリゼーションは、電子発光ディスプレイが「ネガティブ」発光を生成するように駆動されることはできないので、このようなディスプレイの駆動には有利である。

【0043】

NMFファクトリゼーション手法は、図4eに図式的に示されている。マトリックスFおよびGは画像データの直線的概算のための基礎を規定するものとして見なされ得、画像は一般的に純粋にランダムなデータではなくある種の固有の相互関連性のある構造を含むので、多くの場合、相対的に少ない数の基底ベクトルによって良好な表現が達成される。カラーディスプレイのカラーサブ画素は3つの分離された画像プレーンまたは単一プレーンとしての集合として扱われてよい。表示された画像の輝度領域が単一方向に、ディスプレイの上から下に一般的に照明されるように因子マトリックス中のデータを分類することによってフリッカーを減らすことができる。

【0044】

図4fは、NMFを使用して画像を表示するための例示の手法のフローチャートを示す。この手法は、最初にフレーム画像マトリックスXを読み取り（工程S400）、次いでNMFを使用してこの画像マトリックスを因子マトリックスFおよびGにファクトライズする（工程S402）。このファクトリゼーションは、初期のフレームの表示中に計算できる。次いで、この手法は、工程404においてAサブフレームでディスプレイを駆動する。工程406はサブフレーム駆動手法を示す。

【 0 0 4 5 】

サブフレーム手法は、行ベクトル R を形成するために、G 列 a R を設定する。これは、図 5 b の行駆動配線によって、自動的に単位量にノーマライズされ、したがって、スケール因子 x , R x R は要素の合計が単位量になるように R のノーマライズによって導かれる。同様に、F において、行 a C は列ベクトル C を形成する。これは最大要素値が 1 となるように決められ、スケール因子 y , C y C を与える。フレームスケール因子 $f = A / I$ が決められ、参照電流は、 $I_{ref} = I_0 \cdot f / x y$ によって設定される。この式で、 I_0 は、従来の 1 時点スキャンラインシステムにおける最大輝度に必要とされる電流であり、x および y 因子は、駆動配線によって導入されるスケール効果を補償する（他の駆動配線では、これらの一方または両方が省略されてもよい）。

【 0 0 4 6 】

これに続いて、工程 S 4 0 8 において、図 5 b に示されるディスプレイドライバは総フレーム期間の 1 / A の間ディスプレイの C 列およびディスプレイの R 行を駆動する。これは各サブフレーム期間繰り返され、次いで、次のフレームのためのサブフレームデータが出力される。

【 0 0 4 7 】

図 4 g を参照すると、例の N M F 手法は G および F の積が X の平均値に等しくなるように F および G を初期化することによって開始する（工程 S 4 1 0）。 $X_{average}$ は次のとおりである。

【 数 1 】

$$G = 1_{IA} \quad F = (X_{average}/A) \cdot 1_{AU} \quad (1)$$

【 0 0 4 8 】

関連した画像の連続性のために、F および G の既知の値が使用されてよい。上記の添字は行および列の数をそれぞれ示す。小文字の添字により単一に選択された行または列（例えば、A 個の行に対して a という一行）を示す。1 は、単位マトリックスである。

【 0 0 4 9 】

好ましくは、工程 S 4 1 0 の前のプレプロセス工程（図示しない）として、空白の行および列がフィルタ化される。

【 0 0 5 0 】

この手法の全体的な目的は、F および G の値を次のように決めることである。

【 数 2 】

$$G_{IA} F_{AU} = X_{IU} \quad (2)$$

【 0 0 5 1 】

我々が記載する手法は、a = 1 から a = A までの全ての列行の対について、一度に G の単一系列（a）および F の単一行（a）で動作する（工程 S 4 1 2）。したがって、この手法、G の列および F の行において、選択された列行の対のために最初に余剰の R^a_{IU} を計算する。この余剰は、目標値 X_{IU} と選択された列 / 行を除いた G および F の全ての他の行および列の結合した寄与の総計の差を有する（工程 S 4 1 4）。

【 数 3 】

$$R^a_{IU} = X_{IU} - \sum_{n=1, n \neq a}^{A, n \neq a} G_{In} F_{nU} \quad (3)$$

【 0 0 5 2 】

G および F の選択された列行の対 a のそれぞれにおいて、図 4 h においてダイアグラムとして図示したように、この目的は選択された列行の対の寄与を余剰の R^a_{IU} に等しく

することである。数式で示すと、この目的は次のとおりである。

【数 4】

$$G_{Ia} F_{aU} = R_{IU}^a \quad (4)$$

【0053】

上記式において、 R_{IU}^a は、 $m \times u$ レート A を有する $I \times U$ 画像サブフレームを定義する（ A サブフレームは完全な $I \times U$ 表示画像に貢献する）。

【0054】

等式（4）は G の選択された列 a の I 個の要素のそれぞれ、すなわち $G_{i a}$ 、および F の選択された行 a の U 個の要素のそれぞれ、すなわち $F_{a u}$ について解かれ得る（工程 S 4 1 6）。解はコスト関数に依存する。例えば、式（4）において最小二乗法（Euclidean コスト関数）を行うと、左辺に $F_{a U} \cdot F_{a U}^T$ （これは、両辺をこれによって割る場合にマトリックス変換を必要としないスカラー値である。）を乗じ、右辺に $F_{a U}^T$ を乗じ、 $G_{i a}$ が直接計算される。

【0055】

Euclidean コスト関数の解の例は次のとおりである。

【数 5】

$$G_{ia} = \frac{\sum_{u=1}^U R_{iu} F_{au}}{\sum_{u=1}^U F_{au}^2}, \quad F_{au} = \frac{\sum_{i=1}^I G_{ia} R_{iu}}{\sum_{i=1}^I G_{ia}^2} \quad (5)$$

【0056】

非ネガティブ制限を提供するために、工程 S 4 1 8 において、0 未満である $G_{i a}$ および $F_{a u}$ の値は 0（または小さい値）に設定される（要素 R_{IU}^a は負であってよい）。

【0057】

好ましくは（しかし、必須ではない）、0（または無限大）で割ることを防ぐため、 $G_{i a}$ および $F_{a u}$ の値は上限および / または下限が、例えば、0.01 または 0.001 および 10 または 100 に制限され、これらは目的に応じて変化され得る（工程 S 4 2 0）。

【0058】

任意に、しかし好ましくは、次いでこの手法は、例えば、既定の繰返し数、繰り返される（工程 S 4 2 2）。

【0059】

さらに詳細には、2004 年 12 月 23 日に出願された UK 特許出願第 0 4 2 8 1 9 1 . 1 を参照されたい。

【0060】

色寿命がバランスされた変化し得るスキャン時間駆動

1 つの変化し得るスキャン時間駆動手法においては、ラインまたはサブフレームスキャン時間は色に関係なくサブ画素の発光ピークに比例する。これは最悪の場合の駆動レベルのピークを減らし、これによってディスプレイの寿命を延ばす。しかしながら、この手法の発展において、ラインまたはサブフレームスキャン時間は、最も（劣化した）敏感な色画素要素の発光によって決められ、または最も（劣化した）敏感な色画素要素の発光に比例し、この目的は、最悪の場合のサブ画素の劣化を最小にすることである。実施態様において、ラインまたはサブフレームスキャン時間が次の式で決められるように、各サブ画素のために異なる色の重み付け因子が導入され得る。

【数 6】

$$x \cdot \max \{R\} + y \cdot \max \{G\} + z \cdot \max \{B\}$$

それぞれのサブ画素駆動レベル R、G、B の重み付け因子 x、y、z は、(電力消費)の減少が最大であるサブ画素の色によって経験される寿命(劣化)および/またはサブ画素の色の効率によって決められ得る。

【0061】

あるいは、他の重み結合である次式が導入され得る。

【数 7】

$$\max \{xR + yG + zB\}$$

【0062】

実施態様において、もし全ての色が等しく敏感であるならば、色重み付け因子は同じであり、互いに効果的に相殺する。しかしながら、非常に敏感な青色については、例えば、青色サブ画素の重み付け因子が支配し、ラインまたはサブフレーム時間は青色サブ画素発光によって大きく影響する。青、赤および緑色材料の特別な組合せについては、最適な増倍率(これは、例えば、通常の実験によって決められ得る)は劣化を最小化する目的で駆動コントローラーに事前にプログラムされてよい。各色の参照電流は、例えばラインまたはサブフレームの駆動電流のピークが全てのラインまたはサブフレーム(任意の色において)で実質的に同じになるように駆動を決めるためにラインごとまたはサブフレームごとに変えられ得る。したがって、この手法の好ましい実施例は、独立した電流駆動参照値が赤色、緑色および青色のサブ画素に提供されるシステムで実施される。

【0063】

1つの実施態様において、ラインまたはサブフレーム時間は、次のように、1つのラインまたはサブフレームの間に存在する青色発光のピークに比例して決められる。

【数 8】

$$t_{line.or.subframe} = \frac{lum_{max,blue}}{\sum_{lines.or.subframes} lum_{max,blue}} \cdot (total.time.for.lines.or.subframes)$$

あるいは、この等式は、発光ピークに画素の色に依存する重み付け因子を乗じた値に比例してラインまたはサブフレーム時間を決めるように変形することができる。

【0064】

下記の表 1 は、一連の仮想のフレームの各色(赤、緑、青)の発光ピークを表す数字の例を示している。

【表 1】

R	G	B
0.2	0.5	1.0
0.4	1.0	0.5
1.0	0.9	0.9

【0065】

等しい時間において各サブフレームのスキャンは総(フレーム)時間の 1/3 に割り当てられ、青色の寿命(劣化)は下式に比例する。

【数 9】

$$1.0^2 \cdot 1/3 + 0.5^2 \cdot 1/3 + 0.9^2 \cdot 1/3 = 0.686$$

【0066】

しかしながら、色重み付けスキヤニングにおいては、例えば、高い重み付けのために青色発光が支配する場合、3つのサブフレームのサブフレーム時間は下記の表2に示される。

【表2】

R	G	B	t
0.2	0.5	1.0	1.0/2.4
0.4	1.0	0.5	0.5/2.4
1.0	0.9	0.9	0.9/2.4

【0067】

この場合、青色寿命（劣化）は下式に比例する。

【数10】

$$((1.0+0.5+0.9)/3.0)^2 = 0.64$$

【0068】

したがって、この例において、青色サブ画素の寿命（劣化）は約7%減少することがわかる。

【0069】

図5aは、本発明の実施例を実行するために適切なパッシブマトリックスOLEDドライバ500の実施例の概略図を示す。

【0070】

図5aにおいて、図3を参照した例に似たパッシブマトリックスOLEDディスプレイ行ドライバ回路512によって駆動される行電極306および列ドライバ510によって駆動される列電極310を有する。行および列ドライバの詳細は図5bに示されている。列ドライバ510は、電流駆動を1または2以上の電極に設定し、赤/緑/青参照電流を制御するための列データ入力509を有する。同様に、行ドライバ512は電流駆動を行に設定するため、MLA実施例においては、電流駆動比を2または3以上の行に設定する行データ入力511を有する。好ましくは、入力509および511はインターフェースの容易化のためデジタル入力であり、好ましくは、列データ入力509はディスプレイ302の全てのU列の電流駆動を設定する。

【0071】

ディスプレイのデータは直列または並列であり得るデータおよびコントロールバス502に提供される。バス502はディスプレイの各画素のための発光データ、またはカラーディスプレイにおいては各サブ画素のための発光情報（これは、分離されたRGB色信号としてまたは発光およびクロミナンス信号としてまたは他の方法において符号化される）を蓄積するフレーム蓄積メモリ503に入力を供給する。フレームメモリ503に蓄積されたデータはディスプレイの各画素（またはサブ画素）の望まれる明るさを決定し、この情報はディスプレイ駆動プロセッサ506によって第2の読み取りバス502により読みとられてよい（実施形態において、バス505が省略され、バス502が代わりに使用されてもよい）。

【0072】

ディスプレイ駆動プロセッサ506は、ハードウェア中に、または、例えば、デジタル信号プロセッシングコアまたは使用してソフトウェア中に、または、例えば、マトリックスの操作を速めるための専用のハードウェアを導入したソフトとハードの組合せ中に完全

に提供され得る。しかしながら、一般的に、ディスプレイ駆動プロセッサ 506 は、クロック 508 のコントロール下およびワーキングメモリ 504 と結合して作動しながら、蓄積されたプログラムコードまたはプログラムメモリ 507 に蓄積されたマイクロコードによって少なくとも部分的に実行されてよい。例えば、ディスプレイ駆動プロセッサは、従来のプログラム言語で書き込まれた標準のデジタル信号プロセッサおよびコードを使用して実行される。プログラムメモリ 507 のコードはディスプレイのラインごとのレーザースキャニングまたはマルチラインアドレス法によって、どちらの場合も上述したように調整可能なラインまたはサブフレーム継続期間実行するように設計されており、データキャリアまたはリムーバブル記憶装置 507a に供給されてよい。

【0073】

図 5b は、例えば、赤 / 緑 / 青色参照電流がラインまたはサブフレーム「スキャン」時間での変動に比例して変化することができるように変動参照電流でディスプレイ 302 を駆動するのに適した列および行ドライバーを示す。例示されたドライバーも、MLAスキームのファクトライズ画像マトリックスデータでディスプレイ 302 を駆動するのに適している。

【0074】

列ドライバー 510 は、共に集合されており、それぞれの列電極に電流を流すための可変参照電流 I_{ref} が供給される一組の調節可能な実質的に一定の電流源 1002 を有する。この参照電流は、図 4e のマトリックス F の行 a のような因子マトリックスの行から導かれる各列のための異なる値によって調整されるパルス幅である。

【0075】

行ドライバー 512 は、プログラム可能な電流ミラー 1012、好ましくはディスプレイの各行、または同時に駆動される行のブロックの各行のための 1 つの出力を有する。行駆動信号は、図 4e のマトリックス G の列 a のような因子マトリックスの列から導かれる。さらに詳細な適切なドライバーは、参照として本明細書に組み込まれる出願人の同時係属出願 UK 特許出願 No. 0421711.3 (2004 年 9 月 30 日出願) に見出すことができる。他の配列において、OLED 画素、特に PWM に対する駆動を変える手段は追加的にまたは代替的に導入されてよい。

【0076】

多くの効果的な代替があり得ることは当業者に疑いない。例えば、ディスプレイ駆動ロジック 506 は、専用のロジックにおいてではなくソフトウェアの制御のもとにマイクロプロセッサを使用して実行されるか、またはマイクロプロセッサと専用ロジックの組合せが導入されてもよい。マイクロプロセッサが導入される場合、フレームメモリ 504 は、他の装置に対するディスプレイに単純にインターフェースするように 2 重ポートであることが好ましいが、バス 502 および 505 は組み合わせて共有されるアドレス / データ / 制御バスとしてもよい。

【0077】

本発明は記載される実施例に限定されるものではなく、添付の特許請求の範囲の精神および範囲内にある当業者に明らかな改良も包含するものと理解される。

【図面の簡単な説明】

【0078】

【図 1a】OLED 装置の垂直断面図を示す。

【図 1b】パッシブマトリックス OLED ディスプレイの簡略断面図を示す。

【図 2】パッシブマトリックス OLED ディスプレイの駆動配列を概念的に示す。

【図 3】公知のパッシブマトリックス OLED ディスプレイドライバーのブロック図を示す。

【図 4a】従来の駆動装置における行、列およびマトリックスを示す。

【図 4b】マルチアドレス駆動スキームにおける行、列およびマトリックスを示す。

【図 4c】フレーム期間での従来の駆動装置における対応する輝度曲線を示す。

【図 4d】フレーム期間でのマルチアドレス駆動スキームにおける輝度曲線を示す。

【図 4 e】画素マトリックスの NMF 因子化の概略図を示す。

【図 4 f】画素マトリックス因子化を使用したディスプレイの駆動方法のフローチャートを示す。

【図 4 g】NMF 手法のフローチャートを示す。

【図 4 h】図 4 e の G および F マトリックスの選択された行および列の掛け算を行なって余剰マトリックスを求める様子を示す。

【図 5 a】本発明の 1 つの側面を実施するディスプレイドライバーを示す。

【図 5 b】図 4 e のマトリックスを使用するディスプレイを駆動するための行および列駆動の配置例を示す。

【符号の説明】

【 0 0 7 9 】

1 0 0 O L E D 装置
1 0 2 基板
1 0 4 アノード
1 0 6 正孔輸送層
1 0 8 電子発光層
1 1 0 カソード
1 1 1 金属缶
1 1 2 バンク
1 1 3 接着剤
1 1 8 電池
1 5 0 O L E D ディスプレイ
1 5 2 電子発光画素
1 5 4 カソード接続
1 5 8 アノード接続
2 0 0 電流生成器
2 0 2 供給線
2 0 4 列線
2 0 6 行線
2 0 8 グランド線
2 1 0 スイッチ接続
3 0 2 O L E D ディスプレイ
3 0 4 行の線
3 0 6 行電極
3 0 8 列の線
3 1 0 列電極
3 1 4 y ドライバー
3 1 6 x ドライバー
3 1 8 プロセッサ
3 2 0 電力源
5 0 2 コントロールバス
5 0 3 フレームメモリ
5 0 4 ワーキングメモリ
5 0 6 ディスプレイ駆動プロセッサ
5 0 7 プログラムメモリ
5 0 8 クロック
5 0 9 列データ入力
5 1 0 列ドライバー
5 1 2 行ドライバー
1 0 0 2 電流源

1 0 1 2 電 流 ミ ラ ー