

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

(11) N° de publication :

(A n'utiliser que pour les
commandes de reproduction).

2 484 104

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 80 12599

(54) Boucle d'asservissement à microprocesseur.

(51) Classification internationale (Int. Cl.³). G 05 B 13/02, 15/02; H 03 D 13/00.

(22) Date de dépôt..... 6 juin 1980.

(33) (32) (31) Priorité revendiquée :

(41) Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 50 du 11-12-1981.

(71) Déposant : CHOMETTE André et AUROUSSEAU Pierre, résidant en France.

(72) Invention de : André Chomette et Pierre Aurousseau.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Brevatome,
25, rue de Ponthieu, 75008 Paris.

La présente invention a pour objet une boucle d'asservissement à microprocesseur. Elle trouve une application notamment dans la synchronisation de réseaux numériques et de bases de temps et plus généralement en automatisme dans l'asservissement d'organes quelconques à des grandeurs de commande.

Pour asservir un oscillateur à un rythme externe, la méthode classique consiste à utiliser une boucle à verrouillage de phase analogique constituée d'un comparateur de phase et d'un filtre passe-bas disposé en contreréaction sur l'oscillateur en question. Une mémoire peut être ajoutée pour améliorer la précision en cas de défaut de signal à l'entrée de la boucle.

L'inconvénient principal de cette solution est son manque de souplesse, notamment en ce qui concerne le filtre pour lequel il n'est pas toujours facile de réaliser une fréquence de coupure suffisamment faible.

Depuis l'apparition de composants logiques rapides, des boucles d'asservissement numériques sont apparues, construites sur le principe illustré par la figure 1. La boucle est constituée par un premier diviseur de fréquence 10 recevant un signal local délivré par l'oscillateur 12 à asservir, un second diviseur de fréquence 14 recevant un signal de commande délivré par un circuit externe 16, un comparateur de phase 18 à deux entrées de signal 18/1 et 18/2 reliées aux diviseurs 10 et 14 et à une entrée de mesure 18/3, un oscillateur de mesure 20 relié à cette dernière entrée, un microprocesseur 22 recevant le signal délivré par le comparateur 18 et délivrant un signal numérique de commande appliqué à un convertisseur numérique-analogique 24, lequel délivre finalement un signal analogique de commande pour l'oscillateur 12.

Le fonctionnement d'une telle boucle est le suivant. Les diviseurs de fréquence 10 et 14 ramènent les rythmes externe et local à des valeurs proches l'une de l'autre. L'oscillateur de mesure est à une fréquence bien supérieure à celle qui entre dans le comparateur de phase. La mesure de la différence de phase peut consister en un comptage du nombre de périodes du signal de mesure comprises entre un front du signal local et le front correspondant du signal externe.

L'intérêt de l'introduction d'un microprocesseur est de pouvoir réaliser un filtrage numérique de fonction de transfert quelconque et de permettre une extension très simple au cas de plusieurs rythmes externes ; une batterie de n comparateurs identiques (en tirets sur la figure 1) recevant chacun, en plus du signal local, un signal externe, permet, grâce à un algorithme approprié, de calculer un signal de commande pour l'oscillateur à asservir, en fonction d'un ensemble de mesures (par exemple par moyenne pondérée). Le signal numérique délivré, converti en analogique, commande ensuite l'oscillateur 12, lequel est en général un oscillateur commandable en tension (VCO).

Dans une telle boucle numérique, le processeur prélève, à des instants précis, une valeur de différence de phase pour chaque entrée et en utilisant ces valeurs comme paramètres dans l'algorithme choisi, détermine la nouvelle valeur de la commande.

Ce processus demande une puissance de calcul assez conséquente, d'autant plus inutile que l'asservissement est meilleur (plus le rythme local est proche des rythmes externes et plus rares sont les modifications de la commande).

Par ailleurs, pour que le microprocesseur puisse juger de la qualité de l'asservissement, il lui

faut un deuxième algorithme pour analyser la fréquence de variation des mesures de phase.

Enfin, dans le cas où l'on asservit un oscillateur sur un seul rythme externe, on peut souhaiter cependant, pour assurer une bonne fiabilité à la synchronisation, disposer d'entrées de réserve utilisables en cas de défaillance de l'entrée principale. Avec le dispositif utilisé antérieurement, il peut se produire, lors de la commutation de l'entrée sur une entrée de réserve, un saut de phase qui se traduit par une perturbation dans la commande.

La présente invention a justement pour but de remédier à ces inconvénients tout en préservant les avantages liés à l'utilisation d'un microprocesseur.

Ce but est atteint, selon l'invention, par une modification du principe des boucles d'asservissement connues qui conduit à traiter non pas l'écart de phase mesuré par les comparateurs, mais la variation de cet écart, le signal indiquant cette variation étant considéré comme un ordre d'interruption pour le microprocesseur. Les différents ordres d'interruption ainsi engendrés sont générés par un contrôleur d'interruption intercalé entre le microprocesseur et les comparateurs.

Ce principe peut être appliqué à l'asservissement d'un organe quelconque, qu'il s'agisse ou non d'un oscillateur, à condition naturellement de prévoir un oscillateur local apte à délivrer un signal local dont la fréquence reflète l'état de l'organe à asservir.

De façon plus précise, l'invention a pour objet une boucle d'asservissement d'un organe à des signaux de commande comprenant :

- un moyen pour délivrer un signal local ayant une fréquence déterminée par l'état dudit organe,

- un premier diviseur de fréquence recevant ce signal local,
 - autant de diviseurs de fréquence que de signaux de commande, chacun d'entre eux recevant un tel signal,
 - 5 - un oscillateur de mesure,
 - autant de comparateurs de phase que de signaux de commande, chaque comparateur possédant deux entrées de signal, l'une reliée à l'un des diviseurs de signaux de commande et l'autre au diviseur du signal local et possédant une entrée de mesure reliée audit oscillateur de mesure, chaque comparateur mesurant un écart de phase entre les deux signaux qu'il reçoit en comptant un nombre de périodes dudit signal de mesure pendant un intervalle de temps fonction 10 dudit écart,
 - 15 - un microprocesseur apte à traiter les signaux délivrés par les comparateurs et à élaborer, à partir de ceux-ci un signal numérique de commande dudit organe,
 - 20 - un convertisseur numérique-analogique à une entrée reliée au microprocesseur et une sortie reliée à l'organe à asservir,
- caractérisée en ce que :
- chaque comparateur de phase est apte à délivrer un signal positif ou négatif lorsque le nombre de périodes du signal de mesure traduisant l'écart de phase augmente ou diminue d'une unité,
 - 25 - le microprocesseur est précédé d'un circuit de contrôle d'interruption qui reçoit lesdits signaux positifs ou négatifs délivrés par lesdits comparateurs et gère ces signaux selon leur apparition puis les 30 adresse au microprocesseur,
 - le microprocesseur est programmé pour interrompre un processus en cours lorsqu'il reçoit du circuit de 35 contrôle d'interruption un signal émanant d'un des

comparateurs, pour prendre en compte ce signal, incrémenter ou décrémenter (selon le signe du signal pris en compte) une variable-test, pour détecter l'instant où cette variable franchit un seuil (positif ou négatif) et pour modifier à cet instant d'un pas (positif ou négatif) le signal numérique de commande qu'il délivre.

De toute façon, les caractéristiques et avantages de l'invention apparaîtront mieux après la description qui suit d'un exemple de réalisation donné à titre explicatif et nullement limitatif. Cette description se réfère à des dessins annexés sur lesquels :

- la figure 2 représente le schéma synoptique d'une boucle d'asservissement conforme à l'invention,

- la figure 3 représente le schéma d'un comparateur.

La boucle représentée sur la figure 2 asservit un organe 13 quelconque. Elle comprend des éléments déjà représentés sur la figure 1, à savoir un diviseur 10, un oscillateur local 12, des diviseurs $14_1, 14_2, \dots, 14_n$, des circuits externes de commande $16_1, 16_2 \dots 16_n$, un bloc 18 de comparateurs de phase comprenant autant de comparateurs $18_1, 18_2 \dots 18_n$ qu'il y a de signaux de commande, un microprocesseur 22 de traitement numérique et un convertisseur numérique-analogique 24.

L'originalité de la boucle représentée tient dans les comparateurs et le bloc de traitement numérique. Chaque comparateur est conçu pour délivrer sur deux sorties 18/4 et 18/5 (cf. figure 3) un signal égal à $+V$ ou $-V$ selon que l'écart de phase mesuré entre les deux rythmes entrants (local et externe) a

augmenté ou diminué d'une unité, c'est-à-dire d'une période du signal de mesure. Ces signaux sont considérés comme des ordres d'interruption pour le microprocesseur 22, lequel est précédé d'un circuit de contrôle d'interruption 30.

Le circuit 30 est capable de gérer des demandes d'interruption selon des priorités qui lui ont été indiquées. Il prévient le microprocesseur 22 en lui donnant une adresse de branchement correspondant au comparateur demandant une interruption. Le processeur exécute alors un sous-programme de traitement de cette interruption avant de revenir à son travail de fond. Chaque comparateur peut donc ainsi partager avec ses voisins le temps du microprocesseur, et cela au moment où il a une donnée nouvelle à fournir.

Le microprocesseur agit alors sur la tension de commande de la manière suivante : lorsque le $i^{\text{ème}}$ comparateur indique une variation du déphasage (de ± 1), une variable-test est incrémentée d'une quantité $\pm a_i$; lorsque cette variable-test franchit un seuil positif (ou un seuil négatif) fixé, la tension de commande est modifiée d'un pas (en plus ou en moins).

Ce principe permet d'une part de moyenner "l'influence" des n signaux externes et d'autre part d'améliorer, par rapport aux procédés classiques, les conditions de convergence vers une fréquence limite. Il permet également de diminuer la puissance de calcul nécessaire ainsi que la vitesse du processeur et cela d'autant plus que l'asservissement est meilleur puisque celui-ci ne travaille qu'en cas de dérive de l'organe à asservir. Enfin, l'invention facilite l'observation de la qualité de l'asservissement et simplifie les commutations entre voies externes ainsi que les mises en ou hors service de certaines entrées.

La figure 3 représente un mode possible de réalisation d'un comparateur utilisable dans l'inven-

tion. Tel que représenté, ce comparateur comprend : un circuit 34 de déclenchement du début de comptage relié par l'entrée 18/2 au diviseur 10 ; un circuit 36 de déclenchement de fin de comptage relié par l'entrée 18/1 au diviseur 14 ; un compteur 38 de capacité 2^N relié aux deux circuits 18/1 et 18/2 et à l'oscillateur 20 ; ce compteur délivre le résultat du comptage sur N éléments binaires, résultat qui est dirigé sur un registre mémoire 40 à N éléments binaires ; ce registre est ouvert par le circuit 34 ; un circuit 42 de comparaison entre le nombre mémorisé dans le registre 40 et le nombre délivré par le compteur 38, ce circuit comprenant deux sorties 18/4 et 18/5.

Le fonctionnement de ce circuit est le suivant : le compteur 38 dénombre les impulsions de l'oscillateur de comptage 20 entre un front apparaissant sur l'entrée 18/2 et le front correspondant apparaissant sur l'entrée 18/1. Le registre 40 conserve la valeur obtenue lors du comptage précédent et le circuit 42 compare la valeur mémorisée et la valeur obtenue. Il délivre une tension $+V$ ou $-V$ dès qu'il détecte un écart de $+1$ ou de -1 entre ces deux valeurs. La valeur de N est déterminée par le rapport entre la fréquence de l'oscillateur de comptage 20, et celles des signaux appliqués aux entrées 18/1 et 18/2.

A titre explicatif, il peut être indiqué qu'on peut utiliser des fréquences de 2,048 MHz pour le signal local et le ou les signaux de commande, lesquelles sont ramenées à 8 kHz par les diviseurs, et une fréquence de 20,480 MHz pour le signal de mesure.

Si l'on considère un écart relatif de fréquence de 10^{-6} entre les signaux entrant dans les comparateurs, il faut attendre environ 400 périodes des signaux d'entrée pour observer un écart d'une unité sur le nombre représentant l'écart de phase $(400 \cdot \frac{1}{8 \cdot 10^3}) \cdot 10^{-6} (20,480 \cdot 10^6) \simeq 1$.

5. Le microprocesseur utilisé peut être le microprocesseur de la Société Intel type 8085 ; le logiciel associé occupe environ 2 k octets de mémoire programmable, y compris un ensemble de programmes de services ; des boîtiers spécialisés (Intel 8259A) peuvent constituer le circuit de contrôle et de gestion des interruptions provenant des comparateurs de phase.

REVENDICATIONS

1. Boucle d'asservissement d'un organe (13) à des signaux de commande, comprenant :
- un moyen (12) pour délivrer un signal local ayant une fréquence déterminée par l'état dudit organe,
 - 5 - un premier diviseur de fréquence (10) recevant ce signal local,
 - autant de diviseurs de fréquence ($14_1, 14_2, \dots$) que de signaux de commande, chacun d'entre eux recevant un tel signal,
 - 10 - un oscillateur de mesure (20),
 - autant de comparateurs de phase ($18_1, 18_2, \dots$) que de signaux de commande, chaque comparateur possédant deux entrées de signal (18/1, 18/2), l'une reliée à 15 l'un des diviseurs (14) de signaux de commande et l'autre au diviseur (10) du signal local et possédant une entrée de mesure (18/3) reliée audit oscillateur de mesure (20), chaque comparateur mesurant un écart de phase entre les deux signaux qu'il reçoit en comptant un nombre de périodes dudit signal de mesure pendant un intervalle de temps fonction dudit écart,
 - 20 - un microprocesseur (22) apte à traiter les signaux délivrés par les comparateurs et à élaborer, à partir de ceux-ci un signal numérique de commande dudit organe,
 - 25 - un convertisseur numérique-analogique (24) à une entrée reliée au microprocesseur (22) et une sortie reliée à l'organe à asservir (13),
 - 30 caractérisée en ce que :
 - chaque comparateur de phase ($18_1, 18_2, \dots$) est apte à délivrer un signal positif ou négatif lorsque le nombre de périodes du signal de mesure traduisant l'écart de phase augmente ou diminue d'une unité,

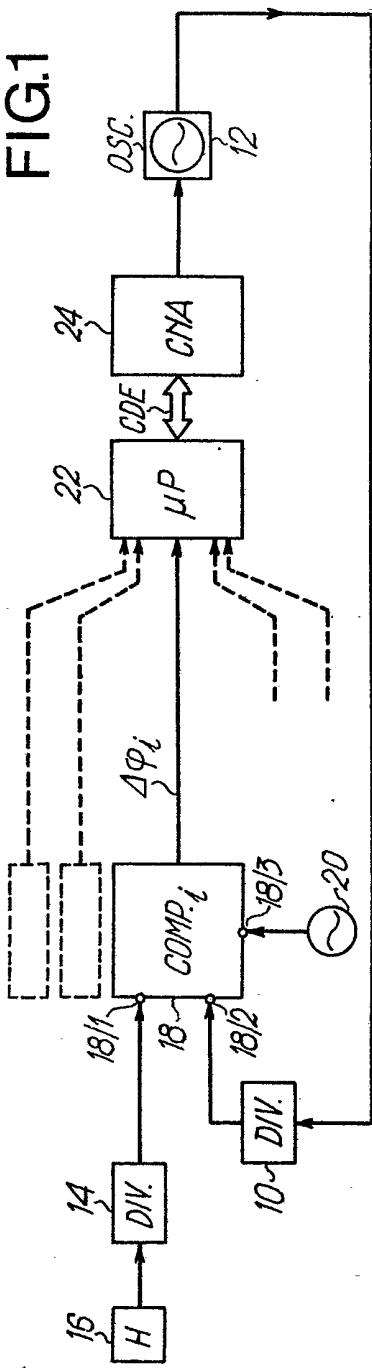
- le microprocesseur (22) est précédé d'un circuit de contrôle d'interruption (30) qui reçoit lesdits signaux positifs ou négatifs délivrés par lesdits comparateurs, et gère ces signaux selon leur apparition puis les adresse au microprocesseur,
- le microprocesseur (22) est programmé pour interrompre un processus en cours lorsqu'il reçoit du circuit de contrôle d'interruption un signal émanant d'un des comparateurs, pour prendre en compte ce signal, incrémenter ou décrémenter (selon le signe du signal pris en compte) une variable-test, pour détecter l'instant où cette variable franchit un seuil (positif ou négatif) et pour modifier à cet instant d'un pas (positif ou négatif) le signal numérique de commande qu'il délivre.

2. Boucle d'asservissement selon la revendication 1, caractérisée en ce que ledit organe est un oscillateur commandable en tension (12).

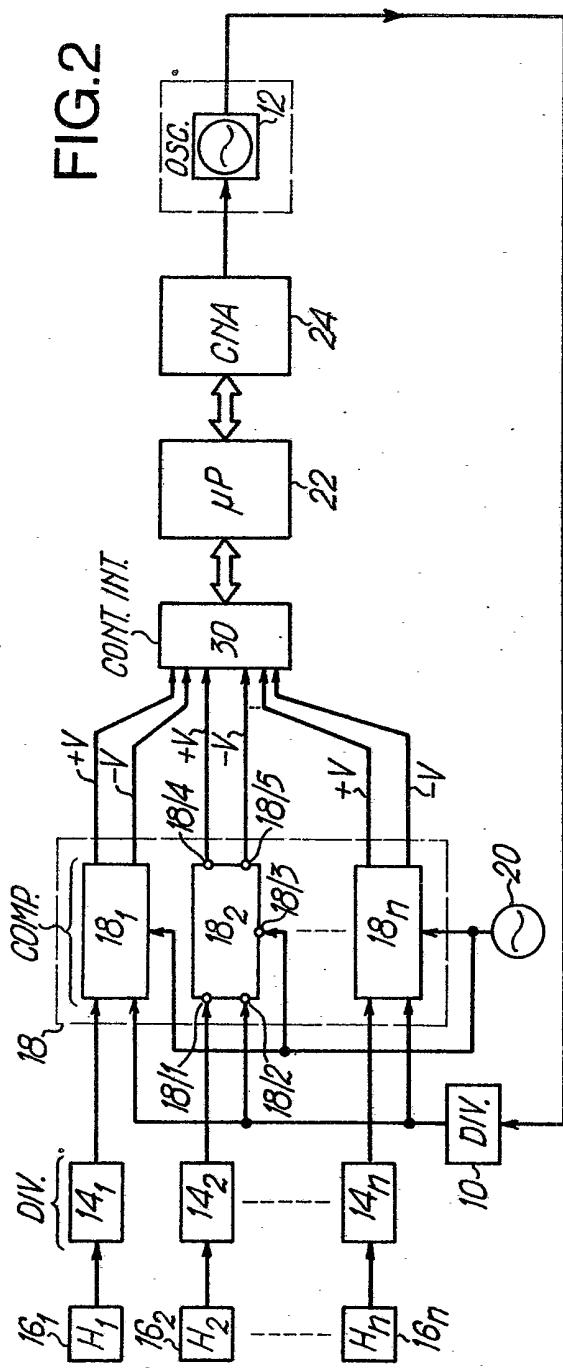
3. Boucle d'asservissement selon l'une quelconque des revendications 1 et 2, caractérisée en ce que chaque comparateur comprend des circuits de commande de début (34) et de fin (36) de comptage, un compteur (38), un registre mémoire (40) relié au compteur et un comparateur (42) à deux entrées reliées au compteur (38) et au registre (40).

1/2

FIG



EIG. 2



2/2

FIG.3

