

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-147475

(P2004-147475A)

(43) 公開日 平成16年5月20日(2004.5.20)

(51) Int. Cl.⁷

H02M 7/12

F I

H02M 7/12

H02M 7/12

テーマコード(参考)

5H006

Q

H

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号 特願2002-312631(P2002-312631)

(22) 出願日 平成14年10月28日(2002.10.28)

(71) 出願人 503361927

富士電機機器制御株式会社

東京都品川区大崎一丁目11番2号

(74) 代理人 100088339

弁理士 篠部 正治

(72) 発明者 三野 和明

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式

会社

内

Fターム(参考) 5H006 AA01 CA02 CA07 CB01 CB08

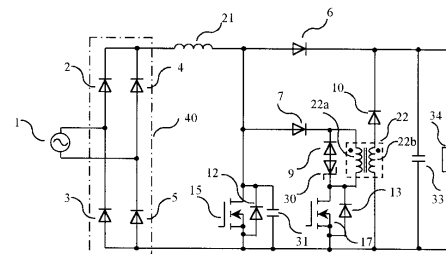
CC08 DA04

(54) 【発明の名称】 整流装置

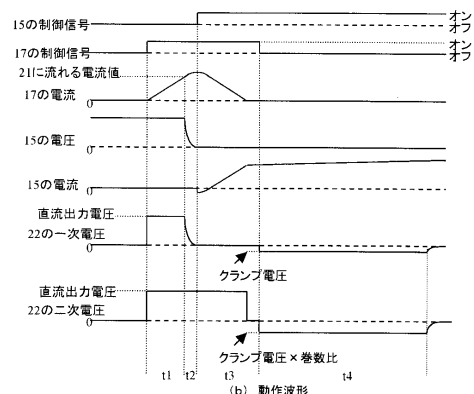
(57) 【要約】

【課題】 整流回路の出力にチョッパ回路を接続してスイッチング素子をソフトスイッチングさせる構成の従来回路では、使用するトランスの二次巻線とダイオードを直列接続して直流出力にソフトスイッチング用コンデンサの電荷を回生させているが、使用するダイオードとして高耐圧品が必要で、装置が高価で、損失も増加してしまう。

【解決手段】 上記課題を解決するための第一の手段として、N相(Nは2以上の自然数)の交流電源を入力とするN相のダイオードブリッジ回路の直流出力端子間にリアクトルとスイッチング素子との直列回路を、スイッチング素子と並列にダイオードと両端が直流出力となるコンデンサとの直列回路を、該コンデンサと並列に負荷を、各々接続した整流装置において、前記スイッチング素子と並列に、コンデンサと、ダイオード、変圧器の一次巻線およびスイッチング素子からなる直列回路とを接続し、さらに整流装置の直流出力端子間にダイオードと前記変圧器の二次巻線との直列回路を、前記変圧器一次巻線と並列に電圧クランプ手段を接続する。



(a) 回路構成



(b) 動作波形

【特許請求の範囲】

【請求項 1】

N相（Nは2以上の自然数）の交流電源を入力とするN相のダイオードブリッジ回路の直流出力端子間にリアクトルとスイッチング素子との直列回路を、スイッチング素子と並列にダイオードと両端が直流出力となるコンデンサとの直列回路を、該コンデンサと並列に負荷を、各々接続した整流装置において、

前記スイッチング素子と並列に、コンデンサと、ダイオード、変圧器の一次巻線およびスイッチング素子からなる直列回路とを接続し、さらに整流装置の直流出力端子間にダイオードと前記変圧器の二次巻線との直列回路を、前記変圧器一次巻線と並列に電圧クランプ手段を接続したことを特徴とする整流装置。

10

【請求項 2】

ダイオードとスイッチング素子との直列回路をN（Nは2以上の自然数）個並列接続し、前記ダイオードとスイッチング素子の直列回路の内部接続点とN相の交流電源との間にリアクトルを、前記ダイオードとスイッチング素子との直列回路の並列接続点間に両端が直流出力となるコンデンサを、該コンデンサと並列に負荷を、各々接続した整流装置において、

前記N個のダイオードとコンデンサを並列接続したスイッチング素子との直列回路におけるダイオードとスイッチング素子の内部接続点のそれぞれにダイオードのアノード端子を接続し、前記それぞれのダイオードのカソードを一括接続し、前記ダイオードのカソード端子と直流出力端子の一方との間に変圧器の一次巻線とスイッチング素子との直列回路を、整流装置の直流出力端子間にダイオードと前記変圧器の二次巻線との直列回路を、前記変圧器の一次巻線と並列に電圧クランプ手段を、各々接続したことを特徴とする整流装置。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はスイッチング素子とダイオードを用いて交流電源から直流を作り出す、いわゆるPWM整流回路に関し、特に整流回路に適用するソフトスイッチング回路技術に関する。

【0002】

【従来技術】

図3に従来技術に基づく実施例を示す。ただし、ここでは単相交流電源における実施例を示す。図3に示す従来例は、Power Electronics Specialists Conference 1999 "IMPROVING THE OPERATION OF ZVT DC-DC CONVERTERS" Paulo J. M. Menegazらによる著の第293～297ページに開示されている。"IMPROVING THE OPERATION OF ZVT DC-DC CONVERTERS" Fig. 2では、ダイオード D_{sx} とコンデンサ C_{sx} とでスナバ回路が構成されているが、本発明の主要動作および効果には関係ないため、図3では省略している。

30

【0003】

図3(a)に示す回路構成はダイオード2～5で構成されるダイオードブリッジ回路、リアクトル21、ダイオード6およびスイッチング素子15で構成されるチョップパ回路で整流回路が構成されている。ここで、スイッチング素子15をオンさせることによって、交流電源はダイオードブリッジ回路とリアクトル21を介して短絡され、リアクトル21にはエネルギーが蓄えられるとともに交流入力電流は増加する。

40

次に、スイッチング素子15をオフすることによって、リアクトル21に蓄えられたエネルギーはダイオード6を通して直流出力となるコンデンサ33と負荷33に供給される。このように、スイッチング素子15のオンオフ制御によって入力電流を制御することができ、入力電流の高調波を低減させるとともに交流電圧を直流電圧に変換することができる。

【0004】

50

また、コンデンサ 3 1、ダイオード 7、1 0、1 1、変圧器 2 2 およびスイッチング素子 1 7 はチョッパ回路のソフトスイッチング回路を構成している。図 3 (b) は従来技術の動作波形例を示している。ここで、スイッチング素子 1 7 をオンさせることによって、期間 t 1 ではリアクトル 2 1 ダイオード 6 コンデンサ 3 3 ダイオードブリッジ回路 4 0 交流電源 1 リアクトル 2 1 の経路で流れていた電流が、変圧器 2 2 の漏れインダクタンスの影響により、リアクトル 2 1 ダイオード 7 変圧器 2 2 の一次巻線 2 2 a スイッチング素子 1 7 ダイオードブリッジ回路 4 0 交流電源 1 リアクトル 2 1 の経路に徐々に転流する。この時、スイッチング素子 1 7 に流れる電流は零から徐々に増加するのでスイッチング素子 1 7 のターンオン時のソフトスイッチングが成立する。次に、スイッチング素子 1 7 に流れる電流がリアクトル 2 1 に流れる電流値と等しくなると期間 t 2 が始まり、ダイオード 6 がオフする。この時、ダイオード 6 の電流は徐々に零となるので、逆回復時のサージ電圧や逆回復損失が低減される。

同時に、コンデンサ 3 1 (スイッチング素子 1 5 の寄生容量でもよい) に蓄えられている電荷がコンデンサ 3 1 ダイオード 7 変圧器 2 2 の一次巻線 2 2 a スイッチング素子 1 7 コンデンサ 3 1 の経路で放電し、コンデンサ 3 1 に蓄えられていた電荷は変圧器 2 2 の二次巻線 2 2 b とダイオード 1 0 を介して出力側へ回生される。さらに、期間 t 3 においてスイッチング素子 1 5 の電圧が零になった後スイッチング素子 1 5 をオンすると、スイッチング素子 1 5 には変圧器 2 2 の一次巻線 2 2 a に流れる電流とリアクトル 2 1 に流れる電流の差分の電流が流れるので、スイッチング素子 1 5 に流れる電流は寄生ダイオード 1 2 が電流を流す零以下の電流値から徐々に上昇する。従って、スイッチング素子 1 5 はターンオン時のソフトスイッチングが成立する。

リアクトル 2 1 ダイオード 7 変圧器 2 2 の一次巻線 2 2 a スイッチング素子 1 7 ダイオードブリッジ回路 4 0 交流電源 1 リアクトル 2 1 の経路で流れていた電流はリアクトル 2 1 スイッチング素子 1 5 ダイオードブリッジ回路 4 0 交流電源 1 リアクトル 2 1 の経路に徐々に転流するとともに、変圧器 2 2 の漏れインダクタンスに蓄えられているエネルギーは変圧器 2 2 の二次巻線 2 2 b とダイオード 1 0 を介して出力側に供給され、スイッチング素子 1 7 に流れる電流は徐々に低下して零になる。スイッチング素子 1 7 は電流が零になってからオフするので、ターンオフ時のソフトスイッチングが成立する。

一方、スイッチング素子 1 5 がオフする時にはコンデンサ 3 1 に電流が流れることによって、徐々にスイッチング素子 1 5 の電圧が上昇するので、ターンオフ損失は低減される。このように、スイッチング素子 1 5 と 1 7 のソフトスイッチングが成立し、損失やノイズを低減させることができる。

【 0 0 0 5 】

【 発明が解決しようとする課題 】

従来技術において、スイッチング素子 1 7 がオフすると期間 t 4 において、変圧器 2 2 の一次巻線 2 2 a ダイオード 1 1 コンデンサ 3 3 スイッチング素子 1 5 の寄生ダイオード 1 2 ダイオード 7 変圧器 2 2 の一次巻線 2 2 a の経路で変圧器 2 2 の一次巻線 2 2 a は直流出力電圧 (コンデンサ 3 3 の電圧) でクランプされるリセット電圧が発生する。ここで、コンデンサ 3 1 に蓄えられている電荷を全て直流出力側に回生するためには変圧器 2 2 の巻数比は 2 以上である必要がある。

【 0 0 0 6 】

従って、変圧器 2 2 の二次巻線 2 2 b には直流出力電圧の巻数比倍の電圧が発生し、ダイオード 1 0 には高電圧が印加されてしまう。ダイオード 1 0 を破損させることなく安全に動作させるためには高耐圧のダイオードが必要であり、装置が高価になり、損失も増加してしまう。そこで、本発明では低耐圧のダイオードを使用することができ、装置の低コスト化、低損失化を実現することを目的にしている。

【 0 0 0 7 】

【 発明を解決するための手段 】

上記課題を解決するための第一の手段として、N 相 (N は 2 以上の自然数) の交流電源を

10

20

30

40

50

入力とするN相のダイオードブリッジ回路の直流出力端子間にリアクトルとスイッチング素子との直列回路を、スイッチング素子と並列にダイオードと両端が直流出力となるコンデンサとの直列回路を、該コンデンサと並列に負荷を、各々接続した整流装置において、前記スイッチング素子と並列に、コンデンサと、ダイオード、変圧器の一次巻線およびスイッチング素子からなる直列回路とを接続し、さらに整流装置の直流出力端子間にダイオードと前記変圧器の二次巻線との直列回路を、前記変圧器一次巻線と並列に電圧クランプ手段を接続する。

【0008】

また、第二の手段として、ダイオードとスイッチング素子との直列回路をN（Nは2以上の自然数）個並列接続し、前記ダイオードとスイッチング素子の直列回路の内部接続点とN相の交流電源との間にリアクトルを、前記ダイオードとスイッチング素子との直列回路の並列接続点間に両端が直流出力となるコンデンサを、該コンデンサと並列に負荷を、各々接続した整流装置において、前記N個のダイオードとコンデンサを並列接続したスイッチング素子との直列回路におけるダイオードとスイッチング素子の内部接続点のそれぞれにダイオードのアノード端子を接続し、前記それぞれのダイオードのカソードを一括接続し、前記ダイオードのカソード端子と直流出力端子の一方との間に変圧器の一次巻線とスイッチング素子との直列回路を、整流装置の直流出力端子間にダイオードと前記変圧器の二次巻線との直列回路を、前記変圧器の一次巻線と並列に電圧クランプ手段を、各々接続する。

10

【0009】

20

【実施例】

図1に請求項1に基づく実施例を示す。ただし、ここでは単相交流電源における実施例を示す。図1(a)に示す回路構成は従来技術と同様に、ダイオード2～5で構成されるダイオードブリッジ回路40と、リアクトル21、ダイオード6およびスイッチング素子15で構成されるチョッパ回路で整流回路が構成され、ダイオード7、9、10、スイッチング素子17、変圧器22、電圧クランプ素子30でソフトスイッチング回路が構成されている。本発明では期間t1～t3までは従来技術と同様な動作をし、スイッチング素子15、17およびダイオード6のソフトスイッチングが成立する。

期間t4では変圧器22の一次巻線22a 電圧クランプ素子30 ダイオード9 変圧器22の一次巻線22aの経路で変圧器22の一次巻線22aに電圧クランプ素子30によってクランプされる電圧と等しいリセット電圧が発生する。変圧器22の二次巻線22bには一次巻線の巻数比倍の電圧が発生し、ダイオード10には直流出力電圧と変圧器22の二次巻線電圧の和が印加される。ここで、電圧クランプ素子30のクランプ電圧を低く設定することによって、ダイオード10に印加される電圧を低減することができる。よって、ダイオード10には低耐圧のダイオードを使用することができ、装置の低コスト化、低損失化が可能となる。ただし、電圧クランプ素子30のクランプ電圧を低く設定してもリセット期間は十分長いので、変圧器22は十分リセットすることができ、磁気飽和することはない。

30

【0010】

図2に請求項2に基づく実施例を示す。ただし、ここでは単相交流電源における実施例を示す。図2(a)に示す回路構成は、リアクトル21、ダイオード2～5、スイッチング素子15および16で整流回路が構成される。整流回路は、ダイオード2～5で構成されたダイオードブリッジ回路のダイオード3には並列にスイッチング素子15とコンデンサ31が、ダイオード5には並列にスイッチング素子16とコンデンサ32が、ダイオード2と3との直列接続点とダイオード4と5との直列接続点との間にはリアクトル21を介して交流電源1が、ダイオードブリッジ回路の直流端子間にはコンデンサ33と負荷34が、各々接続された構成である。ここで、ダイオード3はスイッチング素子15の寄生ダイオードで、ダイオード5はスイッチング素子16の寄生ダイオードで代用することもできる。

40

【0011】

50

また、ダイオード7～10、スイッチング素子17、変圧器22、電圧クランプ素子30でソフトスイッチング回路が構成されている。ソフトスイッチング回路の構成は、ダイオード8のアノードをダイオード2と3の直列接続点に、ダイオード7のアノードをダイオード4と5の直列接続点に、ダイオード7と8のカソードを変圧器22の一次巻線22aの一方の端子に、変圧器の他方の端子をダイオード13を並列接続したスイッチング素子17のドレイン端子に、スイッチング素子17のソース端子を直流出力負極端子に、ダイオード9と電圧クランプ素子30の直列回路を変圧器22の一次巻線22aと並列に、ダイオード10と変圧器22の二次巻線直列回路を直流出力であるコンデンサ33と並列に、各々接続した構成である。ダイオード13はスイッチング素子17の寄生ダイオードで代用することもできる。

10

【0012】

以下に動作を説明する。交流電源電圧が正の場合、スイッチング素子15をオンすることにより、交流電源1リアクトル21スイッチング素子15ダイオード5交流電源1の経路で交流入力電流が増加し、リアクトル21にエネルギーが蓄えられる。次に、スイッチング素子15がオフすると、リアクトル21ダイオード2コンデンサ33ダイオード5交流電源1リアクトル21の経路でリアクトル21のエネルギーが直流出力側に供給される。従って、交流電源電圧が正のときにはスイッチング素子15をオンオフ制御することにより、入力電流を高力率に制御しつつ、直流電圧に変換することができる。交流電源電圧が負の場合は同様にスイッチング素子16をオンオフさせることにより、入力電流を高力率に制御しつつ、直流電圧に変換することができる。

20

【0013】

ここで、請求項2では、請求項1におけるダイオード7の代わりにダイオード7と8が接続され、交流電源電圧が正の時にはダイオード8が、交流電源電圧が負の時にはダイオード7が、請求項1におけるダイオード7の役割を果たす。交流電源電圧が正の時にはスイッチング素子15がオン・オフするので、コンデンサ31に蓄えられる電荷が請求項1と同様な動作で直流出力側に回生される。ただし、交流電源電圧が正の時にはダイオード5に常に電流が流れているので、コンデンサ32には電荷が蓄えられない。

交流電源電圧が負の時には同様にコンデンサ32に蓄えられる電荷が請求項1と同様に負荷側へ回生される。従って、請求項2における整流回路においても請求項1と同様な動作となり、スイッチング素子15、16、17およびダイオード2、4にはソフトスイッチング動作が成立する。

30

【0014】

さらに、請求項1と同様にダイオード10には直流出力電圧と変圧器22の二次巻線電圧の和が印加されるので、電圧クランプ素子30のクランプ電圧を低く設定することによって、ダイオード10に印加される電圧を低減することができる。ただし、電圧クランプ素子30のクランプ電圧を低く設定してもリセット期間は十分長いので、変圧器22は十分リセットすることができ、磁気飽和することはない。従って、ダイオード10には低耐圧のダイオードを使用することができ、装置の低コスト化、低損失化が可能となる。

【0015】**【発明の効果】**

本発明によれば、スイッチング動作によって交流電圧を直流電圧に変換する整流回路において、ソフトスイッチングを成立させるとともにダイオードに印加される電圧を低減することができ、装置の効率化、低コスト化および低ノイズ化が可能である。ここでは、単相交流電源における例を示したが、三相交流電源においても同様の効果があることは言うまでもない。

40

【図面の簡単な説明】

【図1】請求項1に基づく本発明の実施例を示す。

【図2】請求項2に基づく本発明の実施例を示す。

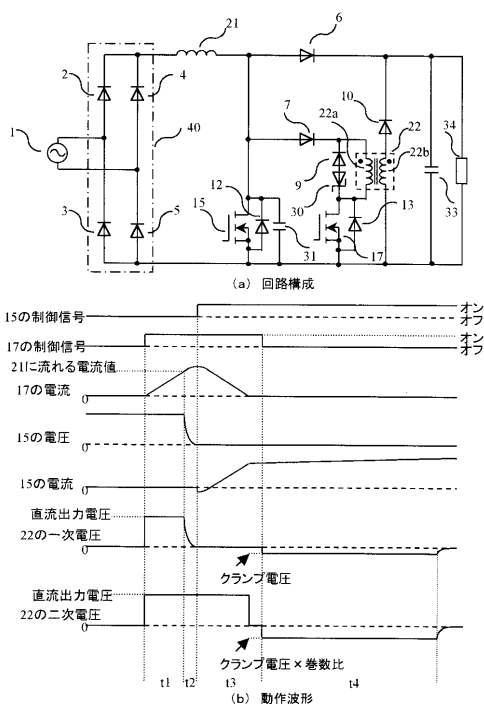
【図3】従来技術に基づく実施例を示す。

【符号の説明】

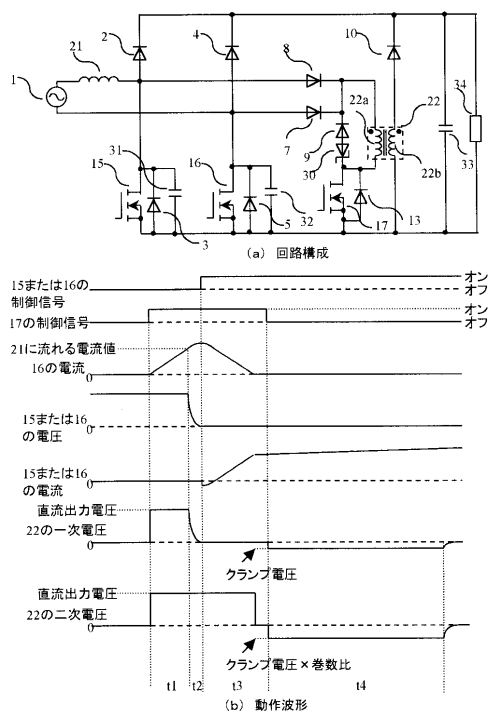
50

- 1 交流電源
- 2 ~ 1 3 ダイオード
- 1 5 ~ 1 7 スイッチング素子
- 2 1 リアクトル
- 2 2 変圧器
- 2 2 a 変圧器一次巻線、 2 2 b 変圧器二次巻線
- 3 0 電圧クランプ素子
- 3 1、3 2 コンデンサまたは寄生容量
- 3 3 コンデンサ
- 3 4 負荷
- 4 0 ダイオードブリッジ回路
- t 1 ~ t 4 期間

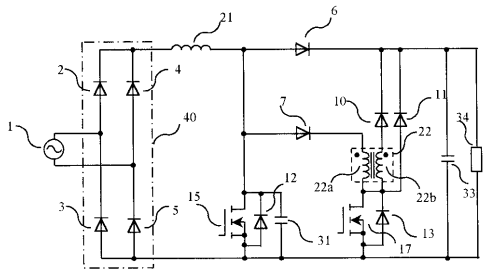
【 図 1 】



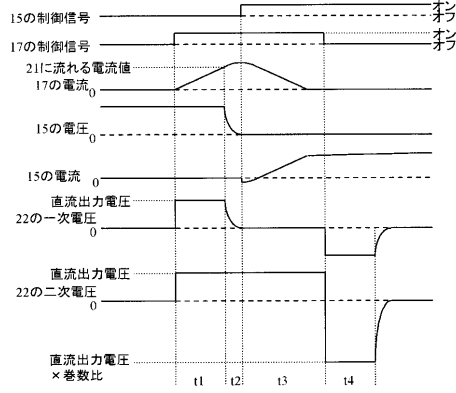
【 図 2 】



【図3】



(a) 回路構成



(b) 動作波形

フロントページの続き

【要約の続き】

【選択図】 図1