



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0035150
(43) 공개일자 2008년04월23일

(51) Int. Cl.

H01L 29/786 (2006.01)

(21) 출원번호 10-2006-0101428

(22) 출원일자 2006년10월18일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

최승하

경기 시흥시 하상동 태평아파트 206동 502호

김상갑

서울 강동구 명일동 15번지 삼익아파트 301동 30
6호

(뒷면에 계속)

(74) 대리인

정상빈, 특허법인가산

전체 청구항 수 : 총 19 항

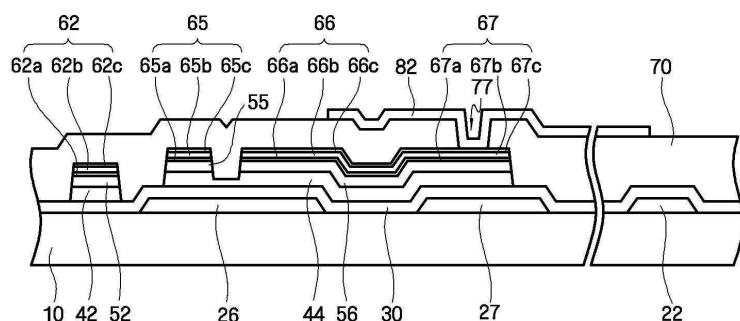
(54) 박막 트랜지스터 기판의 제조 방법

(57) 요 약

건식 식각 공정에서 배선의 부식이 방지되는 박막 트랜지스터 기판의 제조 방법이 제공된다. 박막 트랜지스터 기판의 제조 방법은, 절연 기판 상에 게이트 배선, 게이트 절연막, 액티브층, 데이터 배선용 도전막, 및 제1 영역과 제2 영역으로 이루어진 포토 레지스트 패턴을 순서대로 형성하는 단계와, 포토 레지스트 패턴을 식각마스크로 사용하여 데이터 배선용 도전막을 식각하여 소스/드레인 전극용 도전막 패턴을 형성하는 단계와, 포토 레지스트 패턴을 식각마스크로 사용하여 액티브층을 식각하여 액티브층 패턴을 형성하는 단계와, 포토 레지스트 패턴의 제2 영역을 제거하는 단계와, 포토 레지스트 패턴을 식각마스크로 사용하고 식각 가스를 이용하여, 제2 영역 하부의 소스/드레인 전극용 도전막 패턴을 건식 식각하는 단계와, 포토 레지스트 패턴을 식각마스크로 사용하여 액티브층 패턴의 일부를 식각하는 단계와, 식각 가스와 소스/드레인 전극용 도전막 패턴의 반응부산물에 외력이 인가되도록 반응부산물을 반응부산물 제거제로 물리적으로 제거하는 단계를 포함한다.

대표도 - 도2

1



(72) 발명자
오민석
경기 용인시 신봉동 한일아파트 102동 202호
최신일
서울 관악구 봉천11동 1633-16 2층
김대옥
경기 오산시 서동 신동아2차아파트 203-1001

진홍기
경기 수원시 장안구 조원동 한일타운 147동 201호
정영호
경기 화성시 병점동 대창그린아파트 107동 702호
정유광
경기 용인시 기흥읍 농서리 산 7-1 마로니에동
1003호

특허청구의 범위

청구항 1

절연 기판 상에 게이트 배선, 게이트 절연막, 액티브층, 데이터 배선용 도전막, 및 제1 영역과 제2 영역으로 이루어진 포토 레지스트 패턴을 순서대로 형성하는 단계;

상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 데이터 배선용 도전막을 식각하여 소스/드레인 전극용 도전막 패턴과 데이터선을 형성하는 단계;

상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 액티브층을 식각하여 액티브층 패턴을 형성하는 단계;

상기 포토 레지스트 패턴의 제2 영역을 제거하는 단계;

상기 포토 레지스트 패턴을 식각마스크로 사용하고 식각 가스를 이용하여, 상기 제2 영역 하부의 상기 소스/드레인 전극용 도전막 패턴을 건식 식각하는 단계;

상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 액티브층 패턴의 일부를 식각하는 단계; 및

상기 식각 가스와 상기 소스/드레인 전극용 도전막 패턴의 반응부산물에 외력이 인가되도록 상기 반응부산물을 반응부산물 제거제로 물리적으로 제거하는 단계를 포함하는 박막 트랜지스터 기판의 제조 방법.

청구항 2

제1 항에 있어서,

상기 반응부산물을 제거하는 단계는 상기 반응부산물 제거제를 상기 반응부산물에 분사하는 단계인 박막 트랜지스터 기판의 제조 방법.

청구항 3

제2 항에 있어서,

상기 반응부산물 제거제의 분사 압력은 $1 \text{ kg}_{\text{중}}/\text{cm}^2$ 이상 $5 \text{ kg}_{\text{중}}/\text{cm}^2$ 이하인 박막 트랜지스터 기판의 제조 방법.

청구항 4

제2 항에 있어서,

상기 반응부산물을 제거하는 단계는 상기 반응부산물 제거제를 10초 이상 3분 미만으로 분사하는 단계인 박막 트랜지스터 기판의 제조 방법.

청구항 5

제2 항에 있어서,

상기 반응부산물 제거제를 분사하는 동안, 상기 절연 기판을 회전시키는 박막 트랜지스터 기판의 제조 방법.

청구항 6

제1 항에 있어서,

상기 반응부산물은 Cl_2 또는 HCl 인 박막 트랜지스터 기판의 제조 방법.

청구항 7

제1 항에 있어서,

상기 식각 가스는 염소 계열의 식각 가스인 박막 트랜지스터 기판의 제조 방법.

청구항 8

제1 항에 있어서,

상기 반응부산물 제거제는 상기 소스/드레인 전극용 도전막 패턴과 식각 반응을 하지 않는 박막 트랜지스터 기

판의 제조 방법.

청구항 9

제8 항에 있어서,

상기 반응부산물 제거제는 초순수인 박막 트랜지스터 기판의 제조 방법.

청구항 10

제1 항에 있어서,

상기 액티브층을 식각하는 단계, 상기 포토 레지스트 패턴의 제2 영역을 제거하는 단계, 상기 소스/드레인 전극 용 도전막 패턴을 건식 식각하는 단계, 상기 액티브층 패턴의 일부를 식각하는 단계는 동일한 챔버 내에서 수행되는 박막 트랜지스터 기판의 제조 방법.

청구항 11

제10 항에 있어서,

상기 반응부산물 제거제의 온도는 25°C 이상 60°C 미만인 박막 트랜지스터 기판의 제조 방법.

청구항 12

제11 항에 있어서,

상기 반응부산물을 제거하는 단계는 상기 절연 기판을 상기 챔버 외부로 반출한 후 15분 이내에 수행하는 박막 트랜지스터 기판의 제조 방법.

청구항 13

제1 항에 있어서,

상기 데이터 배선은 알루미늄을 포함하는 박막 트랜지스터 기판의 제조 방법.

청구항 14

제13 항에 있어서,

상기 데이터 배선은 몰리브덴, 알루미늄 및 몰리브덴이 순서대로 적층된 다층 구조로 이루어진 박막 트랜지스터 기판의 제조 방법.

청구항 15

제14 항에 있어서,

상기 반응부산물 제거제에 의해 제거되는 반응부산물을 알루미늄을 부식시키는 Cl₂ 또는 HCl인 박막 트랜지스터 기판의 제조 방법.

청구항 16

제1 항에 있어서,

상기 반응부산물을 제거하는 단계 이후에, 상기 포토 레지스트 패턴을 스트립하고, 보호막 및 화소 전극을 형성하는 단계를 더 포함하는 박막 트랜지스터 기판의 제조 방법.

청구항 17

절연 기판 상에 게이트 배선, 게이트 절연막, 액티브층, 알루미늄을 포함하는 데이터 배선용 도전막, 및 제1 영역과 제2 영역으로 이루어진 포토 레지스트 패턴을 순서대로 형성하는 단계;

상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 데이터 배선용 도전막을 식각하여 소스/드레인 전극용 도전막 패턴을 형성하는 단계;

상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 액티브층을 식각하여 액티브층 패턴을 형성하는 단계;

상기 포토 레지스트 패턴의 제2 영역을 제거하는 단계;

상기 포토 레지스트 패턴을 식각마스크로 사용하고 염소 계열의 식각 가스를 이용하여, 상기 제2 영역 하부의 소스/드레인 전극용 도전막 패턴을 건식 식각하는 단계;

상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 액티브층 패턴의 일부를 식각하는 단계; 및

상기 식각 가스와 상기 소스/드레인 전극용 도전막 패턴의 반응부산물에 온도가 25°C 이상 60°C 미만인 반응부산물 제거제를 분사하여 상기 반응부산물을 제거하는 단계를 포함하는 박막 트랜지스터 기판의 제조 방법.

청구항 18

제17 항에 있어서,

상기 액티브층을 식각하는 단계, 상기 포토 레지스트 패턴의 제2 영역을 제거하는 단계, 상기 소스/드레인 전극 용 도전막 패턴을 건식 식각하는 단계, 상기 액티브층 패턴의 일부를 식각하는 단계는 동일한 챔버 내에서 수행되고, 상기 반응부산물을 제거하는 단계는 상기 절연 기판을 상기 챔버 외부로 반출한 후 15분 이내에 수행하는 박막 트랜지스터 기판의 제조 방법.

청구항 19

제17 항에 있어서,

상기 데이터 배선은 몰리브덴, 알루미늄 및 몰리브덴이 순서대로 적층된 다층 구조로 이루어진 박막 트랜지스터 기판의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <16> 본 발명은 박막 트랜지스터 기판의 제조 방법에 관한 것으로서, 더욱 상세하게는 건식 식각 공정에서 데이터 배선 등에 발생할 수 있는 부식을 방지하는 박막 트랜지스터 기판의 제조 방법에 관한 것이다.
- <17> 액정 표시 장치(Liquid Crystal Display)는 현재 가장 널리 사용되고 있는 평판 표시 장치(Flat Panel Display) 중 하나로서, 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하는 표시 장치이며, 최근 액정 표시 장치의 대형화 및 고해상도화의 요구에 직면하고 있다.
- <18> 액정 표시 장치를 구성하는 두 장의 기판 중 박막 트랜지스터 기판에는 복수의 화소 전극이 매트릭스(matrix) 형태로 배열되어 있고 다른 기판(공통 전극 기판)에는 하나의 공통 전극이 기판 전면을 덮고 있다. 박막 트랜지스터 기판은 화상을 표시하기 위한 다수의 게이트 배선(gate interconnection)과 화소 전극에 인가될 전압을 전달하는 데이터 배선(data interconnection)을 포함한다..
- <19> 특히 데이터 배선은 그 형성 공정 중 식각 공정을 포함하며, 식각 공정은 습식 식각과 건식식각으로 대별된다. 이 중 습식 식각은 등방성 식각으로 인해 데이터 배선의 비뚤어짐(skew) 현상을 유발하여 고해상도의 액정 표시 장치를 제조할 수 없는 문제점이 있다.
- <20> 또한, 건식 식각의 경우 데이터 배선용 도전층 사이의 반응부산물이 데이터 배선의 부식을 유발하여 데이터 배선의 패턴의 불균일이나 단선을 발생시키는 문제점이 있다.
- <21> 따라서, 데이터 배선의 비뚤어짐 현상이나 부식을 방지할 필요가 있다.

발명이 이루고자 하는 기술적 과제

- <22> 본 발명이 이루고자 하는 기술적 과제는, 건식 식각 공정 중 데이터 배선의 부식이 방지되는 박막 트랜지스터

기판의 제조 방법을 제공하고자 하는 것이다.

<23> 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

<24> 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 박막 트랜지스터 기판의 제조 방법은, 절연 기판 상에 게이트 배선, 게이트 절연막, 액티브층, 데이터 배선용 도전막, 및 제1 영역과 제2 영역으로 이루어진 포토 레지스트 패턴을 순서대로 형성하는 단계와, 상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 데이터 배선용 도전막을 식각하여 소스/드레인 전극용 도전막 패턴과 데이터선을 형성하는 단계와, 상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 액티브층을 식각하여 액티브층 패턴을 형성하는 단계와, 상기 포토 레지스트 패턴의 제2 영역을 제거하는 단계와, 상기 포토 레지스트 패턴을 식각마스크로 사용하고 식각 가스를 이용하여, 상기 제2 영역 하부의 상기 소스/드레인 전극용 도전막 패턴을 건식 식각하는 단계와, 상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 액티브층 패턴의 일부를 식각하는 단계와, 상기 식각 가스와 상기 소스/드레인 전극용 도전막 패턴의 반응부산물에 외력이 인가되도록 상기 반응부산물을 반응부산물 제거제로 물리적으로 제거하는 단계를 포함한다.

<25> 상기 기술적 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 박막 트랜지스터 기판의 제조 방법은, 절연 기판 상에 게이트 배선, 게이트 절연막, 액티브층, 알루미늄을 포함하는 데이터 배선용 도전막, 및 제1 영역과 제2 영역으로 이루어진 포토 레지스트 패턴을 순서대로 형성하는 단계와, 상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 데이터 배선용 도전막을 식각하여 소스/드레인 전극용 도전막 패턴을 형성하는 단계와, 상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 액티브층을 식각하여 액티브층 패턴을 형성하는 단계와, 상기 포토 레지스트 패턴의 제2 영역을 제거하는 단계와, 상기 포토 레지스트 패턴을 식각마스크로 사용하고 염소 계열의 식각 가스를 이용하여, 상기 제2 영역 하부의 소스/드레인 전극용 도전막 패턴을 건식 식각하는 단계와, 상기 포토 레지스트 패턴을 식각마스크로 사용하여 상기 액티브층 패턴의 일부를 식각하는 단계와, 상기 식각 가스와 상기 소스/드레인 전극용 도전막 패턴의 반응부산물에 반응부산물 제거제를 분사하여 상기 반응부산물을 제거하는 단계를 포함한다.

<26> 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

<27> 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위 뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

<28> 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

<29> 이하 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다. 이하의 실시예들에 따른 박막 트랜지스터 기판의 제조 방법은 박막 트랜지스터를 포함하는 모든 화상 표시 장치의 제조에 이용될 수 있으나, 설명의 편의상 본 발명의 실시예들에 따른 박막 트랜지스터 기판의 제조 방법이 이용되는 화상 표시 장치로서 액정 표시 장치를 예로 들어 설명한다. 여기서 액정 표시 장치는 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판과, 박막 트랜지스터 기판에 대향하도록 배치되어 공통 전극이 형성된 공통 전극 기판과, 이를 기판 사이에 개재된 액정층을 포함한다.

<30> 도 1 및 도 2를 참조하여, 본 발명의 제1 실시예에 따른 제조 방법에 의해 제조된 박막 트랜지스터 기판에 대하여 상세히 설명한다. 도 1은 본 발명의 실시예들에 따른 박막 트랜지스터 기판의 제조 방법에 의해 제조한 박막

트랜지스터 기판의 배치도이다.

<31> 절연 기판(10)은 내열성 및 투광성을 가진 물질, 예를 들어 투명 유리 또는 플라스틱으로 이루어질 수 있다.

<32> 절연 기판(10) 상부에는 게이트 신호를 전달하는 복수의 게이트 배선(22, 26, 27, 28)이 형성되어 있다. 게이트 배선(22, 26, 27, 28)은 가로 방향으로 뻗어 있는 게이트선(22), 게이트선(22)에 연결되어 돌기 형태로 형성된 박막 트랜지스터의 게이트 전극(26), 게이트선(22)과 평행하게 형성되어 있는 유지 전극(27) 및 유지 전극선(28)을 포함한다.

<33> 유지 전극선(28)은 화소 영역을 가로질러 가로 방향으로 뻗어 있으며, 유지 전극선(28)에 비해 너비가 넓게 형성되어 있는 유지 전극(27)과 연결된다. 유지 전극(27)은 이후에 설명하는 화소 전극(82)과 연결된 드레인 전극 확장부(67)와 중첩되어 화소의 전하 보존 능력을 향상시키는 스토리지 캐패시터를 이룬다. 이와 같은 유지 전극(27) 및 유지 전극선(28)의 모양 및 배치 등은 다양한 형태로 변형될 수 있으며, 화소 전극(82)과 게이트선(22)의 중첩으로 발생하는 유지 용량이 충분할 경우 형성되지 않을 수도 있다.

<34> 게이트 배선(22, 26, 27, 28)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 또한, 게이트 배선(22, 26, 27, 28)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(22, 26, 27, 28)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 또한, 게이트 배선(22, 26, 27, 28)은 도전성 유기 고분자계 물질인 PEDOT(PolyEthyleneDiOxyThiophene)를 코팅방법으로 도포하거나 또는 인젝트-프린팅 방법으로 인쇄하여 형성될 수도 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(22, 26, 27, 28)은 다양한 여러 가지 금속과 도전체 또는 도전성 유기 고분자계 물질로 만들어질 수 있다.

<35> 게이트 배선(22, 26) 및 절연 기판(10) 상부에는 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiNx) 등의 무기 절연 물질, BCB(BenzoCycloButene), 아크릴계 물질, 폴리아미드와 같은 유기 절연 물질(hydrogenated amorphous silicon) 등으로 이루어진 게이트 절연막(30)이 형성되어 있다.

<36> 게이트 절연막(30) 상부에는 수소화 비정질 규소 또는 다결정 규소 또는 전도성 유기 물질 등으로 이루어진 액티브층 패턴(42, 44)이 형성되어 있다.

<37> 액티브층 패턴(42, 44)은 섬 모양으로 형성될 수 있으며, 게이트 전극(26) 상에서 게이트 전극(26), 유지 전극(27) 등과 오버랩되며, 후술하는 소스 전극(65), 드레인 전극(66)과 적어도 일부 오버랩된다. 액티브층 패턴(42, 44)의 모양은 섬 모양에 한정되지 않고 다양하게 변형될 수 있다.

<38> 액티브층 패턴(42, 44)의 상부에는 실리사이드 등의 n형 불순물이 고농도로 도핑되어 있는 n⁺ 수소화 비정질 규소 또는 p형 불순물이 도핑되어 있는 ITO 따위의 물질로 이루어진 저항성 접촉층(52, 55, 56)이 형성되어 있다.

<39> 저항성 접촉층(52, 55, 56) 상부에는 테이터 배선(62, 65, 66, 67)이 형성되어 있다. 테이터 배선(62, 65, 66, 67)은 세로 방향으로 형성되어 게이트선(22)과 교차하여 화소를 정의하는 테이터선(62), 테이터선(62)의 분지이며 저항성 접촉층(55)의 상부까지 연장되어 있는 소스 전극(65), 소스 전극(65)과 분리되어 있으며 게이트 전극(26) 또는 박막 트랜지스터의 채널부에 대하여 소스 전극(65)의 반대쪽 저항성 접촉층(56) 상부에 형성되어 있는 드레인 전극(66) 및 드레인 전극(66)으로부터 연장되어 유지 전극(27)과 중첩하는 넓은 면적의 드레인 전극 확장부(67)를 포함한다.

<40> 테이터 배선(62, 65, 66, 67)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어질 수 있으며, 내화성 금속 따위의 하부막(미도시)과 그 위에 위치한 저저항 물질 상부막(미도시)으로 이루어진 다층막 구조를 가질 수도 있다. 다층막 구조의 테이터 배선(62, 65, 66, 67)으로서 몰리브덴(Mo)으로 이루어진 하부 테이터 배선(62a, 65a, 66a, 67a), 알루미늄(Al)으로 이루어진 중간 테이터 배선(62b, 65b, 66b, 67b) 및 몰리브덴(Mo)으로 이루어진 상부 테이터 배선(62c, 65c, 66c, 67c)으로 이루어진 테이터 배선(62, 65, 66, 67)이 예시된다.

<41> 소스 전극(65)은 액티브층 패턴(44)과 적어도 일부분이 중첩되고, 드레인 전극(66)은 게이트 전극(26)을 중심으

로 소스 전극(65)과 대향하며 액티브층 패턴(44)과 적어도 일부분이 중첩된다. 여기서, 저항성 접촉층(55, 56)은 그 하부의 액티브층 패턴(44)과, 그 상부의 소스 전극(65) 및 드레인 전극(66) 사이에 존재하며 접촉 저항을 낮추어 주는 역할을 한다.

<42> 드레인 전극 확장부(67)는 유지 전극(27)과 중첩되도록 형성되어, 유지 전극(27)과 게이트 절연막(30)을 사이에 두고 유지 용량이 형성된다. 유지 전극(27)을 형성하지 않을 경우 드레인 전극 확장부(27) 또한 형성하지 않을 수 있다.

<43> 저항성 접촉층(52, 55, 56)은 그 하부의 액티브층 패턴(42, 44)과 그 상부의 데이터 배선(62, 65, 66, 67)의 접촉 저항을 낮추어 주는 역할을 하며, 데이터 배선(62, 65, 66, 67)과 실질적으로 동일한 형태를 가진다.

<44> 한편, 액티브층 패턴(42, 44)은 박막 트랜지스터의 채널부를 제외하면 데이터 배선(62, 65, 66, 67) 및 저항성 접촉층(52, 55, 56)과 실질적으로 동일한 모양을 하고 있다. 즉, 박막 트랜지스터의 채널부에서 소스 전극(65)과 드레인 전극(66)이 분리되어 있고 소스 전극(65) 하부의 저항성 접촉층(55)과 드레인 전극(66) 하부의 저항성 접촉층(56)도 분리되어 있으나, 박막 트랜지스터용 액티브층 패턴(44)은 이곳에서 끊어지지 않고 연결되어 박막 트랜지스터의 채널을 생성한다.

<45> 데이터 배선(62, 65, 66, 67) 및 이들이 가리지 않는 액티브층 패턴(44) 상부에는 보호막(70)이 형성되어 있다. 보호막(70)은 예를 들어 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기 물질, 플라즈마 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질, 또는 무기 물질인 질화 규소(SiNx) 등으로 형성될 수 있다. 또한, 보호막(70)을 유기 물질로 형성하는 경우에는 소스 전극(65)과 드레인 전극(66) 사이의 액티브층 패턴(44)이 드러난 부분에 보호막(70)의 유기 물질이 접촉하는 것을 방지하기 위하여, 유기막의 하부에 질화 규소(SiNx) 또는 산화 규소(SiO2)로 이루어진 절연막(미도시)이 추가로 형성될 수도 있다.

<46> 보호막(70)에는 드레인 전극 확장부(67)를 드러내는 콘택홀(77)이 형성되어 있다.

<47> 보호막(70) 상부에는 콘택홀(77)을 통하여 드레인 전극(66)과 전기적으로 연결되며 화소에 위치하는 화소 전극(82)이 형성되어 있다. 데이터 전압이 인가된 화소 전극(82)은 공통 전극 기판의 공통 전극과 함께 전기장을 생성함으로써 화소 전극(82)과 공통 전극 사이의 액정층의 액정 분자들의 배열을 결정한다.

<48> 이하, 본 발명의 제1 실시예에 따른 박막 트랜지스터 기판의 제조 방법에 대하여 도 1 내지 도 13을 참조하여 설명하기로 한다. 도 2는 도 1의 박막 트랜지스터 기판을 A-A'선을 따라 자른 단면도이다. 도 3 내지 도 13은 본 발명의 제1 실시예에 따른 박막 트랜지스터 기판의 제조 방법을 공정 단계별로 나타낸 단면도이다.

<49> 먼저, 도 1 및 도 3에 나타낸 바와 같이, 게이트선(22), 유지 전극(27) 및 유지 전극선(28)을 포함하는 게이트 배선(22, 26, 27, 28)을 형성한다.

<50> 이어서, 도 1 및 도 4에 나타낸 바와 같이, 게이트 배선(22, 26, 27, 28) 상에 질화 규소로 이루어진 게이트 절연막(30), 액티브층(40) 및 도핑된 비정질 규소층(50)을 예컨대, 화학 기상 증착법을 이용하여 각각 1,500Å 내지 5,000Å, 500Å 내지 2,000Å, 300Å 내지 600Å의 두께로 연속 증착한다. 이어서, 도핑된 비정질 규소층(50) 위에 스퍼터링 등의 방법으로 데이터 배선용 도전막(60)을 형성한다. 본 실시예의 데이터 배선용 도전막(60)은 알루미늄을 포함한다. 구체적으로 설명하면, 데이터 배선용 도전막(60)으로서, 몰리브덴으로 이루어진 하부 데이터 배선용 도전막(60a), 알루미늄으로 이루어진 중간 데이터 배선용 도전막(60b) 및 상부 데이터 배선용 도전막(60c)을 순서대로 다층으로 적층한다. 이 데이터 배선용 도전막(60)은 이후의 식각 공정에 의해 상술한 물질로 이루어진 데이터 배선(62, 65, 66, 67)을 형성하게 된다.

<51> 이어서 상술한 데이터 배선용 도전막(60)의 상부에 포토 레지스트(110)를 도포한다.

<52> 이어서, 도 5에 나타낸 바와 같이, 마스크를 통하여 포토 레지스트(도 4의 110 참조)에 빛을 조사한 후 현상하여, 제1 영역과 제2 영역으로 이루어진 포토 레지스트 패턴(112, 114)을 형성한다. 이때, 포토 레지스트 패턴(112, 114) 중에서 박막 트랜지스터의 채널부, 즉 소스 전극(도 1의 65 참조)과 드레인 전극(도 1의 66 참조) 사이에 위치한 제2 영역(114)은 데이터 배선부, 즉 데이터 배선이 형성될 부분에 위치한 제1 영역(112)보다 두께가 작게 되도록 하며, 채널부와 데이터 배선부를 제외한 기타 영역의 포토 레지스트는 모두 제거한다. 이때, 채널부에 남아 있는 제2 영역(114)의 두께와 데이터 배선부에 남아 있는 제1 영역(112)의 두께의 비는 후술할 식각 공정에서의 공정 조건에 따라 다르게 하여야 하되, 제2 영역(114)의 두께를 제1 영역(112)의 두께의 1/2 이하로 하는 것이 바람직하며, 예를 들면, 4,000Å 이하인 것이 좋다.

- <53> 이와 같이, 위치에 따라 포토 레지스트의 두께를 달리하는 방법으로 여러 가지가 있을 수 있으며, 빛 투과량을 조절하기 위하여 주로 슬릿(slit)이나 격자 형태의 패턴을 형성하거나 반투명막을 사용한다.
- <54> 이때, 슬릿 사이에 위치한 패턴의 선폭이나 패턴 사이의 간격, 즉 슬릿의 폭은 노광시 사용하는 노광기의 분해 능보다 작은 것이 바람직하며, 반투명막을 이용하는 경우에는 마스크를 제작할 때 투과율을 조절하기 위하여 다른 투과율을 가지는 박막을 이용하거나 두께가 다른 박막을 이용할 수 있다.
- <55> 이와 같은 마스크를 통하여 포토 레지스트에 빛을 조사하면 빛에 직접 노출되는 부분에서는 고분자들이 완전히 분해되지만, 슬릿 패턴이나 반투명막이 형성되어 있는 부분에서는 빛의 조사량이 적으므로 고분자들은 완전 분해되지 않은 상태이며, 차광막으로 가려진 부분에서는 고분자가 거의 분해되지 않는다. 이어 포토 레지스트를 현상하면, 고분자 분자들이 분해되지 않은 부분만이 남고, 빛이 적게 조사된 중앙 부분에는 빛에 전혀 조사되지 않은 부분보다 얇은 두께를 가지는 포토 레지스트의 제2 영역(114)을 남길 수 있다. 이때, 노광 시간을 길게 하면 모든 분자들이 분해되므로 노광 시간의 선택에 유의한다.
- <56> 이러한 얇은 두께를 가지는 포토 레지스트의 제2 영역(114)은 리플로우가 가능한 물질로 이루어진 포토 레지스트를 이용하고 빛이 완전히 투과할 수 있는 부분과 빛이 완전히 투과할 수 없는 부분으로 나뉘어진 통상적인 마스크로 노광한 다음 현상하고 리플로우 시켜 포토 레지스트가 잔류하지 않는 부분으로 포토 레지스트의 일부를 흘러내리도록 함으로써 형성할 수도 있다.
- <57> 이어서, 제2 영역(114) 및 그 하부의 데이터 배선용 도전막(60)에 대한 식각을 진행한다. 이 경우 데이터 배선 용 도전막(60)은 포토 레지스트 패턴(112, 114)을 식각마스크로 사용하여 예를 들어 인산, 질산, 초산 등의 식각액을 이용하여 습식 식각할 수 있다.
- <58> 이렇게 하면, 도 6에 나타낸 것처럼, 데이터선(62), 채널부 및 소스/드레인 전극용 도전막 패턴(64)만이 남고 이를 부분을 제외한 기타 부분의 데이터 배선용 도전막(도 5의 60 참조)은 모두 제거되어 그 하부의 도핑된 비정질 규소층(50)이 드러난다. 이때 남은 데이터선(62) 및 소스/드레인 전극용 도전막 패턴(64)은 소스 및 드레인 전극(도 1의 65, 66 참조)이 분리되지 않고 연결되어 있는 점을 제외하면 데이터 배선(도 1의 62, 65, 66, 67 참조)의 형태와 동일하다. 이 경우 데이터선(62) 및 소스/드레인 전극용 도전막 패턴(64)은 3층으로 이루어진 데이터 배선용 도전막(도 5의 60 참조)을 패터닝하여 형성된 것이므로, 하부 몰리브텐, 중간 알루미늄 및 상부 몰리브텐으로 이루어진 3층의 데이터선(62a, 62b, 62c) 및 소스/드레인 전극용 도전막 패턴(64a, 64b, 64c)으로 형성된다.
- <59> 이어서, 도 7에 나타낸 바와 같이, 데이터선(62a, 62b, 62c), 채널부 및 소스/드레인 전극용 도전막 패턴(64a, 64b, 64c)을 제외한 기타 부분의 노출된 도핑된 비정질 규소층(도 6의 50 참조) 및 그 하부의 액티브층(도 6의 40 참조)을 건식 식각의 방법으로 제거하여 도핑된 비정질 규소층 패턴(52, 54) 및 액티브층 패턴(44)을 형성한다. 노출된 도핑된 비정질 규소층 및 그 하부의 액티브층은 포토레지스트 패턴(112, 114)을 식각마스크로 이용하여 식각한다. 이 경우의 식각은 도핑된 비정질 규소층 및 액티브층이 동시에 식각되며 게이트 절연막(30)은 식각되지 않는 조건하에서 행하여야 한다. 예를 들어, SF₆과 HC1의 혼합 기체나, SF₆과 O₂의 혼합 기체를 사용하면 거의 동일한 두께로 두 막을 식각할 수 있다.
- <60> 이어서, 포토 레지스트의 제2 영역(114)을 건식 식각 방법으로 제거한다. 포토 레지스트의 제2 영역(114)과 도핑된 비정질 규소층 및 액티브층은 동시에 건식 식각 방법으로 제거될 수도 있다.
- <61> 이 경우 포토 레지스트 패턴(112, 114)과 액티브층에 대한 식각비가 동일한 경우 제2 영역(114)의 두께는 액티브층과 도핑된 비정질 규소층의 두께를 합한 것과 같거나 그보다 작아야 한다. 이렇게 하면, 채널부 상부에 위치하는 제2 영역(114)이 제거되어 소스/드레인 전극용 도전막 패턴(64)이 드러나고, 기타 부분의 도핑된 비정질 규소층 및 액티브층이 제거되어 그 하부의 게이트 절연막(30)이 드러난다. 한편, 데이터 배선부의 제1 영역(112) 역시 식각되므로 두께가 얇아진다.
- <62> 이어서, 애싱(ashing)을 통하여 채널부의 소스/드레인 전극용 도전막 패턴(64) 표면에 남아 있는 포토 레지스트 씨꺼기를 제거한다.
- <63> 이어서, 도 8에 나타낸 바와 같이 채널부의 소스/드레인 전극용 도전막 패턴(64), 즉 포토 레지스트의 제2 영역(도 6의 114 참조) 하부의 소스/드레인 전극용 도전막 패턴(64)을 건식 식각하여 제거한다. 소스/드레인 전극용 도전막 패턴(64)은, 예를 들어 염소 계열의 식각 가스를 이용하여 건식 식각한다. 염소 계열의 식각 가스를 이용하여 소스/드레인 전극용 도전막 패턴(64)을 식각함으로써, 적절한 식각률(etch rate) 및 식각 균일성

(uniformity)을 확보할 수 있다.

<64> 도 7 및 도 8을 참조하여 구체적으로 설명하면, 먼저 몰리브덴으로 이루어진 상부 소스/드레인 전극용 도전막 패턴(64c)을 SF₆와 Cl₂를 주성분으로 하는 식각 가스를 이용하여 식각하여, 상부 소스 전극(65c) 및 상부 드레인 전극(66c)을 형성한다.

<65> 이어서, 알루미늄으로 이루어진 중간 소스/드레인 전극용 도전막 패턴(64b)을 Cl₂와 BC₁₃을 주성분으로 하는 식각 가스를 이용하여 식각하여, 중간 소스 전극(65b) 및 중간 드레인 전극(66b)을 형성한다. 이 경우 식각 가스의 반응부산물인 Cl₂는 상부 소스 전극(65c) 및 상부 드레인 전극(66c)의 측벽, 중간 소스 전극(65b) 및 중간 드레인 전극(66b)의 측벽, 및 포토 레지스트 패턴의 제2 영역(도 6의 114 참조)이 존재하던 부위에 인접한 포토 레지스트 패턴의 제1 영역(112)의 측벽 등에 부착되어 잔류할 수 있으며, 대기 중의 수분(H₂O)과 반응하여 HCl을 형성할 수 있다. 이러한 Cl₂와 HCl는 상술한 포토 레지스트 패턴의 제1 영역(112)의 측벽과 몰리브덴으로 이루어진 상부 소스 전극(65c) 및 상부 드레인 전극(66c)도 일부 식각하여 알루미늄으로 이루어진 중간 소스 전극(65b) 및 중간 드레인 전극(66b)을 상술한 포토 레지스트 패턴의 제1 영역(112)의 측벽과 몰리브덴으로 이루어진 상부 소스 전극(65c) 및 상부 드레인 전극(66c)의 외부로 돌출시키는 한편, 알루미늄으로 이루어진 중간 소스 전극(65b) 및 중간 드레인 전극(66b)을 부식시킬 수 있으므로, 조속히 제거할 필요가 있다. 이하 본 명세서에서 이를 Cl₂와 HCl을 반응부산물(200a, 200b)이라고 하며, 이러한 반응부산물(200a, 200b)을 제거하는 공정에 대하여 이후에 자세히 설명한다.

<66> 다음으로 하부 소스/드레인 전극용 도전막 패턴(64a)을 Cl₂와 O₂를 주성분으로 하는 식각 가스를 이용하여 식각하여, 하부 소스 전극(65a) 및 하부 드레인 전극(66a)을 형성함으로써, 소스 전극(65) 및 드레인 전극(66)을 완성한다. 소스/드레인 전극용 도전막 패턴(64)이 3가지 물질로 이루어져 있으므로, 이와 같이 3층으로 이루어진 소스 전극(65a, 65b, 66c) 및 드레인 전극(66a, 66b, 66c)이 형성된다.

<67> 계속해서, 도 9에 나타낸 바와 같이 도핑된 비정질 규소로 이루어진 저항성 접촉층 패턴(도 8의 54 참조)을 포토 레지스트 패턴의 제1 영역(112)을 식각마스크로 이용하여 식각한다. 이때 건식 식각이 사용될 수 있다. 식각 기체의 예로는 CF₄와 HCl의 혼합 기체나 CF₄와 O₂의 혼합 기체 또는 SF₆와 Cl₂를 주성분으로 하는 기체를 들 수 있으며, 이를 식각 기체를 이용하면 균일한 두께로 진성 비정질 규소로 이루어진 액티브층 패턴(44)을 남길 수 있다. 이때, 액티브층 패턴(44)의 일부가 제거되어 두께가 얇아질 수도 있으며 포토 레지스트 패턴의 제1 영역(112)도 어느 정도의 두께로 식각될 수 있다. 이때의 식각은 게이트 절연막(30)이 식각되지 않는 조건으로 행하여야 하며, 제1 영역(112)이 식각되어 그 하부의 데이터 배선(62, 65, 66, 67)이 드러나는 일이 없도록 포토 레지스트 패턴이 두꺼운 것이 바람직함은 물론이다.

<68> 이렇게 하면, 소스 전극(65)과 드레인 전극(66)이 분리되면서 데이터 배선(65, 66)과 그 하부의 저항성 접촉층(55, 56)이 완성된다.

<69> 이상의 도 7 내지 도 9에 나타낸 액티브층(도 6의 40 참조)을 식각하는 단계와 상기 포토 레지스트 패턴의 제2 영역(도 6의 114 참조)을 제거하는 단계, 소스/드레인 전극용 도전막 패턴(64)을 건식 식각하는 단계, 액티브층 패턴(44)의 일부를 식각하는 단계는 모두 건식 식각 공정이므로 동일한 챔버 내에서 수행할 수 있다.

<70> 이어서, 도 10에 나타낸 바와 같이 상술한 알루미늄으로 이루어진 소스/드레인 전극용 도전막 패턴(도 7의 64b 참조)과 이를 식각하는데 이용한 식각 가스인 Cl₂와 BC₁₃을 주성분으로 하는 식각 가스의 반응부산물(200a, 200b)인 Cl₂와 HCl을 반응부산물 제거제(300)로 물리적으로 제거한다. 이 경우 전술한 공정을 마친 절연 기판(10)을 챔버 외부로 반출한 후 15분 이내에 반응부산물(200a, 200b) 제거 공정을 수행한다.

<71> 본 실시예의 반응부산물(200a, 200b)을 반응부산물 제거제(300)로 물리적으로 제거하는 공정에서, 반응부산물(200a, 200b)에 인가되는 물리력은 반응부산물 제거제(300)를 반응부산물(200a, 200b)에 분사(spray)하여 얻을 수 있다. 이와 같이 반응부산물(200a, 200b)을 제거하는 공정은 반응부산물(200a, 200b)에 압력과 같은 물리력이 인가되도록 반응부산물 제거제(300)를 분사하여 반응부산물(200a, 200b)을 제거하는 공정이다. 따라서, 이러한 공정은 반응부산물(200a, 200b)이 형성된 절연 기판(10)을 반응부산물 제거제(300)에 단순히 디핑(dipping)하는 것과 같이 물리력을 동원하지 않고 반응부산물(200a, 200b)을 제거하는 공정에 비해 훨씬 효율적으로 반응부산물(200a, 200b)을 제거할 수 있다. 두 공정의 이러한 효율 차이는 실험예들을 및 비교예들을 예로 들어 이후

에 설명한다.

- <72> 반응부산물 제거제(300)의 온도는, 히터(heater)의 출력에 한계가 있으므로, 원활한 공정 진행과 공정 비용을 고려하여 25°C 이상 60°C 미만(less than)인 것이 바람직하다. 그러나, 보다 높은 온도의 반응부산물 제거제(300)를 분사할 수도 있는 등 다양한 온도로 반응부산물 제거제(300)를 분사할 수도 있다. 반응부산물 제거제(300)의 분사 온도는 챔버 외부로 절연 기판(10)을 반출한 뒤 반응부산물 제거제(300)의 분사를 수행할 때까지의 정체 시간과 상관 관계가 있다. 구체적으로 반응부산물 제거제(300)의 분사 온도가 25°C 정도인 경우 정체 시간은 5분 이내이어야 반응부산물(200a, 200b)이 효과적으로 제거되며, 반응부산물 제거제(300)의 분사 온도가 50°C 정도인 경우 정체 시간은 15분 이내이어야 반응부산물(200a, 200b)이 효과적으로 제거될 수 있으므로, 이를 고려하여 반응부산물 제거제(300)의 분사 온도와 정체 시간을 조절한다.
- <73> 분사된 반응부산물 제거제(300)는 반응부산물(200a, 200b)을 린스(rinse)하여 제거하지만, 이 과정에서 소스 전극(65) 및 드레인 전극(66) 등도 함께 제거되지 않도록 소스/드레인 전극용 도전막 패턴(64)과 동일한 물질로 이루어진 소스 전극(65) 및 드레인 전극(66)과 식각 반응을 일으키지 않는 반응부산물 제거제(300)를 이용한다. 이러한 반응부산물 제거제(300)로서 초순수(DIW:DeIonized Water)가 적합하게 예시된다.
- <74> 반응부산물(200a, 200b) 제거 공정에 있어서, 반응부산물 제거제(300)의 분사 압력과 분사 시간도 효과적인 반응부산물(200a, 200b) 제거를 위한 주요 인자 중의 하나로 예시될 수 있다. 구체적으로 반응부산물 제거제(300)의 분사 압력은 1 kg/cm² 이상 5 kg/cm² 이하일 수 있으며, 반응부산물 제거제(300)를 10초 이상 3분 미만으로 분사하는 것이 바람직하다. 이를 분사 압력 및 분사 시간의 범위를 벗어나는 경우, 반응부산물(200a, 200b)의 제거 효과가 미미하거나, 반응부산물(200a, 200b)을 제거하는 동안 소스 전극(65) 및 드레인 전극(66)도 손상을 입을 수 있다.
- <75> 상술한 바와 같은 공정으로 제거되는 반응부산물(200a, 200b)은 3층으로 이루어진 소스 전극(65) 및 드레인 전극(66) 중 알루미늄을 부식시키는 Cl₂ 또는 HCl임은 물론이다.
- <76> 이와 같은 공정으로 소스 전극(65) 및 드레인 전극(66) 등에 부착되어 있는 반응부산물(200a, 200b)을 제거함으로써, 3층으로 이루어진 소스 전극(65a, 65b, 65c) 및 드레인 전극(66a, 66b, 66c) 중 알루미늄으로 이루어진 소스 전극(65b) 및 드레인 전극(66b)이 반응부산물에 의해 부식되지 않는다.
- <77> 이어서, 도 11에 나타낸 바와 같이, 데이터 배선부에 남아 있는 포토 레지스트 제1 영역(112)을 스트립(strip)하여 제거한다.
- <78> 이어서, 도 12에 나타낸 바와 같이 상기 결과물 상에 보호막(70)을 형성한다.
- <79> 이어서, 도 13에 나타낸 바와 같이, 보호막(70)을 게이트 절연막(30)과 함께 사진 식각하여 드레인 전극 확장부(67)를 각각 드러내는 콘택홀(77)을 형성한다.
- <80> 마지막으로, 도 1 및 도 2에 도시한 바와 같이, 예를 들어 400Å 내지 500Å 두께의 ITO층을 증착하고 사진 식각하여 드레인 전극 확장부(67)와 연결된 화소 전극(82)을 형성함으로써, 박막 트랜지스터 기판(1)을 완성한다.
- <81> 한편, ITO를 적층하기 전의 예열(pre-heating) 공정에서 사용하는 기체로는 질소를 사용하는 것이 바람직하며, 이는 콘택홀(77)을 통해 드러난 금속막(67)의 상부에 금속 산화막이 형성되는 것을 방지하기 위함이다.
- <82> 이하, 도 9와 도 10 및 실험예들과 비교예들을 참조하여, 본 실시예의 반응부산물 제거제(300) 분사에 의한 반응부산물(200a, 200b) 제거 공정과 디핑에 의한 반응부산물(200a, 200b) 제거 공정의 반응부산물(200a, 200b) 제거 효율을 비교하여 설명한다.
- <83> (실험예 1)
- <84> 도 9에 나타낸 바와 같이, 소스/드레인 전극용 도전막 패턴(64)을 건식 식각하는 단계, 액티브층 패턴(44)의 일부를 식각하는 단계를 거친 절연 기판(10)을 챔버에서 반출한 후, 즉시 도 10에 나타낸 바와 같이 세정 설비(미 도시)를 이용하여 절연 기판(10) 상에 반응부산물 제거제(300)를 분사하였다. 이 경우 반응부산물 제거제(300)의 분사 압력은 1 kg/cm², 분사 시간은 60초, 반응부산물 제거제(300)의 온도는 50°C로 설정하였다. 이후 절연 기판(10)의 단위 면적당 존재하는 반응부산물(200a, 200b)의 개수를 측정하여 표 1에 나타내었다.
- <85> (실험예 2)
- <86> 절연 기판(10)을 챔버에서 반출하고 15분이 경과한 후 절연 기판(10) 상에 반응부산물 제거제(300)를 분사한 것

을 제외하고는 실험 예 1과 동일한 방법으로 실험을 수행하였다.

<87> (실험 예 3)

<88> 반응부산물 제거제(300)의 온도를 25°C로 설정한 것을 제외하고는 실험 예 1과 동일한 방법으로 실험을 수행하였다.

<89> (실험 예 4)

<90> 절연 기판(10)을 챔버에서 반출하고 15분이 경과한 후, 절연 기판(10) 상에 반응부산물 제거제(300)를 분사한 것과, 반응부산물 제거제(300)의 온도를 25°C로 설정한 것을 제외하고는 실험 예 1과 동일한 방법으로 실험을 수행하였다.

<91> (비교 예 1)

<92> 절연 기판(10)을 온도 50°C인 반응부산물 제거제(300)에 디핑한 것을 제외하고는 실험 예 1과 동일한 방법으로 실험을 수행하였다.

<93> (비교 예 2)

<94> 절연 기판(10)을 챔버에서 반출하고 15분이 경과한 후 절연 기판(10)을 온도 50°C인 반응부산물 제거제(300)에 디핑한 것을 제외하고는 실험 예 1과 동일한 방법으로 실험을 수행하였다.

<95> (비교 예 3)

<96> 절연 기판(10)을 온도 25°C인 반응부산물 제거제(300)에 디핑한 것을 제외하고는 실험 예 1과 동일한 방법으로 실험을 수행하였다.

<97> (비교 예 4)

<98> 절연 기판(10)을 챔버에서 반출하고 15분이 경과한 후, 절연 기판(10)을 온도 25°C인 반응부산물 제거제(300)에 디핑한 것을 제외하고는 실험 예 1과 동일한 방법으로 실험을 수행하였다.

표 1

단위 면적당 반응부산물(200a, 200b)의 개수	
실험 예 1	3개 미만
실험 예 2	3개 미만
실험 예 3	3개 미만
실험 예 4	10개 미만
비교 예 1	10개 미만
비교 예 2	무수히 많음
비교 예 3	무수히 많음
비교 예 4	무수히 많음

<100> 상술한 표 1의 결과로부터 확인할 수 있는 바와 같이, 세정 후 절연 기판(10) 상에 잔존하는 반응부산물(200a, 200b)의 개수는, 챔버 내에서 절연 기판(10)을 반출한 후 반응부산물 제거제(300)를 절연 기판(10)에 접촉시키기까지의 정체 시간 및 반응부산물 제거제(300)의 온도가 일정할 경우, 반응부산물 제거제(300)에 절연 기판(10)을 디핑하는 경우보다 본 실시예와 같이 반응부산물 제거제(300)를 절연 기판(10)에 분사하는 경우가 훨씬 적었다. 따라서, 본 실시예와 같이 반응부산물 제거제(300)를 분사하여 반응부산물(200a, 200b)을 제거하는 공정이 반응부산물(200a, 200b)이 발생한 절연 기판(10)을 반응부산물 제거제(300)에 단순히 디핑하는 공정에 비해 세정 효율이 탁월함을 알 수 있었다.

<101> 본 발명의 제1 실시예에 따른 박막 트랜지스터 기판의 제조 방법에 의하면 알루미늄을 포함하는 소스 전극(65) 및 데이터 전극(66)의 전식 식각 공정 중에 발생하는 반응부산물에 의해 알루미늄이 부식되는 것을 방지하여 소스 전극(65) 및 데이터 전극(66)의 부식을 방지할 수 있다.

<102> 이하, 도 1 내지 도 9 및 도 11 내지 도 14를 참조하여, 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판의 제조 방법에 대하여 상세히 설명한다. 도 14는 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판의 제조 방법을 나타낸 공정개략도이다. 설명의 편의상, 이전 실시예의 도면에 나타낸 각 부재와 동일 기능을 갖는 부재는

동일 부호로 나타내고, 따라서 그 설명은 생략하거나 간략화한다.

<103> 본 실시예의 박막 트랜지스터 제조 방법도, 도 3 내지 도 9에 나타낸 단계를 거쳐, 절연 기판(10) 상에 순차적으로 게이트 배선(22, 26, 27, 28), 게이트 절연막(30), 액티브층 패턴(42, 44), 저항성 접촉층(55, 56), 소스 전극(65) 및 드레인 전극(66)을 형성한다.

<104> 이전 실시예와 동일하게 3층으로 이루어진 소스 전극(65a, 65b, 65c) 및 드레인 전극(66a, 66b, 66c)의 형성 과정에서, 알루미늄으로 이루어진 중간 소스/드레인 전극용 도전막 패턴(64b)의 견식 식각 가스와 소스/드레인 전극용 도전막 패턴(64b)의 반응부산물(200a, 200b)이 생성되며, 이는 알루미늄으로 이루어진 소스 전극(65b) 및 드레인 전극(66b)을 부식시킬 우려가 있으므로 후속 공정에서 제거한다.

<105> 도 14를 참조하면, 본 실시예의 반응부산물(200a, 200b)을 반응부산물 제거제(300)로 물리적으로 제거하는 공정에서, 반응부산물(200a, 200b)에 인가되는 물리력은, 상술한 소스 전극(65b) 및 드레인 전극(66b)이 형성되어 있는 절연 기판(10)을 스페너(400)의 거치대(410) 상에 위치시키고 회전시킴으로써 얻을 수 있다. 이와 함께 소정의 온도를 가지는 반응부산물 제거제(300)를 소정의 압력으로 반응부산물(200a, 200b)에 분사(spray)할 수 있다. 즉, 본 실시예의 반응부산물(200a, 200b) 제거 단계는 반응부산물(200a, 200b)에 인가되는 물리력이 스페너(400)의 회전축(420)에 의한 회전력과 분사 압력에 의해 형성된다. 이 경우 절연 기판(10)을 회전시키면서 반응부산물 제거제(300)를 분사하는 단계는 절연 기판(10)을 챔버 외부로 반출한 후 15분 이내의 정체 시간 이내에 수행한다. 이러한 정체 시간은 반응부산물 제거제(300)의 온도에 따라 달라질 수 있다.

<106> 본 실시예의 반응부산물(200a, 200b) 제거 공정에 있어서, 스페너(400)의 회전 속도 및 반응부산물 제거제(300)의 온도, 분사 압력 및 분사 시간은 최적의 반응부산물(200a, 200b) 제거 효율을 가지면서도 소스 전극(65) 및 드레인 전극(66)에 손상이 가지 않도록 설정한다.

<107> 이와 같은 공정으로 반응부산물(200a, 200b)을 제거하여 알루미늄을 포함하는 소스 전극(65b) 및 드레인 전극(66b)에 부식이 방지된다.

<108> 이어서, 도 11 내지 도 13에 나타낸 바와 같이, 포토 레지스트 패턴의 제1 영역(112)을 스트립하여 제거하고, 절연 기판(10) 상에 보호막(70), 콘택홀(77)을 형성한다.

<109> 마지막으로 도 1 및 도 2에 나타낸 바와 같이, 화소 전극(82)을 형성함으로써 박막 트랜지스터를 완성한다.

<110> 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판의 제조 방법에 의하면 알루미늄을 포함하는 소스 전극(65) 및 데이터 전극(66)의 견식 식각 공정 중에 발생하는 반응부산물에 의해 알루미늄이 부식되는 것을 보다 용이하게 방지하여 소스 전극(65) 및 데이터 전극(66)의 부식을 방지할 수 있다.

<111> 이상 첨부된 도면을 참조하여 본 발명의 실시예 및 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예 및 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

<112> 상술한 바와 같이 본 발명의 실시예들에 따른 박막 트랜지스터 기판의 제조 방법에 의하면, 다음과 같은 효과가 하나 혹은 그 이상 있다.

<113> 첫째, 소스 전극 및 데이터 전극이 견식 식각 공정 중의 반응부산물에 의해 부식되는 것을 방지할 수 있다.

<114> 둘째, 소스 전극 및 데이터 전극을 견식 식각 공정에 의해 형성함으로써, 이를 전극에 발생할 수 있는 비뚤어짐 현상을 방지할 수 있다.

<115> 셋째, 부식이 방지된 소스 전극 및 데이터 전극이 형성되어 고해상도의 액정 표시 장치를 구현할 수 있다.

도면의 간단한 설명

<1> 도 1은 본 발명의 실시예들에 따른 박막 트랜지스터 기판의 제조 방법에 의해 제조한 박막 트랜지스터 기판의 배치도이다.

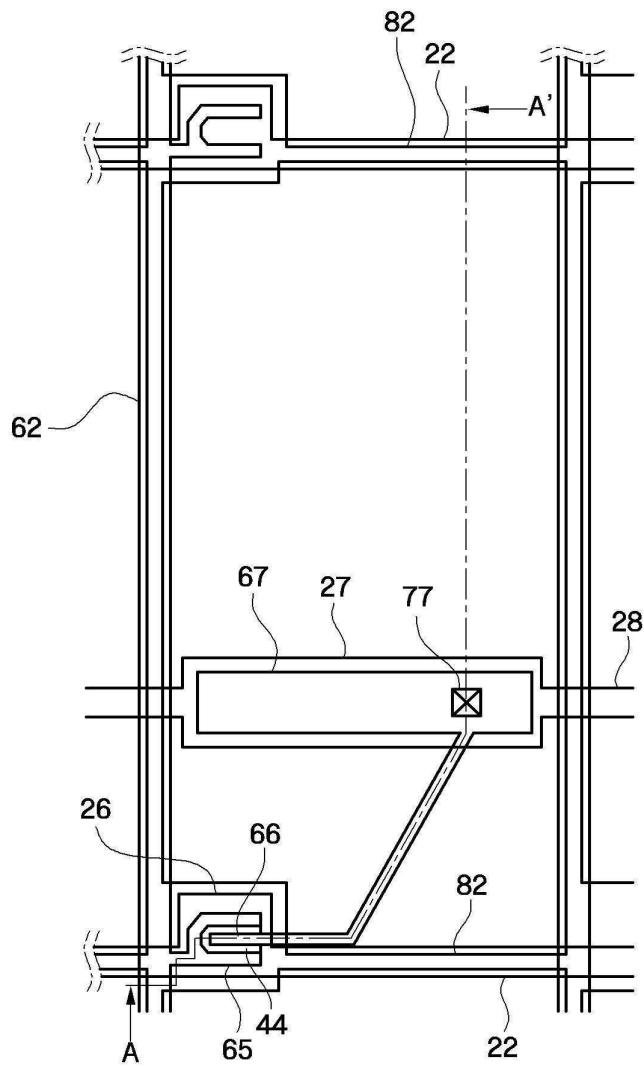
<2> 도 2는 도 1의 박막 트랜지스터 기판을 A-A'선을 따라 자른 단면도이다.

- <3> 도 3 내지 도 13은 본 발명의 제1 실시예에 따른 박막 트랜지스터 기판의 제조 방법을 공정 단계별로 나타낸 단면도이다.
- <4> 도 14는 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판의 제조 방법을 나타낸 공정개략도이다.
- <5> (도면의 주요부분에 대한 부호의 설명)
- <6> 10: 절연 기판 22: 게이트선
- <7> 26: 게이트 전극 27: 유지 전극
- <8> 28: 유지 전극선 30: 게이트 절연막
- <9> 40: 반도체층 55, 56: 저항성 접촉층
- <10> 62: 데이터선 65: 소스 전극
- <11> 66: 드레인 전극 67: 드레인 전극 확장부
- <12> 70: 보호막 82: 화소 전극
- <13> 200: 반응부산물 300: 반응부산물 제거제
- <14> 400: 스파너 410: 거치대
- <15> 420: 회전축

도면

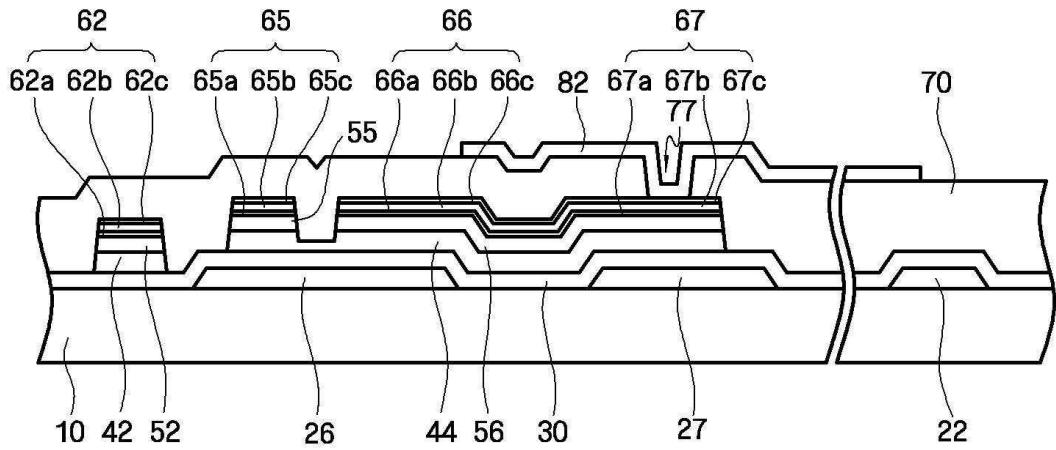
도면1

1

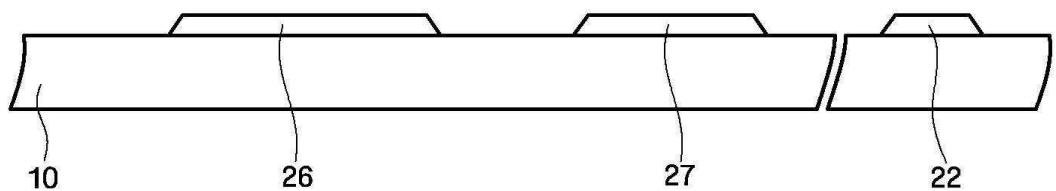


도면2

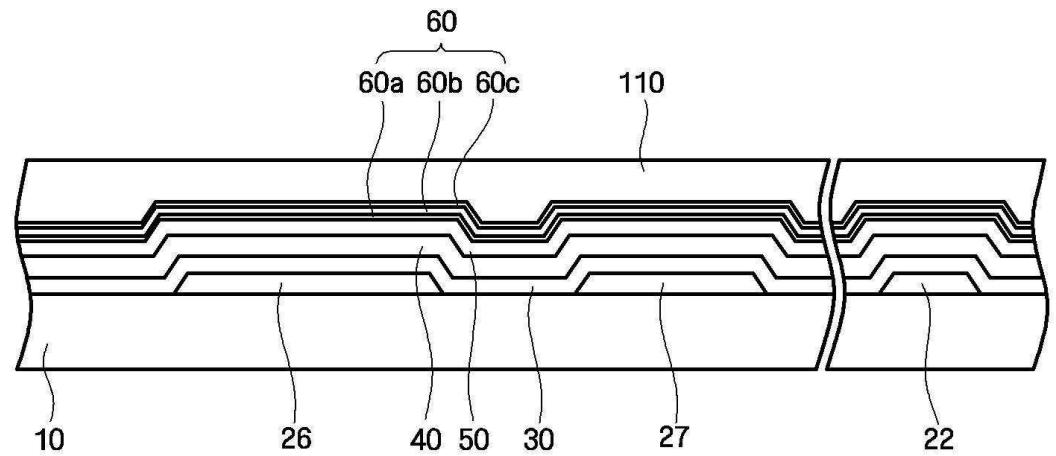
1



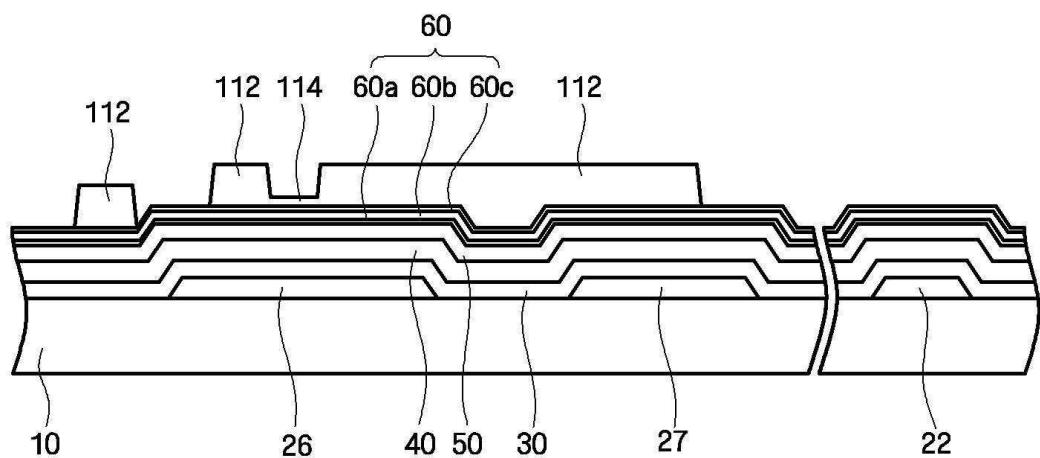
도면3



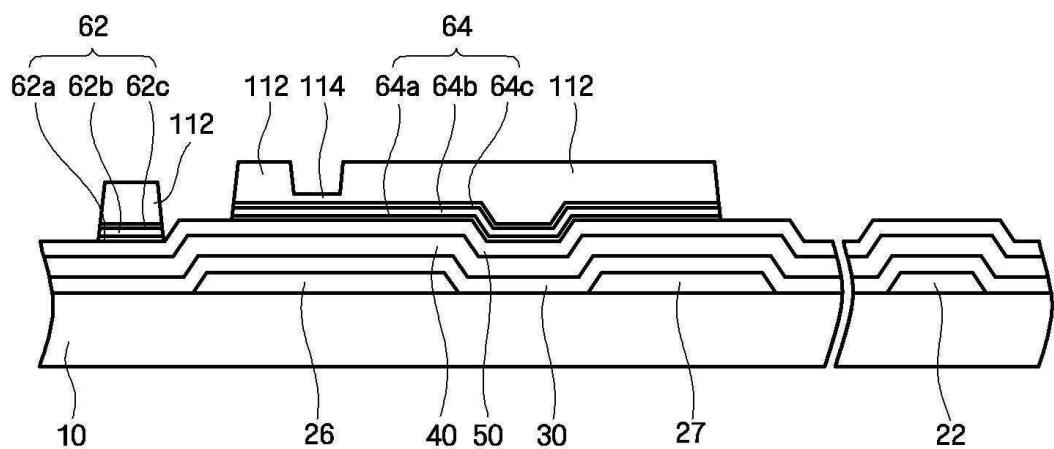
도면4



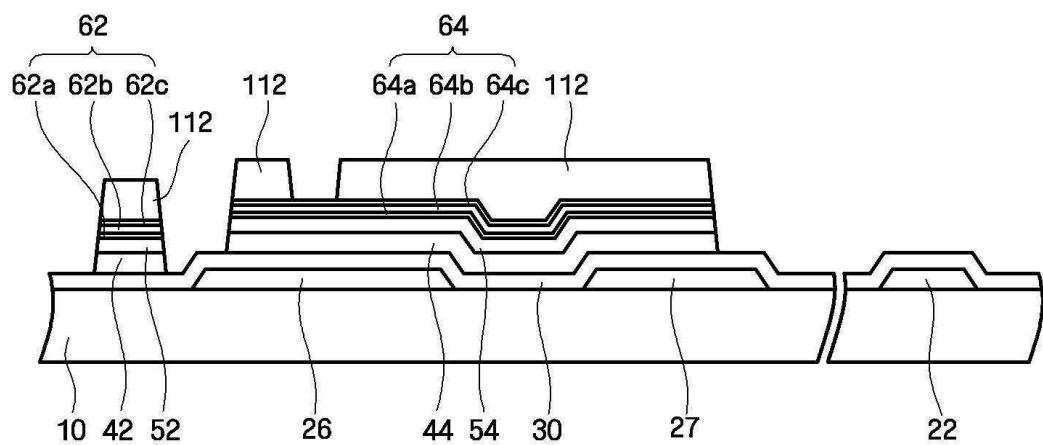
도면5



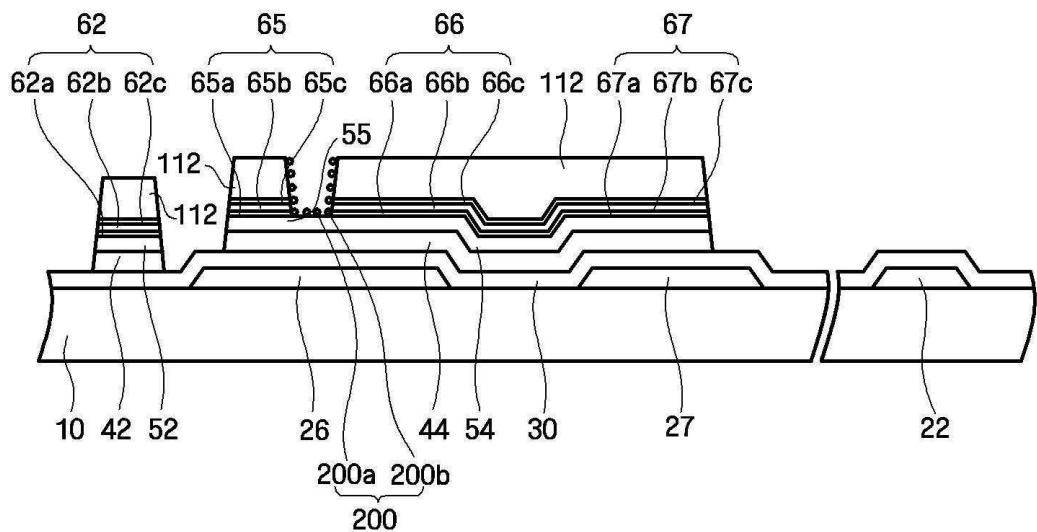
도면6



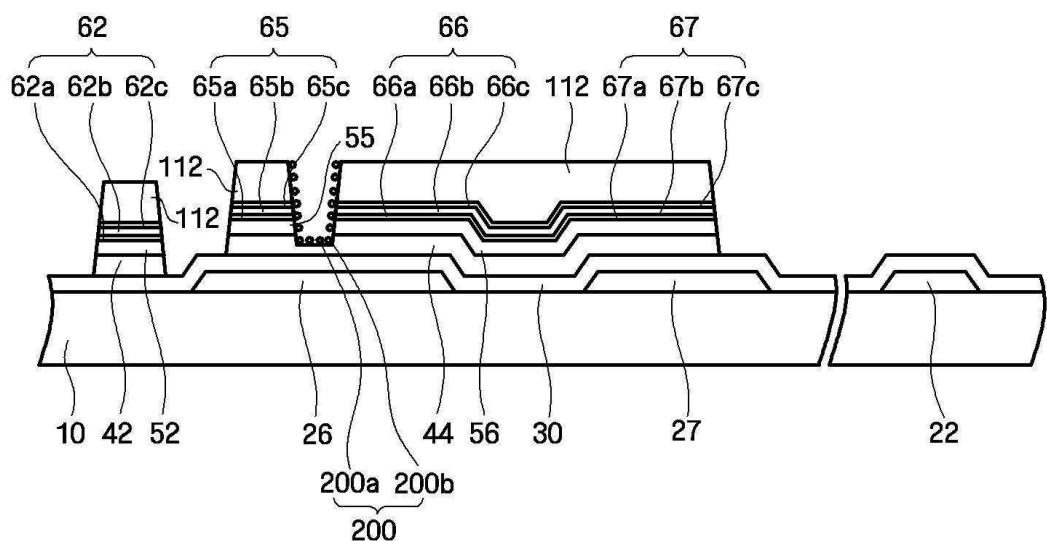
도면7



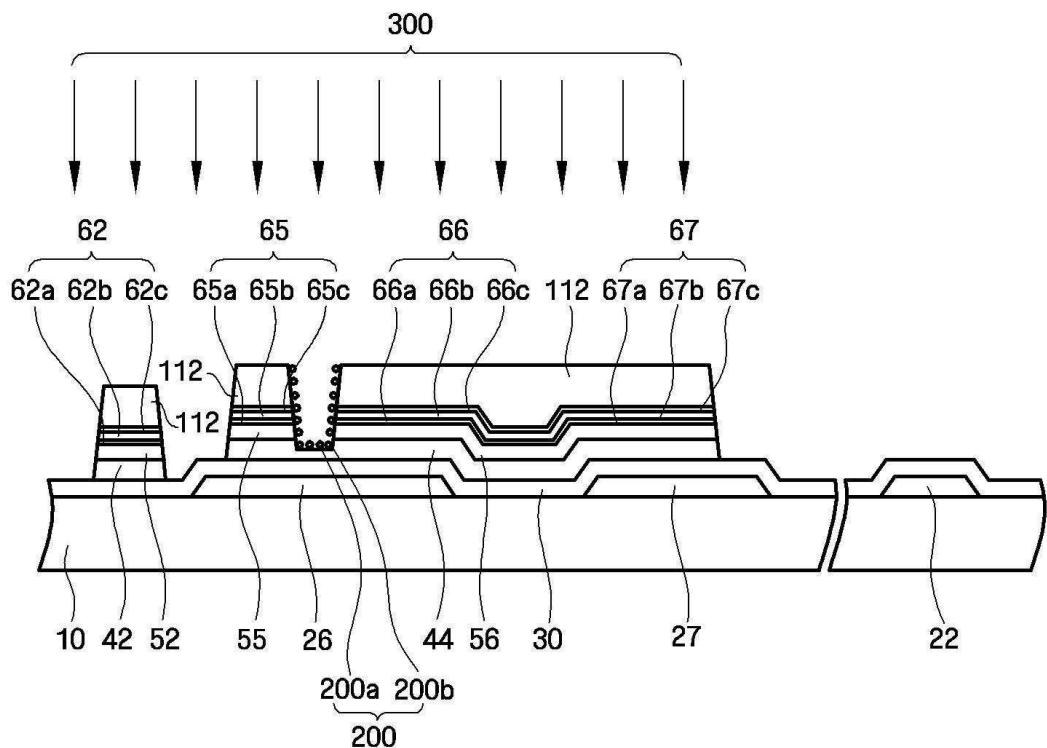
도면8



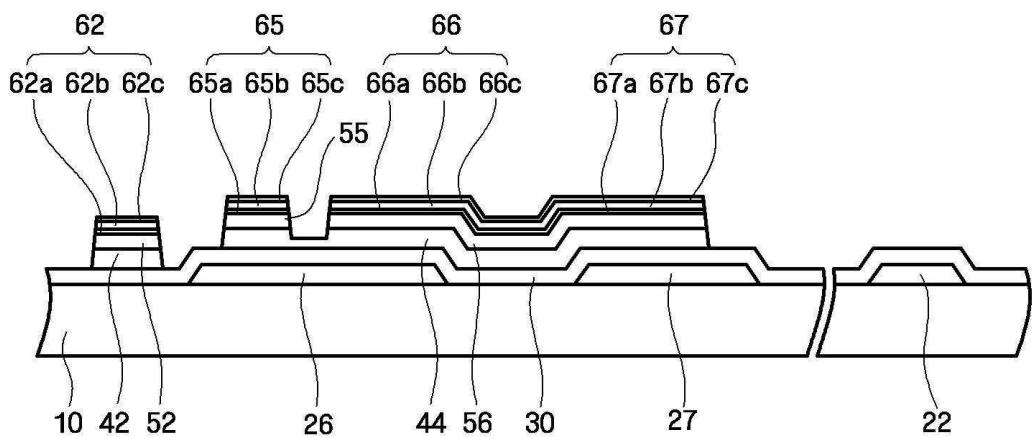
도면9



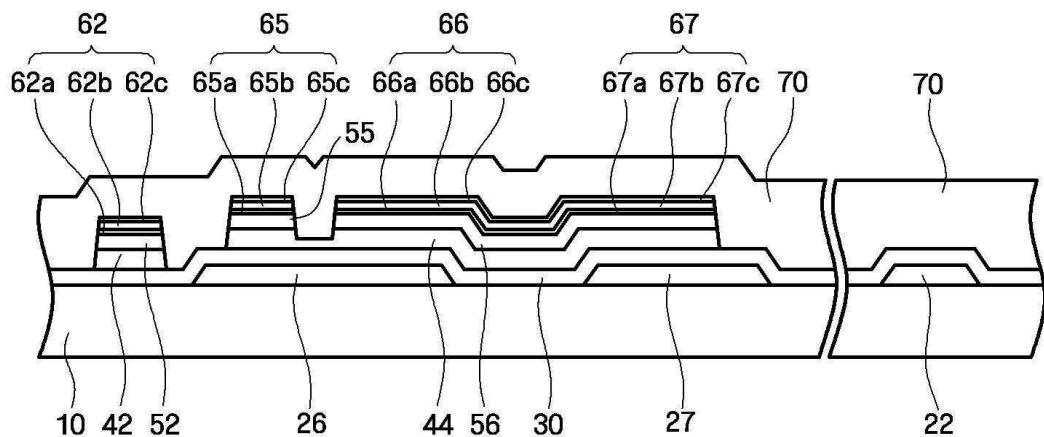
도면10



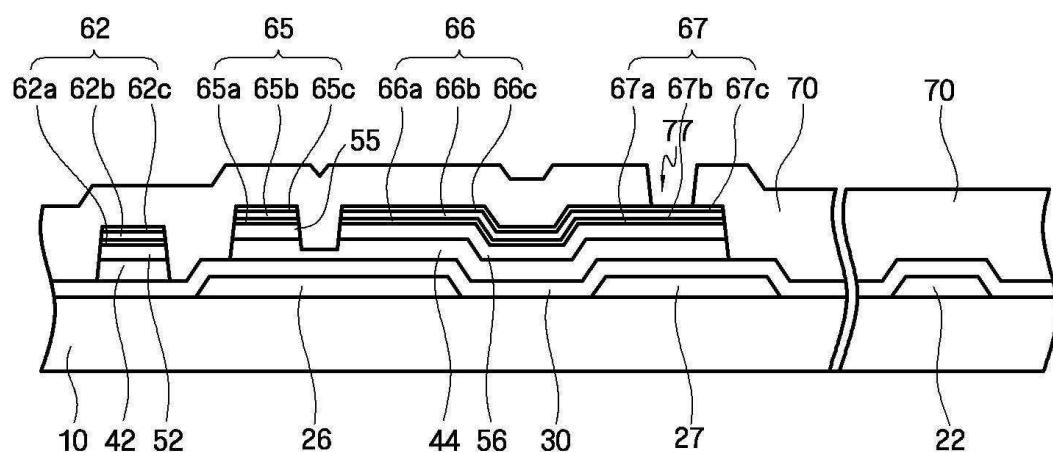
도면11



도면12



도면13



도면14

