



(12)发明专利申请

(10)申请公布号 CN 107886890 A

(43)申请公布日 2018.04.06

(21)申请号 201711465559.1

(22)申请日 2017.12.28

(71)申请人 维沃移动通信有限公司

地址 523857 广东省东莞市长安镇乌沙步
步高大道283号

(72)发明人 文亮

(74)专利代理机构 北京国昊天诚知识产权代理
有限公司 11315

代理人 许志勇 刘昕

(51)Int.Cl.

G09G 3/20(2006.01)

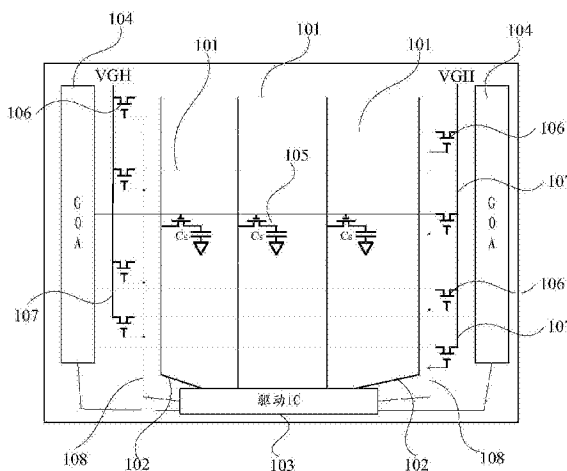
权利要求书1页 说明书5页 附图3页

(54)发明名称

显示面板电路、显示面板电路的控制方法及移动终端

(57)摘要

本发明公开了一种显示面板电路、显示面板电路的控制方法及移动终端,以解决异常掉电时,像素电容中的残留电荷得不到及时释放,影响显示面板的显示性能的问题。该显示面板电路包括多行栅线,多个薄膜晶体管和驱动IC,其中,各个所述薄膜晶体管的漏极分别与一所述栅线连接;各个所述薄膜晶体管的源极均与高电平信号线连接;各个所述薄膜晶体管的栅极均与所述控制电路连接;所述控制电路,在检测到满足预设触发条件时,控制各个所述薄膜晶体管导通,并且,控制所述高电平信号线接通高电平信号。



1. 一种显示面板电路,包括多行栅线,其特征在于,还包括:
多个薄膜晶体管和控制电路,其中,
各个所述薄膜晶体管的漏极分别与一所述栅线连接;
各个所述薄膜晶体管的源极均与高电平信号线连接;
各个所述薄膜晶体管的栅极均与所述控制电路连接;
所述控制电路,在检测到满足预设触发条件时,控制各个所述薄膜晶体管导通,并且,控制所述高电平信号线接通高电平信号。
2. 如权利要求1所述的电路,所述显示面板电路还包括多个GOA单元,其特征在于,
各个所述栅线的一端与GOA单元的输出端连接;
各个所述栅线的另一端与所述薄膜晶体管连接。
3. 如权利要求2所述的电路,其特征在于,所述GOA单元包括第一GOA单元和第二GOA单元,所述第一GOA单元和所述第二GOA单元分别位于显示面板的两端,所述第一GOA单元与奇数行的栅线连接,所述第二GOA单元与偶数行的栅线连接。
4. 如权利要求1至3任一项所述的电路,其特征在于,所述预设触发条件,包括:
预设去除电荷触发所需的条件;预设插黑画面触发所需的条件或预设显示纯色画面触发所需的条件。
5. 如权利要求1所述的电路,其特征在于,所述控制电路为多个,每个控制电路分别与预设数量的栅线所连接的薄膜晶体管连接。
6. 一种移动终端,其特征在于,包括如权利要求1至5任一项所述的显示面板电路。
7. 一种如权利要求1至5任一项所述的显示面板电路的控制方法,其特征在于,包括:
检测是否满足预设触发条件;
若满足预设触发条件,控制各个薄膜晶体管导通,并且,控制所述高电平信号线接通高电平信号。
8. 如权利要求7所述的方法,其特征在于,所述预设触发条件,包括:
预设去除电荷触发所需的条件;预设插黑画面触发所需的条件或预设显示纯色画面触发所需的条件。
9. 一种移动终端,其特征在于,包括:存储器、处理器及存储在所述存储器上并可在所述处理器上运行的计算机程序,所述计算机程序被所述处理器执行时实现如权利要求7或8所述的方法的步骤。
10. 一种计算机可读存储介质,其特征在于,所述计算机可读存储介质上存储有计算机程序,所述计算机程序被处理器执行时实现如权利要求7或8所述的方法的步骤。

显示面板电路、显示面板电路的控制方法及移动终端

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种显示面板电路、显示面板电路的控制方法及移动终端。

背景技术

[0002] 随着显示技术的不断发展,通过薄膜晶体管进行驱动的显示器,比如液晶显示器、有机发光二极管显示器等,在显示领域中占据了主导地位。目前,越来越多的显示器采用GOA电路(Gate driver On Array,阵列基板栅线驱动)技术,以减小显示面板的边框宽度。

[0003] 图1是现有技术中的显示面板电路示意图,该显示面板电路主要包括多行栅线101',多列数据线102',驱动IC(integrated circuit,集成电路)103',GOA单元104'和像素电路105'等,其中,一个像素电路105'通过内部的薄膜晶体管同时一栅线101'和一数据线102'同时连接。

[0004] 每一个GOA单元104'控制一行栅线101',图1中的GOA单元104'只是示意性地显示出左右两个,并未进行更详细地显示,GOA单元104'可以利用上一行栅线输出的高电平信号对其内部的电容充电,以使本行栅线101'输出高电平,再利用下一行栅线101'输出的高电平信号实现复位。

[0005] 现有技术中,在去除像素电路105'中像素电容(图1中的CS)内的残留电荷时,需要首行GOA单元104'到末行GOA单元104'依次打开,依次打开各行像素电路105'中的薄膜晶体管,以实现像素电容中的残留电荷的逐行泄放,耗时较长。在异常掉电时,由于时序维持时间较短,来不及进行上述逐行扫描的电荷去除方式,容易导致电荷残留,影响显示面板的显示性能。

发明内容

[0006] 本发明实施例提供一种显示面板电路、显示面板电路的控制方法及移动终端,以解决异常掉电时,像素电容中的残留电荷得不到及时释放,影响显示面板的显示性能的问题。

[0007] 为了解决上述技术问题,本发明是这样实现的:

[0008] 第一方面,提供了一种显示面板电路,包括多行栅线,还包括:多个薄膜晶体管和控制电路,其中,各个所述薄膜晶体管的漏极分别与一所述栅线连接;各个所述薄膜晶体管的源极均与高电平信号线连接;各个所述薄膜晶体管的栅极均与所述控制电路连接;所述控制电路,在检测到满足预设触发条件时,控制各个所述薄膜晶体管导通,并且,控制所述高电平信号线接通高电平信号。

[0009] 第二方面,提供了一种移动终端,该移动终端包括第一方面的显示面板电路。

[0010] 第三方面,提供了一种如第一方面的显示面板电路的控制方法,包括:检测是否满足预设触发条件;若满足预设触发条件,控制各个薄膜晶体管导通,并且,控制所述高电平信号线接通高电平信号。

[0011] 第四方面,提供了一种移动终端,该移动终端包括处理器、存储器及存储在所述存储器上并可在所述处理器上运行的计算机程序,所述计算机程序被所述处理器执行时实现如第三方面所述的方法的步骤。

[0012] 第五方面,提供了一种计算机可读存储介质,其特征在于,所述计算机可读存储介质上存储计算机程序,所述计算机程序被处理器执行时实现如第三方面所述的方法的步骤。

[0013] 本发明实施例中,通过在栅线上连接薄膜晶体管,控制电路在检测到满足预设触发条件时,即可控制各个所述薄膜晶体管导通,并且,控制高电平信号线接通高电平信号,这样,薄膜晶体管导通后即可在栅线上接通高平电压,使像素电路中的薄膜晶体管导通,从而使像素电容中的残留电荷由数据线排出,瞬时即可将像素电容中的电荷全部、同时去除。

附图说明

[0014] 此处所说明的附图用来提供对本发明的进一步理解,构成本发明的一部分,本发明的示意性实施例及其说明用于解释本发明,并不构成对本发明的不当限定。在附图中:

[0015] 图1是现有技术中的显示面板电路示意图;

[0016] 图2是本发明实施例提供的显示面板电路示意图;

[0017] 图3是图2所示的显示面板电路中局部放大示意图;

[0018] 图4是本发明实施例提供的显示面板电路的控制方法流程示意图。

具体实施方式

[0019] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0020] 本发明实施例提供一种显示面板电路,如图2所示,图2是本发明实施例提供的显示面板电路示意图,该显示面板电路主要包括多行栅线101,多列数据线102,驱动IC(integrated circuit,集成电路)103,GOA单元104,像素电路105等,该显示面板电路中还包括有多个薄膜晶体管106、高电平信号线107、控制线108以及控制电路(未图示)。

[0021] 从图2的中部的一个像素电路105可以看出,像素电路105包括有薄膜晶体管(未标号),该薄膜晶体管由横向的一条栅线101和竖向的一条数据线102进行控制。在显示面板工作时,栅线101将扫描驱动信号传送到薄膜晶体管的栅极,数据线102将视频数据信号传送到薄膜晶体管的源极,以此控制像素电路105的电压,使像素电路105控制显示出不同的颜色。

[0022] 每个GOA单元104驱动一行栅线101,图2中的GOA单元104只是示意性地显示出左右两个,并未进行更详细地显示。以屏幕刷新频率60赫兹的手机为例,栅线101的数量可以为1280行,每一帧画面显示时,需要从第一行栅线101到最后一行栅线101扫描完成,共耗时约16.67毫秒,每行栅线101打开时间为约13微秒,即一个GOA单元104在每帧画面时间里面提供一次13微秒的高电压信号打开上述像素电路105的薄膜晶体管,其他时间提供关闭该薄膜晶体管的低电压,驱动IC103能够逐行将控制亮度、灰阶、色彩的控制电压透过像素电路

105的薄膜晶体管的源极和漏极形成的通道进入像素电路105的画素中。像素电路105中, Cs为存储电容, 用于保持像素的充电电压, 以使像素的显示状态持续到下一次充电。

[0023] 以下将对本实施例的主要改进点: 薄膜晶体管106、高电平信号线107、控制线108以及控制电路进行详细介绍。在图2中, 薄膜晶体管106在左侧示意性地显示出4个, 在右侧也示意性地显示出4个, 实际应用中, 薄膜晶体管106的数量可以与栅线101的数量相等, 即: 一行栅线106, 其一端与一个GOA单元的输出端连接, 另一端连接一个上述薄膜晶体管106。控制电路可以集成在图2所示的驱动IC103中, 因此在图2中未显示, 以下将对上述多个薄膜晶体管106、高电平信号线107、控制线108以及控制电路的连接关系进行介绍。

[0024] 从图2可以看出, 偶数行数的栅线101, 其左侧与位于显示面板左侧的GOA单元104连接, 其右侧与一个薄膜晶体管106的漏极连接;

[0025] 奇数行数的栅线101, 其右侧与位于显示面板右侧的GOA单元104连接, 其左侧与一个薄膜晶体管106的漏极连接。

[0026] 此时, 所述GOA单元可以分为第一GOA单元和第二GOA单元, 所述第一GOA单元和所述第二GOA单元分别位于显示面板的两端, 所述第一GOA单元与奇数行的栅线连接, 所述第二GOA单元与偶数行的栅线连接, 也即与奇数行的栅线连接的GOA单元位于所述显示面板的一端; 与偶数行的栅线连接的GOA单元位于所述显示面板的另一端。

[0027] 上述各个薄膜晶体管106的源极均与高电平信号线107连接, 在图2中, 高电平信号线107的数量为两根, 分别位于显示面板的左右两侧, 高电平信号线107能够接通高电平信号。显示面板左侧的一根高电平信号线107, 与显示面板左侧的全部薄膜晶体管106的源极均保持连接; 显示面板右侧的一根高电平信号线107, 与显示面板右侧的全部薄膜晶体管106的源极均保持连接。

[0028] 上述各个薄膜晶体管106的栅极均通过控制线108与控制电路连接, 该实施例中, 控制线的数量为两根, 即: 图2中, 显示面板左侧的全部薄膜晶体管106, 其栅极均通过左侧的一根控制线108与控制电路连接; 显示面板右侧的全部薄膜晶体管106, 其栅极均通过右侧的另一根控制线108与控制电路连接。

[0029] 上述集成在驱动IC103中的控制电路, 在检测到满足预设触发条件时, 例如满足预设的去除电荷条件时, 即可控制各个所述薄膜晶体管106导通, 并且, 控制所述高电平信号线107接通高电平信号。

[0030] 控制各个所述薄膜晶体管106导通时, 可以在控制线108上接通大于薄膜晶体管106的门限电压的高电平, 即可控制各个所述薄膜晶体管106导通。高电平信号线107接通的高电平, 可以是大于像素电路105内的薄膜晶体管的门限电压, 这样, 像素电路105内的薄膜晶体管即可导通, 最终, 像素电路105的像素电容Cs内的残留电荷, 即可通过竖向方向的数据线102流出, 无需现有技术中的逐行扫描技术, 在瞬时即可控制显示面板的像素电容Cs内的残留电荷的全部去除。

[0031] 本发明实施例中, 控制电路在检测到预设的触发条件时, 还可以控制GOA单元104的输出端保持高阻态, 以防止栅线101上接通的高电平与GOA单元104的输出端形成回路, 造成短路的现象。GOA单元104的输出端, 参见图3中的Gate_out端口, 其中, 图3是图2中的一个GOA单元、一个像素电路及一个薄膜晶体管的连接关系示意图。

[0032] 在显示面板正常显示时, 控制电路还可以控制上述多个薄膜晶体管106保持阻断,

即控制线108上不接通电压,同样防止发生短路,上述多个薄膜晶体管106的存在,不会影响显示面板的正常显示。

[0033] 本发明实施例中,通过在栅线上连接薄膜晶体管,控制电路在检测到满足预设触发条件时,例如去除电荷条件时,即可控制各个所述薄膜晶体管导通,并且,控制高电平信号线接通高电平信号,这样,薄膜晶体管导通后即可在栅线上接通高平电压,使像素电路中的薄膜晶体管导通,从而使像素电容中的残留电荷由数据线排出,无需现有技术中通过GOA单元的逐行扫描去除电荷技术,在异常掉电时的时序维持时间内,瞬时即可将像素电容中的电荷全部、同时去除。

[0034] 移动终端在触控转显示、显示转触控时;或者是不同的刷新频率转换(例如60HZ显示与30HZ显示转换)时,都需要通过插黑画面来去除像素电容中的残余电荷,以此避免显示面板之前的工作状态对后续工作状态造成影响。现有技术中,由于显示一帧插黑画面时,GOA单元104从首行栅线101到末行栅线101扫描完成大约需要16.67毫秒,往往来不及插一帧黑画面。基于本发明实施例提供的上述显示面板电路,还可以应用在快速插黑画面的场景中,具体实现过程如下:

[0035] 控制电路,在检测到满足预设插黑画面触发所需的条件时,控制各个所述薄膜晶体管106导通,并且,控制所述高电平信号线107接通高电平信号。这样,在几微秒时间内即可打开显示面板的像素电路105中的薄膜晶体管,同时,将数据线102的电压设置到插黑画面所需要的电压(一般为约0.3V左右),即可在几微秒完成插黑画面的操作,同样省略了现有技术中逐行扫描进行插黑画面的操作,大大减少了插黑画面所需要的时间。

[0036] 现有技术中,在显示面板显示单一颜色的画面时,例如只显示红色时,也需要GOA单元104控制栅线101逐行扫描,逐行打开像素电路105中的薄膜晶体管,而数据线102上的电压的值是不变的。基于本发明实施例提供的上述显示面板电路,还可以应用在显示面板显示纯色画面条件的场景中,具体实现过程如下:

[0037] 控制电路,在检测到满足预设显示纯色画面触发所需的条件时,控制各个所述薄膜晶体管106导通,并且,控制所述高电平信号线107接通高电平信号。这样,在几微秒时间内即可打开显示面板的像素电路105中的薄膜晶体管,同时,将数据线102的电压设置到显示纯色画面的电压,理论上只需要0.01毫秒内即可完成,不需要用16.67毫秒;同时GOA单元104的工作状态可以关闭,节省了所需要消耗功耗。

[0038] 基于本发明上述实施例提供的显示面板电路,还可以设置多个控制电路,每个控制电路,分别与预设数量的栅线所连接的薄膜晶体管的栅极连接。例如,栅线的数量为1280根,控制电路可以为两个,第一个控制电路控制显示面板下部的第1至640根栅线;第二个控制电路控制显示面板上部的第641至1280根栅线,从而将显示面板分为上下两块,实现灵活控制泄放不同块数的显示面板中的残留电荷的目的。

[0039] 基于本发明实施例提供的上述控制面板电路,本发明还提供一种显示面板电路的控制方法,应用在上述控制面板电路中,图4是本发明实施例提供的显示面板电路的控制方法流程示意图,如图4所示,该实施例包括如下步骤:

[0040] S401:检测是否满足预设触发条件;

[0041] 该实施例中的预设触发条件,包括:预设去除电荷触发所需的条件;预设插黑画面触发所需的条件或预设显示纯色画面触发所需的条件。

[0042] S402:若满足预设触发条件,控制各个薄膜晶体管导通,并且,控制所述高电平信号线接通高电平信号。

[0043] 本发明实施例中,通过在栅线上连接薄膜晶体管,控制电路在检测到满足预设触发条件时,例如去除电荷条件时,即可控制各个所述薄膜晶体管导通,并且,控制高电平信号线接通高电平信号,这样,薄膜晶体管导通后即可在栅线上接通高平电压,使像素电路中的薄膜晶体管导通,从而使像素电容中的残留电荷由数据线排出,无需现有技术中通过GOA单元的逐行扫描去除电荷技术,瞬时即可将像素电容中的电荷全部、同时去除。

[0044] 基于本发明实施例提供的上述控制面板电路,优选的,本发明实施例还提供一种移动终端,包括处理器,存储器,存储在存储器上并可在所述处理器上运行的计算机程序,该计算机程序被处理器执行时实现上述方法实施例的各个过程,且能达到相同的技术效果,为避免重复,这里不再赘述。

[0045] 本发明实施例还提供一种计算机可读存储介质,计算机可读存储介质上存储有计算机程序,该计算机程序被处理器执行时实现上述方法实施例的各个过程,且能达到相同的技术效果,为避免重复,这里不再赘述。其中,所述的计算机可读存储介质,如只读存储器(Read-Only Memory,简称ROM)、随机存取存储器(Random Access Memory,简称RAM)、磁碟或者光盘等。

[0046] 基于本发明实施例提供的上述控制面板电路,优选的,本发明实施例还提供一种移动终端,包括上述实施例的控制面板电路,且能达到相同的技术效果,为避免重复,这里不再赘述。

[0047] 需要说明的是,在本文中,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者装置不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者装置所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括该要素的过程、方法、物品或者装置中还存在另外的相同要素。

[0048] 通过以上的实施方式的描述,本领域的技术人员可以清楚地了解到上述实施例方法可借助软件加必需的通用硬件平台的方式来实现,当然也可以通过硬件,但很多情况下前者是更佳的实施方式。基于这样的理解,本发明的技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质(如ROM/RAM、磁碟、光盘)中,包括若干指令用以使得一台终端(可以是手机,计算机,服务器,空调器,或者网络设备等)执行本发明各个实施例所述的方法。

[0049] 上面结合附图对本发明的实施例进行了描述,但是本发明并不局限于上述的具体实施方式,上述的具体实施方式仅仅是示意性的,而不是限制性的,本领域的普通技术人员在本发明的启示下,在不脱离本发明宗旨和权利要求所保护的范围情况下,还可做出很多形式,均属于本发明的保护之内。

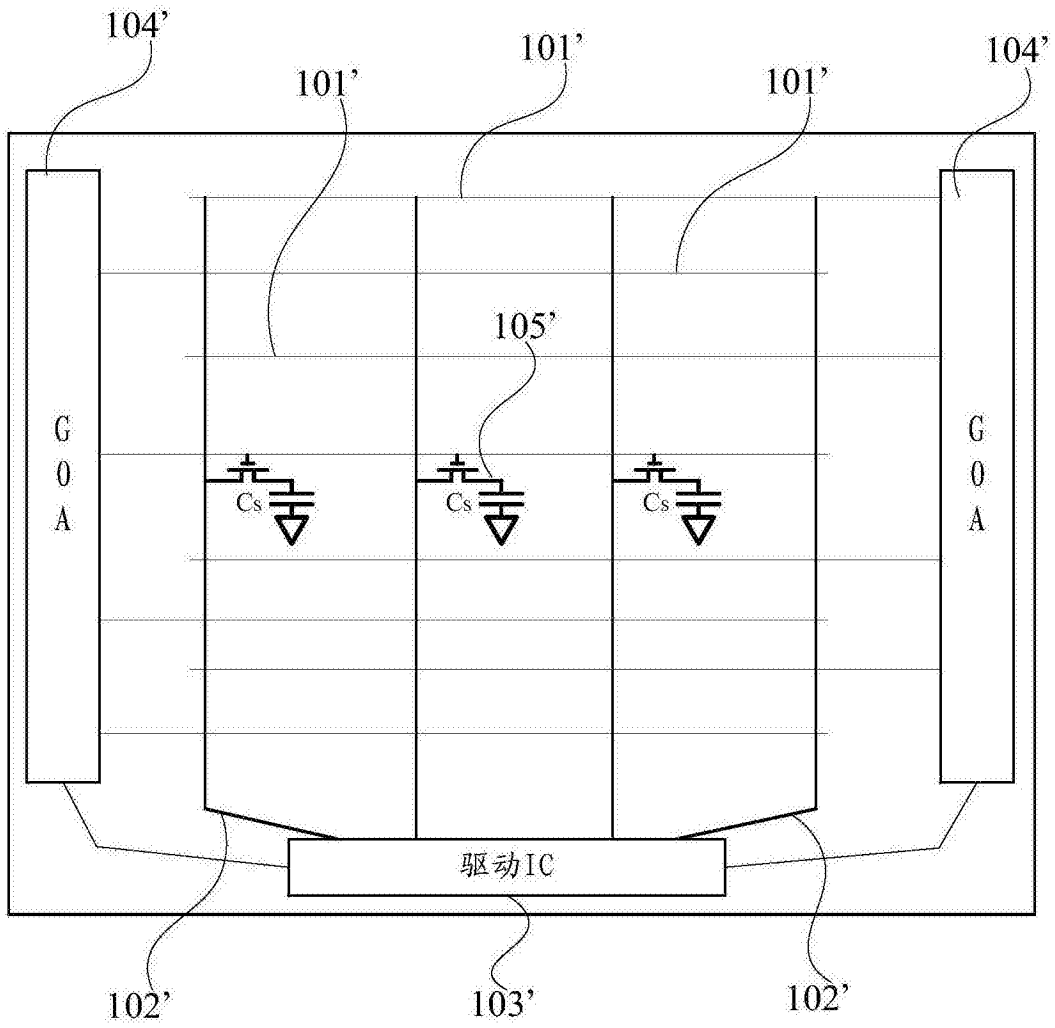


图1

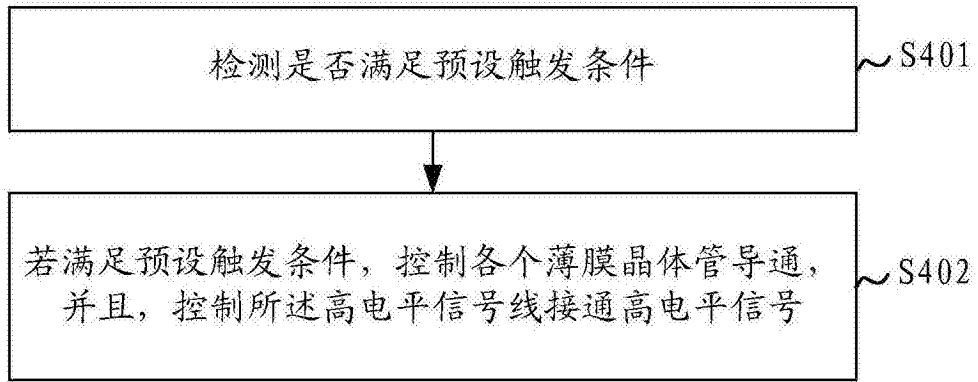


图4