

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl.⁶
G11C 29/00

(11) 공개번호 특 1997-0051409
(43) 공개일자 1997년 07월 29일

(21) 출원번호 특 1995-0052604
(22) 출원일자 1995년 12월 20일
(71) 출원인 삼성전자 주식회사 김광호
경기도 수원시 팔달구 매탄동 416번지 (우 : 440-370)
(72) 발명자 한진만
서울시 마포구 합정동 437-20 20통 3반
김병철
경기도 화성군 태안읍 망포리 296 세흥빌라 라-403
(74) 대리인 이견주

심사청구 : 있음

(54) 반도체 메모리 장치의 결함워드라인 검출회로 및 그 방법

요약

1. 청구범위에 기재된 발명이 속하는 기술 분야;

본 발명은 반도체 메모리 장치의 결함워드라인 검출에 관한 것이다.

2. 발명이 해결하려고 하는 기술적 과제;

본 발명은 워드라인의 결함(단락)여부를 감지하기 위한 테스트를 수행함에 있어서 감지 트랜지스터 및 그에 상응하는 패드가 필요 없는 워드라인 결함 검출회로 및 그 방법을 제공한다.

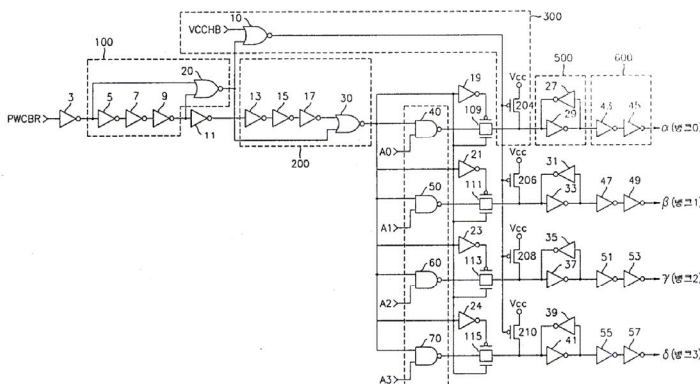
3. 발명의 해결방법의 요지;

본 발명은 워드라인과 비트라인에 의해 지정되는 메모리 셀 어레이와 동작주기가 되면 상기 메모리 셀 어레이에 데이터를 읽거나 쓰기위한 주변회로를 포함하는 반도체 메모리 장치에 있어서, 상기 메모리 셀 어레이가 다수개의 뱅크로 분할되며 상기 각 뱅크는 워드라인을 선택하기 위한 로우 디코더와, 상기 뱅크내의 셀에 데이터를 읽거나 쓰기 위해서 상기 워드라인을 미리 결정된 승압전압으로 풀업하는 승압전압발생기와, 상기 승압전압발생기의 출력은 상기 다수개의 뱅크에 공통으로 연결되어 있으며 상기 동작주기동안 상기 다수개의 뱅크 중 특정 뱅크의 로우 디코더만을 선택적으로 동작시켜서 상기 동작주기동안 메모리 소자내 워드라인 한개만을 선택하기 위한 제어회로를 제공함에 있다.

4. 발명의 중요한 용도;

본 발명은 반도체 메모리 장치에 적합하게 사용된다.

대표도



명세서

[발명의 명칭]

반도체 메모리 장치의 결함워드라인 검출회로 및 그 방법

[도면의 간단한 설명]

제2도는 본 발명에 따른 뱅크 제어신호 발생회로의 상세회로도.

제3도는 제2도의 동작 타이밍도.

제4도는 본 발명에 따른 뱅크 제어의 전체 칩구성의 실시에도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

워드라인과 비트라인에 의해 지정되는 메모리 셀 어레이와 동작주기가 되면 상기 메모리 셀 어레이에 데이터를 읽거나 쓰기 위한 주변회로를 포함하는 반도체 메모리 장치에 있어서, 상기 메모리 셀 어레이가 다수개의 뱅크로 분할되며 상기 각 뱅크는 워드라인을 선택하기 위한 로우 디코더와, 상기 뱅크내의 셀에 데이터를 읽거나 쓰기 위해서 상기 워드라인을 미리 결정된 승압전압으로 풀업하는 승압전압발생기와, 상기 승압전압발생기의 출력은 상기 다수개의 뱅크에 공통으로 연결되어 있으며 상기 동작주기동안 상기 다수개의 뱅크 중 특정 뱅크의 로우 디코더만을 선택적으로 동작시켜서 상기 동작주기동안 메모리 소자내 워드라인 한 개만을 선택하기 위한 제어회로를 구비함을 특징으로 하는 반도체 메모리 장치.

청구항 2

제1항에 있어서, 상기 제어회로가 상기 메모리 소자가 병렬테스트모드에 진입하였음을 알리는 신호와 상기 제어회로가 인에이블되었음을 지정하는 신호와 상기 다수개의 뱅크 중 특정 뱅크를 선택하기 위한 어드레스신호를 입력으로 하여 뱅크선택 출력신호를 발생함을 특징으로 하는 반도체 메모리 장치.

청구항 3

제1항 또는 제2항에 있어서, 상기 제어회로가 인에이블되었음을 지정하는 신호는 메모리 소자내에 별도의 패드를 구비하여 상기 패드에 미리 결정된 특정전압을 인가함으로써 발생하는 것을 특징으로 하는 반도체 메모리 장치.

청구항 4

워드라인과 비트라인에 의하여 지정되는 메모리 셀 어레이와 상기 메모리 셀 어레이는 다수개의 뱅크로 분할되며 동작주기가 되면 상기 메모리 셀 어레이에 데이터를 읽거나 쓰기 위한 주변회로를 포함하는 반도체 메모리 장치의 결함워드라인 검출방법에 있어서, 상기 동작주기 동안 상기 메모리 소자내 워드라인 한 개만을 선택하기 위한 제어회로를 인에이블시켜 상기 다수개의 뱅크 중 특정 뱅크의 로우 디코더만을 선택적으로 동작시키는 제1과정과, 상기 워드라인 한 개만을 선택한 후 상기 워드라인을 미리 결정된 승압전압으로 풀업한 후 워드라인에 연결된 메모리 셀들에 데이터를 읽고 쓰는 동작을 통해 상기 워드라인의 결함여부를 결정하는 테스트를 하는 제2과정을 특징으로 하는 반도체 메모리 장치의 결함워드라인 검출방법.

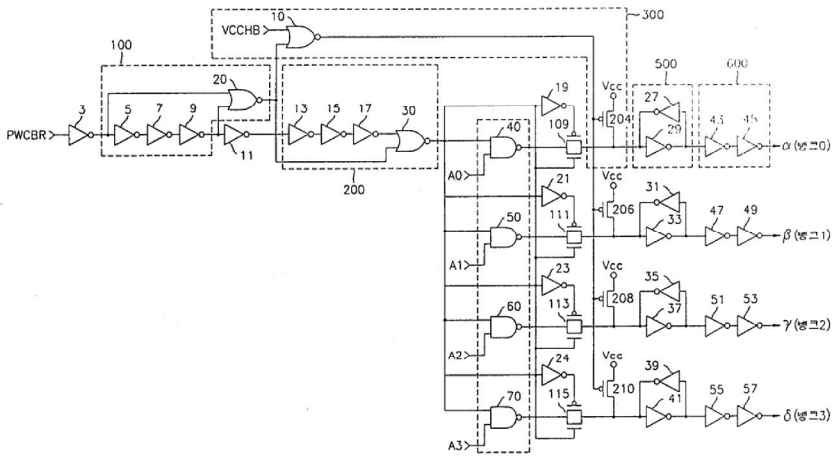
청구항 5

제4항에 있어서, 상기 제1과정이 상기 제어회로에 의해 상기 메모리 셀 어레이를 병렬테스트모드에 진입시키는 동시에, 상기 제어회로가 인에이블되었음을 지정하는 신호를 상기 메모리 소자에 인가하면서 상기 다수개의 뱅크 중 특정 메모리 셀 어레이를 선택하기 위한 어드레스 신호를 또한 동시에 입력하는 방법에 의하여 동작함을 특징으로 하는 반도체 메모리 장치의 결함워드라인 검출방법.

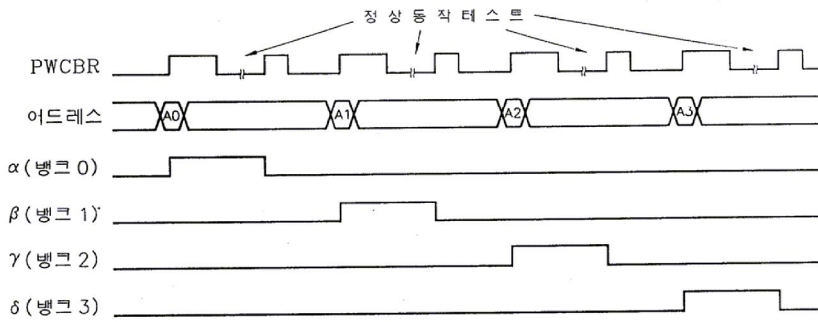
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면2



도면3



도면4

