

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： 96135151

※ 申請日期： 96.9.20

※IPC 分類：G02F 1/136 (2006.01)

一、發明名稱：(中文/英文)

畫素陣列基板以及液晶顯示裝置 / PIXEL ARRAY
SUBSTRATE AND LIQUID CRYSTAL DISPLAY

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

奇美電子股份有限公司/CHI MEI OPTOELECTRONICS CORPORATION

代表人：(中文/英文) 廖錦祥/LIAO, CHING-SIANG

住居所或營業所地址：(中文/英文)

台南縣台南科學工業園區新市鄉奇業路一號/NO. 1, CHI-YEH ROAD,
SHIN-SHIH VILLAGE, TAINAN SCIENCE-BASED INDUSTRIAL PARK,
TAINAN COUNTY, TAIWAN, R. O. C.

國 籍：(中文/英文) 中華民國/TW

三、發明人：(共 3 人)

姓 名：(中文/英文)

1. 謝志勇 / HSIEH, CHIH-YUNG

2. 陳建宏 / CHEN, CHIEN-HONG

3. 陳英仁 / CHEN, YING-REN

國 籍：(中文/英文) 1-3. 中華民國/TW

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☐ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☐ 有主張專利法第二十七條第一項國際優先權：

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種畫素陣列基板以及液晶顯示裝置，且特別是有關於一種多域垂直配向設計的畫素陣列基板以及液晶顯示裝置。

【先前技術】

針對多媒體社會之急速進步，多半受惠於半導體元件或顯示裝置的飛躍性進步。就顯示裝置而言，具有高畫質、空間利用效率佳、低消耗功率、無輻射等優越特性之薄膜電晶體液晶顯示裝置(Thin Film Transistor Liquid Crystal Display, TFT-LCD)已逐漸成為市場之主流。

目前，市場對於液晶顯示裝置的性能要求是朝向高對比(high contrast ratio)、無灰階反轉(no gray scale inversion)、色偏小(low color shift)、亮度高(high luminance)、高色彩豐富度、高色飽和度、快速反應與廣視角等特性。目前能夠達成廣視角要求的技術包括了扭轉向列型(twisted nematic, TN)液晶加上廣視角膜(wide viewing film)、共平面切換式(in-plane switching, IPS)液晶顯示裝置、邊際場切換式(fringe field switching)液晶顯示裝置與多域垂直配向薄膜電晶體液晶顯示裝置等。

在此，針對習知多域垂直配向液晶顯示裝置進行說明。圖 1 為習知多域垂直配向液晶顯示裝置的畫素陣列基板之單一畫素區的上視圖。請參照圖 1，在習知多域垂直配向液晶顯示裝置中，畫素陣列基板 100 上配置有掃描線

102 與資料線 104，掃描線 102 與資料線 104 可定義一個畫素區。單一畫素區中，畫素陣列基板 100 上配置有第一主動元件 106、第二主動元件 108 以及畫素電極 110。第一主動元件 106 與第二主動元件 108 電性連接掃描線 102 與資料線 104。畫素電極 110 具有多個配向狹縫(alignment-slit)112 與多個細狹縫(fine-slit)114。此外，為了使多域垂直配向液晶顯示面板的顯示效果更為提升，可以利用配向狹縫 112 將畫素電極 110 區分為彼此分離的第一畫素電極 110A 以及第二畫素電極 110B。第一畫素電極 110A 以及第二畫素電極 110B 分別電性連接第一主動元件 106 與第二主動元件 108。

畫素陣列基板 100 可與一具有多個狹縫的彩色濾光基板(未繪示)組立，並於其間填入液晶以構成一液晶顯示裝置。由於，配置於彩色濾光基板(未繪示)或畫素陣列基板 100 上的狹縫(112、114)在通電後由於電場在狹縫處會呈現彎曲，利用此一邊場效應，可以使得液晶分子呈多方向排列，得到數個不同之配向領域(domain)，因此多域垂直配向式液晶顯示裝置能夠達成廣視角的要求。另外，當多域垂直配向液晶顯示裝置進行顯示時，可使第一畫素電極 110A 以及第二畫素電極 110B 具有不同的電壓，以改善大視角觀看顯示畫面時可能存在的色偏與色飽和度不足的問題。

然而，為了使畫素電極 110 具有如圖 1 所示的佈局，第二畫素電極 110B 必須具有多個細長的連接部 116 以將

不同位置上的電極圖案連接。這些連接部 116 可以長達數十微米。因此，在製作畫素電極 110 時，一但製程發生些微誤差，就容易使連接部 116 斷線。若有一個連接部 116 發生斷線，第二畫素電極 110B 將被分離成兩個獨立的電極圖案，且其中一個電極圖案將無法接收第二主動元件 108 所傳送的電壓訊號而無法進行顯示。換言之，些微的製程誤差就可能造成多域垂直配向液晶顯示裝置製程良率的下降。所以，要使多域垂直配向液晶顯示裝置的良率提升並維持良好的廣視角顯示效果，需先克服製作畫素電極 110 時細長的連接部 116 斷線所產生的問題。

【發明內容】

本發明是提供一種畫素陣列基板，以解決習知之畫素電極容易產生斷線而造成電極圖案分離的問題。

本發明另提供一種液晶顯示裝置，以提升液晶顯示裝置的製程良率。

本發明提出一種畫素陣列基板，具有多個畫素區、多個第一畫素電極與多個第二畫素電極。各畫素區內配置有對應之第一畫素電極與第二畫素電極，各第二畫素電極完整地包圍對應之第一畫素電極並與對應之第一畫素電極分離。

本發明另提出一種液晶顯示裝置，包括畫素陣列基板、對向基板以及配置於畫素陣列基板與對向基板之間的液晶層。對向基板具有共用電極。畫素陣列基板具有多個畫素區、多個第一畫素電極與多個第二畫素電極。各畫素

區內配置有對應之第一畫素電極與第二畫素電極，各第二畫素電極完整地包圍對應之第一畫素電極並與對應之第一畫素電極分離。

在本發明之畫素陣列基板及液晶顯示裝置之一實施例中，上述之第一畫素電極實質上呈 V 字形。

在本發明之畫素陣列基板及液晶顯示裝置之一實施例中，上述之第一畫素電極實質上呈 W 字形。

在本發明之畫素陣列基板及液晶顯示裝置之一實施例中，上述之畫素陣列基板更具有多條掃瞄線、多條資料線、多個主動元件。其中，掃瞄線與資料線相交而定義出畫素區。各畫素區內更配置有對應之主動元件。主動元件對應地電性連接掃瞄線與資料線，且各主動元件電性連接位於同一畫素區之第一畫素電極與第二畫素電極。

在本發明之畫素陣列基板及液晶顯示裝置之一實施例中，第一畫素電極以及第二畫素電極之邊緣具有多個細狹縫。

在本發明之液晶顯示裝置之一實施例中，上述之各第二畫素電極具有呈條狀的至少一連接部，而連接部之延伸方向實質上與資料線之延伸方向平行。各第二畫素電極之連接部與被對應包圍之第一畫素電極之間間隔有第一主狹縫。共用電極具有平行於第一主狹縫的多個第二主狹縫。第一主狹縫的位置實質上對應第二主狹縫的位置，且第一主狹縫之寬度與第二主狹縫之寬度相異。此外，第一主狹縫之寬度可小於第二主狹縫之寬度。

在本發明之液晶顯示裝置之一實施例中，上述之各第二畫素電極具有呈條狀的至少一連接部。連接部之延伸方向實質上與資料線之延伸方向平行。各第二畫素電極之連接部與被對應包圍之第一畫素電極之間間隔有一主狹縫。共用電極具有實質上與主狹縫夾一銳角的多個細狹縫。細狹縫的位置實質上對應主狹縫的位置，且主狹縫之寬度大於細狹縫之寬度。此外，上述銳角例如實質上為 45 度。

在本發明之液晶顯示裝置之一實施例中，上述之各第二畫素電極具有呈條狀的至少一連接部。連接部之延伸方向實質上與資料線之延伸方向平行。各第二畫素電極之連接部與被對應包圍之第一畫素電極之間間隔有一第一主狹縫。共用電極具有平行於第一主狹縫的多個第二主狹縫與多個第三主狹縫。各第二主狹縫與對應之第三主狹縫相鄰，且相鄰之第二主狹縫與第三主狹縫的位置實質上對應第一主狹縫其中之一的的位置。此外，各第二主狹縫的位置實質上例如對應第一主狹縫其中之一的一邊緣的位置，邊緣鄰近第一畫素電極。

在本發明之液晶顯示裝置之一實施例中，更包括一背光模組，而畫素陣列基板、對向基板以及液晶層配置於背光模組上。

在本發明之液晶顯示裝置之一實施例中，各第一畫素電極與對應的一第二畫素電極之間間隔有多個第一配向主狹縫。第一配向主狹縫的延伸方向相交於掃描線的延伸方向及資料線的延伸方向。此外，共用電極具有多個平行於第

一配向主狹縫的第二配向主狹縫。或者，液晶顯示裝置更包括多個配向凸起物，配置於對向基板上，且配向凸起物的延伸方向相交於掃瞄線的延伸方向及資料線的延伸方向。

本發明之畫素陣列基板及液晶顯示裝置的單一畫素區中，第二畫素電極具有封閉的圖案並完整地包圍第一畫素電極。因此，第二畫素電極不易受到些微的製程誤差影響而有部份區域無法進行顯示。詳言之，若因為製程發生些微誤差而使第二畫素電極存在一處斷線，第二畫素電極也不會分離成多個獨立的電極圖案。因此，本發明之畫素陣列基板以及液晶顯示裝置的設計有助於提高製程良率。

為讓本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下。

【實施方式】

圖 2 繪示為本發明之一實施例之液晶顯示裝置的示意圖。圖 3A 為本發明之一實施例之液晶顯示裝置單一畫素區之上視示意圖。請參照圖 2，液晶顯示裝置 200 包括畫素陣列基板 210、對向基板 220 以及配置於畫素陣列基板 210 與對向基板 220 之間的液晶層 230。此外，液晶分子無法自行發光，因此若液晶顯示裝置 200 採用穿透式或半穿透半反射式設計時，液晶顯示裝置 200 可更包括一背光模組 240。畫素陣列基板 210、對向基板 220 以及液晶層 230 配置於背光模組 240 上。

請同時參照圖 2 與圖 3A，液晶顯示裝置 200 中，對向基板 220 具有共用電極 222。畫素陣列基板 210 具有多個畫素區 P、多個第一畫素電極 212A 與多個第二畫素電極 212B。各畫素區 P 內配置有對應之第一畫素電極 212A 與第二畫素電極 212B。實務上，畫素陣列基板 210 可更具有多條掃瞄線 214A、多條資料線 216、多個主動元件 218，其中一條掃瞄線 214A 與對應的資料線 216 相交而定義出畫素區 P。畫素陣列基板 210 上更配置有電容電極 214B，位於第一畫素電極 212A 及第二畫素電極 212B 下方。

另外，本發明並不限定各畫素區 P 中所配置的主動元件 218 的數量。各畫素區 P 中可以配置有兩個或是更多個主動元件 218，例如第一主動元件 218A 與第二主動元件 218B。第一主動元件 218A、第二主動元件 218B 會與對應的第一畫素電極 212A 或第二畫素電極 212B 電性連接。此外，各畫素區 P 還可以配置有與下一級之掃瞄線 214A 電性連接的第三主動元件 218C，其中第三主動元件 218C 與第二畫素電極 212B 電性連接。當下一級之掃瞄線 214A 開啟第三主動元件 218C 時，可使第二畫素電極 212B 的電壓產生一壓降。如此，第一畫素電極 212A 與第二畫素電極 212B 可具有不同的顯示電壓而呈現不同的顯示亮度。以下的說明當中將針對第一畫素電極 212A 與第二畫素電極 212B 的配置關係進行描述。

圖 3B 為圖 3A 之單一畫素區的畫素陣列基板之上視示意圖，而圖 3C 為圖 3A 之單一畫素區之對向基板的上視示

意圖。請先參照圖 3B，第一畫素電極 212A 例如大致為 V 形，而第二畫素電極 212B 完整地包圍第一畫素電極 212A 並與第一畫素電極 212A 分離，亦即第一畫素電極 212A 與第二畫素電極 212B 之間沒有相連的地方。另外，第一畫素電極 212A 與第二畫素電極 212B 例如是由同一膜層之氧化物導電層所製作而成的。具體來說，第一畫素電極 212A 與第二畫素電極 212B 可以由同一層銦錫氧化物或銦鋅氧化物材料層圖案化而成。

第二畫素電極 212B 具有呈條狀的至少一連接部，而圖 3B 中繪示多個連接部 302、304 及 306。其中，連接部 302、304 及 306 之延伸方向實質上可與資料線 216 之延伸方向平行。此外，第二畫素電極 212B 還具有多個區塊部 312、314 與 316。連接部 302、304 及 306 將多個區塊部 312、314 與 316 連接起來，而形成具有封閉圖案的第二畫素電極 212B。換句話說，每一區塊部 312、314 與 316 的兩端會分別連接不同的連接部 302、304 及 306。

因為連接部 302、304 及 306 較為細長，製作第一畫素電極 212A 與第二畫素電極 212B 時，些許的製程誤差就可能造成其中一個連接部 302、304 及 306 斷線。本實施例中，每一區塊部 312、314 及 316 的兩端會分別連接不同的連接部 302、304 及 306，因此即使其中一個連接部 302、304 或 306 斷線，區塊部 312、314 及 316 仍有一端會與連接部 302、304 或 306 其中之一連接。

舉例來說，第二主動元件 218B 例如是直接電性連接

區塊部 312。若因製程誤差而使長度延伸較長的連接部 306 發生斷線，則會切斷區塊部 314 與區塊部 316 之間的電性連結。不過，區塊部 316 仍可藉由另一端的連接部 302 與區塊部 312 連接。同樣地，區塊部 314 仍可藉由另一端的連接部 304 與區塊部 312 連接。因此，第二畫素電極 212B 的各區塊部 312、314 及 316 間仍可彼此連接，也就是各區塊部 312、314 及 316 都可以接收電壓訊號而進行顯示。進一步來說，本實施例之第二畫素電極 212B 的設計有助於提高液晶顯示裝置的製程良率。

此外，請同時參照圖 3B 與圖 3C，連接部 302 的設計，使得連接部 302 與被對應包圍之第一畫素電極 212A 之間間隔有第一主狹縫 322。液晶顯示裝置之共用電極 222 具有平行於這些第一主狹縫 322 的多個第二主狹縫 224。

接著，請再參照圖 3A，第一主狹縫 322 的位置實質上對應第二主狹縫 224 的位置。本實施例中，第一主狹縫 322 之寬度小於第二主狹縫 224 之寬度。當然，在其他實施例中，第一主狹縫 322 之寬度也可以是大於第二主狹縫 224 之寬度。由垂直液晶顯示裝置的顯示面的方向觀察，第一主狹縫 322 與第二主狹縫 224 部分重疊。當液晶顯示裝置進行顯示時，在第一主狹縫 322 與第二主狹縫 224 的重疊部分存在的電場較弱，因此位於此處的液晶分子的傾斜角度相當小而實質上保持垂直排列。藉此，可減低第一主狹縫 322 上方之液晶分子的傾倒方向不符合理想狀態而影響顯示品質的程度。

實質上，第二畫素電極 212B 的各區塊部 312、314 及 316 與第一畫素電極 212A 之間更形成有第一配向主狹縫 324。第一配向主狹縫 324 的延伸方向相交於掃描線 214A 的延伸方向及資料線 216 的延伸方向。舉例來說，第一配向主狹縫 324 的延伸方向例如與第一主狹縫 322 的延伸方向相交 45 度，而共用電極 222 則配置有平行這些第一配向主狹縫 324 的第二配向主狹縫 226。另外，圖 3D 為圖 3A 之單一畫素區之另一種對向基板的上視示意圖。請參照圖 3D，在對向基板 220 上也可配置有平行這些第一配向主狹縫 324 的配向凸起物 228。如此設計之下，則可以利用配向凸起物 228 之凸起，而使得配向凸起物 228 附近的液晶分子有一個預傾角，也可以得到與圖 3C 中第二配向主狹縫 226 相同的效果，可使本發明之液晶顯示裝置具有廣視角的顯示效果。

另外，本發明之共用電極的結構並不限定於上述實施例。圖 4A 繪示為本發明之另一實施例之液晶顯示裝置中單一畫素區之對向基板的上視示意圖，而圖 4B 為圖 3B 之畫素陣列基板搭配圖 4A 之對向基板之上視示意圖。請同時參照圖 4A 與圖 4B，共用電極 420 具有多個第二主狹縫 422 與多個第三主狹縫 424。第二主狹縫 422 與第三主狹縫 424 皆平行於第一主狹縫 322，且各第二主狹縫 422 與對應之第三主狹縫 424 相鄰。相鄰之第二主狹縫 422 與第三主狹縫 424 的位置實質上對應第一主狹縫 322 的位置。也就是說，相鄰之第二主狹縫 422 與第三主狹縫 424 會對應一

個第一主狹縫 322。

此外，第二主狹縫 422 的位置例如對應第一主狹縫 322 其中之一的一邊緣 E1 的位置，邊緣 E1 鄰近第一畫素電極 212A。換言之，第二主狹縫 422 的位置會在第一畫素電極 212A 與第一主狹縫 322 交界處，即第一畫素電極 212A 與第一主狹縫 322 交界的邊緣 E1 部分會位於第二主狹縫 422 內。同時，第一主狹縫 322 與第二主狹縫 422 部分重疊。另外，第三主狹縫 424 的位置則對應第二畫素電極 212B 遠離第一主狹縫 322 的邊緣 E2，即第二畫素電極 212B 遠離第一主狹縫 322 的部分邊緣 E2 會位於第三主狹縫 424 內。藉由第二主狹縫 422 與第三主狹縫 424 的設計，可適當規範第一主狹縫 322 上方之液晶分子，避免影響顯示品質的程度。

更進一步來說，本發明在此再提出一種共用電極的設計。圖 5A 繪示為本發明之再一實施例之液晶顯示裝置中單一畫素區之對向基板的上視示意圖，而圖 5B 為圖 3B 之畫素陣列基板搭配圖 5A 之對向基板之上視示意圖。請同時參照圖 5A 與圖 5B，共用電極 520 具有多個細狹縫 522。在同一畫素區中，細狹縫 522 與第一主狹縫 322 夾一銳角 θ ，其中銳角 θ 例如為 45 度。部分的細狹縫 522 的位置實質上對應第一主狹縫 322 的位置，且第一主狹縫 322 之寬度大於細狹縫 522 之寬度。藉由在共用電極 520 上設計位於第一主狹縫 322 上方的細狹縫 522，可讓位於第一主狹縫 322 上方的液晶分子盡量以平行於細狹縫 522 方向傾倒

而符合理想狀態。

具體來說，以本實施例之第一畫素電極 212A 與第二畫素電極 212B 的設計而言，液晶顯示裝置中液晶分子的傾倒方向應與第一主狹縫 322 的延伸方向相交 45 度，亦即垂直於第一配向主狹縫 324 的延伸方向。所以，共用電極 520 上細狹縫 522 的延伸方向較佳是如圖 5B 所繪示，也就是與第一主狹縫 322 的延伸方向相交 45°，以使位於此處的液晶分子以理想的方向傾倒。當然，若第一畫素電極 212A 與第二畫素電極 212B 的設計在於使液晶分子朝向其他方向傾倒，則共用電極 520 上細狹縫 522 的延伸方向可以隨著不同的產品設計而有所改變。

當然本發明之單一畫素區中，第二畫素電極 212B 的形狀並不限於 V 形。圖 6A 為本發明之又一實施例之液晶顯示裝置中單一畫素區的畫素陣列基板上視示意圖，而圖 6B 為搭配圖 6A 之單一畫素區的對向基板上視示意圖。請參照圖 6A，第一畫素電極 612A 例如大致為 W 形，而第二畫素電極 612B 完整地包圍 W 形的第一畫素電極 612A。因此，本實施例之第二畫素電極 612B 的設計同樣可解決斷線發生時電壓訊號無法輸入整個電極圖案的問題，有助於提高液晶顯示裝置的製程良率。

此外，第二畫素電極 612B 具有呈條狀的連接部 614。其中，連接部 614 之延伸方向例如實質上與資料線(未繪示)之延伸方向平行。此外，第二畫素電極 612B 之連接部 614 與被對應包圍之第一畫素電極 612A 之間間隔有第一主狹

縫 616。如上所述之實施例一般，第一主狹縫 616 上方的液晶分子的傾倒方向可能不符合理想狀態而影響液晶顯示裝置的顯示品質。因此，液晶顯示裝置中，可以配置有如圖 6B 所繪示之共用電極 620。共用電極 620 具有多個第二主狹縫 622。藉由調整這些第二主狹縫 622 的位置及形狀，可與第一主狹縫 616 搭配而使位於第一主狹縫 616 上方的液晶分子朝向正確的方向傾倒。實務上，共用電極 620 中第二主狹縫 622 的形狀與位置的調整方式可以參考上述實施例之圖 3C、4A 以及圖 5A 的共用電極 222、共用電極 420 及共用電極 520。也就是說，共用電極 620 可以具有與第一主狹縫 616 對應配置的一個或多個主狹縫或是細狹縫，甚至多個配向凸起物。

綜上所述，本發明之畫素陣列基板以及液晶顯示裝置中，單一畫素區具有第一畫素電極以及完整包圍第一畫素電極的第二畫素電極。其中，第二畫素電極為封閉的圖案化電極。當製作圖案化電極發生些微誤差而使第二畫素電極的任何一處發生斷裂時，第二畫素電極並不會被分割成獨立的多個電極圖案。因此，製作本發明之畫素陣列基板以及液晶顯示裝置時具有較高的製程良率。此外，本發明更提出隨著第一畫素電極與第二畫素電極的不同而設計所搭配之共用電極的狹縫圖案，以更提升本發明之液晶顯示裝置的顯示品質。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不

脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 為習知多域垂直配向液晶顯示裝置的畫素陣列基板之單一畫素區的上視圖。

圖 2 繪示為本發明之一實施例之液晶顯示裝置的示意圖。

圖 3A 繪示為本發明之一實施例之液晶顯示裝置單一畫素區之上視示意圖。

圖 3B 為圖 3A 之單一畫素區的畫素陣列基板之上視示意圖。

圖 3C 為圖 3A 之單一畫素區之對向基板的上視示意圖。

圖 3D 為圖 3A 之單一畫素區之另一種對向基板的上視示意圖。

圖 4A 繪示為本發明之另一實施例之液晶顯示裝置中單一畫素區之對向基板的上視示意圖。

圖 4B 為圖 3B 之畫素陣列基板搭配圖 4A 之對向基板之上視示意圖。

圖 5A 繪示為本發明之再一實施例之液晶顯示裝置中單一畫素區之對向基板的上視示意圖。

圖 5B 為圖 3B 之畫素陣列基板搭配圖 5A 之對向基板之上視示意圖。

圖 6A 為本發明之又一實施例之液晶顯示裝置中單一畫素區的畫素陣列基板上視示意圖。

圖 6B 為搭配圖 6A 之單一畫素區的對向基板上視示意圖。

【主要元件符號說明】

- 100、210：畫素陣列基板
- 102、214A：掃瞄線
- 104、216：資料線
- 106、218A：第一主動元件
- 108、218B：第二主動元件
- 110：畫素電極
- 110A、212A、612A：第一畫素電極
- 110B、212B、612B：第二畫素電極
- 112：配向狹縫
- 114、522：細狹縫
- 116、302、304、306、614：連接部
- 200：液晶顯示裝置
- 214B：電容電極
- 218：主動元件
- 218C：第三主動元件
- 220：對向基板
- 222、420、520、620：共用電極
- 224、422、622：第二主狹縫
- 226：第二配向主狹縫

228：配向凸起物

230：液晶層

240:背光模組

312、314、316：區塊部

322、616：第一主狹縫

324：第一配向主狹縫

424：第三主狹縫

E1、E2：邊緣

P：畫素區

五、中文發明摘要：

一種液晶顯示裝置，包括畫素陣列基板、對向基板以及配置於畫素陣列基板與對向基板之間的液晶層。對向基板具有共用電極。畫素陣列基板具有多個畫素區、多個第一畫素電極與多個第二畫素電極。各畫素區內配置有對應之第一畫素電極與第二畫素電極。各第二畫素電極完整地包圍對應之第一畫素電極並與對應之第一畫素電極分離。此液晶顯示裝置及其畫素陣列基板具有高良率。

六、英文發明摘要：

A liquid crystal device including a pixel array substrate, an opposite substrate and a liquid crystal layer disposed between the pixel array substrate and the opposite substrate is provided. The opposite substrate has a common electrode. The pixel array substrate has a plurality of pixel areas, a plurality of first pixel electrodes and a plurality of second pixel electrodes. The first pixel electrodes and the second electrodes are correspondingly disposed in each of the pixel areas. Each of the second pixel electrodes completely encompasses and is separated from the corresponding first pixel electrode. The abovementioned liquid crystal display and the pixel array substrate thereof have high yield rate.

十、申請專利範圍：

1. 一種畫素陣列基板，具有多個畫素區、多個第一畫素電極與多個第二畫素電極，各該畫素區內配置有對應之該第一畫素電極與該第二畫素電極，各該第二畫素電極完整地包圍對應之該第一畫素電極並與對應之該第一畫素電極分離。

2. 如申請專利範圍第 1 項所述之畫素陣列基板，其中各該第一畫素電極實質上呈 V 字形。

3. 如申請專利範圍第 1 項所述之畫素陣列基板，其中各該第一畫素電極實質上呈 W 字形。

4. 如申請專利範圍第 1 項所述之畫素陣列基板，更具有多條掃瞄線、多條資料線、多個主動元件，其中該些掃瞄線與該些資料線相交而定義出該些畫素區，各該畫素區內更配置有對應之該主動元件，該些主動元件對應地電性連接該些掃瞄線與該些資料線，各該主動元件電性連接位於同一畫素區之該第一畫素電極與該第二畫素電極。

5. 如申請專利範圍第 1 項所述之畫素陣列基板，其中該些第一畫素電極以及該些第二畫素電極之邊緣具有多個細狹縫。

6. 一種液晶顯示裝置，包括：

一畫素陣列基板，具有多個畫素區、多個第一畫素電極與多個第二畫素電極，各該畫素區內配置有對應之該第一畫素電極與該第二畫素電極，各該第二畫素電極完整地包圍對應之該第一畫素電極並與對應之該第一畫素電極分

離；

一對向基板，具有一共用電極；以及

一液晶層，配置於該畫素陣列基板與該對向基板之間。

7. 如申請專利範圍第 6 項所述之液晶顯示裝置，其中各該第一畫素電極實質上呈 V 字形。

8. 如申請專利範圍第 6 項所述之液晶顯示裝置，其中各該第一畫素電極實質上呈 W 字形。

9. 如申請專利範圍第 6 項所述之液晶顯示裝置，其中該畫素陣列基板更具有多條掃瞄線、多條資料線、多個主動元件，其中該些掃瞄線與該些資料線相交而定義出該些畫素區，各該畫素區內更配置有對應之該主動元件，該些主動元件對應地電性連接該些掃瞄線與該些資料線，且該些主動元件對應地電性連接位於同一畫素區之該第一畫素電極與該第二畫素電極。

10. 如申請專利範圍第 9 項所述之液晶顯示裝置，其中各該第二畫素電極具有呈條狀的至少一連接部，該連接部之延伸方向實質上與該些資料線之延伸方向平行，各該第二畫素電極之該連接部與被對應包圍之該第一畫素電極之間間隔有一第一主狹縫，該共用電極具有平行於該些第一主狹縫的多個第二主狹縫，該些第一主狹縫的位置實質上對應該些第二主狹縫的位置。

11. 如申請專利範圍第 10 項所述之液晶顯示裝置，其中該些第一主狹縫之寬度小於該些第二主狹縫之寬度。

12. 如申請專利範圍第 9 項所述之液晶顯示裝置，其中各該第二畫素電極具有呈條狀的至少一連接部，該連接部之延伸方向實質上與該些資料線之延伸方向平行，各該第二畫素電極之該連接部與被對應包圍之該第一畫素電極之間間隔有一主狹縫，該共用電極具有實質上與該些主狹縫夾一銳角的多個細狹縫，該些細狹縫的位置實質上對應該些主狹縫的位置，且該些主狹縫之寬度大於該些細狹縫之寬度。

13. 如申請專利範圍第 12 項所述之液晶顯示裝置，其中該銳角實質上為 45 度。

14. 如申請專利範圍第 9 項所述之液晶顯示裝置，其中各該第二畫素電極具有呈條狀的至少一連接部，該連接部之延伸方向實質上與該些資料線之延伸方向平行，各該第二畫素電極之該連接部與被對應包圍之該第一畫素電極之間間隔有一第一主狹縫，該共用電極具有平行於該些第一主狹縫的多個第二主狹縫與多個第三主狹縫，各該第二主狹縫與對應之該第三主狹縫相鄰，且相鄰之該第二主狹縫與該第三主狹縫的位置實質上對應該些第一主狹縫其中之一的位罝。

15. 如申請專利範圍第 14 項所述之液晶顯示裝置，其中各該第二主狹縫的位置實質上對應該些第一主狹縫其中之一的一邊緣的位置，該些邊緣鄰近該些第一畫素電極。

16. 如申請專利範圍第 9 項所述之液晶顯示裝置，其中各該第一畫素電極與對應的其中一該第二畫素電極之間

隔有多個第一配向主狹縫，該些第一配向主狹縫的延伸方向相交於該些掃瞄線的延伸方向及該些資料線的延伸方向。

17. 如申請專利範圍第 16 項所述之液晶顯示裝置，其中該共用電極具有多個平行於該些第一配向主狹縫的第二配向主狹縫。

18. 如申請專利範圍第 16 項所述之液晶顯示裝置，更包括多個配向凸起物，配置於該對向基板上，且該些配向凸起物的延伸方向相交於該些掃瞄線的延伸方向及該些資料線的延伸方向。

19. 如申請專利範圍第 6 項所述之液晶顯示裝置，更包括一背光模組，而該畫素陣列基板、該對向基板以及該液晶層配置於該背光模組上。

20. 如申請專利範圍第 6 項所述之液晶顯示裝置，其中該些第一畫素電極以及該些第二畫素電極之邊緣具有多個細狹縫。

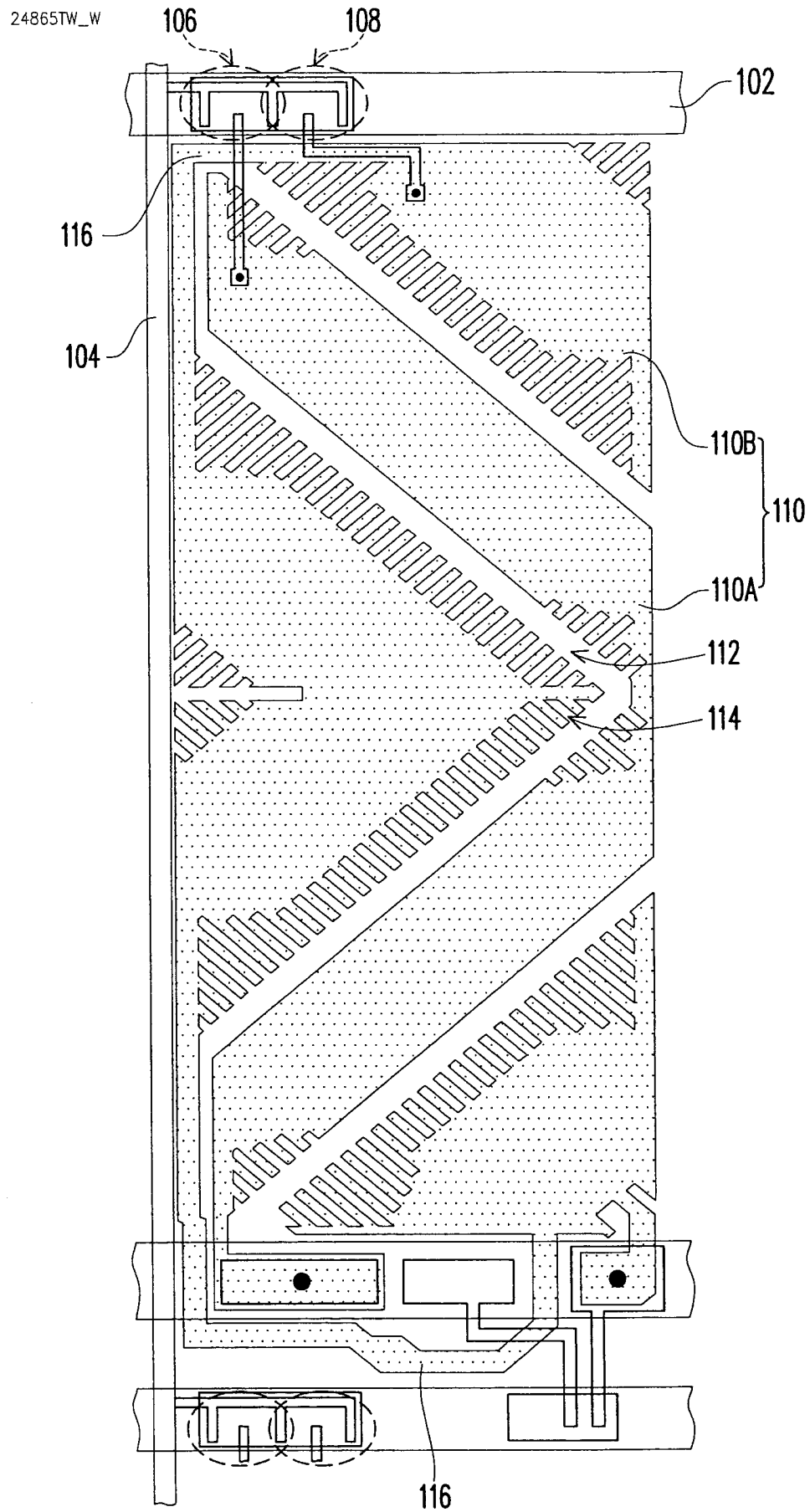


圖 1

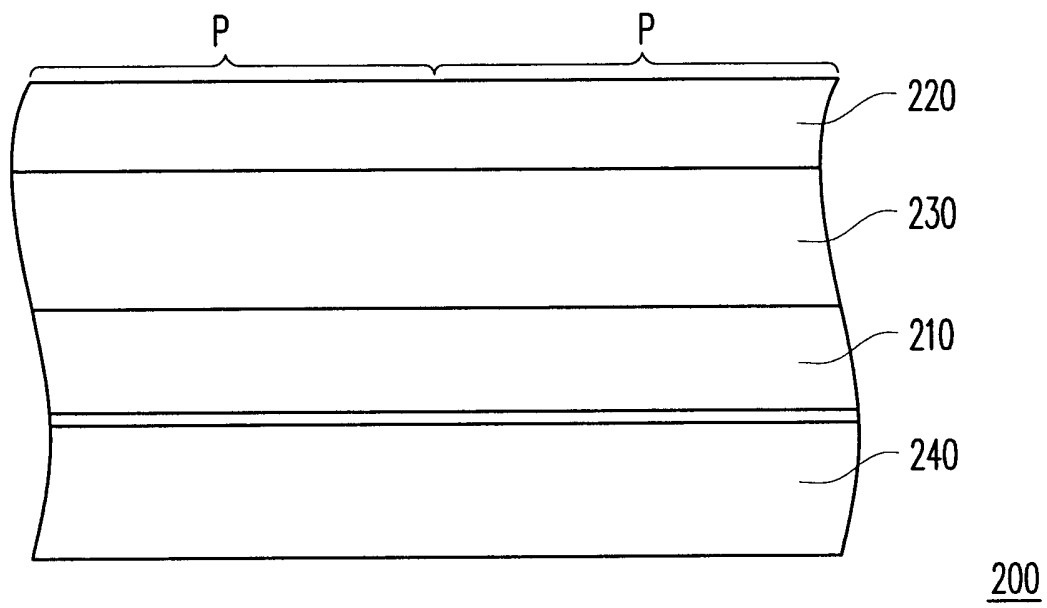


圖 2

24865TW_W

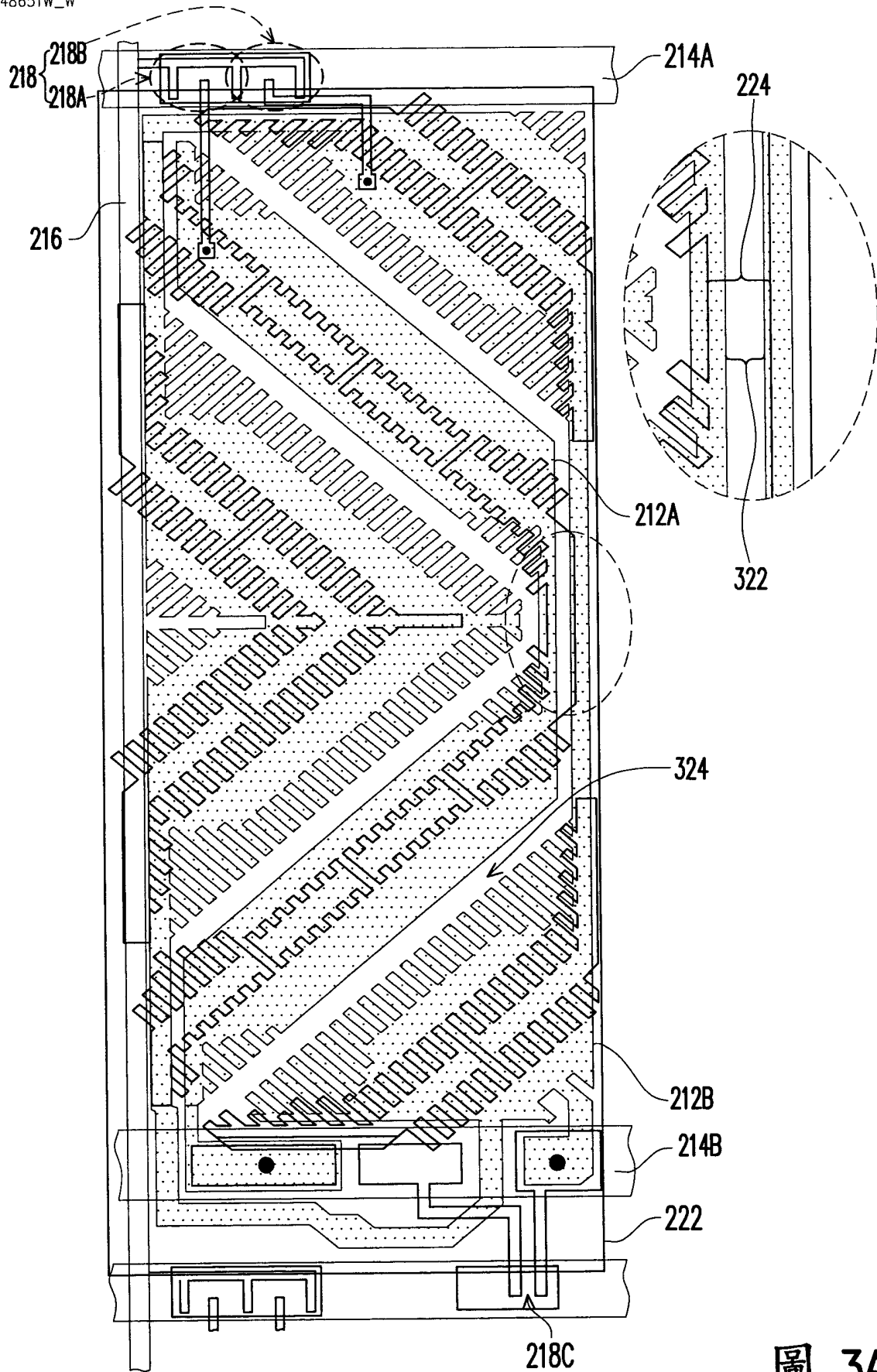


圖 3A

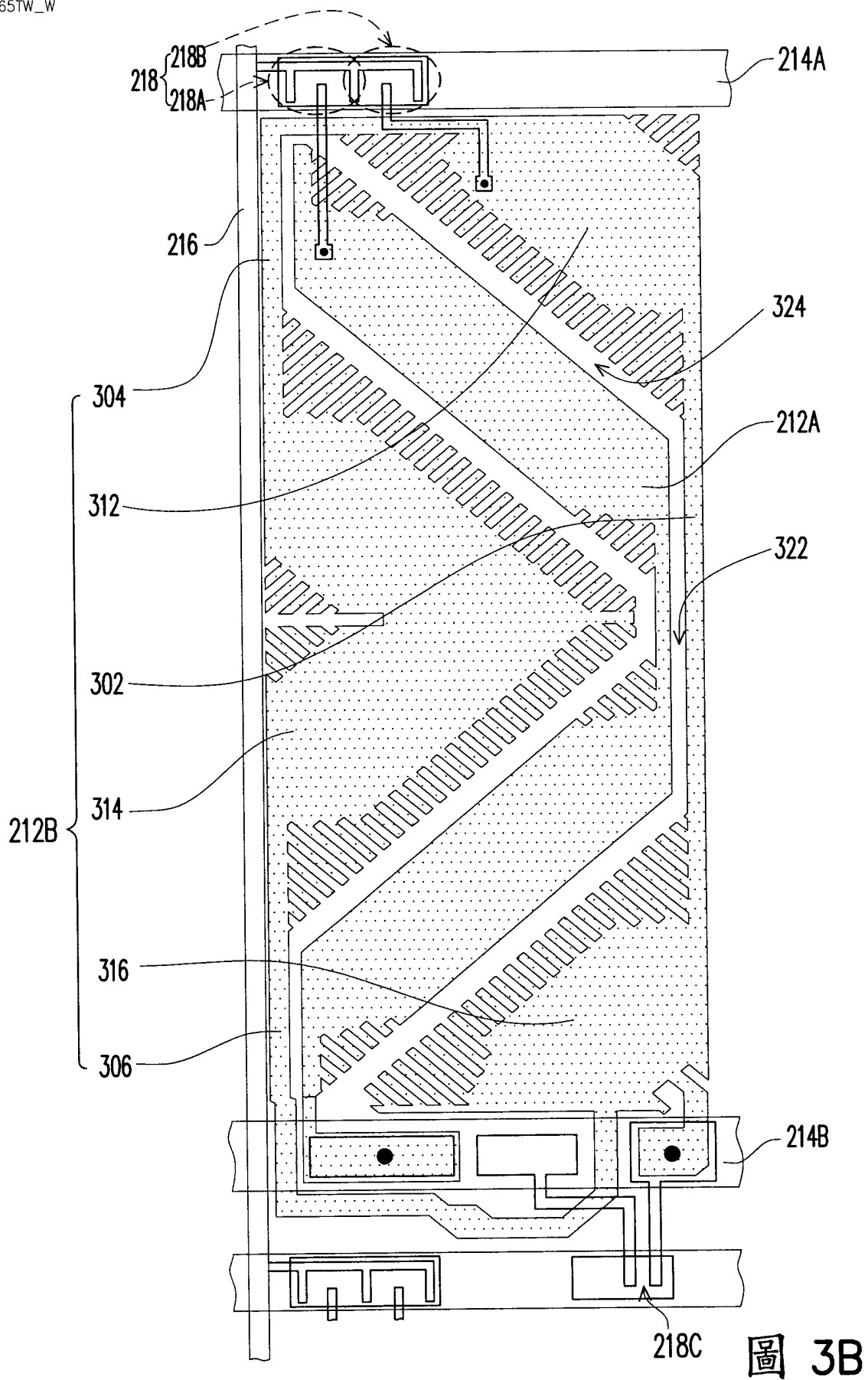


圖 3B

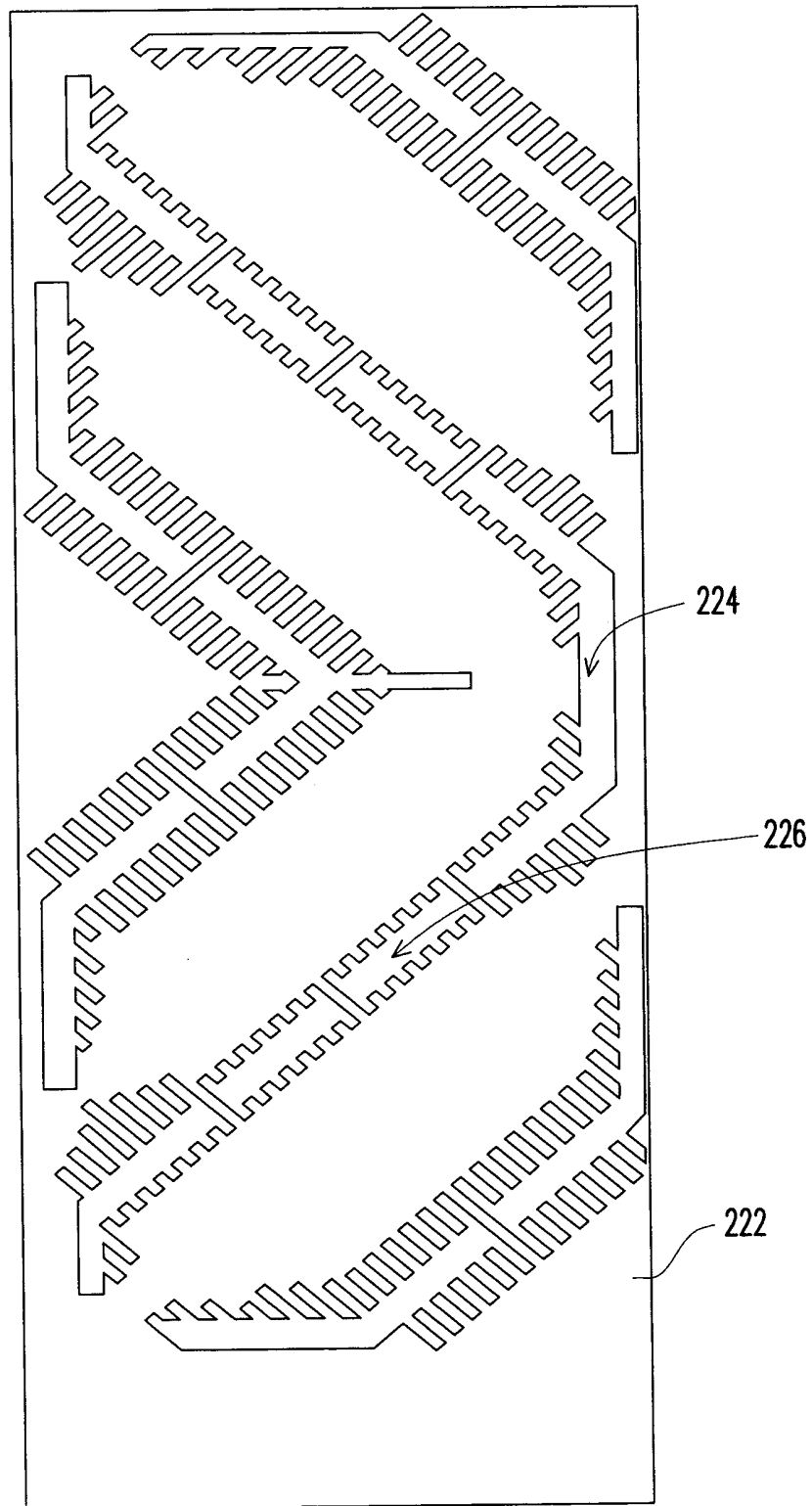


圖 3C

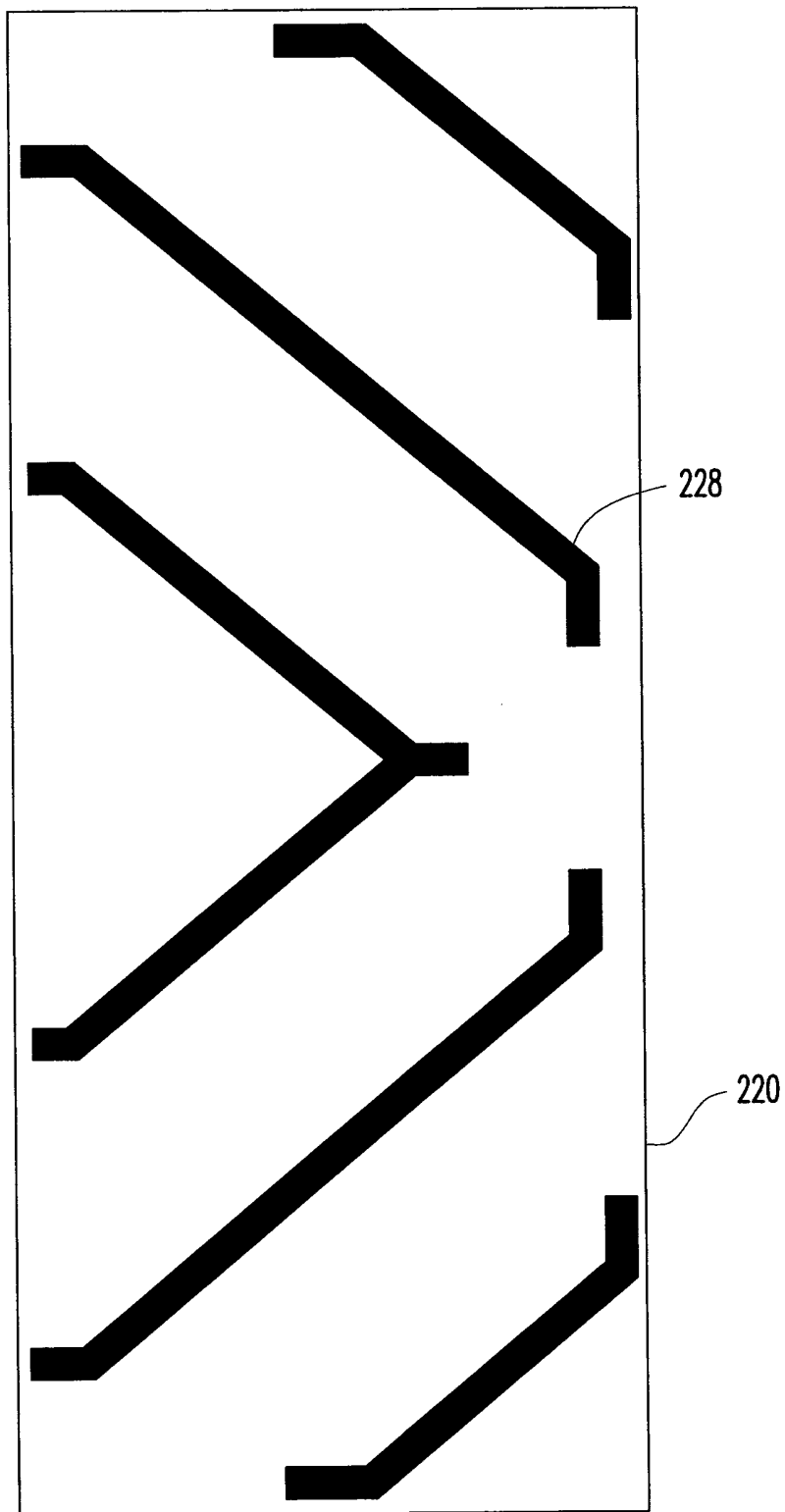


圖 3D

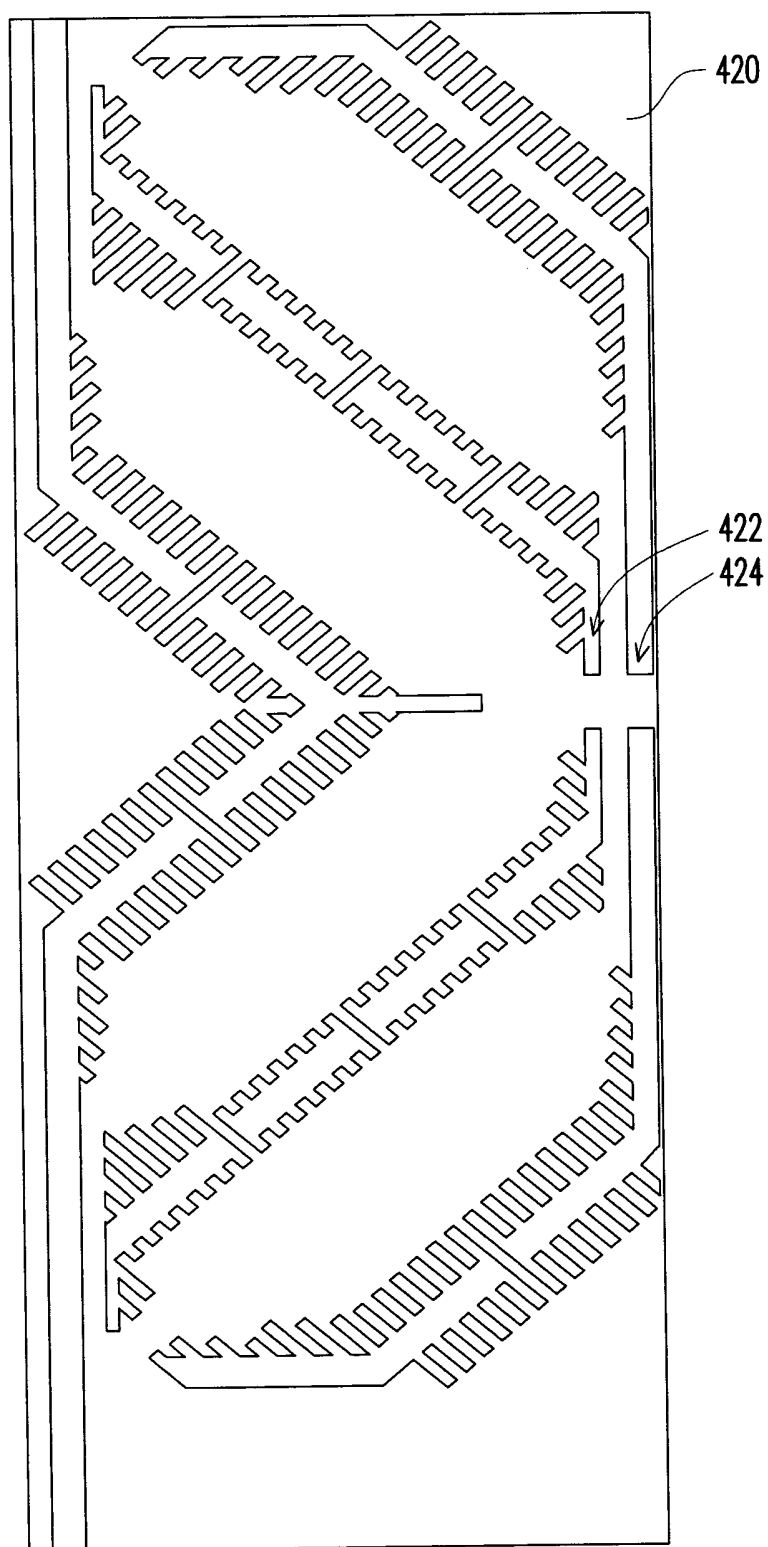


圖 4A

24865TW_W

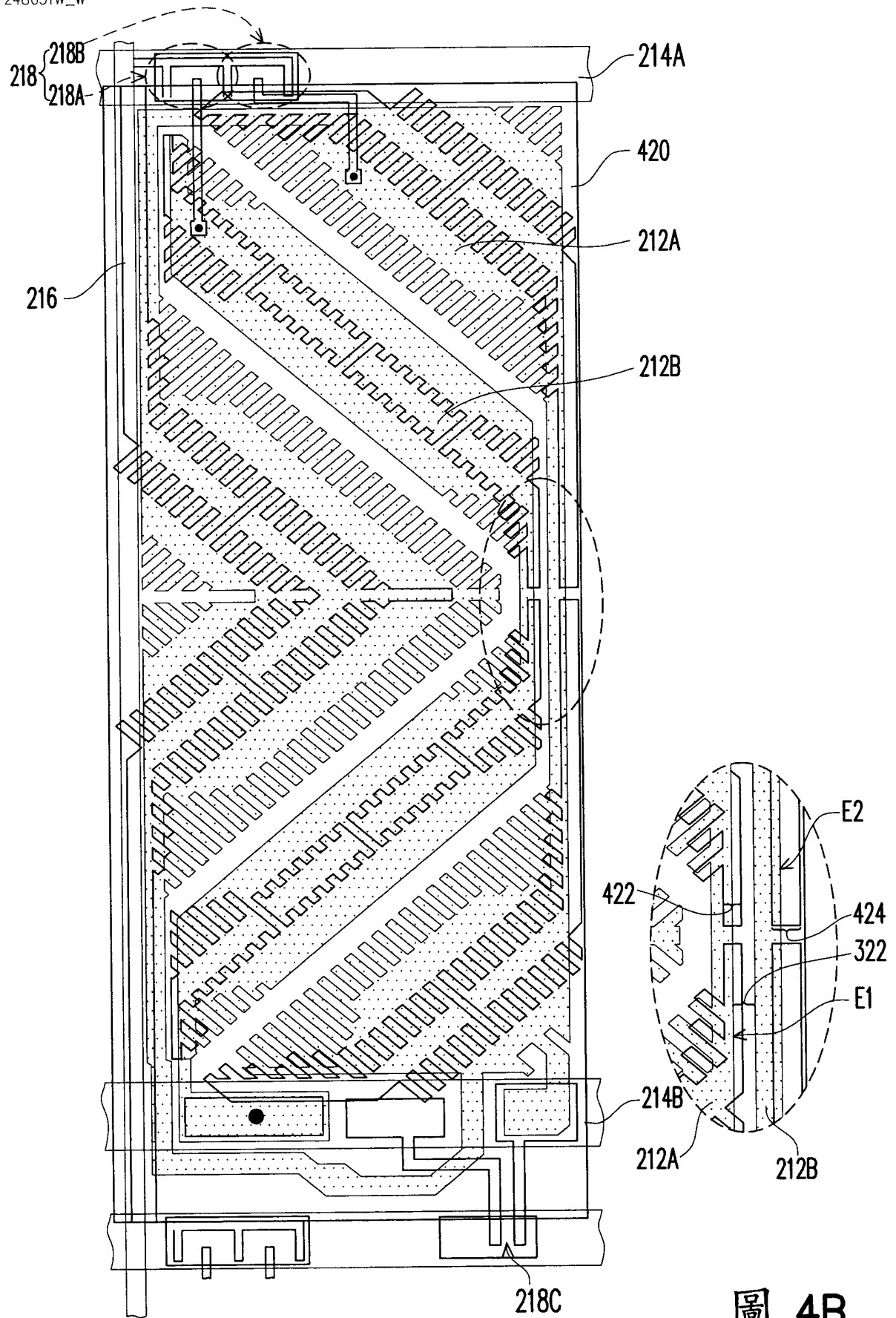


圖 4B

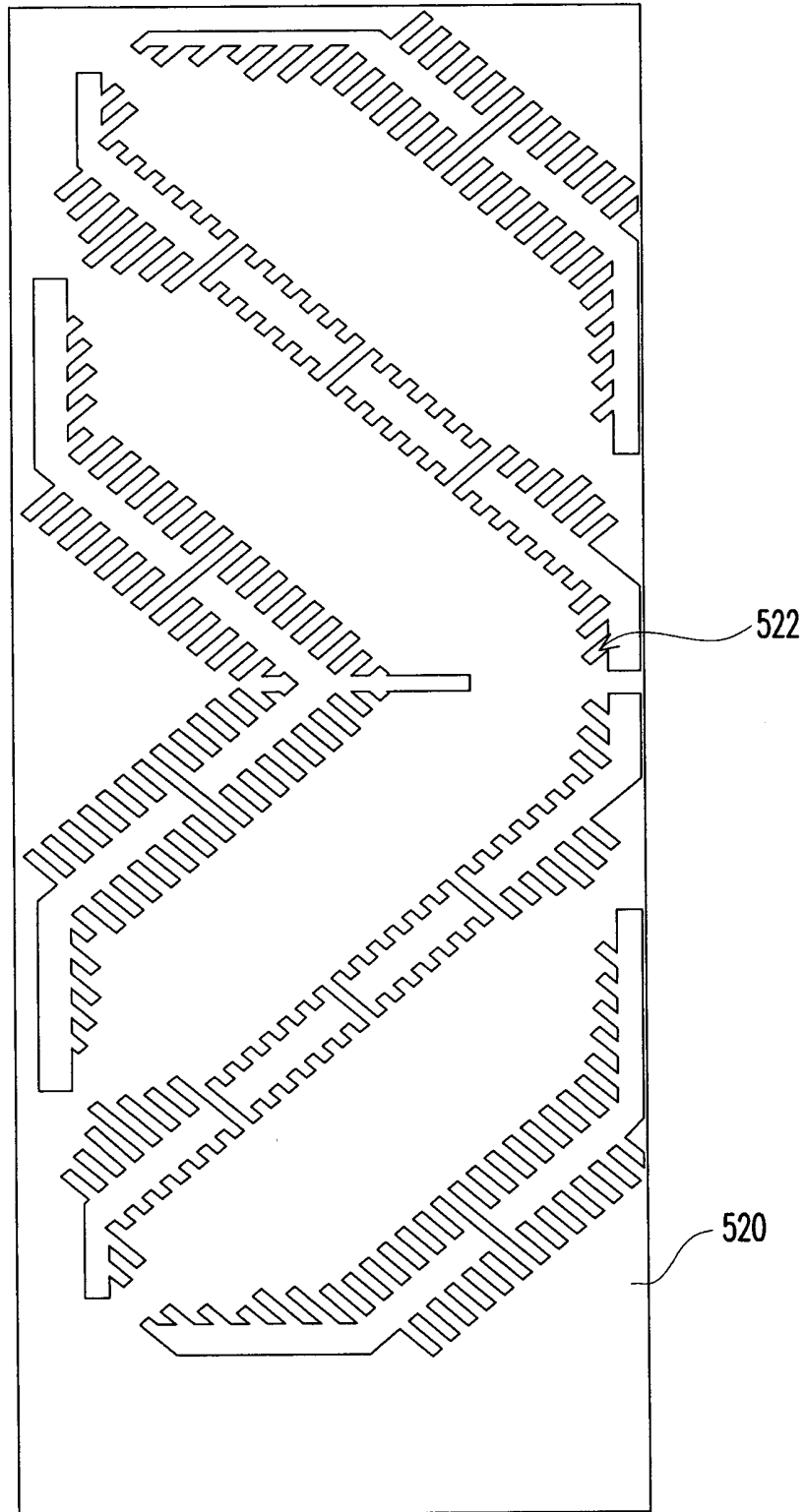


圖 5A

24865TW_W

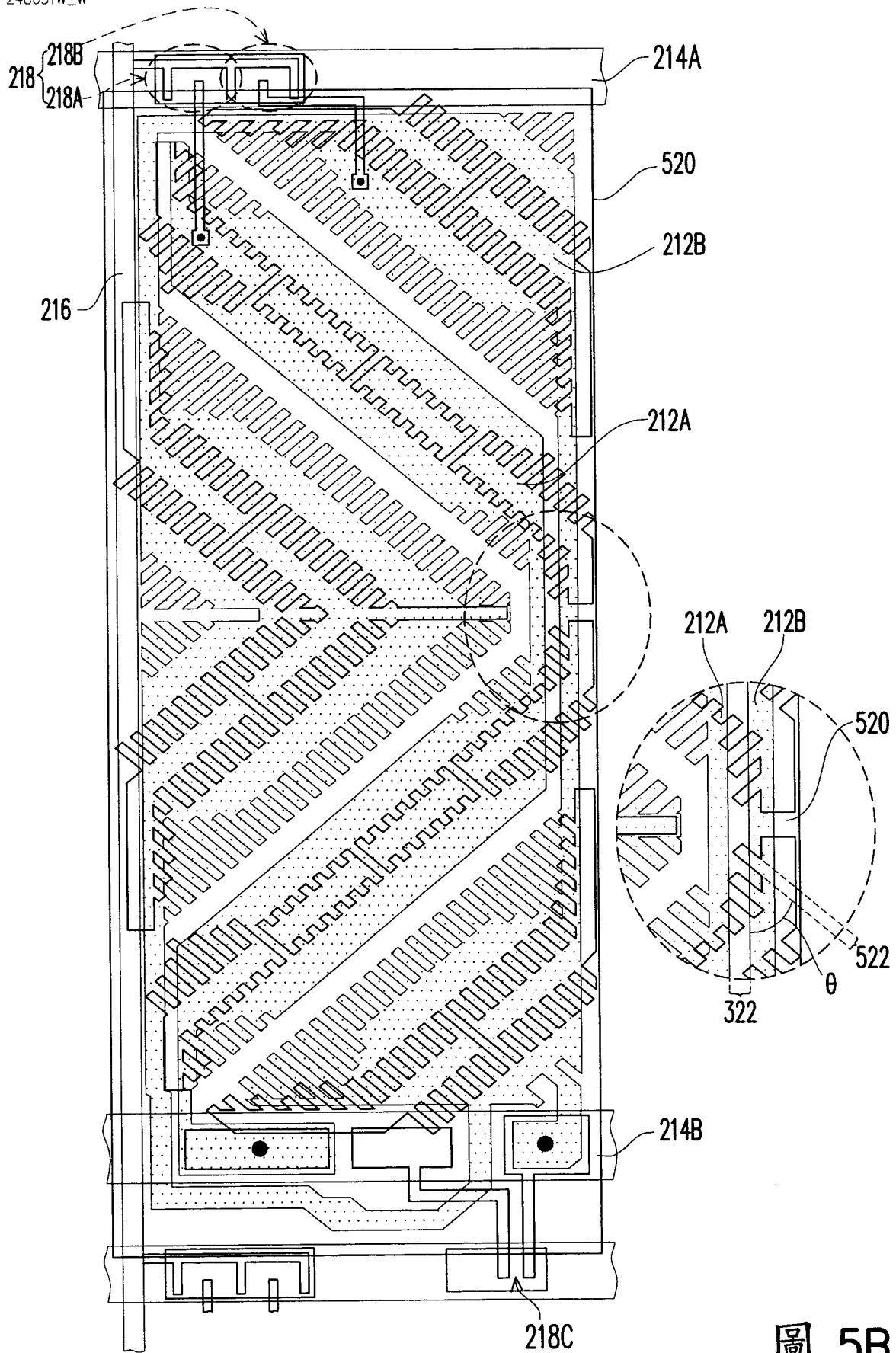


圖 5B

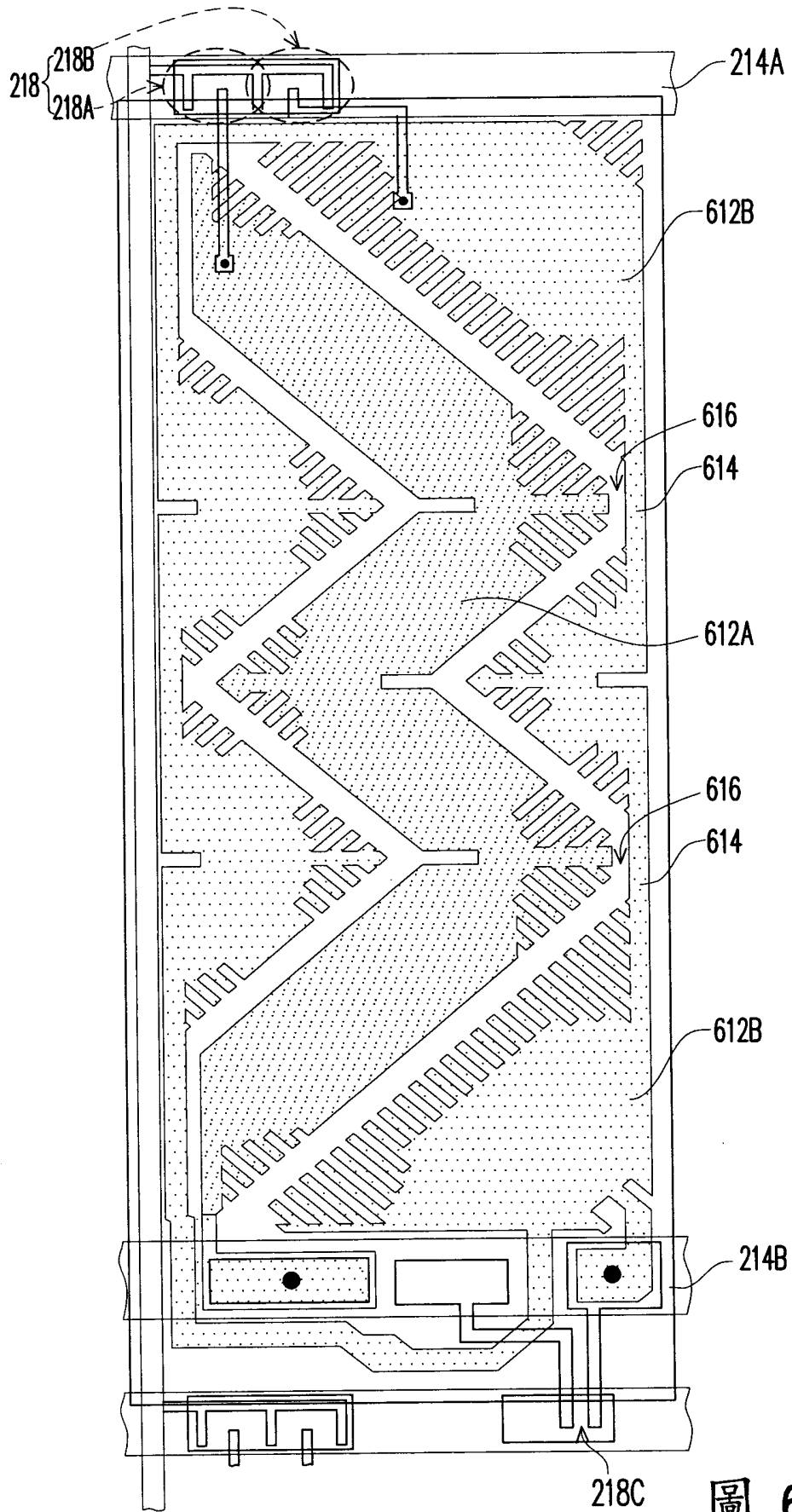


圖 6A

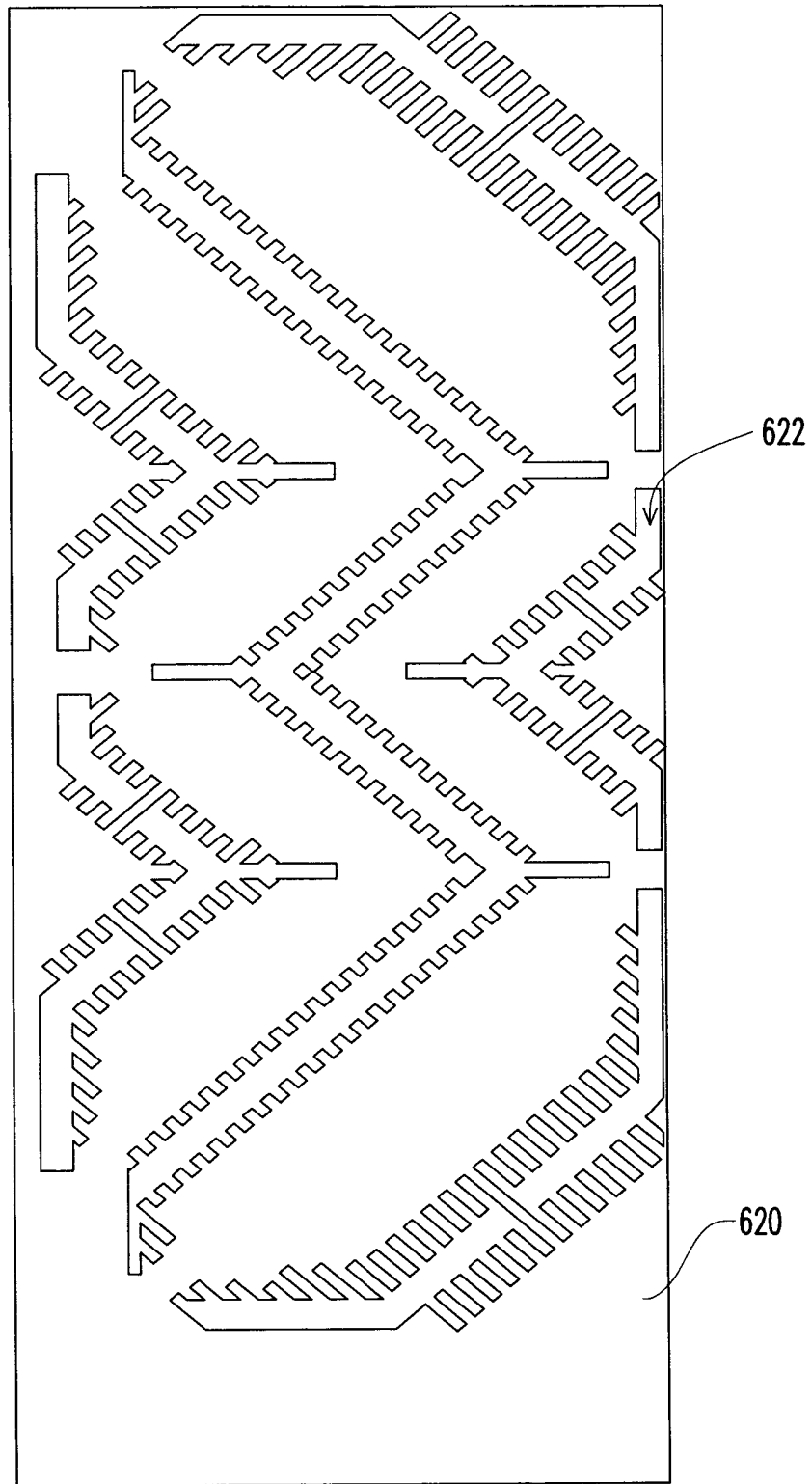


圖 6B

七、指定代表圖：

(一) 本案之指定代表圖：圖 3B

(二) 本代表圖之元件符號簡單說明：

212A：第一畫素電極

212B：第二畫素電極

214A：掃瞄線

214B：電容電極

216：資料線

218：主動元件

218A：第一主動元件

218B：第二主動元件

218C：第三主動元件

302、304、306：連接部

312、314、316：區塊部

322：第一主狹縫

324：第一配向主狹縫

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無