

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2016-500930

(P2016-500930A)

(43) 公表日 平成28年1月14日 (2016. 1. 14)

(51) Int. Cl.	F I	テーマコード (参考)
H 0 1 L 21/60 (2006.01)	H 0 1 L 21/92 6 0 2 K	3 C 0 8 1
B 8 1 B 7/02 (2006.01)	H 0 1 L 21/60 3 1 1 Q	5 F 0 4 4
B 8 1 C 99/00 (2010.01)	H 0 1 L 21/92 6 0 3 G	
	H 0 1 L 21/92 6 0 4 S	
	B 8 1 B 7/02	
審査請求 未請求 予備審査請求 有 (全 23 頁) 最終頁に続く		

(21) 出願番号 特願2015-540752 (P2015-540752)
 (86) (22) 出願日 平成25年10月30日 (2013. 10. 30)
 (85) 翻訳文提出日 平成27年4月23日 (2015. 4. 23)
 (86) 国際出願番号 PCT/US2013/067568
 (87) 国際公開番号 W02014/070926
 (87) 国際公開日 平成26年5月8日 (2014. 5. 8)
 (31) 優先権主張番号 61/721, 889
 (32) 優先日 平成24年11月2日 (2012. 11. 2)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 13/764, 261
 (32) 優先日 平成25年2月11日 (2013. 2. 11)
 (33) 優先権主張国 米国 (US)

(71) 出願人 507364838
 クアルコム、インコーポレイテッド
 アメリカ合衆国 カリフォルニア 921
 21 サン ディエゴ モアハウス ドラ
 イブ 5775
 (74) 代理人 100108453
 弁理士 村山 靖彦
 (74) 代理人 100163522
 弁理士 黒田 晋平
 (72) 発明者 ヤンヤン・スン
 アメリカ合衆国・カリフォルニア・921
 21・サン・ディエゴ・モアハウス・ドラ
 イヴ・5775

最終頁に続く

(54) 【発明の名称】 無機カラーを含む導電性インターコネク

(57) 【要約】

無機カラーを含む導電性インターコネク。導電性インターコネクは、導電性支持層を含む。導電性インターコネクは、導電性支持層上に導電材料も含む。導電性インターコネクは、導電材料を部分的に取り囲む無機カラーをさらに含む。無機カラーは、導電性支持層の側壁上にも配置される。

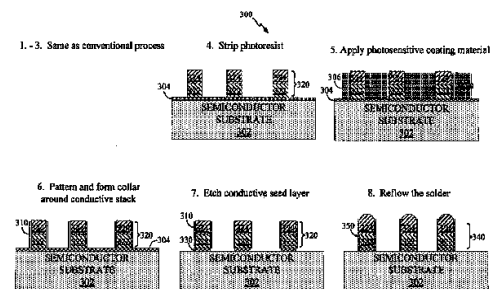


FIG. 3

【特許請求の範囲】**【請求項 1】**

導電性支持層と、
前記導電性支持層上の導電材料と、
前記導電材料を部分的に取り囲み、前記導電性支持層の側壁上に配置された無機カラーとを備える、導電性インターコネクト。

【請求項 2】

前記無機カラーが、誘電体上に感光性スピンを備える、請求項 1 に記載の導電性インターコネクト。

【請求項 3】

前記無機カラーが、二酸化ケイ素を備える、請求項 2 に記載の導電性インターコネクト。

【請求項 4】

有機カラーの有機材料が、熱プロセスに続いて無機材料に遷移する、請求項 1 に記載の導電性インターコネクト。

【請求項 5】

パッケージング基板の接点に結合された、請求項 1 に記載の導電性インターコネクト。

【請求項 6】

前記導電材料が、導電性支柱として配列された導電材料スタックを備える、請求項 1 に記載の導電性インターコネクト。

【請求項 7】

微小電気機械システム（MEMS）デバイスの半導体基板に結合された、請求項 1 に記載の導電性インターコネクト。

【請求項 8】

フリップチップデバイスの半導体基板に結合された、請求項 1 に記載の導電性インターコネクト。

【請求項 9】

携帯電話、セットトップボックス、ミュージックプレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、コンピュータ、携帯型個人用通信システム（PCS）ユニット、携帯用データユニット、および／または固定場所データユニット内に統合された、請求項 1 に記載の導電性インターコネクト。

【請求項 10】

導電性インターコネクトを製作する方法であって、
導電性シード層上に導電材料を製作するステップと、
有機カラーを形成して、前記導電材料を部分的に取り囲むステップと、
前記導電性インターコネクトを加熱して、前記有機カラーを、前記導電材料を部分的に取り囲み導電性支持層の側壁上に配置される無機カラーに遷移させるステップとを含む方法。

【請求項 11】

誘電体材料上の感光性スピンを前記導電材料上に堆積させ、
前記誘電体材料上の前記感光性スピンをパターン形成することによって前記有機カラーを形成するステップをさらに含む、請求項 10 に記載の方法。

【請求項 12】

前記導電性シード層を半導体基板上に堆積させるステップをさらに含む、請求項 10 に記載の方法。

【請求項 13】

前記導電性シード層をエッチングして、前記導電性支持層を形成するステップをさらに含む、請求項 10 に記載の方法。

【請求項 14】

前記導電性支持層上に第 1 の導電層を堆積させ、

10

20

30

40

50

前記第 1 の導電層上に第 2 の導電層を堆積させ、

前記第 1 の導電層と前記第 2 の導電層との間にバリア層を堆積させて、導電材料スタックを形成することによって前記導電材料を製作するステップをさらに含む、請求項 10 に記載の方法。

【請求項 15】

前記加熱するステップが、前記導電材料スタックの前記第 2 の導電層をリフローで接合して、前記有機カラーを、前記導電材料スタックを部分的に取り囲み前記導電性支持層の側壁上に配置される有機材料から遷移させるステップをさらに含む、請求項 14 に記載の方法。

【請求項 16】

前記導電性インターコネクトを移動電話、セットトップボックス、ミュージックプレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、コンピュータ、携帯型個人用通信システム (PCS) ユニット、携帯用データユニット、および / または固定場所データユニット内に統合するステップをさらに含む、請求項 10 に記載の方法。

【請求項 17】

導電性支持層上の導電材料と、

導電性インターコネクトの前記導電材料および前記導電性支持層を保護するための手段とを備える、導電性インターコネクト。

【請求項 18】

前記導電材料が、導電性支柱として配列される導電材料スタックを備える、請求項 17 に記載の導電性インターコネクト。

【請求項 19】

前記導電材料スタックが、銅 (Cu)、セレン (Ag)、ニッケル (Ni)、および / または金 (Au) から構成される第 1 の導電層と、トリウム (Sn)、インジウム (In)、ビスマス (Bi)、鉛 (Pb)、スズ (W)、および / または銀 (Sr) から構成される第 2 の導電層と、前記第 1 の導電層と前記第 2 の導電層との間のバリア層とを備える、請求項 18 に記載の導電性インターコネクト。

【請求項 20】

移動電話、セットトップボックス、ミュージックプレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、コンピュータ、携帯型個人用通信システム (PCS) ユニット、携帯用データユニット、および / または固定場所データユニット内に統合された、請求項 17 に記載の導電性インターコネクト。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本出願は、参照によりその開示全体が本明細書に明白に組み込まれている、2012 年 11 月 2 日に Sun らの名前で出願した米国仮特許出願第 61/721,889 号の利益を米国特許法第 119 条の下で主張するものである。

【0002】

本開示は、一般に、半導体デバイス組立品に関する。より詳細には、本開示は、シード層エッチングの間、導電性インターコネクトを保護し、チップ取付けの間、はんだブリッジを防止するための無機カラーを含む導電性インターコネクトに関する。

【背景技術】

【0003】

フリップチップパッケージングにおいて、集積回路 (IC) (たとえば、ダイ) の能動素子領域は、パッケージ基板に対向する表面上 (たとえば、下方) にある。この配列において、IC からのインターコネクト (支柱など) は、パッケージ基板上の接点パッドに電氣的に結合することができる。支柱は、銅、スズはんだ、または銀ろうであり得る。銅支柱は、たとえば、図 1 に示すように、めっき法により製作することができる。

10

20

30

40

50

【 0 0 0 4 】

図 1 に示すように、銅支柱 1 2 0 を製作するための電気めっき法 1 0 0 は、導電性シード層 1 0 4 (たとえば、金属)を半導体ウェーハまたはダイ(たとえば、半導体基板) 1 0 2 上に堆積させる第 1 のプロセスを含む。本明細書に説明するように、「半導体基板」という用語は、ダイシングしたウェーハの基板を表すことができ、またはダイシングしていないウェーハの基板を表すことができる。第 2 のプロセスにおいて、フォトレジスト材料 1 1 0 を導電性シード層 1 0 4 上に堆積させパターン形成する。次に、電気めっきプロセスにより銅支柱 1 2 0 が形成される。銅支柱 1 2 0 は、電気めっきプロセスを使用して形成して、銅層 1 2 2 およびはんだ層 1 2 4 (たとえば、銀 (A g)、スズ (S n)、インジウム (I n)、またはニッケル (N i))を成長させることができる。次いで、フォトレジスト 1 1 0 を剥ぎ取る。

10

【 0 0 0 5 】

電気めっき法 1 0 0 は、支柱 1 2 0 の間の導電性シード層 1 0 4 の部分を除去して、アンダーパンプ導電層 1 3 0 を形成するシード層エッチングを含む。このエッチングは、すべての方向に導電性シード層 1 0 4 を除去する異方性エッチングでよい。支柱 1 2 0 の間の導電性シード層 1 0 4 を除去すると、誤ったインターコネクト動作を生じる銅支柱 1 2 0 の短絡が防止される。残念ながら、エッチングプロセスは、銅層 1 2 2 をオーバーエッチングしてアンダーカット 1 2 6 を形成する。アンダーカット 1 2 6 により、半導体基板 1 0 2 上の銅支柱 1 2 0 の接触領域が低減する。接触領域の低減により、銅支柱 1 2 0 の接続性ならびに完全性が低下することがある。

20

【 0 0 0 6 】

この例では、アンダーカット 1 2 6 は、銅支柱 1 2 0 の各側面において 3 ミクロンの範囲内であり得る。製造所(たとえば、ファウンドリ)の現在の制御制限は、銅支柱 1 2 0 のパンプインターコネクトの各側面においてアンダーカットが 6 ミクロン未満である。アンダーカットの量は、パンプの直径が、たとえば、6 0 ミクロン未満であるとき、大きな影響を与える。このサイズにおいて、6 ミクロンのオーバーエッチングは、結果として銅支柱 1 2 0 において 1 0 % ~ 2 0 % のロスとなることがある。その結果、細かいピッチ / サイズ設計の銅支柱 1 2 0 を製作することは、銅のオーバーエッチングにより困難である。エッチングの後、熱プロセスにより、銅支柱 1 2 0 のはんだ層 1 2 4 はリフローで接合される。その結果、表面張力により、はんだ層 1 2 4 に円形が生じる。

30

【 0 0 0 7 】

銅支柱 1 2 0 の銅層 1 2 2 へのアンダーカット 1 2 6 を防止するための従来の解決策は、アンダーカット 1 2 6 の量を低減するようにエッチングプロセスを変更することを含む。しかし、エッチングプロセスを変更することにより、新たなエッチング機構を生じる基本的なプロセスの変更を伴う。別の従来の解決策は、たとえば、図 2 に示すように、銅支柱 1 2 0 のパンプ径を増大させる。

【 0 0 0 8 】

図 2 は、半導体基板(たとえば、ICダイ / チップ、フリップチップ) 2 0 2 (たとえば、ICデバイス)をパッケージ基板 2 6 0 または別の半導体基板に取り付けるためのチップ取付けプロセス 2 0 0 を示す。図 1 の半導体基板 1 0 2 が上方を向くように方向を合わせているのに対し、図 2 は下方を向いている半導体基板 2 0 2 を示すことに留意されたい。この例では、銅支柱 2 2 0 のはんだパンプ 2 2 4 ならびに銅層 2 2 2 のパンプ径が増大している。しかし、このパンプ径の増大は、パンプピッチ 2 0 4 によって限定される。はんだパンプ 2 2 4 の間(またははんだパンプ 2 2 4 と配線(図示せず)との間)の間隙(たとえば、パンプピッチ 2 0 4)は、増大したパンプ径によって低減するとき、熱プロセスの後、はんだブリッジ 2 2 6 が生じて、フリップチップ組立ての間、銅支柱 2 2 0 のはんだパンプ 2 2 4 をパッケージ基板 2 6 0 の接点パッド 2 6 2 に結合する。すなわち、接点パッド 2 6 2 と銅支柱 2 2 0 のはんだパンプ 2 2 4 とを結合するフリップチップリフローにより、結果としてはんだパンプ 2 2 4 の間にはんだブリッジ 2 2 6 が生じる。

40

【 発明の概要 】

50

【課題を解決するための手段】

【0009】

本開示の一態様により、無機カラーを含む導電性インターコネクトについて説明する。導電性インターコネクトは、導電性支持層を含む。導電性インターコネクトは、導電性支持層上に導電材料も含む。導電性インターコネクトは、導電材料を部分的に取り囲む無機カラーをさらに含む。無機カラーは、導電性支持層の側壁上にも配置される。

【0010】

本開示の別の態様により、無機カラーを含む導電性インターコネクトを製作するための方法について説明する。方法は、導電性シード層上に導電材料を製作するステップを含む。方法は、導電材料を部分的に取り囲むために有機カラーを形成するステップも含む。方法は、導電性インターコネクトを加熱して有機カラーを、導電材料を部分的に取り囲む無機カラーに遷移させるステップをさらに含む。無機カラーは、導電性インターコネクトの加熱から導電性支持層の側壁上にも配置される。

【0011】

本開示の他の態様により、無機カラーを含む導電性インターコネクトについて説明する。導電性インターコネクトは、導電性支持層上に導電材料を含む。導電性インターコネクトは、導電性インターコネクトの導電材料および導電性支持層を保護するための手段も含む。

【0012】

以下の詳細な説明をよりよく理解できるようにするために、以上本開示の特徴および技術的利点についてどちらかと言えば広く概説してきた。本開示の追加の特徴および利点について以下に説明する。本開示の同じ目的を遂行するために本開示が他の構造を修正または設計するための基礎として容易に利用できることが当業者に理解されるべきである。また、そのような同等の構成が添付の特許請求の範囲に記載されている本開示の教示から逸脱しないことも当業者に理解されるべきである。本開示の特性であると確信される新規の特徴は、その構成と動作の方法の両方に関して、他の目的および利点とともに、添付の図に関連して考察されたとき、以下の説明からよりよく理解されよう。しかし、図の各々は、例示および説明だけのために提供され、本開示の限定の定義とすることが意図されていないことを明白に理解されたい。

【0013】

本開示の特徴、性質、および利点は、同じ参照文字がそれに応じて全体を通して識別される図面と併せて参照されるとき、以下に記載する詳細な説明からより明らかとなるであろう。

【図面の簡単な説明】

【0014】

【図1】銅支柱を製作するための従来のめっき法を示す構成図である。

【図2】はんだブリッジが形成されるパッケージ基板にフリップチップを取り付けるための従来の組立てプロセスを示す構成図である。

【図3】本開示の一態様による、無機カラーを含む導電性インターコネクトを製作するためのめっき法を示す構成図であり、無機カラーを含む導電性インターコネクトの例示的な実施形態をさらに示す。

【図4】本開示の一態様による、導電性インターコネクトを使用してパッケージ基板にフリップチップを取り付けるための組立てプロセスを示す構成図であり、無機カラーを有する導電性インターコネクトを含むフリップチップパッケージの例示的な実施形態をさらに示す。

【図5】本開示の別の態様による、無機カラーを含む導電性インターコネクトを製作するためのめっき法を示す構成図であり、無機カラーによって取り囲まれた単一の導電材料を含む導電性インターコネクトの例示的な実施形態をさらに示す。

【図6】本開示の別の態様による、導電性インターコネクトを使用してパッケージ基板にフリップチップを取り付けるための組立てプロセスを示す構成図であり、無機カラーを有

10

20

30

40

50

する導電性インターコネクトを含むフリップチップパッケージの例示的な実施形態をさらに示す。

【図 7】本開示の一態様による、無機カラーを含む導電性インターコネクトを製作するための方法を示す構成図である。

【図 8】本開示の無機カラーを含む導電性インターコネクトを有利に採用することができる例示的なワイヤレス通信システムを示す構成図である。

【発明を実施するための形態】

【0015】

添付の図面に関連して、以下に記載する詳細な説明は、様々な構成の説明として意図されており、本明細書に説明する概念を実施することができる唯一の構成を表すことは意図されていない。詳細な説明は、様々な概念の完全な理解を提供する目的で具体的な詳細を含む。しかし、これらの概念がこれらの具体的な詳細なしで実施できることが当業者には明らかであろう。場合により、よく知られた構造および構成要素が、そのような概念を曖昧にすることを避けるために構成図の形態で示される。本明細書に説明するように、「および/または」という用語の使用は、「包含的なまたは」を表すことが意図されており、「または」という用語の使用は、「排他的なまたは」を表すことが意図されている。

【0016】

本出願の態様は、集積回路（IC）デバイス（たとえば、フリップチップデバイスまたは微小電気機械システム（MEMS）デバイス）の改良された組立品のための解決策を提供する。たとえば、図 1 および図 2 に示すように、導電性シード層 104 を除去するための異方性エッチングが、銅支柱 120 の間の短絡を防止するために実施される。残念ながら、このエッチングプロセスは、支柱 120 の銅層 122 および導電性シード層 104 をオーバーエッチングしてアンダーカット 126 も形成する。さらに、アンダーカット 126 は、半導体基板 102 上の銅支柱 120 の接触領域を低減する。接触領域の低減により、銅支柱 120 の接続性ならびに完全性が低下することがある。

【0017】

銅層 122 へのアンダーカット 126 を防止するための従来の解決策は、アンダーカット 126 の量を低減するためにエッチングプロセスを変更することを含む。しかし、エッチングプロセスを変更することにより、新たなエッチング機構を生じる基本的なプロセス変更を伴う。別の従来の解決策は、たとえば、図 2 に示すように、銅支柱のバンプ径を増大させることである。しかし、バンプ径を増大させることは、バンプピッチ 204 によって限定される。はんだバンプ 224 の間の間隙（たとえば、バンプピッチ 204）は、バンプ径の増大により低減するとき、はんだブリッジ 226 が熱プロセス後に生じて、フリップチップ組立ての間、銅支柱 220 のはんだバンプ 224 をパッケージ基板 260 の接点パッド 262 に結合する。

【0018】

本開示の一態様は、シード層エッチングの間、導電性インターコネクトを保護するために無機カラーを提供する。無機カラーは、チップ取付けの間、はんだブリッジが形成されるのを防止する。図 3 は、本開示の一態様による、無機カラー 350 を含む導電性インターコネクト 340 を製作するためのめっき法 300 を示す構成図である。

【0019】

図 3 に示すように、図 1 の従来のプロセスは、半導体基板（ウェーハまたはダイ）302 上に堆積させた導電性シード層 304 上に導電材料スタック 320 を形成するのに使用することができる。一構成において、導電材料スタック 320 は、フォトレジストの剥ぎ取りに続いて導電性インターコネクトを形成するのに使用される。導電材料スタック 320 は、電気めっき法を使用して形成して、たとえば、導電性支柱として配列された第 1 の導電層 322 および第 2 の導電層 324 を成長させることができる。第 1 の導電層 322 は、限定はされないが、銅（Cu）、セレン（Se）、ニッケル（Ni）、金（Au）、または熱処理（たとえば、リフロー）の間溶融しない他の同様のめっき金属を含むことができる。第 2 の導電層 324 は、限定はされないが、トリウム（Th）、インジウム（I

10

20

30

40

50

n)、ビスマス(Bi)、鉛(Pb)、スズ(Sn)および/または銀(Ag)、または熱処理(たとえば、リフロー)の間溶融する他の同様のめっき金属または合金を含むことができる。

【0020】

本開示の別の態様において、バリア層(図示せず)を第1の導電層322と第2の導電層324との間に堆積させることができる。第1の導電層322の厚さは、数ミクロンから数百ミクロンの範囲内にあり得る。第2の導電層324の厚さは、数ミクロンから数百ミクロンの範囲内にあり得る。次に、誘電体材料306上の有機スピンを導電性シード層304および導電材料スタック320上に塗布することができる。一構成において、誘電体材料306上の有機スピンは、熱プロセスに続いて有機材料から無機材料に遷移する誘電体材料上の感光性スピンである。材料の例には、AZ Electronic Materialsからの誘電体(PSOD)上の感光性スピンがある。

【0021】

図3にさらに示すように、誘電体材料306上の有機スピンは、たとえば、フォトリソグラフィックプロセスを使用してパターン形成して、有機カラー310を形成する。有機カラー310の厚さは、数百ナノメートルから数ミクロンまでの範囲内であり得る。次に、導電性シード層304をエッチングして、導電性支持層330を形成する。このプロセスは、導電性シード層304の過剰な残存部分により、誤ったインターコネク動作が生じることがあるので、導電性シード層304をすべての方向に除去する異方性エッチングを使用して実施することができる。しかし、この実施形態において、有機カラー310は、導電材料スタック320の第1の導電層322および導電性支持層330を図1に示すオーバーエッチングから保護する。最後に、熱プロセスを実施して、導電材料スタック320の第2の導電層324をリフローで接合し、それによって導電性インターコネク340を形成する。表面張力により、第2の導電層324に円形が生じる。導電材料スタック320を単一の導電材料520/620に置き換える代替実施形態を図5および図6に示す。

【0022】

一構成において、熱プロセスにより、有機材料から、組成が、たとえば、二酸化ケイ素(SiO_2)に類似し得る無機材料への有機カラー310の誘電体材料306上のスピンの遷移が生じる。この構成において、無機材料は、導電性インターコネク340を部分的に取り囲む無機カラー350を形成する。本開示の一態様において、無機カラー350は、熱プロセスの間、熱クロスリンク反応を示す、シリコンを含む、硬化性無機材料から構成される。その結果、無機カラー350を形成するための熱プロセスにより、硬化して無機カラー350となる前に、誘電体材料306上のスピンの導電性支持層330の側壁上に流れる。

【0023】

本開示の一態様において、熱処理の間の熱クロスリンク反応により、有機カラー310の誘電体材料306上のスピンは、導電性シード層304上に流れる。本開示のこの態様において、熱クロスリンク反応とは、誘電体材料306上のスピンのより小さい分子を結合して、無機カラー350の硬化した固体物質を形成する大きい網状組織にする化学反応のことである。すなわち、熱処理により、誘電体材料306上のスピンの導電性支持層330の側壁上に流れることができる。

【0024】

その上、無機カラー350は、熱伝導性に優れている。導電性インターコネク340を含む、半導体基板302は、集積回路(IC)デバイスパッケージに組み立てることができる。この構成において、無機カラー350は、組み立てられたパッケージのアンダーフィルおよび/または成形材料など、導電性インターコネク340の周りの他の有機材料と比較したとき、放熱路の向上をもたらす。したがって、熱が導電性インターコネク340の無機カラー350を通じて容易に放散される。さらに、無機カラー350は、高温に耐えることができる。

10

20

30

40

50

【 0 0 2 5 】

図 4 は、本開示の一態様による、導電性インターコネクタ 4 4 0 を使用してパッケージ基板 4 6 0 に半導体基板（たとえば、フリップチップデバイスや M E M S デバイスなどの I C デバイス） 4 0 2 を取り付けるための組立てプロセス 4 0 0 を示す構成図である。この構成において、半導体基板 4 0 2 は、図 3 に示すプロセスによって形成され、ある距離（たとえば、インターコネクタピッチ 4 0 6 ）だけ分離された導電性インターコネクタ 4 4 0 を含む。代表的には、導電性インターコネクタ 4 4 0 は、導電性支持層 4 3 0 上に形成され、無機カラー 4 5 0 によって取り囲まれた第 1 の導電層 4 2 2 および第 2 の導電層 4 2 4 の導電材料スタックを含む。リフローに続いて、導電性インターコネクタ 4 4 0 の第 2 の導電層 4 2 4 は、パッケージ基板 4 6 0 の接点パッド 4 6 2 に結合する。

10

【 0 0 2 6 】

本開示のこの態様において、無機カラー 4 5 0 の使用により、第 1 の導電層 4 2 2 へのいずれかのアンダーカットをなくすまたは低減するために、シード層エッチングの間、導電性インターコネクタ 4 4 0 の第 1 の導電層 4 2 2 の組成が保護される。第 1 の導電層 4 2 2 の組成を保護することにより、導電性インターコネクタ 4 4 0 の極度に低い K (E L K) のロバスト性が増大し、インターコネクタの疲労寿命が向上する。さらに、無機カラー 4 5 0 は、図 2 に示すはんだブリッジの問題を防止する。はんだブリッジの問題がなくなることにより、微小電気機械システム (M E M S) デバイスならびにフリップチップデバイスなどのデバイスの細かいピッチ / サイズ設計を支持するためのインターコネクタピッチ 4 0 6 がさらに低減することが可能になる。さらに、アンダーカットをなくすことにより、導電性インターコネクタ 4 4 0 の第 1 の導電層 4 2 2 の直径を維持して、導電性インターコネクタ 4 4 0 から半導体基板 4 0 2 への接触領域の増大をもたらす。接触領域の増大により、導電性インターコネクタ 4 4 0 の接続性ならびに完全性が向上することができる。

20

【 0 0 2 7 】

図 5 は、本開示の別の態様による、無機カラー 5 5 0 を含む導電性インターコネクタ 5 4 0 を製作するためのめっき法 5 0 0 を示す構成図である。導電性インターコネクタ 5 4 0 の例示的な実施形態が、半導体基板 5 0 2 によって支持される。導電性インターコネクタ 5 4 0 は、単一の導電材料 5 2 0 および導電性支持層 5 3 0 の側壁を取り囲む無機カラー 5 5 0 を含む。

30

【 0 0 2 8 】

図 5 に示すように、図 1 の従来のプロセスをフォトリジストパターン 5 0 8 を形成するのに使用することができる。ステップ 3 において、単一の導電材料 5 2 0 が、フォトリジストパターン 5 0 8 内および半導体基板（ウェーハまたはダイ） 5 0 2 上に堆積させた導電性シード層 5 0 4 上に電気めっきされる。ステップ 4 において、フォトリジストパターン 5 0 8 を剥ぎ取って、単一の導電材料 5 2 0 および導電性シード層 5 0 4 を露出させる。ステップ 5 ~ 7 は、図 3 のステップ 5 ~ 7 と同様であるが、しかし、単一の導電材料 5 2 0 が、導電材料スタック 3 2 0 の代わりに提供される。ステップ 8 に示すように、導電性インターコネクタ 5 4 0 は、単一の導電材料 5 2 0 を含み、単一の導電材料 5 2 0 は、熱プロセスの間、無機カラー 5 5 0 を形成するためにリフローで接合されない。熱プロセスにより、硬化して無機カラー 5 5 0 になる前に、誘電体材料 5 0 6 上のスピニングが導電性支持層 5 3 0 の側壁上に流れて、ステップ 8 に示すように、導電性インターコネクタ 5 4 0 の形成が完了する。

40

【 0 0 2 9 】

図 6 は、本開示の一態様による、導電性インターコネクタ 6 4 0 を使用してパッケージ基板 6 6 0 に半導体基板（たとえば、フリップチップデバイスや M E M S デバイスなどの I C デバイス） 6 0 2 を取り付けるための組立てプロセス 6 0 0 を示す構成図である。この構成において、半導体基板 6 0 2 は、図 5 に示すプロセスによって形成され、ある距離（たとえば、インターコネクタピッチ 6 0 6 ）だけ分離された導電性インターコネクタ 6 4 0 を含む。代表的には、導電性インターコネクタ 6 4 0 は、導電性支持層 6 3 0 上に形

50

成され、無機カラー 650 によって取り囲まれた単一の導電材料 620 を含む。この構成において、導電性インターコネクト 640 の単一の導電材料 620 は、十分な量の熱および圧力を加えて導電性パッド 662 に結合するための熱圧着ボンディングまたは他の同様のプロセスを使用して導電性パッド 662 に直接接合することができる。熱圧着ボンディングに続いて、導電性インターコネクト 640 の単一の導電材料 620 が、導電性パッド 662 に結合して、半導体基板 602 をパッケージ基板 660 に接合する。

【0030】

図 7 は、本開示の一態様による、無機カラーを含む導電性インターコネクトを製作するための方法 700 を示す構成図である。ブロック 710 において、導電材料が導電性シード層上に製作される。たとえば、図 3 に示すように、導電材料スタック 320 が、半導体基板 302 上に堆積させた導電性シード層 304 上に形成される。一構成において、導電材料スタック 320 は、フォトレジストの剥ぎ取りに続いて導電性インターコネクトを形成するのに使用される。導電材料スタック 320 は、電気めっき法を使用して形成して、第 1 の導電層 322 (たとえば、銅 (Cu)、セレン (Se)、ニッケル (Ni)、金 (Au)) および第 2 の導電層 324 (たとえば、トリウム (Th)、インジウム (In)、ビスマス (Bi)、鉛 (Pb)、スズ (Sn)、および / または銀 (Ag)) を成長させることができる。あるいは、単一の導電材料 520 を、図 5 に示すように、半導体基板 502 上に堆積させた導電性シード層 504 上に製作する。

10

【0031】

ブロック 712 において、有機カラーが導電材料を部分的に取り囲むように形成される。たとえば、図 3 に示すように、誘電体材料 306 上の有機スピンを導電性シード層 304 および導電材料スタック 320 上に塗布することができる。誘電体材料 306 上の有機スピンは、たとえば、フォトリソグラフィープロセスを使用してパターン形成して、有機カラー 310 を形成する。あるいは、誘電体材料 506 上の有機スピンを導電性シード層 504 および単一の導電材料 520 上に塗布する。フォトリソグラフィープロセスにより、図 5 に示すように、単一の導電材料 520 の周りに有機カラー 510 が形成される。ブロック 714 において、導電性シード層をエッチングして、導電性支持層を形成する。たとえば、図 3 に示すように、導電性シード層 304 をエッチングして、導電性支持層 330 を形成する。図 5 に示すように、導電性シード層 504 をエッチングして、導電性支持層 530 を形成する。

20

30

【0032】

図 7 を再度参照し、ブロック 716 において、導電性インターコネクトが熱プロセスを受けて (たとえば、加熱されて)、有機カラーを、導電材料を部分的に取り囲む無機カラーに遷移させる。無機カラーが導電性支持層の側壁上に配置される。図 3 に示す構成において、無機カラー 350 は、熱プロセスの間、熱クロスリンク反応を示す硬化性無機材料から構成される。その結果、無機カラー 350 を形成するための熱プロセスにより、硬化して無機カラー 350 になる前に誘電体材料 306 上のスピンの導電性支持層 330 の側壁上に流れる。

【0033】

したがって、図 7 の方法 700 は、図 3 および図 4 に関連して上に説明した構造および構成要素によって実行することができる。あるいは、図 6 に示すように、誘電体材料 506 上のスピンの導電性シード層 504 および単一の導電材料 520 に塗布される。誘電体材料 506 上の有機スピンは、たとえば、フォトリソグラフィープロセスを使用してパターン形成して、有機カラー 510 を形成する。次いで、導電性シード層 504 をエッチングして、導電性支持層 530 を形成する。熱プロセスにより、誘電体材料 506 上のスピンの導電性支持層 530 の側壁上に流れる。この代替方法は、図 5 および図 6 に関連して説明した構造および構成要素によって実行することができる。

40

【0034】

述べたように、シード層のエッチングプロセスの間、導電材料のエッチングロスが、た

50

例えば、図３～図７に示すように導電性インターコネクタ形成プロセスの間、導電材料には懸念されることである。方法７００は、シード層のエッチングプロセスの間、導電材料スタック３２０の第１の導電材料５２２または単一の導電材料５２０を保護することができる。めっきフォトリソグラフィを剥ぎ取った後、誘電体材料３０６／５０６上の有機スピン（たとえば、誘電体材料上の感光性スピン）は、導電材料スタック３２０または単一の導電材料５２０上に被覆される。この誘電体材料３０６／５０６は、フォトリソグラフィプロセスを使用してパターン形成して、導電材料スタック３２０または単一の導電材料５２０の周りにカラー構造（たとえば、有機カラー３１０／５１０）を有する有機材料を形成する。シードエッチングの間、有機カラー３１０／５１０は、導電材料スタック３２０または単一の導電材料５２０をオーバーエッチングから保護することができる。図３に示すように、熱プロセスにより、導電材料スタック３２０の第２の導電層３２４をリフローで接合して、無機カラー３５０を含む導電性インターコネクタ３４０を形成する。図５に示すように、導電性インターコネクタ５４０は、単一の導電材料５２０を含み、単一の導電材料５２０は、無機カラー５５０を形成するために熱プロセスの間リフローで接合されない。

10

【００３５】

本開示のこの態様において、熱プロセスにより、有機材料から二酸化ケイ素（ SiO_2 ）などの無機材料への誘電体材料３０６／５０６上のスピンの遷移が生じる。さらに、熱プロセスにより、誘電体材料３０６／５０６上のスピンの導電性支持層３３０／５３０の側壁上に流れて、無機カラー３５０／５５０を形成する。導電材料スタック３２０の周りの無機カラー３５０は、半導体チップ組立ての間のはんだブリッジの問題も防止する。はんだブリッジの問題をなくすことにより、半導体デバイスの細かいピッチ／サイズ設計を支持するインターコネクタピッチの一層の低減が可能になる。さらに、アンダーカットをなくすことにより、導電性インターコネクタ４４０／５４０の第１の導電層４２２または単一の導電材料５２０の直径が維持される。この構成により、半導体基板４０２／５０２への導電性インターコネクタ４４０／５４０の接触領域の増大がもたらされる。接触領域の増大により、導電性インターコネクタ４４０／５４０の接続性ならびに完全性が向上する。

20

【００３６】

一構成において、導電性インターコネクタは、導電性支持層上に導電材料を含む。導電性インターコネクタは、導電性インターコネクタの導電材料および導電性支持層を保護するための手段も含む。保護手段は、導電材料を部分的に取り囲むことができ、導電性支持層の側壁上に配置される。一態様において、保護手段は、保護手段によって列挙される機能を実施するように構成された無機カラー３５０／４５０／５５０／６５０であり得る。別の態様において、上述の手段は、上述の手段によって列挙される機能を実施するように構成された任意の構成要素または任意の構造であり得る。

30

【００３７】

図８は、無機カラーを含む開示された導電性インターコネクタの構成を有利に採用することができる、例示的なワイヤレス通信システム８００を示す。例示のために、図８は、３つの遠隔ユニット８２０、８３０、および８５０ならびに２つの基地局８４０を示す。ワイヤレス通信システムは、さらにより多くの遠隔ユニットおよび基地局を有することができることが認識されよう。遠隔ユニット８２０、８３０、および８５０は、それぞれ導電性インターコネクタ８２５Ａ、８２５Ｂ、および８２５Ｃを含む。図８は、基地局８４０ならびに遠隔ユニット８２０、８３０、および８５０からの前方リンク信号８８０ならびに遠隔ユニット８２０、８３０、および８５０から基地局８４０への逆方向リンク信号８９０を示す。

40

【００３８】

図８において、遠隔ユニット８２０は携帯電話として示され、遠隔ユニット８３０は携帯用コンピュータとして示され、遠隔ユニット８５０はワイヤレス局所ループシステム内の固定場所遠隔ユニットとして示される。たとえば、遠隔ユニットは、携帯電話、携帯型

50

個人用通信システム（PCS）ユニット、セットトップボックス、ミュージックプレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、個人用データアシスタントなどの携帯用データユニット、またはメーター表示機器などの固定場所データユニットであり得る。図8は、本開示の教示による導電性インターコネクトを採用することができる遠隔ユニットを示すが、本開示は、これらの例示的な図示するユニットに限定されない。たとえば、本開示の構成による導電性インターコネクトは、任意のデバイスに適切に採用することができる。

【0039】

具体的な回路について記載したが、開示された回路がすべて、開示された構成を実施する必要がないことが当業者には理解されよう。その上、本開示に焦点を当てることを維持するために、ある一定のよく知られた回路については説明していない。同様に、「上部の」または「下部の」という相対的な用語が使用されているが、これらの用語は非制限的である。たとえば、デバイスを90度回転した場合、「上部の」および「下部の」という用語は、「左端の」および「右端の」位置を表すことになる。

【0040】

本明細書の開示に関連して説明した、様々な例示的な論理ブロック、モジュール、回路、およびアルゴリズムステップは、電子ハードウェア、コンピュータソフトウェア、または両方の組合せとして実施することができることを当業者はさらに理解されよう。このハードウェアとソフトウェアとの互換性を明確に示すために、様々な例示的な構成要素、ブロック、モジュール、回路、およびステップについて、一般的にそれらの機能性の点で上に説明してきた。そのような機能性をハードウェアまたはソフトウェアとして実施するかどうかは、特定の用途およびシステム全体に課される設計上の制約による。説明した機能性を各特定の用途に対して様々なやり方で当業者は実施することができるが、そのような実施の決定は、本開示の範囲から逸脱させると解釈してはならない。

【0041】

本明細書の開示に関連して説明した方法またはアルゴリズムのステップは、ハードウェアに、プロセッサによって実行されるソフトウェアモジュールに、または2つの組合せに直接埋め込むことができる。

【0042】

本明細書に説明した方法論は、用途により、様々な構成要素によって実施することができる。たとえば、これらの方法論は、ハードウェア、ファームウェア、ソフトウェア、またはそれらの任意の組合せで実施することができる。ハードウェアの実施には、処理ユニットは、1つまたは複数の特定用途向け集積回路（ASIC）、デジタル信号プロセッサ（DSP）、デジタル信号処理デバイス（DSPD）、プログラマブル論理デバイス（PLD）、フィールドプログラマブルゲートアレイ（FPGA）、プロセッサ、制御器、マイクロコントローラ、マイクロプロセッサ、電子デバイス、本明細書に説明した機能を実施するように設計された他の電子ユニット、またはそれらの組合せ内で実施することができる。

【0043】

ファームウェアおよび/またはソフトウェアの実施には、方法論は、本明細書に説明した機能を実施するモジュール（たとえば、手順や機能など）を用いて実施することができる。命令を有形に具現化する任意の機械可読媒体は、本明細書に説明した方法論を実施するのに使用することができる。たとえば、ソフトウェアコードは、メモリに格納し、プロセッサユニットによって実行することができる。メモリは、プロセッサユニット内で、またはプロセッサユニットの外部で実施することができる。本明細書では、「メモリ」という用語は、長期、短期、揮発性、不揮発性、または他のメモリの任意の種類を表し、メモリの任意の特定の種類もしくはメモリの数、またはメモリが格納される媒体の種類に限定されない。

【0044】

ファームウェアおよび/またはソフトウェアで実施される場合、機能は、1つまたは複

10

20

30

40

50

数の命令またはコードとしてコンピュータ可読媒体上に格納することができる。例には、データ構造で符号化されたコンピュータ可読媒体およびコンピュータプログラムで符号化されたコンピュータ可読媒体が含まれる。コンピュータ可読媒体は、物理的コンピュータ記憶媒体を含む。記憶媒体は、コンピュータによってアクセスすることができる任意の利用可能な媒体であり得る。例として、限定ではなく、そのようなコンピュータ可読媒体は、RAM、ROM、EEPROM、CD-ROMまたは他の光ディスク記憶装置、磁気ディスク記憶装置または他の磁気記憶デバイス、または命令もしくはデータ構造の形態で所望のプログラムコードを格納するのに使用することができ、コンピュータによってアクセスすることができる任意の他の媒体を備えることができる。本明細書では、ディスク(disk)およびディスク(disc)は、コンパクトディスク(CD)、レーザディスク、光ディスク、デジタル多用途ディスク(DVD)、フロッピディスク(disk)およびブルーレイディスク(disc)を含み、この場合、ディスク(disk)が通常はデータを磁氣的に再現し、ディスク(disc)がレーザを用いて光学的にデータを再現する。上記の組合せは、コンピュータ可読媒体の範囲内にも含まれるべきである。

10

【0045】

コンピュータ可読媒体上への格納に加えて、命令および/またはデータは、通信装置に含まれる伝送媒体上に信号として提供することができる。たとえば、通信装置は、命令およびデータを示す信号を有する送受信機を含むことができる。命令およびデータは、1つまたは複数のプロセッサに特許請求の範囲に概説されている機能を実施させるように構成される。

20

【0046】

本開示およびその利点について詳細に説明してきたが、様々な変更、代替および改変を添付の特許請求の範囲によって定義される本開示の技術から逸脱することなく本明細書において加えることができることを理解されたい。たとえば、「上記の」および「以下の」など、関係語が基板または電子デバイスに関して使用される。もちろん、基板または電子デバイスを裏返した場合、上記のは、以下のになり、逆も同様である。さらに、横に向けた場合、上記のおよび以下のは、基板または電子デバイスの側面を表すことができる。その上、本出願の範囲は、本明細書に説明したプロセス、機械、製造、物質の組成、手段、方法およびステップの特定の実施形態に限定されることが意図されていない。本明細書に説明した対応する実施形態と実質的に同じ機能を実施しまたは実質的に同じ結果を達成する、現在存在するまたは後に開発される、プロセス、機械、製造、物質の組成、手段、方法、またはステップは、本開示により利用できることを、当業者は本開示から容易に理解されよう。したがって、添付の特許請求の範囲は、それらの範囲内に、そのようなプロセス、機械、製造、物質の組成、手段、方法、またはステップを含むことが意図されている。

30

【符号の説明】

【0047】

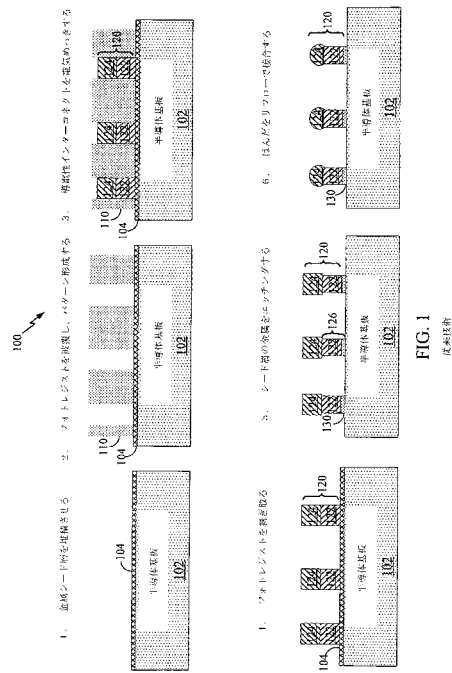
- 102 半導体基板
- 104 導電性シード層
- 110 フォトレジスト層
- 120 銅支柱
- 122 銅層
- 124 はんだ層
- 126 アンダーカット
- 130 アンダーパンプ導電層
- 202 半導体基板
- 204 パンプピッチ
- 220 銅支柱
- 222 銅層
- 224 はんだパンプ

40

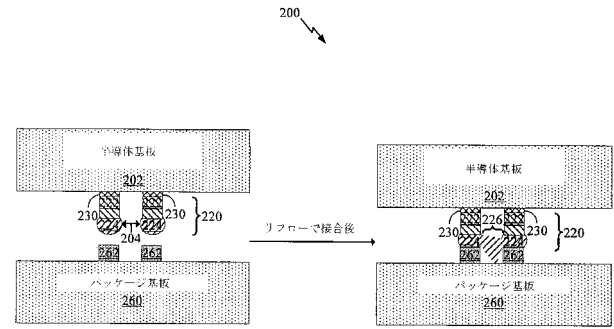
50

2 2 6	はんだブリッジ	
2 6 0	パッケージ基板	
2 6 2	接点パッド	
3 0 2	半導体基板	
3 0 4	導電性シード層	
3 0 6	誘電体材料	
3 1 0	有機カラー	
3 2 0	導電材料スタック	
3 2 2	第 1 の導電層	
3 2 4	第 2 の導電層	10
3 3 0	導電性支持層	
3 4 0	導電性インターコネクト	
3 5 0	無機カラー	
4 0 2	半導体基板	
4 0 6	インターコネクトピッチ	
4 2 2	第 1 の導電層	
4 2 4	第 2 の導電層	
4 3 0	導電性支持層	
4 4 0	導電性インターコネクト	
4 5 0	無機カラー	20
4 6 0	パッケージ基板	
4 6 2	接点パッド	
5 0 2	半導体基板	
5 0 4	導電性シード層	
5 0 6	誘電体材料	
5 0 8	フォトレジストパターン	
5 1 0	有機カラー	
5 2 0	単一の導電材料	
5 3 0	導電性支持層	
5 4 0	導電性インターコネクト	30
5 5 0	無機カラー	
6 0 2	半導体基板	
6 0 6	インターコネクトピッチ	
6 2 0	単一の導電材料	
6 3 0	導電性支持層	
6 4 0	導電性インターコネクト	
6 5 0	無機カラー	
6 6 0	パッケージ基板	
6 6 2	導電性パッド	
8 0 0	ワイヤレス通信システム	40
8 2 0、8 3 0、8 5 0	遠隔ユニット	
8 2 5 A、8 2 5 B、8 2 5 C	導電性インターコネクト	
8 4 0	基地局	
8 8 0	前方リンク信号	
8 9 0	逆方向リンク信号	

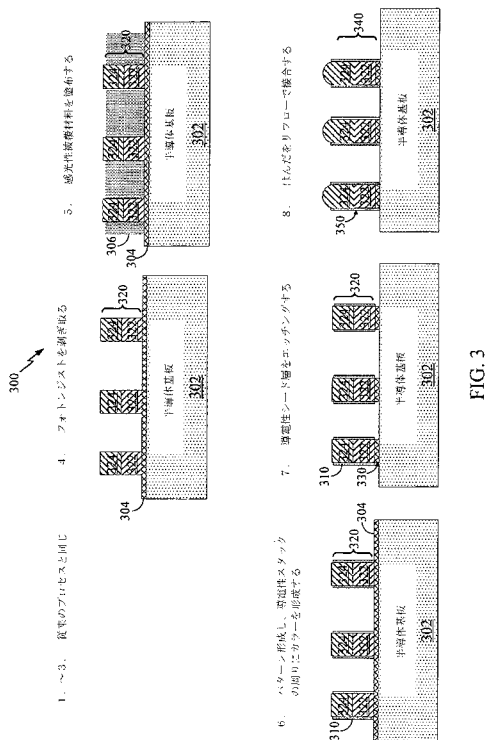
【図 1】



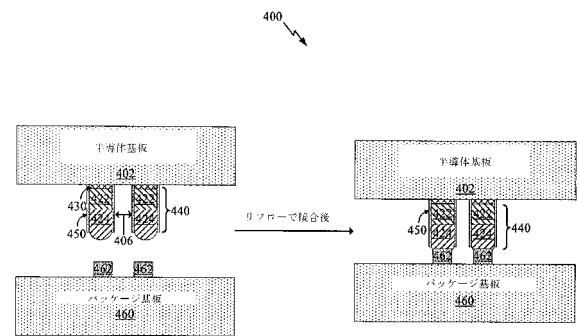
【図 2】



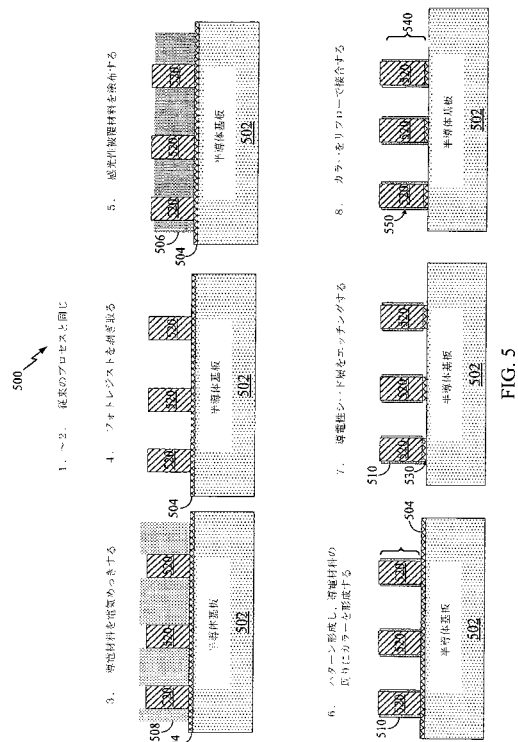
【図 3】



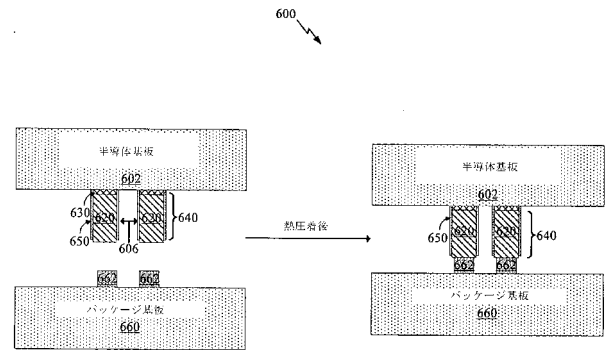
【図 4】



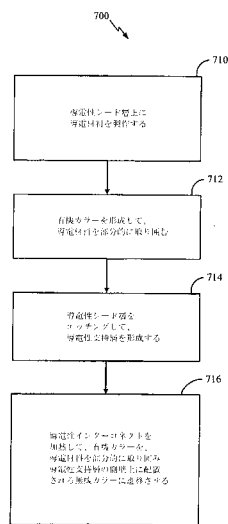
【図 5】



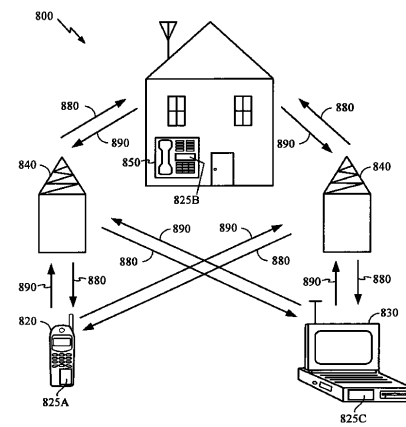
【図 6】



【図 7】



【図 8】



【手続補正書】

【提出日】平成26年12月15日(2014.12.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体基板上の導電性支持層と、
前記導電性支持層上の導電材料と、
前記導電材料を部分的に取り囲み、前記導電性支持層の側壁上に配置され、前記半導体基板に直接接触する無機カラーとを備える、導電性インターコネクト。

【請求項 2】

前記無機カラーが、熱プロセスに応答して無機となるように構成された誘電体材料上のある種の感光性スピンから作製される、請求項 1 に記載の導電性インターコネクト。

【請求項 3】

前記無機カラーが、二酸化ケイ素を備える、請求項 2 に記載の導電性インターコネクト。

【請求項 4】

前記無機カラーが、熱プロセスに続いて無機材料に遷移するある種の有機材料で作製される、請求項 1 に記載の導電性インターコネクト。

【請求項 5】

パッケージング基板の接点パッドに結合された、請求項 1 に記載の導電性インターコネクト。

【請求項 6】

前記導電材料が、導電性支柱として配列された導電材料スタックを備える、請求項 1 に記載の導電性インターコネクト。

【請求項 7】

前記半導体基板が、微小電気機械システム(MEMS)デバイス用である、請求項 1 に記載の導電性インターコネクト。

【請求項 8】

前記半導体基板が、フリップチップデバイス用である、請求項 1 に記載の導電性インターコネクト。

【請求項 9】

移動電話、セットトップボックス、ミュージックプレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、コンピュータ、携帯型個人用通信システム(PCS)ユニット、携帯用データユニット、および/または固定場所データユニット内に統合された、請求項 1 に記載の導電性インターコネクト。

【請求項 10】

導電性インターコネクトを製作する方法であって、
半導体基板上に導電性シード層を堆積させるステップと、
前記導電性シード層上に導電材料を製作するステップと、
有機カラーを形成して、前記導電材料を部分的に取り囲むステップと、
前記導電材料の第 2 の導電層および前記有機カラーを加熱して、前記有機カラーを、前記導電材料を部分的に取り囲む無機カラーに遷移させるステップとを含み、前記無機カラーが、前記導電性シード層からエッチングされた導電性支持層の側壁上に配置され、前記半導体基板に直接接触する、方法。

【請求項 11】

誘電体材料上の感光性スピンを前記導電材料上に堆積させ、

前記誘電体材料上の前記感光性スピンをパターン形成することによって前記有機カラーを形成するステップをさらに含む、請求項 10 に記載の方法。

【請求項 12】

前記導電性シード層を前記形成するステップが、前記導電性シード層を前記半導体基板上に堆積させるステップを含む、請求項 10 に記載の方法。

【請求項 13】

前記導電性シード層をエッチングして、前記導電性支持層を形成するステップをさらに含む、請求項 10 に記載の方法。

【請求項 14】

前記導電性支持層上に第 1 の導電層を堆積させ、

前記第 1 の導電層上に前記第 2 の導電層を堆積させ、

前記第 1 の導電層と前記第 2 の導電層との間にバリア層を堆積させて、導電材料スタックを形成することによって前記導電材料を製作するステップをさらに含む、請求項 10 に記載の方法。

【請求項 15】

前記導電材料スタックの前記第 2 の導電層を、前記加熱するステップの間、リフローで接合するステップをさらに含む、請求項 14 に記載の方法。

【請求項 16】

前記導電性インターコネクトを携帯電話、セットトップボックス、ミュージックプレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、コンピュータ、携帯型個人用通信システム（PCS）ユニット、携帯用データユニット、および／または固定場所データユニット内に統合するステップをさらに含む、請求項 10 に記載の方法。

【請求項 17】

半導体基板上に形成された導電性支持層上の導電材料と、

導電性インターコネクトの前記導電材料および前記導電性支持層を保護するための手段であって、前記半導体基板に直接接触する手段とを備える、導電性インターコネクト。

【請求項 18】

前記導電材料が、導電性支柱として配列される導電材料スタックを備える、請求項 17 に記載の導電性インターコネクト。

【請求項 19】

前記導電材料スタックが、銅（Cu）、セレン（Se）、ニッケル（Ni）、および／または金（Au）から構成される第 1 の導電層と、トリウム（Th）、インジウム（In）、ビスマス（Bi）、鉛（Pb）、スズ（Sn）、および／または銀（Ag）から構成される第 2 の導電層と、前記第 1 の導電層と前記第 2 の導電層との間のバリア層とを備える、請求項 18 に記載の導電性インターコネクト。

【請求項 20】

携帯電話、セットトップボックス、ミュージックプレーヤ、ビデオプレーヤ、娯楽ユニット、ナビゲーションデバイス、コンピュータ、携帯型個人用通信システム（PCS）ユニット、携帯用データユニット、および／または固定場所データユニット内に統合された、請求項 17 に記載の導電性インターコネクト。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2013/067568

A. CLASSIFICATION OF SUBJECT MATTER

INV. H01L23/485 H01L21/60
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data, INSPEC, COMPENDEX

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2011/266667 A1 (WU YI-WEN [TW] ET AL) 3 November 2011 (2011-11-03)	17-20
Y	the whole document	1-16

X	JP 2011 091087 A (FUJITSU LTD) 6 May 2011 (2011-05-06)	17,18,20
Y	the whole document	1-16,19

X	US 2007/231957 A1 (MITSUHASHI TOSHIRO [JP]) 4 October 2007 (2007-10-04)	1,5-9, 17,20
Y	the whole document	2-4, 10-16, 18,19

X	US 2011/298123 A1 (HWANG CHIEN LING [TW] ET AL) 8 December 2011 (2011-12-08)	1,5-9, 17-20
Y	the whole document	2-4, 10-16

	-/--	

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

19 March 2014

Date of mailing of the international search report

28/03/2014

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel: (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Maslankiewicz, Pawel

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2013/067568

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	W0 2012/107971 A1 (PANASONIC CORP) 16 August 2012 (2012-08-16) abstract -& US 2013/140696 A1 (AOI NOBUO [JP]) 6 June 2013 (2013-06-06) the whole document -----	1,5-9, 17,18,20 2-4, 10-16,19
X Y	US 2011/285011 A1 (HWANG CHIEN LING [TW] ET AL) 24 November 2011 (2011-11-24) the whole document -----	1,5-9, 17-20 2-4, 10-16
X Y	US 2007/238222 A1 (HARRIES RICHARD J [US] ET AL) 11 October 2007 (2007-10-11) paragraph [0002] - paragraph [0006] paragraph [0029] - paragraph [0040] figures 1-2 -----	1,5,7-9, 17,20 6,18,19
X Y A Y	JP H10 209163 A (CITIZEN WATCH CO LTD) 7 August 1998 (1998-08-07) the whole document ----- "Spin-on dielectrics", 14 October 2012 (2012-10-14), XP055107885, Retrieved from the Internet: URL:http://web.archive.org/web/20121014003 631/http://www.azem.com/en/Products/Silico n-technology/Spin-on%20Dielectrics.aspx [retrieved on 2014-03-14] the whole document -----	17,20 18,19 1-16 1-16
Y	EP 1 239 332 B1 (CLARIANT INT LTD [CH] CLARIANT FINANCE BVI LTD [VG] AZ ELECTRONIC MATE) 21 February 2007 (2007-02-21) title paragraph [0001] paragraph [0011] - paragraph [0017] paragraph [0019] - paragraph [0020] paragraph [0030] - paragraph [0031] paragraph [0067] paragraph [0074] - paragraph [0075] paragraph [0077] paragraph [0080] paragraph [0082] - paragraph [0083] paragraph [0122] -----	1-16
Y	JP S64 2339 A (NEC CORP) 6 January 1989 (1989-01-06) abstract figure 1 -----	1-16
	----- -/--	

1

INTERNATIONAL SEARCH REPORT

International application No

PCT/US2013/067568

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2003/052409 A1 (MATSUO MIE [JP] ET AL) 20 March 2003 (2003-03-20) paragraph [0030] figure 17 -----	1-16
A	US 2007/290343 A1 (HARADA YOSHIMICHI [JP] ET AL) 20 December 2007 (2007-12-20) paragraph [0046] figures 18D-E -----	1-16
A	WO 2005/124868 A1 (MICRON TECHNOLOGY INC [US]; LI JIN [US]; LI JIUTAO) 29 December 2005 (2005-12-29) paragraph [0030] -----	1-16
A	US 6 218 281 B1 (WATANABE EIJI [JP] ET AL) 17 April 2001 (2001-04-17) column 9, lines 37-50 figure 4B -----	19

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2013/067568

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2011266667 A1	03-11-2011	CN 102237317 A TW 201138042 A US 2011266667 A1 US 2012280388 A1	09-11-2011 01-11-2011 03-11-2011 08-11-2012
JP 2011091087 A	06-05-2011	NONE	
US 2007231957 A1	04-10-2007	JP 4768491 B2 JP 2007266531 A US 2007231957 A1	07-09-2011 11-10-2007 04-10-2007
US 2011298123 A1	08-12-2011	CN 102270610 A TW 201145482 A US 2011298123 A1	07-12-2011 16-12-2011 08-12-2011
WO 2012107971 A1	16-08-2012	US 2013140696 A1 WO 2012107971 A1	06-06-2013 16-08-2012
US 2013140696 A1	06-06-2013	US 2013140696 A1 WO 2012107971 A1	06-06-2013 16-08-2012
US 2011285011 A1	24-11-2011	CN 102254870 A TW 201142997 A US 2011285011 A1	23-11-2011 01-12-2011 24-11-2011
US 2007238222 A1	11-10-2007	US 2007238222 A1 US 2009325347 A1 US 2012241952 A1	11-10-2007 31-12-2009 27-09-2012
JP H10209163 A	07-08-1998	NONE	
EP 1239332 B1	21-02-2007	AT 354818 T CN 1388920 A DE 60126736 T2 EP 1239332 A1 KR 20070086644 A US 2003113657 A1 WO 0219037 A1	15-03-2007 01-01-2003 15-11-2007 11-09-2002 27-08-2007 19-06-2003 07-03-2002
JP S642339 A	06-01-1989	NONE	
US 2003052409 A1	20-03-2003	CN 1419285 A CN 1627480 A KR 20030019187 A TW I264756 B US 2003052409 A1	21-05-2003 15-06-2005 06-03-2003 21-10-2006 20-03-2003
US 2007290343 A1	20-12-2007	CN 101136383 A JP 4247690 B2 JP 2007335629 A KR 20070119553 A TW 200814208 A US 2007290343 A1	05-03-2008 02-04-2009 27-12-2007 20-12-2007 16-03-2008 20-12-2007
WO 2005124868 A1	29-12-2005	US RE44637 E1 US 2005274871 A1 US 2006138495 A1 WO 2005124868 A1	10-12-2013 15-12-2005 29-06-2006 29-12-2005

Form PCT/ISA/210 (patent family annex) (April 2005)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/US2013/067568

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 6218281	B1	17-04-2001	JP 3654485 B2	02-06-2005
			JP H11195665 A	21-07-1999
			US 6218281 B1	17-04-2001

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

B 8 1 C 99/00

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 リリー・ジャオ

アメリカ合衆国・カリフォルニア・9 2 1 2 1・サン・ディエゴ・モアハウス・ドライブ・5 7 7
5

(72)発明者 マイケル・ハン

アメリカ合衆国・カリフォルニア・9 2 1 2 1・サン・ディエゴ・モアハウス・ドライブ・5 7 7
5

Fターム(参考) 3C081 AA17 BA30 BA32 CA05 CA13 CA30 CA31 CA32 CA40 DA25

DA27

5F044 KK01 LL01 QQ02 QQ03 QQ04