

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6342120号
(P6342120)

(45) 発行日 平成30年6月13日 (2018. 6. 13)

(24) 登録日 平成30年5月25日 (2018. 5. 25)

(51) Int. Cl.

F I

H O 1 L 23/12 (2006. 01)

H O 1 L 23/12 N

H O 1 L 25/04 (2014. 01)

H O 1 L 25/04 Z

H O 1 L 25/18 (2006. 01)

H O 5 K 3/46 Q

H O 5 K 3/46 (2006. 01)

H O 5 K 3/46 B

H O 5 K 3/46 N

請求項の数 20 外国語出願 (全 15 頁)

(21) 出願番号 特願2013-57468 (P2013-57468)
 (22) 出願日 平成25年3月21日 (2013. 3. 21)
 (65) 公開番号 特開2013-243345 (P2013-243345A)
 (43) 公開日 平成25年12月5日 (2013. 12. 5)
 審査請求日 平成28年3月14日 (2016. 3. 14)
 (31) 優先権主張番号 13/431, 168
 (32) 優先日 平成24年3月27日 (2012. 3. 27)
 (33) 優先権主張国 米国 (US)

(73) 特許権者 390041542
 ゼネラル・エレクトリック・カンパニイ
 アメリカ合衆国、ニューヨーク州 1 2 3
 4 5、スケネクタデイ、リバーロード、1
 番
 (74) 代理人 100137545
 弁理士 荒川 聡志
 (74) 代理人 100105588
 弁理士 小倉 博
 (74) 代理人 100129779
 弁理士 黒川 俊久
 (74) 代理人 100113974
 弁理士 田中 拓人

最終頁に続く

(54) 【発明の名称】 超薄埋設ダイモジュール及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

埋設ダイモジュールを形成する方法であって、

初期ラミネート可撓性層を用意する段階と、

前記初期ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターコネクトを形成する段階であって、前記複数の金属インターコネクトが、前記初期ラミネート可撓性層の対向する第1及び第2の表面の各々にインターコネクトを形成するようにそれぞれのビアを通して延在する段階と、

前記初期ラミネート可撓性層を貫通するダイ開口部を形成する段階と、

第1の未切断ラミネート可撓性層を接着材料によって前記初期ラミネート可撓性層の第1の表面に固定する段階と、

前記初期ラミネート可撓性層の前記ダイ開口部内で前記接着材料上にダイを配置する段階と、

第2の未切断ラミネート可撓性層を接着材料によって前記初期ラミネート可撓性層の第2の表面に固定する段階と、

第1の未切断ラミネート可撓性層と前記初期ラミネート可撓性層との間及び第2の未切断ラミネート可撓性層と前記初期ラミネート可撓性層との間の前記接着材料を硬化させる段階と、

第1及び第2の未切断ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターコネクトを形成する段階であって、前記複数の金属インターコネクトの各々が、

10

20

それぞれのビアを通して延在し、前記初期ラミネート可撓性層上の金属インターコネク
及び前記ダイ上のダイパッドのうち的一方に直接メタライズされる段階と
を含んでなる方法。

【請求項 2】

追加の未切断ラミネート可撓性層を接着材料によって第 1 及び第 2 の未切断ラミネート
可撓性層の各々に固定する段階と、

複数のビア及び複数の金属インターコネクトを形成するために前記追加の未切断ラミネ
ート可撓性層の各々を選択的にパターニングする段階であって、前記複数の金属インター
コネクトの各々が、それぞれのビアを通して延在し、第 1 及び第 2 の未切断ラミネート可
撓性層のそれぞれ一方の上の金属インターコネクトにメタライズされる段階と
をさらに含む、請求項 1 記載の方法。

10

【請求項 3】

第 1 の未切断ラミネート可撓性層を前記初期ラミネート可撓性層に真空ラミネートする
段階と、

第 2 の未切断ラミネート可撓性層を前記初期ラミネート可撓性層に真空ラミネートする
段階と

をさらに含む、請求項 1 記載の方法。

【請求項 4】

前記ダイ開口部を形成する段階が、前記ダイ開口部内に前記ダイを配置したときに前記
ダイの周りに周縁凹部領域が存在するように、前記ダイの面積よりも大きな面積を有する
ダイ開口部を形成することを含んでいて、前記周縁凹部領域は、第 1 及び第 2 の未切断ラ
ミネート可撓性層を前記初期ラミネート可撓性層に真空ラミネートすることにより接着材
料で完全に充填され、前記ダイの周りにボイドが存在しなくなる、請求項 3 記載の方法。

20

【請求項 5】

前記ダイが前記初期ラミネート可撓性層の厚さに等しい厚さを有する、請求項 1 記載の
方法。

【請求項 6】

第 1 の未切断ラミネート可撓性層を前記初期ラミネート可撓性層の第 1 の表面に固定す
る段階が、

第 1 の未切断ラミネート可撓性層に前記接着材料をコーティングし、

第 1 の未切断ラミネート可撓性層を前記接着材料によって前記初期ラミネート可撓性層に
ラミネートする

ことを含む、請求項 1 記載の方法。

30

【請求項 7】

第 1 及び第 2 の未切断ラミネート可撓性層が、前記接着材料の硬化が起こらない温度で
前記初期ラミネート可撓性層にラミネートされる、請求項 6 記載の方法。

【請求項 8】

前記初期ラミネート可撓性層であってその内部に形成された前記ダイ開口部内に前記ダイ
が配置されている初期ラミネート可撓性層が、前記埋設ダイモジュール内の中央ラミネ
ート可撓性層であって、その第 1 及び第 2 の表面にそれぞれ同じ数の未切断ラミネート可
撓性層が追加されている中央ラミネート可撓性層を含む、請求項 1 記載の方法。

40

【請求項 9】

前記複数の金属インターコネクトを形成する段階が、

前記初期ラミネート可撓性層上に金属材料を堆積し、

前記金属インターコネクトを形成するために前記金属材料をパターニングし、エッチン
グする

ことを含む、請求項 1 記載の方法。

【請求項 10】

前記初期ラミネート可撓性層を貫通する第 2 のダイ開口部を形成する段階と、

前記初期ラミネート可撓性層の第 2 のダイ開口部内で第 1 の未切断ラミネート可撓性層

50

上の前記接着材料上に第 2 のダイを配置する段階と
をさらに含む、請求項 1 記載の方法。

【請求項 1 1】

埋込みチップパッケージを形成する方法であって、
中央ラミネート可撓性層中に複数のビアする段階と、
前記中央ラミネート可撓性層の対向する第 1 及び第 2 の表面の各々にインターコネク
トが形成されるように、前記複数のビアを通して延在する複数の金属インターコネク
トを形成する段階と、

前記中央ラミネート可撓性層を貫通するチップ開口部を形成する段階と、

第 1 の未切断ラミネート可撓性層を接着材料によって前記中央ラミネート可撓性層の第
1 の表面に付着させる段階と、

前記中央ラミネート可撓性層の前記チップ開口部内で前記接着材料上にチップを配置す
る段階であって、前記チップが前記中央ラミネート可撓性層の厚さに等しい厚さを有する
段階と、

第 2 の未切断ラミネート可撓性層を接着材料によって前記中央ラミネート可撓性層の第
2 の表面に付着させる段階と、

第 1 の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間及び第 2 の未切
断ラミネート可撓性層と前記中央ラミネート可撓性層との間の前記接着材料を硬化させる
段階と、

前記複数の金属インターコネクットの各々が、それぞれのビアを通して延在し、前記中央
ラミネート可撓性層上の金属インターコネク及び前記チップ上のチップパッドのうちの
一方に直接メタライズされるように、複数のビア及び複数の金属インターコネク
トを形成するために第 1 及び第 2 の未切断ラミネート可撓性層をパターンニングする段階と
を含んでなる方法。

【請求項 1 2】

第 1 の未切断ラミネート可撓性層を前記中央ラミネート可撓性層に真空ラミネートする
段階と、

第 2 の未切断ラミネート可撓性層を前記中央ラミネート可撓性層に真空ラミネートする
段階と

をさらに含む、請求項 1 1 記載の方法。

【請求項 1 3】

追加のラミネート可撓性層を接着材料によって第 1 及び第 2 の未切断ラミネート可撓性
層の各々に固定する段階と、

複数のビア及び複数の金属インターコネク
トを形成するために前記追加のラミネート可
撓性層の各々をパターンニングする段階であ
って、前記複数の金属インターコネク
トの各々が、それぞれのビアを通して延在し、第 1 及び第 2 の未切断ラミネート可撓性層のそれぞ
れ一方の上の金属インターコネク
トにメタライズされる段階と

ことをさらに含む、請求項 1 2 記載の方法。

【請求項 1 4】

前記チップ開口部を形成する段階が、前記チップ開口部内に前記チップを配置したとき
に前記チップの周りに周縁凹部領域が存在するように、前記チップの面積よりも大きな面
積を有するチップ開口部を形成することを含んでいて、前記周縁凹部領域は、第 1 及び第
2 の未切断ラミネート可撓性層を前記中央ラミネート可撓性層に真空ラミネートすること
により接着材料で完全に充填され、前記チップの周りにボイドが存在しなくなる、請求項
1 2 記載の方法。

【請求項 1 5】

第 1 及び第 2 の未切断ラミネート可撓性層が、前記接着材料の硬化が起こらない温度で
前記中央ラミネート可撓性層に付着される、請求項 1 1 記載の方法。

【請求項 1 6】

第 1 及び第 2 の未切断ラミネート可撓性層をパターンニングする段階が、

第 1 の方向から第 1 の未切断ラミネート可撓性層中に前記複数のビアを形成し、
第 2 の方向から第 2 の未切断ラミネート可撓性層中に前記複数のビアを形成する
ことを含む、請求項 1 1 記載の方法。

【請求項 1 7】

複数のビア及び前記複数のビアを通して延在する複数の金属インターコネクトを形成するために中央ラミネート可撓性層を事前パターンニングする段階であって、前記複数の金属インターコネクトが前記中央ラミネート可撓性層の対向する第 1 及び第 2 の表面の各々にインターコネクトを形成する段階と、

前記中央ラミネート可撓性層を貫通するダイ開口部を形成する段階と、

第 1 の未切断ラミネート可撓性層を接着材料によって前記中央ラミネート可撓性層の第 1 の表面に付着させる段階と、

前記中央ラミネート可撓性層の前記ダイ開口部内で前記接着材料の上にダイを配置する段階であって、前記ダイが前記中央ラミネート可撓性層の厚さに等しい厚さを有する段階と、

第 2 の未切断ラミネート可撓性層を接着材料によって前記中央ラミネート可撓性層の第 2 の表面に付着させる段階と、

第 1 の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間及び第 2 の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間の前記接着材料を同時に一緒に硬化させる段階と、

複数のビア及び複数の金属インターコネクトを形成するために第 1 及び第 2 の未切断ラミネート可撓性層の両面パターンニングを実行する段階であって、第 1 の未切断ラミネート可撓性層の前記複数のビア及び前記複数の金属インターコネクトが第 1 の方向から形成され、第 2 の未切断ラミネート可撓性層の前記複数のビア及び前記複数の金属インターコネクトが第 1 の方向とは逆の第 2 の方向から形成される段階と

を含んでなるプロセスによって製造した埋込みチップパッケージ。

【請求項 1 8】

前記プロセスが、前記ダイを囲む周縁凹部領域内に存在するボイドが前記接着材料で充填されるように、第 1 及び第 2 の未切断ラミネート可撓性層を前記中央ラミネート可撓性層に真空ラミネートする段階をさらに含む、請求項 1 7 記載の埋込みチップパッケージ。

【請求項 1 9】

前記ダイが、前記中央ラミネート可撓性層の厚さに等しい厚さを有する、請求項 1 7 記載の埋込みチップパッケージ。

【請求項 2 0】

前記埋込みチップ構造が、前記中央ラミネート可撓性層上の第 1 及び第 2 の未切断ラミネート可撓性層の両面ラミネーション並びに第 1 の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間及び第 2 の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間に同じ接着材料を塗工することに基づいて完全にバランスのとれた構造を備える、請求項 1 7 記載の埋込みチップパッケージ。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明の実施形態は、一般に集積回路パッケージに関し、より詳細には、チップボンダッド又は電気部品接続パッドへの直接的な低抵抗金属インターコネクトを使用して、高デバイス速度、低電力消費、及び小型化が可能となる埋設ダイビルドアップに関する。埋設ダイモジュールは 1 以上のダイ又は電子部品を内蔵するものとして製造することができる。複数のラミネート可撓性層を通してルーティングされた金属インターコネクトによって、複数のダイ又は電子部品を入力／出力システムに電氣的に接続する。

【背景技術】

【0 0 0 2】

集積回路がますます小さくなり、動作性能がより良好になるにつれて、集積回路（ＩＣ）パッケージング用のパッケージング技術は、それに応じてリード付パッケージから、ラミネート系ボールグリッドアレイ（ＢＧＡ）パッケージへ、チップスケールパッケージング（ＣＳＰ）へ、次にフリップチップパッケージ、さらに現在は埋設ダイノ埋込みチップビルドアップパッケージングへと進化した。ＩＣチップパッケージング技術の進歩は、より優れた性能、さらなる小型化、より高い信頼性を実現することがますます求められることによって拍車がかけられている。新たなパッケージング技術は、大規模製造を目的とするパッチ製造の可能性をさらにもたらし、これによって規模の経済をもたらすものでなければならない。

【０００３】

10

ＩＣチップパッケージング要件の拡大により、既存の埋設ダイビルドアッププロセスが困難になる。すなわち、多くの現在の埋設ダイモジュールでは、リディストリビューション層を増やすことが望ましく、８層以上のリディストリビューション層が一般的である。１以上のダイがＩＣ基板上に最初に置かれ、その後リディストリビューション層が層毎に付着される標準的な埋設ダイビルドアッププロセスは、ルーティング及びインターコネクションシステムに湾曲を引き起こすことがあり、成形エポキシ応力バランス層又は金属補強材の使用を必要とする。

【０００４】

既存の埋設ダイビルドアッププロセスに対する別の難題は、製造サイクルノビルドアップサイクルの時間である。ビルドアップ時間を増す主な要因は、複数のベーキング段階など、埋設ダイモジュールに含まれる複数の接着層を硬化させるために実施される複数の硬化段階である。

20

【先行技術文献】

【特許文献】

【０００５】

【特許文献１】米国特許第８００８１２５号

【発明の概要】

【発明が解決しようとする課題】

【０００６】

したがって、製造サイクル時間を短縮し、補強材を使用せずにモジュールの湾曲を最小にしつつ複数のラミネート層を付着させることができる埋設ダイ用の製造方法が求められている。

30

【課題を解決するための手段】

【０００７】

本発明の実施形態は、完全にバランスのとれたモジュールの構成をもたらし両面方式で複数のラミネート可撓性層をダイの周りに付着させる埋設ダイモジュールビルドアッププロセスを提供することによって、上述の短所を克服する。モジュール内の複数の接着剤層を硬化させるために、１回の硬化段階が実施され、これによってビルドアップ時間を短縮する。

【０００８】

40

本発明の一態様によれば、埋設ダイモジュールを形成する方法は、初期ラミネート可撓性層を用意する段階と、初期ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターコネクトを形成する段階であって、複数の金属インターコネクトが、初期ラミネート可撓性層の対向する第１及び第２の表面の各々にインターコネクトを形成するようにそれぞれのビアを通して延在する段階と、初期ラミネート可撓性層を貫通するダイ開口部を形成する段階を含む。本方法はまた、第１の未切断ラミネート可撓性層を接着材料によって初期ラミネート可撓性層の第１の固定する段階と、初期ラミネート可撓性層のダイ開口部内で接着材料上にダイを配置する段階と、第２の未切断ラミネート可撓性層を接着材料によって初期ラミネート可撓性層の第２の表面に固定する段階と、第１の未切断ラミネート可撓性層と初期ラミネート可撓性層との間及び第２の未切断ラミネート可撓性層

50

と初期ラミネート可撓性層との間の接着材料を硬化させる段階と、第1及び第2の未切断ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターコネクトを形成する段階であって、複数の金属インターコネクトの各々が、それぞれのビアを通して延在し、初期ラミネート可撓性層上の金属インターコネクト及びダイ上のダイパッドのうちの一方にメタライズされる段階とを含む。

【0009】

本発明の別の態様によれば、埋込みチップパッケージを形成する方法は、中央ラミネート層中に複数のビアを形成する段階と、中央ラミネート層の対向する第1及び第2の表面の各々にインターコネクトが形成されるように、複数のビアを通して延在する複数の金属インターコネクトを形成する段階と、中央ラミネート層を貫通するチップ開口部を形成する段階と、第1の未切断ラミネート層を接着材料によって中央ラミネート層の第1の表面に付着させる段階と、中央ラミネート層のチップ開口部内で接着材料上にチップを配置する段階であって、チップが中央ラミネート層の厚さに等しい厚さを有する段階とを含む。本方法はまた、第2の未切断ラミネート層を接着材料によって中央ラミネート層の第2の表面に付着させる段階と、第1の未切断ラミネート層と中央ラミネート層との間及び第2の未切断ラミネート層と中央ラミネート層との間の接着材料を硬化させる段階と、複数の金属インターコネクトの各々が、それぞれのビアを通して延在し、中央ラミネート層上の金属インターコネクト及びチップ上のチップパッドのうちの一方に直接メタライズされるように、複数のビア及び複数の金属インターコネクトを形成するために第1及び第2の未切断ラミネート層をパターンニングする段階を含む。

【0010】

本発明のさらに別の態様によれば、埋込みチップパッケージは、複数のビア及びこの複数のビアを通して延在する複数の金属インターコネクトを形成するために中央ラミネート層を事前パターンニングし、複数の金属インターコネクトが中央ラミネート層の対向する第1及び第2の表面の各々にインターコネクトを形成する段階を含むプロセスによって製造される。本プロセスはまた、中央ラミネート層を貫通するダイ開口部を形成する段階と、第1の未切断ラミネート層を接着材料によって中央ラミネート層の第1の表面に付着させる段階と、中央ラミネート層のダイ開口部内で接着材料の上にダイを配置する段階であって、ダイが中央ラミネート層の厚さに等しい厚さを有する段階と、第2の未切断ラミネート層を接着材料によって中央ラミネート層の第2の表面に付着させる段階と、第1の未切断ラミネート可撓性層とベースラミネート可撓性層との間及び第2の未切断ラミネート可撓性層とベースラミネート可撓性層との間の接着材料を同時に一緒に硬化させる段階と、複数のビア及び複数の金属インターコネクトを形成するために第1及び第2の未切断ラミネート可撓性層の両面パターンニングを実行する段階であって、第1の未切断ラミネート可撓性層の複数のビア及び複数の金属インターコネクトが第1の方向から形成され、第2の未切断ラミネート可撓性層の複数のビア及び複数の金属インターコネクトが第1の方向とは逆の第2の方向から形成される段階を含む。

【0011】

これらの及びその他の利点及び特徴は、添付の図面と共に本方法の好ましい実施形態の下記の詳細な説明を併せ読めばさらに容易に理解されるであろう。

【0012】

図面は、本発明を実行するために現在想定される実施形態を図示する。

【図面の簡単な説明】

【0013】

【図1】本発明の一実施形態による複数の埋設ダイモジュールの上面図である。

【図2】本発明の一実施形態による製造/ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図3】本発明の一実施形態による製造/ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図4】本発明の一実施形態による製造/ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

イモジュールの模式的な断面側面図である。

【図 5】本発明の一実施形態による製造 / ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図 6】本発明の一実施形態による製造 / ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図 7】本発明の一実施形態による製造 / ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図 8】本発明の一実施形態による製造 / ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図 9】本発明の一実施形態による製造 / ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

10

【図 10】本発明の一実施形態による製造 / ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図 11】本発明の一実施形態によるボールグリッドアレイ (B G A) パッケージに連結した埋設ダイモジュールの模式的な断面側面図である。

【図 12】本発明の一実施形態による埋設ダイモジュールの積層した配列の模式的な断面側面図である。

【図 13】本発明の一実施形態による埋設ダイモジュールの模式的な断面側面図である。

【発明を実施するための形態】

【 0 0 1 4 】

20

本発明は、埋設ダイモジュール（すなわち、埋込みチップパッケージ）を形成する方法を提供する。埋設ダイモジュールは、ラミネート可撓性層及びこのラミネート層に関連してチップ又は電気部品を配置することを使用して製造される。埋設ダイモジュール中の（ 1 以上の）ダイ / 電気部品は、パターンを形成したラミネート層中に形成した金属インターコネクトによってもたらされる直接金属接続によって入力 / 出力（ I / O ）システムに接続される。

【 0 0 1 5 】

本発明の実施形態は、複数のパターンを形成したラミネート可撓性層（すなわち、リディストリビューション層）内に埋め込まれた 1 以上のダイ（すなわち、チップ）を含む埋設ダイモジュールのビルドアップに関する。埋設ダイモジュール中に埋め込まれたチップが、以下具体的にダイ又はチップとして図 1 ~ 図 12 の実施形態において参照されるが、他の電気部品をダイの代わりに埋設ダイモジュール中で置き換えることができ、したがって、本発明の実施形態は、埋設ダイモジュール中にチップ / ダイを埋め込むことだけに限定されないことを理解されたい。すなわち、下記の埋設ダイモジュール実施形態におけるダイ / チップの使用は、埋設ダイモジュール中に設けることができる抵抗器、キャパシタ、インダクタ、又は他の類似のデバイスなどの他の電気部品を網羅することをも理解されたい。

30

【 0 0 1 6 】

図 1 を参照して、複数の製造した埋設ダイモジュール 10 又は埋込みチップパッケージを、本発明の例示的な実施形態にしたがって示す。各埋設ダイモジュール 10 は、複数のラミネート可撓性層 14（すなわち、リディストリビューション層）と接続され、その内部に埋め込まれた 1 以上のチップ 12（すなわち、ダイ）を含む。各チップ 12 は、シリコン又は G a A s などの半導電性材料から形成され、集積回路（ I C ）レイアウトがその表面上に形成されるように準備される。複数のラミネート層 14 の各々は、（ 1 以上の）チップ 12 に関連して置くことができる事前成形したラミネートシート又は膜の形態である。ラミネート層 14 を、 K a p t o n（登録商標）、U l t e m（登録商標）、ポリテトラフルオロエチレン（ P T F E ）、又は液晶ポリマー（ L C P ）もしくはポリイミド材料などの別のポリマー膜から形成することができる。図 1 に示すように、各埋設ダイモジュール 10 は、埋設ダイモジュールビルドアッププロセスが枠 16 上で実行された状態で、隣接する埋設ダイモジュール 10 間の領域内のラミネート層 14 を貫通してダイシングす

40

50

ることによって形成される。

【 0 0 1 7 】

図 2 ~ 図 1 0 を参照して、複数の埋設ダイモジュール 1 0 の各々を製造するための技法を、本発明の一実施形態にしたがって説明する。単一埋設ダイモジュールビルドアッププロセスの断面を、ビルドアッププロセスの可視化を容易にするために図 2 ~ 図 1 0 の各々に示す。

【 0 0 1 8 】

本発明の一実施形態によれば、埋設ダイモジュールビルドアッププロセスは、未切断の初期又は「中央」ラミネート可撓性層 1 8 を用意し、パターニングすることで始まる。一実施形態によれば、初期ラミネート可撓性層 1 8 は、K a p t o n (登録商標)ラミネート可撓性物の形態であるが、上に引用したように、U l t e m (登録商標)、ポリテトラフロロエチレン (P T F E)、又は液晶ポリマー (L C P) もしくはポリイミド材料などの別のポリマー膜などの他の適切な材料をやはり採用することができる。初期ラミネート可撓性層 1 8 は、下記に詳細に説明するように、初期ラミネート可撓性層 1 8 中に形成した開口部内に超薄ダイを配置することに適応するために、5 0 マイクロメートル近辺の厚さを有する。

【 0 0 1 9 】

図 2 の初期ラミネート可撓性層 1 8 をパターニングする際に、ラミネート層を貫通する複数のビア 2 0 を形成する。例示的な実施形態によれば、ビア 2 0 を、レーザアブレーションプロセス又はレーザ穿孔加工プロセスによって形成する。或いは、プラズマエッチングプロセス、フォトリソグラフィプロセス、又は機械的穿孔加工プロセスを含む他の方法によって、ビア 2 0 を形成することができることをも理解されたい。ビア 2 0 を形成すると、金属層 / 材料 (例えば、シード金属及び / 又は銅) を次に、例えば、スパッタリング、電気めっき、及び / 又は無電解塗工プロセスによってラミネート可撓性層 1 8 上に付着させ、それから金属インターコネクタ 2 2 へと形成する。本発明の一実施形態によれば、ビア 2 0 を通って延在し、初期ラミネート可撓性層 1 8 の第 1 の表面 2 4 及び初期ラミネート可撓性層 1 8 の第 2 の表面 2 6 の各々にインターコネクタ 2 2 を形成する金属インターコネクタ 2 2 を形成するように、金属層 / 材料をパターニングしエッチングする。別の一実施形態によれば、初期ラミネート可撓性層 1 8 表面 / 内部に既に形成した複数のビア 2 0 及び複数の金属インターコネクタ 2 2 を有する「事前にパターニングした」層として、初期ラミネート可撓性層 1 8 を設けることができることを理解されたい。

【 0 0 2 0 】

埋設ダイモジュールビルドアッププロセスの次の段階では、図 3 に示すように、ダイ開口部 2 8 を、初期ラミネート可撓性層 1 8 中に形成する。ダイ開口部 2 8 は、その中に配置すべきダイ (すなわち、図 6 のダイ 3 0) のサイズ及び形状と基本的に整合するサイズ及び形状のものであり、開口部 2 8 の中にダイを受容することに適応するようにわずかに大きなサイズにされる。図 3 に示すように、初期ラミネート可撓性層 1 8 の得られる形状は、「窓枠」構造のものである。本発明の実施形態によれば、開口部 2 8 を、レーザ切断及びダイ打抜き加工操作のうちの 1 つによって形成することができる。

【 0 0 2 1 】

ここで図 4 ~ 図 5 を参照して、埋設ダイモジュールビルドアッププロセスは、初期ラミネート可撓性層 1 8 に接合すべき一面上にコーティング又は塗工した接着材料 / 層 3 4 を有する未切断ラミネート可撓性層 3 2 を用意することに続く。未切断ラミネート可撓性層 3 2 は、無地又はパターニングしていないラミネート可撓性物である。未切断ラミネート可撓性層 3 2 を、初期ラミネート可撓性層 1 8 の第 1 の表面 2 4 上に配置し (すなわち、その上にラミネートし)、図 5 に示すように、未切断ラミネート可撓性層 3 2 が初期ラミネート可撓性層 1 8 中に形成したダイ開口部 2 8 の一方の側を覆った状態で、接着剤 3 4 によって初期ラミネート可撓性層 1 8 に固定する。一実施形態によれば、接着材料 3 4 の硬化が起こらない温度で真空ラミネーションを実行しながら、未切断ラミネート可撓性層 3 2 を真空ラミネーションによって初期ラミネート可撓性層 1 8 に付着させる。

【 0 0 2 2 】

初期ラミネート可撓性層 1 8 上に未切断ラミネート可撓性層 3 2 を配置すると、図 6 に示すように、ダイ 3 0 を初期ラミネート可撓性層 1 8 内に形成したダイ開口部 2 8 内に配置する。ダイ 3 0 を、未切断ラミネート可撓性層 3 2 に塗工した接着材料 3 4 によって開口部 2 8 内に固定する。本発明の例示的な実施形態によれば、図 6 に示すように、ダイ 3 0 は、初期ラミネート可撓性層 1 8 の厚さに等しい厚さ又は一致する厚さを有する「超薄ダイ」の形態である。したがって、例えば、初期ラミネート可撓性層 1 8 及びダイ 3 0 の各々を、5 0 マイクロメートル近辺の一致する厚さを有するように構成することができる。

【 0 0 2 3 】

図 6 に示すように、開口部 2 8 中へとダイ 3 0 を配置すると、空所 / ボイド周縁凹部領域 3 6 が、ダイ 3 0 と初期ラミネート可撓性層 1 8 との間に存在したまま残る。未切断ラミネート可撓性層 3 2 を初期ラミネート可撓性層 1 8 に固定するために実施される真空ラミネーション段階はまた、周縁凹部領域 3 6 内に存在するボイドを（少なくとも部分的に）解消するように働く。すなわち、真空ラミネーションを実行する際に、接着材料 3 4 は周縁凹部領域 3 6 に引き込まれ、周縁凹部領域が少なくとも部分的に解消 / 充填される。

【 0 0 2 4 】

埋設ダイモジュールビルドアッププロセスは、図 7 に示すように、初期ラミネート可撓性層 1 8 の第 2 の表面 2 6 上及びまだ露出しているダイ 3 0 の表面上に付着される別の未切断ラミネート可撓性層 3 8 を設けることで続く。未切断ラミネート可撓性層 3 8 は、無地又はパターニングしていないラミネート可撓性物であり、初期ラミネート可撓性層 1 8 上に配置され（すなわち、ラミネートされ）、接着材料 / 層 3 4 によって初期ラミネート可撓性層 1 8 に固定される。初期ラミネート可撓性層 1 8 上に未切断ラミネート可撓性層 3 8 を置く際に、真空ラミネーション（すなわち、真空ベーキング）段階を実行して、初期ラミネート可撓性層 1 8 に未切断ラミネート可撓性層 3 8 を固定する。周縁凹部領域 3 6 内のボイドを少なくとも部分的に解消し周縁凹部領域を充填するように周縁凹部領域 3 6 中へと接着材料 3 4 を引き込むことによって、真空ラミネーションはまた、ダイ 3 0 と初期ラミネート可撓性層 1 8 との間の周縁凹部領域 3 6 内に存在するボイドを（少なくとも部分的に）解消する / 充填するように機能する。前述の通り、この真空ラミネーションを、接着材料の硬化が起こらない温度で実行する。

【 0 0 2 5 】

初期ラミネート可撓性層 1 8 中の開口部 2 8 内にダイ 3 0 を配置し、初期ラミネート可撓性層 1 8 及びダイ 3 0 に未切断ラミネート可撓性層 3 2、3 8 をラミネートすると、接着層 3 4 の硬化を実行する。一実施形態によれば、硬化を、加圧ベーキング操作によって実現することができるが、他の適切な硬化プロセスを採用することができることを理解されたい。有利なことに、本発明の実施形態によれば、1 回のベーキング / 硬化段階だけを、両方の接着層 3 4 を硬化させるために実行する、それゆえ、埋設ダイモジュールのビルドアップに関連する処理時間及びコストを削減する。

【 0 0 2 6 】

ここで図 8 を参照して、ビルドアップ技術の次の段階では、未切断ラミネート可撓性層 3 2、3 8 を貫通してビアを穿孔加工して複数のビア 2 0 を形成するために、未切断ラミネート可撓性層 3 2、3 8 をパターニングする。金属インターコネク 2 2 を露出させるように、ビア 2 0 を、初期リディストリビューション層 1 8 上に形成された金属インターコネク 2 2 に対応する位置のところに形成する。追加のビア 2 0 を、ダイ 3 0 上のパッド 4 0 まで穿孔加工し、その結果これらのパッドを露出させる。例示的な実施形態によれば、ビア 2 0 を、レーザアブレーションプロセス又はレーザ穿孔加工プロセスによって形成する。或いは、ビア 2 0 を、プラズマエッチングプロセス、フォトリソグラフィプロセス、又は機械的穿孔加工プロセスを含む他の方法によって形成することができることを理解されたい。次に、例えば、スパッタリング又は電気めっきプロセスによって、金属層 / 材料（例えば、シード金属及び / 又は銅）を、未切断ラミネート可撓性層 3 2、3 8 上

10

20

30

40

50

に付着させ、それから金属インターコネクタ 22 へと形成する。ラミネート可撓性層 32、38 の外向き表面 42 からビア 20 まで貫通して延在する金属インターコネクタ 22 を形成するように、金属層 / 材料をパターニングしエッチングする。ラミネート可撓性層 32、38 上の金属インターコネクタ 22 は、したがって、初期ラミネート可撓性層 18 上のインターコネクタ 22 との電氣的接続及びダイパッド 40 への直接の金属的かつ電氣的接続を形成する。

【0027】

図 8 に示すように、初期ラミネート可撓性層 18 の第 1 の表面 24 に付着された未切断ラミネート可撓性層 32 に対しては、ビア 20 を第 1 の方向 44 から形成する（すなわち、穿孔加工する、レーザアブレーションする）。すなわち、未切断ラミネート可撓性層 32 中のビア 20 を上から下に形成する。反対に、初期ラミネート可撓性層 18 の第 2 の表面 26 に付着された未切断ラミネート可撓性層 38 に対しては、ビア 20 を、第 1 の方向 44 の反対である第 2 の方向 46 から穿孔加工する。すなわち、未切断ラミネート可撓性層 38 中のビア 20 を、下から上へ穿孔加工する。

【0028】

ここで図 9 を参照して、製造技法の次の段階では、追加の未切断ラミネート可撓性層 48、50 を、未切断ラミネート可撓性層 32、38 上にラミネートし、引き続いてパターニングする。追加のラミネート可撓性層 48、50 は、初期ラミネート可撓性層 18 から外へと広がる同じ数のラミネート可撓性層を有するバランスのとれた埋設ダイモジュールを形成するように、接着材料 51 によって埋設ダイモジュールの対向する表面に付着される未切断ラミネート可撓性層の形態である。すなわち、初期ラミネート可撓性層 18 は、「中央」ラミネート可撓性層を形成し、追加のラミネート可撓性層 48、50 が、初期ラミネート可撓性層 18 の対向する面に（すなわち、初期ラミネート可撓性層 18 の第 1 及び第 2 の表面 24、26 の両方の上に）付着される。かかる両面ラミネートプロセスは、初期ラミネート可撓性層 18 に加わる応力を小さくするように働き、初期ラミネート可撓性層 18 の湾曲を防止する。

【0029】

図 9 に示すように、複数のビア 20 を、追加のラミネート可撓性層 48、50 の各々の中に形成する。追加のラミネート可撓性層 48、50 の各々を隣接する未切断ラミネート可撓性層 32、38 に電氣的に接続するように、金属インターコネクタ 22 を、ビア 20 を通って下まで、追加のラミネート可撓性層 48、50 を貫通して延在するようにやはり形成し / パターニングする。ラミネート可撓性層 32、38 のパターニングと同様に、追加のラミネート可撓性層 48、50 のパターニングを、両面パターニングプロセスにより実行する。すなわち、ラミネート可撓性層 48 中に形成するビア 20 を、第 1 の方向 44 から（すなわち、上から下へ）穿孔加工し / レーザアブレーションし、一方で、ラミネート可撓性層 50 中に形成するビア 20 を、第 2 の方向 46 から（すなわち、下から上へ）穿孔加工する / レーザアブレーションする。

【0030】

本発明の実施形態によれば、層 48、50 よりも多くのさらに追加のラミネート可撓性層を、埋設ダイモジュールのさらなるビルドアップ中に付着させることができ、付着させる追加のラミネート可撓性層の数は埋設ダイモジュールの設計考慮事項に依存することを理解されたい。

【0031】

ここで図 10 を参照して、すべての追加のラミネート可撓性層 48、50 を付着させた後で、はんだマスク層 52 を、埋設ダイモジュールの対向する表面上の最外層のラミネート可撓性層 48、50 に付着させる。はんだマスク 52 は、埋設ダイモジュールへの別個のパッケージ / モジュールの接続を与える。例えば、一実施形態によれば、図 11 に示すように、ボールグリッドアレイ（BGA）パッケージ 54 を、埋設ダイモジュール 10 に組み立てる又はその上に積み重ねる。別の一実施形態によれば、図 12 に示すように、別個の埋設ダイモジュール 56 を、埋設ダイモジュール 10 上に積み重ねる。一実施形態に

よれば、積み重ねた埋設ダイモジュール 10、56 が、ボールグリッドアレイ 58 によって一緒に結合されるが、例えば、ランドグリッドアレイ又は導電性エポキシをまた、モジュールと一緒に結合させるために使用することができることを理解されたい。図 12 は、垂直配列で 2 つの埋設ダイモジュール 10、56 の積み重ねを示しているが、さらに多くの数の埋設ダイモジュールを相互に積み重ねることができることを理解されたい。

【0032】

ここで図 13 を参照して、本発明の別の一実施形態によれば、共通水平面内に配列され / 付着された第 1 のダイ 62 及び第 2 のダイ 64 を含む埋設ダイモジュール 60 を示す。図 13 の実施形態によれば、第 1 及び第 2 のダイ 62、64 の各々は、初期ラミネート可撓性層 66 の厚さに一致する厚さを有する。第 1 及び第 2 のダイ 62、64 の各々を、同じ水平面内に配列されるように、初期ラミネート可撓性層 66 中に形成した別個のダイ開口部 68、70 内に置く。複数のビア 20 及びこのビア 20 を貫通して下へ延在する金属インターコネク 22 を、隣接する未切断ラミネート可撓性層 72、74 中にパターンニングし、その結果、金属インターコネク 22 が第 1 及び第 2 のダイ 62、64 の各々の上のパッド 76 まで延在する。すなわち、金属インターコネク 22 は、パッド 76 まで下へ延在して、第 1 及び第 2 のダイ 62、64 のダイパッド 76 への直接の金属的かつ電氣的な接続を形成する。同じ平面、すなわち、ラミネート可撓性層 66) 上に第 1 及び第 2 のダイ 62、64 を横並びに埋め込むことは、埋設ダイモジュール 60 中のラミネート可撓性層の数を削減することができ、したがって、埋設ダイモジュール 60 の全体の厚さを薄くすること及び関連する製造コストの削減に役立つ。

【0033】

都合のよいことに、本発明の実施形態は、したがって、短い製造サイクル時間を有する埋設ダイモジュールビルドアッププロセスを提供し、これは補強材を使用せずに湾曲を最小にしつつ複数のラミネート層を付着させることができる。ビルドアッププロセスは、硬化に関する処理時間とコストを削減させるために、(複数の硬化させる段階を介して) 複数の接着層を硬化させることを 1 回の硬化段階に統合し、ダイの周りの周縁凹部領域が完全に充填される状態で、ダイの周りのすべてのボイドを完全に除去するための真空ラミネーション段階を採用する。加えて、ビルドアッププロセスは、両面ラミネーション及びそこに含まれるビア形成プロセスに基づき、並びに埋設されるダイの両側に同一の接着剤を使用することに基づいて、完全にバランスのとれたモジュールを提供する。ビルドアッププロセスから得られる完成した埋設ダイモジュールは、積層したダイモジュールの形態を提供するために、非常に薄く、追加の埋設ダイモジュールと互換性がある。本発明の埋設ダイモジュールビルドアップ技法に基づいて、他の既存の埋設ダイモジュールビルドアップ技法よりも、薄い厚さ、制御した平坦度、改善された設計密度、高い解像度、及び改善された電氣的性能を有する埋設ダイモジュールを、このように構築することができる。

【0034】

したがって、本発明の一実施形態によれば、埋設ダイモジュールを形成する方法は、初期ラミネート可撓性層を用意する段階と、初期ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターコネクを形成する段階であって、複数の金属インターコネクが、初期ラミネート可撓性層の対向する第 1 及び第 2 の表面の各々にインターコネクを形成するようにそれぞれのビアを通して延在する段階と、初期ラミネート可撓性層を貫通するダイ開口部を形成する段階を含む。本方法はまた、第 1 の未切断ラミネート可撓性層を接着材料によって初期ラミネート可撓性層の第 1 の固定する段階と、初期ラミネート可撓性層のダイ開口部内で接着材料上にダイを配置する段階と、第 2 の未切断ラミネート可撓性層を接着材料によって初期ラミネート可撓性層の第 2 の表面に固定する段階と、第 1 の未切断ラミネート可撓性層と初期ラミネート可撓性層との間及び第 2 の未切断ラミネート可撓性層と初期ラミネート可撓性層との間の接着材料を硬化させる段階と、第 1 及び第 2 の未切断ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターコネクを形成する段階であって、複数の金属インターコネクの各々が、それぞれのビアを通して延在し、初期ラミネート可撓性層上の金属インターコネク及びダイ上のダ

イパッドのうちの一方にメタライズされる段階とを含む。

【 0 0 3 5 】

本発明の別の一実施形態によれば、埋込みチップパッケージを形成する方法は、中央ラミネート層中に複数のビアを形成する段階と、中央ラミネート層の対向する第 1 及び第 2 の表面の各々にインターコネク트가形成されるように、複数のビアを通して延在する複数の金属インターコネク트를形成する段階と、中央ラミネート層を貫通するチップ開口部を形成する段階と、第 1 の未切断ラミネート層を接着材料によって中央ラミネート層の第 1 の表面に付着させる段階と、中央ラミネート層のチップ開口部内で接着材料上にチップを配置する段階であって、チップが中央ラミネート層の厚さに等しい厚さを有する段階とを含む。本方法はまた、第 2 の未切断ラミネート層を接着材料によって中央ラミネート層の第 2 の表面に付着させる段階と、第 1 の未切断ラミネート層と中央ラミネート層との間及び第 2 の未切断ラミネート層と中央ラミネート層との間の接着材料を硬化させる段階と、複数の金属インターコネク트의各々が、それぞれのビアを通して延在し、中央ラミネート層上の金属インターコネク트及びチップ上のチップパッドのうちの一方に直接メタライズされるように、複数のビア及び複数の金属インターコネク트를形成するために第 1 及び第 2 の未切断ラミネート層をパターンニングする段階とを含む。

10

【 0 0 3 6 】

本発明のさらに別の一実施形態によれば、埋込みチップパッケージは、複数のビア及びこの複数のビアを通して延在する複数の金属インターコネク트를形成するために中央ラミネート層を事前パターンニングし、複数の金属インターコネク트가中央ラミネート層の対向する第 1 及び第 2 の表面の各々にインターコネク트를形成する段階を含むプロセスによって製造される。本プロセスはまた、中央ラミネート層を貫通するダイ開口部を形成する段階と、第 1 の未切断ラミネート層を接着材料によって中央ラミネート層の第 1 の表面に付着させる段階と、中央ラミネート層のダイ開口部内で接着材料の上にダイを配置する段階であって、ダイが中央ラミネート層の厚さに等しい厚さを有する段階と、第 2 の未切断ラミネート層を接着材料によって中央ラミネート層の第 2 の表面に付着させる段階と、第 1 の未切断ラミネート可撓性層とベースラミネート可撓性層との間及び第 2 の未切断ラミネート可撓性層とベースラミネート可撓性層との間の接着材料を同時に一緒に硬化させる段階と、複数のビア及び複数の金属インターコネク트를形成するために第 1 及び第 2 の未切断ラミネート可撓性層の両面パターンニングを実行する段階であって、第 1 の未切断ラミネート可撓性層の複数のビア及び複数の金属インターコネク트가第 1 の方向から形成され、第 2 の未切断ラミネート可撓性層の複数のビア及び複数の金属インターコネク트가第 1 の方向とは逆の第 2 の方向から形成される段階とを含む。

20

30

【 0 0 3 7 】

本発明を限られた数の実施形態にだけ関連して詳細に説明してきたが、本発明がかかる開示した実施形態に限定されないことが、容易に理解されるはずである。それどころか、本発明は、これまでに説明していない任意の数の変形形態、代替形態、置換形態又は等価な配置を組み入れるように修正することができ、しかしこれらは本発明の精神及び範囲に対応する。加えて、本発明の様々な実施形態を説明してきたが、本発明の態様が説明した実施形態の一部だけを含むことができることを理解されたい。したがって、本発明は、上記の記載によって限定されるように見なされないだけでなく、別記の特許請求の範囲の範囲によって限定されるだけである。

40

【 符号の説明 】

【 0 0 3 8 】

- 1 0 埋設ダイモジュール
- 1 2 チップ
- 1 4 ラミネート層
- 1 6 枠
- 1 8 初期ラミネート可撓性層
- 2 0 ビア

50

2 2	金属インターコネクト	
2 4	第 1 の表面	
2 6	第 2 の表面	
2 8	開口部	
3 0	ダイ	
3 2	未切断ラミネート可撓性層	
3 4	接着材料	
3 6	周縁凹部領域	
3 8	未切断ラミネート可撓性層	
4 0	パッド	10
4 2	外向き表面	
4 4	第 1 の方向	
4 6	第 2 の方向	
4 8	追加の未切断ラミネート可撓性層	
5 0	追加の未切断ラミネート可撓性層	
5 1	接着材料	
5 2	はんだマスク層	
5 4	ボールグリッドアレイパッケージ	
5 6	埋設ダイモジュール	
5 8	ボールグリッドアレイ	20
6 0	埋設ダイモジュール	
6 2	第 1 のダイ	
6 4	第 2 のダイ	
6 6	初期ラミネート可撓性層	
6 8	ダイ開口部	
7 0	ダイ開口部	
7 2	隣接する未切断ラミネート可撓性層	
7 4	隣接する未切断ラミネート可撓性層	
7 6	パッド	

【図 1】

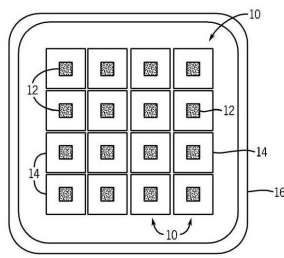


FIG. 1

【図 2】

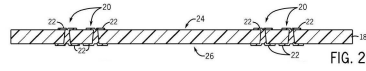


FIG. 2

【図 3】



FIG. 3

【図 4】

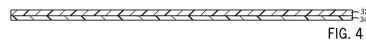


FIG. 4

【図 10】

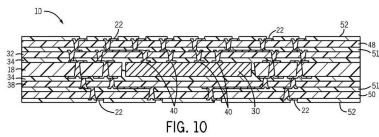


FIG. 10

【図 11】

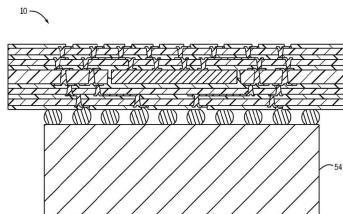


FIG. 11

【図 12】

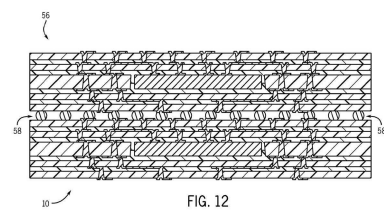


FIG. 12

【図 5】

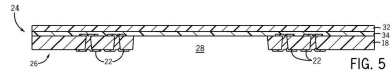


FIG. 5

【図 6】

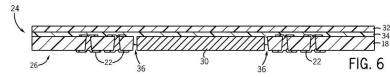


FIG. 6

【図 7】

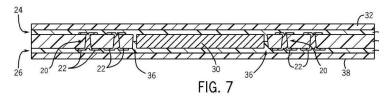


FIG. 7

【図 8】

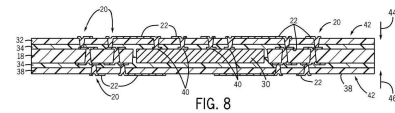


FIG. 8

【図 9】

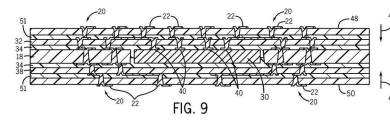


FIG. 9

【図 13】

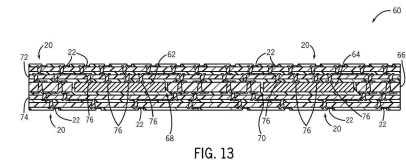


FIG. 13

フロントページの続き

- (72)発明者 ポール・アラン・マッコネリー
アメリカ合衆国、ニューヨーク州・１２３０９－１０２７、ニスカユナ、ビルディング・ケイ１－
３エイ５９、ワン・リサーチ・サークル
- (72)発明者 エリザベス・アン・バーク
アメリカ合衆国、ニューヨーク州・１２３０９－１０２７、ニスカユナ、ビルディング・ケイ１－
３エイ５９、ワン・リサーチ・サークル
- (72)発明者 スコット・スミス
アメリカ合衆国、ニューヨーク州・１２３０９－１０２７、ニスカユナ、ビルディング・ケイ１－
３エイ５９、ワン・リサーチ・サークル

審査官 秋山 直人

- (56)参考文献 国際公開第２０１１／０５８８７９（ＷＯ，Ａ１）
特開２００２－１６４４７５（ＪＰ，Ａ）
特開２０１１－２１６７４０（ＪＰ，Ａ）
特開２０１１－０２３６２６（ＪＰ，Ａ）

- (58)調査した分野(Int.Cl.，ＤＢ名)
H 0 1 L 2 3 / 1 2
H 0 1 L 2 5 / 0 4
H 0 1 L 2 5 / 1 8
H 0 5 K 3 / 4 6