

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6342120号
(P6342120)

(45) 発行日 平成30年6月13日(2018.6.13)

(24) 登録日 平成30年5月25日(2018.5.25)

(51) Int.Cl.		F I			
H01L	23/12	(2006.01)	H01L	23/12	N
H01L	25/04	(2014.01)	H01L	25/04	Z
H01L	25/18	(2006.01)	H05K	3/46	Q
H05K	3/46	(2006.01)	H05K	3/46	B
			H05K	3/46	N

請求項の数 20 外国語出願 (全 15 頁)

(21) 出願番号	特願2013-57468 (P2013-57468)
(22) 出願日	平成25年3月21日 (2013. 3. 21)
(65) 公開番号	特開2013-243345 (P2013-243345A)
(43) 公開日	平成25年12月5日 (2013. 12. 5)
審査請求日	平成28年3月14日 (2016. 3. 14)
(31) 優先権主張番号	13/431, 168
(32) 優先日	平成24年3月27日 (2012. 3. 27)
(33) 優先権主張国	米国 (US)

(73)特許権者 390041542
ゼネラル・エレクトリック・カンパニー
アメリカ合衆国、ニューヨーク州 123
45、スケネクタディ、リバーロード、1
番
(74)代理人 100137545
弁理士 荒川 聰志
(74)代理人 100105588
弁理士 小倉 博
(74)代理人 100129779
弁理士 黒川 優久
(74)代理人 100113974
弁理士 田中 拓人

最終頁に続く

(54) 【発明の名称】超薄埋設ダイモジュール及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

埋設ダイモジュールを形成する方法であって、初期ラミネート可撓性層を用意する段階と、

前記初期ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターロケクトを形成する段階であって、前記複数の金属インターロケクトが、前記初期ラミネート可撓性層の対向する第1及び第2の表面の各々にインターロケクトを形成するようにそれぞれのビアを通って延在する段階と、

前記初期ラミネート可撓性層を貫通するダイ開口部を形成する段階と、

第1の未切断ラミネート可撓性層を接着材料によって前記初期ラミネート可撓性層の第1の表面に固定する段階と、

前記初期ラミネート可撓性層の前記ダイ開口部内で前記接着材料上にダイを配置する段階と、

第2の未切断ラミネート可撓性層を接着材料によって前記初期ラミネート可撓性層の第2の表面に固定する段階と、

第1の未切断ラミネート可撓性層と前記初期ラミネート可撓性層との間及び第2の未切断ラミネート可撓性層と前記初期ラミネート可撓性層との間の前記接着材料を硬化させる段階と、

第1及び第2の未切断ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターロケクトを形成する段階であって、前記複数の金属インターロケクトの各々が、

それぞれのピアを通って延在し、前記初期ラミネート可撓性層上の金属インターロケクト及び前記ダイ上のダイパッドのうちの一方に直接メタライズされる段階とを含んでなる方法。

【請求項 2】

追加の未切断ラミネート可撓性層を接着材料によって第1及び第2の未切断ラミネート可撓性層の各々に固定する段階と、

複数のピア及び複数の金属インターロケクトを形成するために前記追加の未切断ラミネート可撓性層の各々を選択的にパターニングする段階であって、前記複数の金属インターロケクトの各々が、それぞれのピアを通って延在し、第1及び第2の未切断ラミネート可撓性層のそれぞれ一方の上の金属インターロケクトにメタライズされる段階とをさらに含む、請求項1記載の方法。 10

【請求項 3】

第1の未切断ラミネート可撓性層を前記初期ラミネート可撓性層に真空ラミネートする段階と、

第2の未切断ラミネート可撓性層を前記初期ラミネート可撓性層に真空ラミネートする段階と

をさらに含む、請求項1記載の方法。

【請求項 4】

前記ダイ開口部を形成する段階が、前記ダイ開口部内に前記ダイを配置したときに前記ダイの周りに周縁凹部領域が存在するように、前記ダイの面積よりも大きな面積を有するダイ開口部を形成することを含んでいて、前記周縁凹部領域は、第1及び第2の未切断ラミネート可撓性層を前記初期ラミネート可撓性層に真空ラミネートすることにより接着材料で完全に充填され、前記ダイの周りにボイドが存在しなくなる、請求項3記載の方法。 20

【請求項 5】

前記ダイが前記初期ラミネート可撓性層の厚さに等しい厚さを有する、請求項1記載の方法。

【請求項 6】

第1の未切断ラミネート可撓性層を前記初期ラミネート可撓性層の第1の表面に固定する段階が、

第1の未切断ラミネート可撓性層に前記接着材料をコーティングし、 30

第1の未切断ラミネート可撓性層を前記接着材料によって前記初期ラミネート可撓性層にラミネートする

ことを含む、請求項1記載の方法。

【請求項 7】

第1及び第2の未切断ラミネート可撓性層が、前記接着材料の硬化が起こらない温度で前記初期ラミネート可撓性層にラミネートされる、請求項6記載の方法。

【請求項 8】

前記初期ラミネート可撓性層であってその内部に形成された前記ダイ開口部内に前記ダイが配置されている初期ラミネート可撓性層が、前記埋設ダイモジュール内の中央ラミネート可撓性層であって、その第1及び第2の表面にそれぞれ同じ数の未切断ラミネート可撓性層が追加されている中央ラミネート可撓性層を含む、請求項1記載の方法。 40

【請求項 9】

前記複数の金属インターロケクトを形成する段階が、

前記初期ラミネート可撓性層上に金属材料を堆積し、

前記金属インターロケクトを形成するために前記金属材料をパターニングし、エッティングする

ことを含む、請求項1記載の方法。

【請求項 10】

前記初期ラミネート可撓性層を貫通する第2のダイ開口部を形成する段階と、

前記初期ラミネート可撓性層の第2のダイ開口部内で第1の未切断ラミネート可撓性層 50

上の前記接着材料上に第2のダイを配置する段階と
をさらに含む、請求項1記載の方法。

【請求項11】

埋込みチップパッケージを形成する方法であって、
中央ラミネート可撓性層中に複数のビアする段階と、

前記中央ラミネート可撓性層の対向する第1及び第2の表面の各々にインターロネクト
が形成されるように、前記複数のビアを通じて延在する複数の金属インターロネクトを形
成する段階と、

前記中央ラミネート可撓性層を貫通するチップ開口部を形成する段階と、

第1の未切断ラミネート可撓性層を接着材料によって前記中央ラミネート可撓性層の第
1の表面に付着させる段階と、

前記中央ラミネート可撓性層の前記チップ開口部内で前記接着材料上にチップを配置す
る段階であって、前記チップが前記中央ラミネート可撓性層の厚さに等しい厚さを有する
段階と、

第2の未切断ラミネート可撓性層を接着材料によって前記中央ラミネート可撓性層の第
2の表面に付着させる段階と、

第1の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間及び第2の未切
断ラミネート可撓性層と前記中央ラミネート可撓性層との間の前記接着材料を硬化させ
る段階と、

前記複数の金属インターロネクトの各々が、それぞれのビアを通じて延在し、前記中央
ラミネート可撓性層上の金属インターロネクト及び前記チップ上のチップパッドのうちの
一方に直接メタライズされるように、複数のビア及び複数の金属インターロネクトを形
成するために第1及び第2の未切断ラミネート可撓性層をパターニングする段階と
を含んでなる方法。

【請求項12】

第1の未切断ラミネート可撓性層を前記中央ラミネート可撓性層に真空ラミネートする
段階と、

第2の未切断ラミネート可撓性層を前記中央ラミネート可撓性層に真空ラミネートする
段階と

をさらに含む、請求項11記載の方法。

【請求項13】

追加のラミネート可撓性層を接着材料によって第1及び第2の未切断ラミネート可撓性
層の各々に固定する段階と、

複数のビア及び複数の金属インターロネクトを形成するために前記追加のラミネート可
撓性層の各々をパターニングする段階であって、前記複数の金属インターロネクトの各々
が、それぞれのビアを通じて延在し、第1及び第2の未切断ラミネート可撓性層のそれ
ぞれ一方の上の金属インターロネクトにメタライズされる段階と
ことをさらに含む、請求項12記載の方法。

【請求項14】

前記チップ開口部を形成する段階が、前記チップ開口部内に前記チップを配置したとき
に前記チップの周りに周縁凹部領域が存在するように、前記チップの面積よりも大きな面
積を有するチップ開口部を形成することを含んでいて、前記周縁凹部領域は、第1及び第
2の未切断ラミネート可撓性層を前記中央ラミネート可撓性層に真空ラミネートすること
により接着材料で完全に充填され、前記チップの周りにボイドが存在しなくなる、請求項
12記載の方法。

【請求項15】

第1及び第2の未切断ラミネート可撓性層が、前記接着材料の硬化が起こらない温度で
前記中央ラミネート可撓性層に付着される、請求項11記載の方法。

【請求項16】

第1及び第2の未切断ラミネート可撓性層をパターニングする段階が、

10

20

30

40

50

第1の方向から第1の未切断ラミネート可撓性層中に前記複数のビアを形成し、
第2の方向から第2の未切断ラミネート可撓性層中に前記複数のビアを形成する
ことを含む、請求項11記載の方法。

【請求項17】

複数のビア及び前記複数のビアを通って延在する複数の金属インターロケクトを形成するためには中央ラミネート可撓性層を事前パターニングする段階であって、前記複数の金属インターロケクトが前記中央ラミネート可撓性層の対向する第1及び第2の表面の各々にインターロケクトを形成する段階と、

前記中央ラミネート可撓性層を貫通するダイ開口部を形成する段階と、

第1の未切断ラミネート可撓性層を接着材料によって前記中央ラミネート可撓性層の第1の表面に付着させる段階と、

10

前記中央ラミネート可撓性層の前記ダイ開口部内で前記接着材料の上にダイを配置する段階であって、前記ダイが前記中央ラミネート可撓性層の厚さに等しい厚さを有する段階と、

第2の未切断ラミネート可撓性層を接着材料によって前記中央ラミネート可撓性層の第2の表面に付着させる段階と、

第1の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間及び第2の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間の前記接着材料を同時に一緒に硬化させする段階と、

複数のビア及び複数の金属インターロケクトを形成するために第1及び第2の未切断ラミネート可撓性層の両面パターニングを実行する段階であって、第1の未切断ラミネート可撓性層の前記複数のビア及び前記複数の金属インターロケクトが第1の方向から形成され、第2の未切断ラミネート可撓性層の前記複数のビア及び前記複数の金属インターロケクトが第1の方向とは逆の第2の方向から形成される段階と
を含んでなるプロセスによって製造した埋込みチップパッケージ。

20

【請求項18】

前記プロセスが、前記ダイを囲む周縁凹部領域内に存在するボイドが前記接着材料で充填されるように、第1及び第2の未切断ラミネート可撓性層を前記中央ラミネート可撓性層に真空ラミネートする段階をさらに含む、請求項17記載の埋込みチップパッケージ。

【請求項19】

30

前記ダイが、前記中央ラミネート可撓性層の厚さに等しい厚さを有する、請求項17記載の埋込みチップパッケージ。

【請求項20】

前記埋込みチップ構造が、前記中央ラミネート可撓性層上の第1及び第2の未切断ラミネート可撓性層の両面ラミネーション並びに第1の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間及び第2の未切断ラミネート可撓性層と前記中央ラミネート可撓性層との間に同じ接着材料を塗工することに基づいて完全にバランスのとれた構造を備える、請求項17記載の埋込みチップパッケージ。

30

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明の実施形態は、一般に集積回路パッケージに関し、より詳細には、チップボンドパッド又は電気部品接続パッドへの直接的な低抵抗金属インターロケクトを使用して、高デバイス速度、低電力消費、及び小型化が可能となる埋設ダイビルドアップに関する。埋設ダイモジュールは1以上のダイ又は電子部品を内蔵するものとして製造することができる。複数のラミネート可撓性層を通ってルーティングされた金属インターロケクトによって、複数のダイ又は電子部品を入力／出力システムに電気的に接続する。

【背景技術】

【0002】

50

集積回路がますます小さくなり、動作性能がより良好になるにつれて、集積回路（I C）パッケージング用のパッケージング技術は、それに応じてリード付パッケージから、ラミネート系ボールグリッドアレイ（B G A）パッケージへ、チップスケールパッケージング（C S P）へ、次にフリップチップパッケージ、さらに現在は埋設ダイ／埋込みチップビルドアップパッケージへと進化した。I Cチップパッケージング技術の進歩は、より優れた性能、さらなる小型化、より高い信頼性を実現することができます求められることによって拍車がかけられている。新たなパッケージング技術は、大規模製造を目的とするバッチ製造の可能性をさらにもたらし、これによって規模の経済をもたらすものでなければならない。

【0003】

10

I Cチップパッケージング要件の拡大により、既存の埋設ダイビルドアッププロセスが困難になる。すなわち、多くの現在の埋設ダイモジュールでは、リディストリビューション層を増やすことが望ましく、8層以上のリディストリビューション層が一般的である。1以上のダイがI C基板上に最初に置かれ、その後リディストリビューション層が層毎に付着される標準的な埋設ダイビルドアッププロセスは、ルーティング及びインターフェクションシステムに湾曲を引き起こすことがあり、成形エポキシ応力バランス層又は金属補強材の使用を必要とする。

【0004】

既存の埋設ダイビルドアッププロセスに対する別の難題は、製造サイクル／ビルドアップサイクルの時間である。ビルドアップ時間を増す主な要因は、複数のベーキング段階など、埋設ダイモジュールに含まれる複数の接着層を硬化させるために実施される複数の硬化段階である。

20

【先行技術文献】

【特許文献】

【0005】

【特許文献1】米国特許第8008125号

【発明の概要】

【発明が解決しようとする課題】

【0006】

したがって、製造サイクル時間を短縮し、補強材を使用せずにモジュールの湾曲を最小にしつつ複数のラミネート層を付着させることができ埋設ダイ用の製造方法が求められている。

30

【課題を解決するための手段】

【0007】

本発明の実施形態は、完全にバランスのとれたモジュールの構成をもたらす両面方式で複数のラミネート可撓性層をダイの周りに付着させる埋設ダイモジュールビルドアッププロセスを提供することによって、上述の短所を克服する。モジュール内の複数の接着剤層を硬化させるために、1回の硬化段階が実施され、これによってビルドアップ時間を短縮する。

【0008】

40

本発明の一態様によれば、埋設ダイモジュールを形成する方法は、初期ラミネート可撓性層を用意する段階と、初期ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターフェクトを形成する段階であって、複数の金属インターフェクトが、初期ラミネート可撓性層の対向する第1及び第2の表面の各々にインターフェクトを形成するようそれぞれのビアを通って延在する段階と、初期ラミネート可撓性層を貫通するダイ開口部を形成する段階を含む。本方法はまた、第1の未切断ラミネート可撓性層を接着材料によって初期ラミネート可撓性層の第1の固定する段階と、初期ラミネート可撓性層のダイ開口部内で接着材料上にダイを配置する段階と、第2の未切断ラミネート可撓性層を接着材料によって初期ラミネート可撓性層の第2の表面に固定する段階と、第1の未切断ラミネート可撓性層と初期ラミネート可撓性層との間及び第2の未切断ラミネート可撓性層

50

と初期ラミネート可撓性層との間の接着材料を硬化させる段階と、第1及び第2の未切断ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターロケクトを形成する段階であって、複数の金属インターロケクトの各々が、それぞれのビアを通って延在し、初期ラミネート可撓性層上の金属インターロケクト及びダイ上のチップパッドのうちの一方にメタライズされる段階とを含む。

【0009】

本発明の別の一態様によれば、埋込みチップパッケージを形成する方法は、中央ラミネート層中に複数のビアを形成する段階と、中央ラミネート層の対向する第1及び第2の表面の各々にインターロケクトが形成されるように、複数のビアを通って延在する複数の金属インターロケクトを形成する段階と、中央ラミネート層を貫通するチップ開口部を形成する段階と、第1の未切断ラミネート層を接着材料によって中央ラミネート層の第1の表面に付着させる段階と、中央ラミネート層のチップ開口部内で接着材料上にチップを配置する段階であって、チップが中央ラミネート層の厚さに等しい厚さを有する段階とを含む。本方法はまた、第2の未切断ラミネート層を接着材料によって中央ラミネート層の第2の表面に付着させる段階と、第1の未切断ラミネート層と中央ラミネート層との間及び第2の未切断ラミネート層と中央ラミネート層との間の接着材料を硬化させる段階と、複数の金属インターロケクトの各々が、それぞれのビアを通って延在し、中央ラミネート層上の金属インターロケクト及びチップ上のチップパッドのうちの一方に直接メタライズされるように、複数のビア及び複数の金属インターロケクトを形成するために第1及び第2の未切断ラミネート層をパターニングする段階を含む。

10

20

【0010】

本発明のさらに別の一態様によれば、埋込みチップパッケージは、複数のビア及びこの複数のビアを通って延在する複数の金属インターロケクトを形成するために中央ラミネート層を事前パターニングし、複数の金属インターロケクトが中央ラミネート層の対向する第1及び第2の表面の各々にインターロケクトを形成する段階を含むプロセスによって製造される。本プロセスはまた、中央ラミネート層を貫通するダイ開口部を形成する段階と、第1の未切断ラミネート層を接着材料によって中央ラミネート層の第1の表面に付着させる段階と、中央ラミネート層のダイ開口部内で接着材料の上にダイを配置する段階であって、ダイが中央ラミネート層の厚さに等しい厚さを有する段階と、第2の未切断ラミネート層を接着材料によって中央ラミネート層の第2の表面に付着させる段階と、第1の未切断ラミネート可撓性層とベースラミネート可撓性層との間及び第2の未切断ラミネート可撓性層とベースラミネート可撓性層との間の接着材料を同時に一緒に硬化させる段階と、複数のビア及び複数の金属インターロケクトを形成するために第1及び第2の未切断ラミネート可撓性層の両面パターニングを実行する段階であって、第1の未切断ラミネート可撓性層の複数のビア及び複数の金属インターロケクトが第1の方向から形成され、第2の未切断ラミネート可撓性層の複数のビア及び複数の金属インターロケクトが第1の方向とは逆の第2の方向から形成される段階を含む。

30

【0011】

これらの及びその他の利点及び特徴は、添付の図面と共に本方法の好ましい実施形態の下記の詳細な説明を併せ読めばさらに容易に理解されるであろう。

40

【0012】

図面は、本発明を実行するために現在想定される実施形態を図示する。

【図面の簡単な説明】

【0013】

【図1】本発明の一実施形態による複数の埋設ダイモジュールの上面図である。

【図2】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図3】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図4】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダ

50

イモジュールの模式的な断面側面図である。

【図5】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図6】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図7】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図8】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図9】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。 10

【図10】本発明の一実施形態による製造／ビルドアッププロセスの様々な段階中の埋設ダイモジュールの模式的な断面側面図である。

【図11】本発明の一実施形態によるボールグリッドアレイ（BGA）パッケージに連結した埋設ダイモジュールの模式的な断面側面図である。

【図12】本発明の一実施形態による埋設ダイモジュールの積層した配列の模式的な断面側面図である。

【図13】本発明の一実施形態による埋設ダイモジュールの模式的な断面側面図である。

【発明を実施するための形態】

【0014】

20

本発明は、埋設ダイモジュール（すなわち、埋込みチップパッケージ）を形成する方法を提供する。埋設ダイモジュールは、ラミネート可撓性層及びこのラミネート層に関連してチップ又は電気部品を配置することを使用して製造される。埋設ダイモジュール中の（1以上の）ダイ／電気部品は、パターンを形成したラミネート層中に形成した金属インターロコネクトによってもたらされる直接金属接続によって入力／出力（I/O）システムに接続される。

【0015】

30

本発明の実施形態は、複数のパターンを形成したラミネート可撓性層（すなわち、リディストリビューション層）内に埋め込まれた1以上のダイ（すなわち、チップ）を含む埋設ダイモジュールのビルドアップに関する。埋設ダイモジュール中に埋め込まれたチップが、以下具体的にダイ又はチップとして図1～図12の実施形態において参照されるが、他の電気部品をダイの代わりに埋設ダイモジュール中で置き換えることができ、したがって、本発明の実施形態は、埋設ダイモジュール中にチップ／ダイを埋め込むことだけに限定されないことを理解されたい。すなわち、下記の埋設ダイモジュール実施形態におけるダイ／チップの使用は、埋設ダイモジュール中に設けることができる抵抗器、キャパシタ、インダクタ、又は他の類似のデバイスなどの他の電気部品を網羅することをも理解されたい。

【0016】

40

図1を参照して、複数の製造した埋設ダイモジュール10又は埋込みチップパッケージを、本発明の例示的な実施形態にしたがって示す。各埋設ダイモジュール10は、複数のラミネート可撓性層14（すなわち、リディストリビューション層）と接続され、その内部に埋め込まれた1以上のチップ12（すなわち、ダイ）を含む。各チップ12は、シリコン又はGaNなどの半導電性材料から形成され、集積回路（IC）レイアウトがその表面上に形成されるように準備される。複数のラミネート層14の各々は、（1以上の）チップ12に関連して置くことができる事前成形したラミネートシート又は膜の形態である。ラミネート層14を、Kapton（登録商標）、Ulem（登録商標）、ポリテトラフロロエチレン（PTFE）、又は液晶ポリマー（LCP）もしくはポリイミド材料などの別のポリマー膜から形成することができる。図1に示すように、各埋設ダイモジュール10は、埋設ダイモジュールビルトアッププロセスが枠16上で実行された状態で、隣接する埋設ダイモジュール10間の領域内のラミネート層14を貫通してダイシングす 50

ることによって形成される。

【0017】

図2～図10を参照して、複数の埋設ダイモジュール10の各々を製造するための技法を、本発明の一実施形態にしたがって説明する。単一埋設ダイモジュールビルドアッププロセスの断面を、ビルドアッププロセスの可視化を容易にするために図2～図10の各々に示す。

【0018】

本発明の一実施形態によれば、埋設ダイモジュールビルドアッププロセスは、未切断の初期又は「中央」ラミネート可撓性層18を用意し、パターニングすることで始まる。一実施形態によれば、初期ラミネート可撓性層18は、Kapton(登録商標)ラミネート可撓性物の形態であるが、上に引用したように、Ulem(登録商標)、ポリテトラフロロエチレン(PTFE)、又は液晶ポリマー(LCP)もしくはポリイミド材料などの別のポリマー膜などの他の適切な材料をやはり採用することができる。初期ラミネート可撓性層18は、下記に詳細に説明するように、初期ラミネート可撓性層18中に形成した開口部内に超薄ダイを配置することに適応するために、50マイクロメートル近辺の厚さを有する。

【0019】

図2の初期ラミネート可撓性層18をパターニングする際に、ラミネート層を貫通する複数のビア20を形成する。例示的な実施形態によれば、ビア20を、レーザアブレーシヨンプロセス又はレーザ穿孔加工プロセスによって形成する。或いは、プラズマエッチングプロセス、フォトデフィニションプロセス、又は機械的穿孔加工プロセスを含む他の方法によって、ビア20を形成することができることをも理解されたい。ビア20を形成すると、金属層/材料(例えば、シード金属及び/又は銅)を次に、例えば、スパッタリング、電気めっき、及び/又は無電解塗工プロセスによってラミネート可撓性層18上に付着させ、それから金属インターロケクト22へと形成する。本発明の一実施形態によれば、ビア20を通って延在し、初期ラミネート可撓性層18の第1の表面24及び初期ラミネート可撓性層18の第2の表面26の各々にインターロケクト22を形成する金属インターロケクト22を形成するように、金属層/材料をパターニングしエッチングする。別の実施形態によれば、初期ラミネート可撓性層18表面/内部に既に形成した複数のビア20及び複数の金属インターロケクト22を有する「事前にパターニングした」層として、初期ラミネート可撓性層18を設けることができることを理解されたい。

【0020】

埋設ダイモジュールビルドアッププロセスの次の段階では、図3に示すように、ダイ開口部28を、初期ラミネート可撓性層18中に形成する。ダイ開口部28は、その中に配置すべきダイ(すなわち、図6のダイ30)のサイズ及び形状と基本的に整合するサイズ及び形状のものであり、開口部28の中にダイを受容することに適応するようわずかに大きなサイズにされる。図3に示すように、初期ラミネート可撓性層18の得られる形状は、「窓枠」構造のものである。本発明の実施形態によれば、開口部28を、レーザ切断及びダイ打抜き加工操作のうちの1つによって形成することができる。

【0021】

ここで図4～図5を参照して、埋設ダイモジュールビルドアッププロセスは、初期ラミネート可撓性層18に接合すべき一面上にコーティング又は塗工した接着材料/層34を有する未切断ラミネート可撓性層32を用意することに続く。未切断ラミネート可撓性層32は、無地又はパターニングしていないラミネート可撓性物である。未切断ラミネート可撓性層32を、初期ラミネート可撓性層18の第1の表面24上に配置し(すなわち、その上にラミネートし)、図5に示すように、未切断ラミネート可撓性層32が初期ラミネート可撓性層18中に形成したダイ開口部28の一方の側を覆った状態で、接着剤34によって初期ラミネート可撓性層18に固定する。一実施形態によれば、接着材料34の硬化が起こらない温度で真空ラミネーションを実行しながら、未切断ラミネート可撓性層32を真空ラミネーションによって初期ラミネート可撓性層18に付着させる。

10

20

30

40

50

【0022】

初期ラミネート可撓性層18上に未切断ラミネート可撓性層32を配置すると、図6に示すように、ダイ30を初期ラミネート可撓性層18内に形成したダイ開口部28内に配置する。ダイ30を、未切断ラミネート可撓性層32に塗工した接着材料34によって開口部28内に固定する。本発明の例示的な実施形態によれば、図6に示すように、ダイ30は、初期ラミネート可撓性層18の厚さに等しい厚さ又は一致する厚さを有する「超薄ダイ」の形態である。したがって、例えば、初期ラミネート可撓性層18及びダイ30の各々を、50マイクロメートル近辺の一致する厚さを有するように構成することができる。

【0023】

10

図6に示すように、開口部28中へとダイ30を配置すると、空所／ボイド周縁凹部領域36が、ダイ30と初期ラミネート可撓性層18との間に存在したまま残る。未切断ラミネート可撓性層32を初期ラミネート可撓性層18に固定するために実施される真空ラミネーション段階はまた、周縁凹部領域36内に存在するボイドを（少なくとも部分的に）解消するように働く。すなわち、真空ラミネーションを実行する際に、接着材料34は周縁凹部領域36に引き込まれ、周縁凹部領域が少なくとも部分的に解消／充填される。

【0024】

埋設ダイモジュールビルドアッププロセスは、図7に示すように、初期ラミネート可撓性層18の第2の表面26上及びまだ露出しているダイ30の表面上に付着される別の未切断ラミネート可撓性層38を設けることで続く。未切断ラミネート可撓性層38は、無地又はパターニングしていないラミネート可撓性物であり、初期ラミネート可撓性層18上に配置され（すなわち、ラミネートされ）、接着材料／層34によって初期ラミネート可撓性層18に固定される。初期ラミネート可撓性層18上に未切断ラミネート可撓性層38を置く際に、真空ラミネーション（すなわち、真空ベーキング）段階を実行して、初期ラミネート可撓性層18に未切断ラミネート可撓性層38を固定する。周縁凹部領域36内のボイドを少なくとも部分的に解消し周縁凹部領域を充填するように周縁凹部領域36中へと接着材料34を引き込むことによって、真空ラミネーションはまた、ダイ30と初期ラミネート可撓性層18との間の周縁凹部領域36内に存在するボイドを（少なくとも部分的に）解消する／充填するように機能する。前述の通り、この真空ラミネーションを、接着材料の硬化が起こらない温度で実行する。

20

【0025】

30

初期ラミネート可撓性層18中の開口部28内にダイ30を配置し、初期ラミネート可撓性層18及びダイ30に未切断ラミネート可撓性層32、38をラミネートすると、接着層34の硬化を実行する。一実施形態によれば、硬化を、加圧ベーキング操作によって実現することができるが、他の適切な硬化プロセスを採用することができるこを理解されたい。有利なことに、本発明の実施形態によれば、1回のベーキング／硬化段階だけを、両方の接着層34を硬化させるために実行する、それゆえ、埋設ダイモジュールのビルドアップに関連する処理時間及びコストを削減する。

【0026】

40

ここで図8を参照して、ビルトアップ技術の次の段階では、未切断ラミネート可撓性層32、38を貫通してビアを穿孔加工して複数のビア20を形成するために、未切断ラミネート可撓性層32、38をパターニングする。金属インターロネクト22を露出させるように、ビア20を、初期リディストリビューション層18上に形成された金属インターロネクト22に対応する位置のところに形成する。追加のビア20を、ダイ30上のパッド40まで穿孔加工し、その結果これらのパッドを露出させる。例示的な実施形態によれば、ビア20を、レーザアブレーションプロセス又はレーザ穿孔加工プロセスによって形成する。或いは、ビア20を、プラズマエッチングプロセス、フォトデフィニションプロセス、又は機械的穿孔加工プロセスを含む他の方法によって形成することができることを理解されたい。次に、例えば、スパッタリング又は電気めっきプロセスによって、金属層／材料（例えば、シード金属及び／又は銅）を、未切断ラミネート可撓性層32、38上

50

に付着させ、それから金属インターロケクト22へと形成する。ラミネート可撓性層32、38の外向き表面42からビア20まで貫通して延在する金属インターロケクト22を形成するように、金属層／材料をパターニングしエッチングする。ラミネート可撓性層32、38上の金属インターロケクト22は、したがって、初期ラミネート可撓性層18上のインターロケクト22との電気的接続及びダイパッド40への直接の金属的かつ電気的接続を形成する。

【0027】

図8に示すように、初期ラミネート可撓性層18の第1の表面24に付着された未切断ラミネート可撓性層32に対しては、ビア20を第1の方向44から形成する（すなわち、穿孔加工する、レーザアブレーションする）。すなわち、未切断ラミネート可撓性層32中のビア20を上から下に形成する。反対に、初期ラミネート可撓性層18の第2の表面26に付着された未切断ラミネート可撓性層38に対しては、ビア20を、第1の方向44の反対である第2の方向46から穿孔加工する。すなわち、未切断ラミネート可撓性層38中のビア20を、下から上へ穿孔加工する。

【0028】

ここで図9を参照して、製造技法の次の段階では、追加の未切断ラミネート可撓性層48、50を、未切断ラミネート可撓性層32、38上にラミネートし、引き続いてパターニングする。追加のラミネート可撓性層48、50は、初期ラミネート可撓性層18から外へと広がる同じ数のラミネート可撓性層を有するバランスのとれた埋設ダイモジュールを形成するように、接着材料51によって埋設ダイモジュールの対向する表面に付着される未切断ラミネート可撓性層の形態である。すなわち、初期ラミネート可撓性層18は、「中央」ラミネート可撓性層を形成し、追加のラミネート可撓性層48、50が、初期ラミネート可撓性層18の対向する面に（すなわち、初期ラミネート可撓性層18の第1及び第2の表面24、26の両方の上に）付着される。かかる両面ラミネートプロセスは、初期ラミネート可撓性層18に加わる応力を小さくするように働き、初期ラミネート可撓性層18の湾曲を防止する。

【0029】

図9に示すように、複数のビア20を、追加のラミネート可撓性層48、50の各々の中に形成する。追加のラミネート可撓性層48、50の各々を隣接する未切断ラミネート可撓性層32、38に電気的に接続するように、金属インターロケクト22を、ビア20を通って下まで、追加のラミネート可撓性層48、50を貫通して延在するようにやはり形成し／パターニングする。ラミネート可撓性層32、38のパターニングと同様に、追加のラミネート可撓性層48、50のパターニングを、両面パターニングプロセスにより実行する。すなわち、ラミネート可撓性層48中に形成するビア20を、第1の方向44から（すなわち、上から下へ）穿孔加工し／レーザアブレーションし、一方で、ラミネート可撓性層50中に形成するビア20を、第2の方向46から（すなわち、下から上へ）穿孔加工する／レーザアブレーションする。

【0030】

本発明の実施形態によれば、層48、50よりも多くのさらに追加のラミネート可撓性層を、埋設ダイモジュールのさらなるビルトアップ中に付着させることができ、付着させる追加のラミネート可撓性層の数は埋設ダイモジュールの設計考慮事項に依存することを理解されたい。

【0031】

ここで図10を参照して、すべての追加のラミネート可撓性層48、50を付着させた後で、はんだマスク層52を、埋設ダイモジュールの対向する表面上の最外層のラミネート可撓性層48、50に付着させる。はんだマスク52は、埋設ダイモジュールへの別個のパッケージ／モジュールの接続を与える。例えば、一実施形態によれば、図11に示すように、ボールグリッドアレイ（BGA）パッケージ54を、埋設ダイモジュール10に組み立てる又はその上に積み重ねる。別の実施形態によれば、図12に示すように、別個の埋設ダイモジュール56を、埋設ダイモジュール10上に積み重ねる。一実施形態に

10

20

30

40

50

よれば、積み重ねた埋設ダイモジュール10、56が、ポールグリッドアレイ58によって一緒に結合されるが、例えば、ランドグリッドアレイ又は導電性エポキシをまた、モジュールと一緒に結合させるために使用することができることを理解されたい。図12は、垂直配列で2つの埋設ダイモジュール10、56の積み重ねを示しているが、さらに多くの数の埋設ダイモジュールを相互に積み重ねることができることを理解されたい。

【0032】

ここで図13を参照して、本発明の一実施形態によれば、共通水平面内に配列され付着された第1のダイ62及び第2のダイ64を含む埋設ダイモジュール60を示す。図13の実施形態によれば、第1及び第2のダイ62、64の各々は、初期ラミネート可撓性層66の厚さに一致する厚さを有する。第1及び第2のダイ62、64の各々を、同じ水平面内に配列されるように、初期ラミネート可撓性層66中に形成した別個のダイ開口部68、70内に置く。複数のビア20及びこのビア20を貫通して下へ延在する金属インターロネクト22を、隣接する未切断ラミネート可撓性層72、74中にパターニングし、その結果、金属インターロネクトが第1及び第2のダイ62、64の各々の上のパッド76まで延在する。すなわち、金属インターロネクト22は、パッド76まで下へ延在して、第1及び第2のダイ62、64のダイパッド76への直接の金属的かつ電気的な接続を形成する。同じ平面、すなわち、ラミネート可撓性層66)上に第1及び第2のダイ62、64を横並びに埋め込むことは、埋設ダイモジュール60中のラミネート可撓性層の数を削減することができ、したがって、埋設ダイモジュール60の全体の厚さを薄くすること及び関連する製造コストの削減に役立つ。10 20

【0033】

都合のよいことに、本発明の実施形態は、したがって、短い製造サイクル時間有する埋設ダイモジュールビルアッププロセスを提供し、これは補強材を使用せずに湾曲を最小にしつつ複数のラミネート層を付着させることができる。ビルドアッププロセスは、硬化に關係する処理時間とコストを削減させるために、(複数の硬化させる段階を介して)複数の接着層を硬化させることを1回の硬化段階に統合し、ダイの周りの周縁凹部領域が完全に充填される状態で、ダイの周りのすべてのボイドを完全に除去するための真空ラミネーション段階を採用する。加えて、ビルドアッププロセスは、両面ラミネーション及びそこに含まれるビア形成プロセスに基づき、並びに埋設されるダイの両側に同一の接着剤を使用することに基づいて、完全にバランスのとれたモジュールを提供する。ビルドアッププロセスから得られる完成した埋設ダイモジュールは、積層したダイモジュールの形態を提供するために、非常に薄く、追加の埋設ダイモジュールと互換性がある。本発明の埋設ダイモジュールビルドアップ技法に基づいて、他の既存の埋設ダイモジュールビルドアップ技法よりも、薄い厚さ、制御した平坦度、改善された設計密度、高い解像度、及び改善された電気的性能を有する埋設ダイモジュールを、このように構築することができる。30

【0034】

したがって、本発明の一実施形態によれば、埋設ダイモジュールを形成する方法は、初期ラミネート可撓性層を用意する段階と、初期ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターロネクトを形成する段階であって、複数の金属インターロネクトが、初期ラミネート可撓性層の対向する第1及び第2の表面の各々にインターロネクトを形成するようにそれぞれのビアを通じて延在する段階と、初期ラミネート可撓性層を貫通するダイ開口部を形成する段階を含む。本方法はまた、第1の未切断ラミネート可撓性層を接着材料によって初期ラミネート可撓性層の第1の固定する段階と、初期ラミネート可撓性層のダイ開口部内で接着材料上にダイを配置する段階と、第2の未切断ラミネート可撓性層を接着材料によって初期ラミネート可撓性層の第2の表面に固定する段階と、第1の未切断ラミネート可撓性層と初期ラミネート可撓性層との間及び第2の未切断ラミネート可撓性層と初期ラミネート可撓性層との間の接着材料を硬化させる段階と、第1及び第2の未切断ラミネート可撓性層の内部及び表面に複数のビア及び複数の金属インターロネクトを形成する段階であって、複数の金属インターロネクトの各々が、それぞれのビアを通じて延在し、初期ラミネート可撓性層上の金属インターロネクト及びダイ上のダ40 50

イパッドのうちの一方にメタライズされる段階とを含む。

【0035】

本発明の別の一実施形態によれば、埋込みチップパッケージを形成する方法は、中央ラミネート層中に複数のビアを形成する段階と、中央ラミネート層の対向する第1及び第2の表面の各々にインターロコネクトが形成されるように、複数のビアを通って延在する複数の金属インターロコネクトを形成する段階と、中央ラミネート層を貫通するチップ開口部を形成する段階と、第1の未切断ラミネート層を接着材料によって中央ラミネート層の第1の表面に付着させる段階と、中央ラミネート層のチップ開口部内で接着材料上にチップを配置する段階であって、チップが中央ラミネート層の厚さに等しい厚さを有する段階とを含む。本方法はまた、第2の未切断ラミネート層を接着材料によって中央ラミネート層の第2の表面に付着させる段階と、第1の未切断ラミネート層と中央ラミネート層との間及び第2の未切断ラミネート層と中央ラミネート層との間の接着材料を硬化させる段階と、複数の金属インターロコネクトの各々が、それぞれのビアを通って延在し、中央ラミネート層上の金属インターロコネクト及びチップ上のチップパッドのうちの一方に直接メタライズされるように、複数のビア及び複数の金属インターロコネクトを形成するために第1及び第2の未切断ラミネート層をパターニングする段階とを含む。
10

【0036】

本発明のさらに別の一実施形態によれば、埋込みチップパッケージは、複数のビア及びこの複数のビアを通って延在する複数の金属インターロコネクトを形成するために中央ラミネート層を事前パターニングし、複数の金属インターロコネクトが中央ラミネート層の対向する第1及び第2の表面の各々にインターロコネクトを形成する段階を含むプロセスによって製造される。本プロセスはまた、中央ラミネート層を貫通するダイ開口部を形成する段階と、第1の未切断ラミネート層を接着材料によって中央ラミネート層の第1の表面に付着させる段階と、中央ラミネート層のダイ開口部内で接着材料の上にダイを配置する段階であって、ダイが中央ラミネート層の厚さに等しい厚さを有する段階と、第2の未切断ラミネート層を接着材料によって中央ラミネート層の第2の表面に付着させる段階と、第1の未切断ラミネート可撓性層とベースラミネート可撓性層との間及び第2の未切断ラミネート可撓性層とベースラミネート可撓性層との間の接着材料を同時に一緒に硬化させる段階と、複数のビア及び複数の金属インターロコネクトを形成するために第1及び第2の未切断ラミネート可撓性層の両面パターニングを実行する段階であって、第1の未切断ラミネート可撓性層の複数のビア及び複数の金属インターロコネクトが第1の方向から形成され、第2の未切断ラミネート可撓性層の複数のビア及び複数の金属インターロコネクトが第1の方向とは逆の第2の方向から形成される段階とを含む。
20
30

【0037】

本発明を限られた数の実施形態にだけ関連して詳細に説明してきたが、本発明がかかる開示した実施形態に限定されないことが、容易に理解されるはずである。それどころか、本発明は、これまでに説明していない任意の数の変形形態、代替形態、置換形態又は等価な配置を組み入れるように修正することができ、しかしこれらは本発明の精神及び範囲に対応する。加えて、本発明の様々な実施形態を説明してきたが、本発明の態様が説明した実施形態の一部だけを含むことができることを理解されたい。したがって、本発明は、上記の記載によって限定されるように見なされないだけなく、別記の特許請求の範囲の範囲によって限定されるだけである。
40

【符号の説明】

【0038】

- 10 埋設ダイモジュール
- 12 チップ
- 14 ラミネート層
- 16 枠
- 18 初期ラミネート可撓性層
- 20 ビア

2 2	金属インターロネクト	
2 4	第1の表面	
2 6	第2の表面	
2 8	開口部	
3 0	ダイ	
3 2	未切断ラミネート可撓性層	
3 4	接着材料	
3 6	周縁凹部領域	
3 8	未切断ラミネート可撓性層	
4 0	パッド	10
4 2	外向き表面	
4 4	第1の方向	
4 6	第2の方向	
4 8	追加の未切断ラミネート可撓性層	
5 0	追加の未切断ラミネート可撓性層	
5 1	接着材料	
5 2	はんだマスク層	
5 4	ボールグリッドアレイパッケージ	
5 6	埋設ダイモジュール	
5 8	ボールグリッドアレイ	20
6 0	埋設ダイモジュール	
6 2	第1のダイ	
6 4	第2のダイ	
6 6	初期ラミネート可撓性層	
6 8	ダイ開口部	
7 0	ダイ開口部	
7 2	隣接する未切断ラミネート可撓性層	
7 4	隣接する未切断ラミネート可撓性層	
7 6	パッド	

【図1】

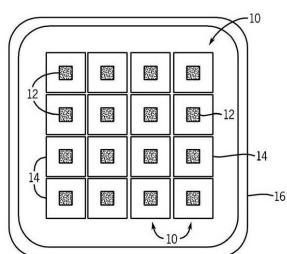


FIG. 1

【図2】

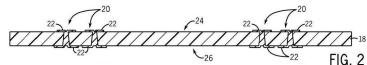


FIG. 2

【図3】



FIG. 3

【図4】



FIG. 4

【図5】

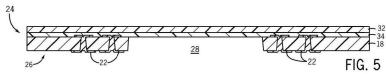


FIG. 5

【図6】

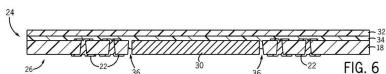


FIG. 6

【図7】

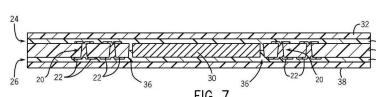


FIG. 7

【図8】

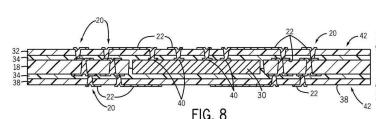


FIG. 8

【図9】

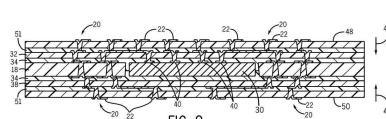


FIG. 9

【図10】

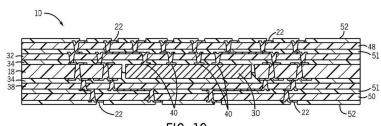


FIG. 10

【図13】

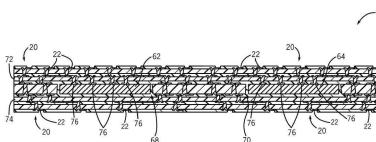


FIG. 13

【図11】

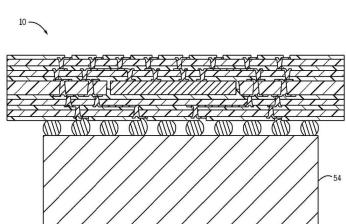


FIG. 11

【図12】

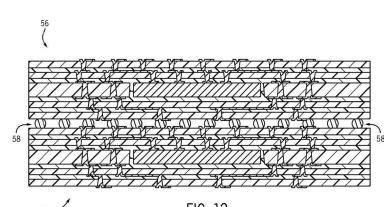


FIG. 12

フロントページの続き

(72)発明者 ポール・アラン・マッコネリー

アメリカ合衆国、ニューヨーク州・12309-1027、ニスカユナ、ビルディング・ケイ1-3エイ59、ワン・リサーチ・サークル

(72)発明者 エリザベス・アン・バーク

アメリカ合衆国、ニューヨーク州・12309-1027、ニスカユナ、ビルディング・ケイ1-3エイ59、ワン・リサーチ・サークル

(72)発明者 スコット・スミス

アメリカ合衆国、ニューヨーク州・12309-1027、ニスカユナ、ビルディング・ケイ1-3エイ59、ワン・リサーチ・サークル

審査官 秋山 直人

(56)参考文献 国際公開第2011/058879 (WO, A1)

特開2002-164475 (JP, A)

特開2011-216740 (JP, A)

特開2011-023626 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/12

H01L 25/04

H01L 25/18

H05K 3/46