

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011年3月3日(03.03.2011)

(10) 国際公開番号
WO 2011/024754 A1

- (51) 国際特許分類:
H01L 21/338 (2006.01) H01L 29/812 (2006.01)
H01L 29/778 (2006.01)
- (21) 国際出願番号: PCT/JP2010/064174
- (22) 国際出願日: 2010年8月23日(23.08.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-198746 2009年8月28日(28.08.2009) JP
- (71) 出願人(米国を除く全ての指定国について): 住友電気工業株式会社(SUMITOMO ELECTRIC INDUSTRIES, LTD.) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目5番33号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 橋本 信 (HASHIMOTO Shin) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内 Hyogo (JP). 秋田 勝史 (AKITA Katsushi) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会

社伊丹製作所内 Hyogo (JP). 中幡 英章 (NAKAHATA Hideaki) [JP/JP]; 〒6640016 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式会社伊丹製作所内 Hyogo (JP). 天野 浩 (AMANO Hiroshi) [JP/JP]; 〒4688502 愛知県名古屋市中白区塩釜口1丁目501番地 学校法人名城大学内 Aichi (JP).

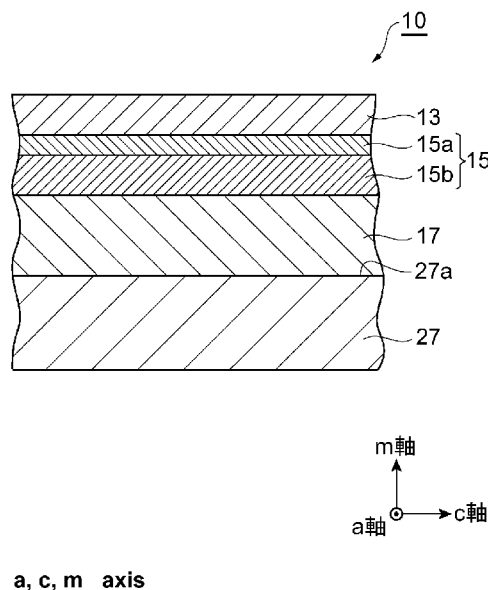
- (74) 代理人: 長谷川 芳樹, 外 (HASEGAWA Yoshiki et al.); 〒1000005 東京都千代田区丸の内二丁目1番1号丸の内 MY PLAZA (明治安田生命ビル) 9階 創英国際特許法律事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

(54) Title: GROUP III NITRIDE LAMINATED SEMICONDUCTOR WAFER AND GROUP III NITRIDE SEMICONDUCTOR DEVICE

(54) 発明の名称: III族窒化物半導体積層ウェハ及びIII族窒化物半導体デバイス

[図1]



(57) Abstract: Disclosed are a normally-off group III nitride semiconductor device with high breakdown field strength and minimal crystal defects, and a group III nitride laminated semiconductor wafer that is used in the preparation of said group III nitride semiconductor device. The group III nitride laminated semiconductor wafer (10) is equipped with a substrate (27) that has an AlN-containing main surface (27a) along the c-axis of an AlN crystal; a first $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ layer (13) that comprises an Al-containing group III nitride semiconductor and is disposed upon the main surface (27a); and a second $\text{Al}_{x2}\text{In}_{y2}\text{Ga}_{1-x2-y2}\text{N}$ layer (15) that is disposed upon the main surface (27a), comprises a group III nitride semiconductor with a larger band gap than the first $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ layer (13), and that forms a heterojunction with the first $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ layer (13).

(57) 要約: 破壊電界強度が大きく、結晶欠陥が少ないノーマリーオフ型のIII族窒化物半導体デバイス、及び該III族窒化物半導体デバイスの作製に用いられるIII族窒化物半導体積層ウェハを提供する。III族窒化物半導体積層ウェハ10は、AlNからなり該AlN結晶のc軸に沿った主面27aを有する基板27と、Alを含むIII族窒化物系半導体からなり主面27a上に設けられた第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13と、主面27a上に設けられ、第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13よりバンドギャップが大きいIII族窒化物系半導体からなり、第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13とヘテロ接合を成す第2の $\text{Al}_{x2}\text{In}_{y2}\text{Ga}_{1-x2-y2}\text{N}$ 層15とを備える。

導体からなり、第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13とヘテロ接合を成す第2の $\text{Al}_{x2}\text{In}_{y2}\text{Ga}_{1-x2-y2}\text{N}$ 層15とを備える。



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF,

BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：

III族窒化物半導体積層ウェハ及びIII族窒化物半導体デバイス

技術分野

[0001] 本発明は、III族窒化物半導体積層ウェハ及びIII族窒化物半導体デバイスに関するものである。

背景技術

[0002] 非特許文献1には、ヘテロ接合トランジスタ（HFET：Heterojunction Field-Effect Transistor）が記載されている。このHFETは、m面GaN基板上に形成されている。このHFETでは、m面GaN基板上にアンドープGaN層（ $1\mu\text{m}$ ）、FeドープGaN層（ $1.5\mu\text{m}$ ）、チャネル層としてのアンドープGaN層（ 300nm ）、並びに、バリア層としてのAlGaN層（アンドープAlGaN層（ 2nm ）、SiドープAlGaN層（ 15nm ）及びアンドープAlGaN層（ 6nm ））が順に積層されており、エンハンスメント型（ノーマリーオフ型）のHFETを実現している。

[0003] 非特許文献2には、高電子移動度トランジスタ（HEMT：High Electron Mobility Transistor）が記載されている。このHEMTでは、サファイア基板上にAlNバッファ層、AlGaNチャネル層、及びAlGaNバリア層が順に積層されている。

[0004] 非特許文献3には、SiC基板上にGaN結晶を成長させる方法として、SiC基板上にAlNを成長させたのちGaN結晶を成長させる方法と、SiC基板上にAlNおよびAlGaNを成長させたのちGaNを成長させる方法とが記載されている。

先行技術文献

非特許文献

[0005] 非特許文献1：Tetsuya Fujiwara et al., "Enhancement-Mode m-plane AlGa N/GaN Heterojunction Field-Effect Transistors", Applied Physics Expr

ess, Vol. 2, 011001 (2009)

非特許文献2: Takuma Nanjo et al., "Remarkable breakdown voltage enhancement in AlGa_N channel high electron mobility transistors", Applied Physics Letters, Vol. 92, 263502 (2008)

非特許文献3: Y. S. Cho et al., "Reduction of stacking fault density in m-plane Ga_N grown on SiC", Applied Physics Letters, Vol. 93, 111904 (2008)

発明の概要

発明が解決しようとする課題

- [0006] 現在、窒化ガリウム系半導体を材料に用いたHEMT等の電子デバイスは、その高い破壊電界強度と二次元電子ガスチャネルの高い移動度により有望視されている。このような電子デバイスの作製においては、非特許文献1のように、III族窒化物系半導体からなるチャネル層及びバリア層を、Ga_N基板上に成長させることが一般的に行われている。
- [0007] 一方、例えばAl_NといったAlを含むIII族窒化物系半導体は、Ga_Nと比較してバンドギャップが大きく、破壊電界強度が高い。したがって、Alを含むIII族窒化物系半導体からなる基板を用いることにより、更に高耐圧・高出力の電子デバイスを作製することが可能となる。
- [0008] 非特許文献2では、Al_Nバッファ層、AlGa_Nチャネル層及びAlGa_Nバリア層をc軸方向に成長させている。この場合、動作が停止した状態であってもピエゾ電界によってAlGa_Nチャネル層に高濃度の二次元電子ガスが生じる。したがって、ノーマリーオフ型の半導体デバイスを実現することが困難となる。
- [0009] また、非特許文献2及び非特許文献3では、Alを含むIII族窒化物系半導体層を、III族窒化物とは異なる基板、例えばSiC基板上に成長させている。この場合、この半導体層の結晶欠陥の発生を抑制することが難しくなる。
- [0010] 本発明は、上記問題点に鑑みてなされたものであり、破壊電界強度が大きく、結晶欠陥が少ないノーマリーオフ型のIII族窒化物半導体デバイスを提供

することを目的とする。また、このIII族窒化物半導体デバイスの作製に用いられるIII族窒化物半導体積層ウェハを提供することを目的とする。

課題を解決するための手段

- [0011] 本発明の一側面に係るIII族窒化物半導体積層ウェハは、(a) AINからなり該AIN結晶のc軸に沿った主面を有する基板と、(b) AIを含むIII族窒化物系半導体からなり主面上に設けられた第1の半導体層と、(c) 主面上に設けられ、第1の半導体層よりバンドギャップが大きいIII族窒化物系半導体からなり、第1の半導体層とヘテロ接合を成す第2の半導体層とを備える。
- [0012] 本発明の一側面に係るIII族窒化物半導体デバイスは、(a) AINからなり該AIN結晶のc軸に沿った主面を有する基板と、(b) AIを含むIII族窒化物系半導体からなり主面上に設けられたチャネル層と、(c) 主面上に設けられ、第1の半導体層よりバンドギャップが大きいIII族窒化物系半導体からなり、チャネル層とヘテロ接合を成す第1のバリア層とを備える。
- [0013] これらのIII族窒化物半導体積層ウェハ及びIII族窒化物半導体デバイスにおいては、基板として、GaN基板より破壊電界強度が大きいAIN基板が用いられている。このAIN基板はc軸に沿った主面を有している。この主面は無極性面であり、例えばm面やa面などである。この主面上に、AIを含むIII族窒化物系半導体からなる、チャネル層及び第1の半導体層が形成されている。このようにチャネル層及び第1の半導体層を無極性面上に形成することで、ピエゾ電界が低減されるので、チャネル層及び第1の半導体層においてピエゾ電界に起因する二次元電子ガスの発生を抑制できる。したがって、ノーマリーオフ型の半導体デバイスを好適に実現できる。また、III族窒化物であるAIN基板上に、III族窒化物系半導体からなる第1の半導体層及び第2の半導体層が形成されているので、これらの半導体層の結晶欠陥の発生を好適に抑制できる。或いは、III族窒化物であるAIN基板上に、III族窒化物系半導体からなるチャネル層及びバリア層が形成されているので、これらの半導体層の結晶欠陥の発生を好適に抑制できる。このように、これら

のIII族窒化物半導体積層ウェハ及びIII族窒化物半導体デバイスによれば、破壊電界強度が大きく、結晶欠陥が少ないノーマリーオフ型の半導体デバイス、及びこの半導体デバイスの作製に用いられる積層ウェハを提供できる。

[0014] このIII族窒化物半導体積層ウェハでは、第1の半導体層におけるAⅠを含むIII族窒化物系半導体のc軸方向のX線ロックアップカーブ半値幅は、当該III族窒化物系半導体のc軸に垂直な方向のX線ロックアップカーブ半値幅の1.2倍以下であることができる。また、このIII族窒化物半導体デバイスでは、チャネル層におけるAⅠを含むIII族窒化物系半導体のc軸方向のX線ロックアップカーブ半値幅は、当該III族窒化物系半導体のc軸に垂直な方向のX線ロックアップカーブ半値幅の1.2倍以下であることができる。

[0015] このIII族窒化物半導体積層ウェハでは、主面はAⅠN結晶のm面またはa面であることができる。また、このIII族窒化物半導体デバイスでは、主面はAⅠN結晶のm面またはa面であることができる。AⅠN基板がこれらの無極性面を主面とすることで、チャネル層及び第1の半導体層に生じるピエゾ電界を効果的に低減できる。

[0016] このIII族窒化物半導体積層ウェハでは、第1の半導体層の厚さは50nm以下であることができる。また、このIII族窒化物半導体デバイスでは、チャネル層の厚さは50nm以下であることができる。本発明者は研究の末、AⅠを含むチャネル層及び第1の半導体層が厚過ぎると、結晶方向の揺らぎに異方性が生じ、デバイス特性に影響することを見出した。すなわち、チャネル層及び第1の半導体層が厚くなるに従い、c軸方向の結晶の揺らぎがc軸方向と直交する方向と比較して大きくなり、主にc軸方向と直交する方向に積層欠陥が延びる。その結果、積層欠陥の延在方向と直交する方向には電流が流れにくくなって素子抵抗が上昇してしまう。また、層欠陥の延在方向と平行な方向には積層欠陥を通してリーク電流が流れ、耐圧特性が低下してしまう。更に、例えばトランジスタを作製したときのリーク電流や順方向電流、オン抵抗といったデバイス特性が、c軸方向とc軸に直交する方向とで異なるという問題も生じる。これに対し、チャネル層及び第1の半導体層の厚

さを50nm以下とすることで、このような結晶方向の揺らぎの異方性を抑制し、デバイス特性を良好に保つことができる。

[0017] このIII族窒化物半導体積層ウェハでは、第1の半導体層はAlGaInからなることができる。また、このIII族窒化物半導体デバイスでは、チャネル層はAlGaInからなることができる。

[0018] このIII族窒化物半導体積層ウェハでは、第2の半導体層はAlNからなることができる。また、このIII族窒化物半導体デバイスでは、第1のバリア層はAlNからなることができる。

[0019] このIII族窒化物半導体積層ウェハは、第3の半導体層を更に備えることができる。第3の半導体層は、主面上において第2の半導体層との間に第1の半導体層を挟む位置に設けられ、第1の半導体層よりバンドギャップが大きいIII族窒化物系半導体からなり、第1の半導体層とヘテロ接合を成す。また、このIII族窒化物半導体デバイスは、第2のバリア層を更に備えることができる。第2のバリア層は、主面上において第1のバリア層との間にチャネル層を挟む位置に設けられ、チャネル層よりバンドギャップが大きいIII族窒化物系半導体からなり、チャネル層とヘテロ接合を成す。これにより、いわゆるダブルヘテロ構造のトランジスタを好適に実現できる。

[0020] このIII族窒化物半導体積層ウェハでは、第3の半導体層がAlNからなることができる。また、このIII族窒化物半導体デバイスでは、第2のバリア層がAlNからなることができる。

[0021] 本発明の各側面に係る上記の目的および他の目的、特徴、並びに利点は、添付図面を参照して進められる本発明の好適な実施の形態の以下の詳細な記述から、より容易に明らかになる。

発明の効果

[0022] 本発明の一側面によれば、破壊電界強度が大きく、結晶欠陥が少ないノーマリーオフ型のIII族窒化物半導体デバイスが提供される。また、このIII族窒化物半導体デバイスの作製に用いられるIII族窒化物半導体積層ウェハが提供される。

図面の簡単な説明

- [0023] [図1] 図 1 は、第 1 実施形態に係る III 族窒化物半導体積層ウェハの構造を示す図面である。
- [図2] 図 2 は、第 2 実施形態に係る III 族窒化物半導体積層ウェハの構造を示す図面である。
- [図3] 図 3 は、第 3 実施形態に係る III 族窒化物半導体積層ウェハの構造を示す図面である。
- [図4] 図 4 は、比較例としての III 族窒化物半導体積層ウェハ C の構造を示す図面である。
- [図5] 図 5 は、実施例 1 での評価結果を示す図表である。
- [図6] 図 6 は、実施例 2 における、ソース電極 S、ゲート電極 G、およびドレイン電極 D の配置を示す図面である。
- [図7] 図 7 は、実施例 2 での評価結果を示す図表である。
- [図8] 図 8 は、実施例 3 での結果を示す図表である。
- [図9] 図 9 は、実施例 4 での結果を示す図表である。
- [図10] 図 10 は、第 4 実施形態に係る III 族窒化物半導体デバイスの構造を示す図面である。
- [図11] 図 11 は、第 5 実施形態に係る III 族窒化物半導体デバイスの構造を示す図面である。

発明を実施するための形態

- [0024] 以下、添付図面を参照しながら本発明による III 族窒化物半導体積層ウェハ及び III 族窒化物半導体デバイスの実施の形態を詳細に説明する。なお、図面の説明において同一の要素には同一の符号を付し、重複する説明を省略する。

- [0025] (第 1 の実施の形態)

図 1 は、本発明の第 1 実施形態に係る III 族窒化物半導体積層ウェハの構造を示す図面である。本実施形態の III 族窒化物半導体積層ウェハ 10 は、A I N 基板 27 を備える。A I N 基板 27 は、該 A I N 結晶の c 軸に沿った主面 2

7aを有する。なお、図1には、AlN基板27のc軸方向およびm軸方向をそれぞれ図示している。本実施形態では、AlN基板27の主面27aはAlN結晶のm面によって構成されている。

[0026] また、III族窒化物半導体積層ウェハ10は、Alを含むIII族窒化物半導体からなる第1の半導体層としての第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ ($0 < x_1 \leq 1$, $0 \leq y_1 < 1$, $0 < x_1 + y_1 \leq 1$) 層13と、III族窒化物半導体からなる第2の半導体層としての第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ ($0 \leq x_2 \leq 1$, $0 \leq y_2 \leq 1$, $0 < x_2 + y_2 \leq 1$) 層15とを備える。第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層15はAlN基板27の主面27a上に設けられており、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13は第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層15上に設けられている。第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層15は、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13よりバンドギャップが大きく、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13とヘテロ接合を成す。III族窒化物半導体積層ウェハ10から作製される半導体デバイスにおいて、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13は例えばチャネル層として働き、第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層15は例えばバリア層として働く。第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層15は、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13寄りのアンドープ層15aと、ドープ層15bとを含んでいる。ドープ層15bには、例えばSiがドープされている。

[0027] 第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13は、AlGaInからなる（すなわち $y_1 = 0$, $0 < x_1 < 1$ ）ことができる。また、第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層15は、AlNからなる（すなわち $x_2 = 1$, $y_2 = 0$ ）ことができる。第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13及び第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層15は、例えば有機金属気相成長（MOVPE）法で成長される。

[0028] 好適な実施例では、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13の厚さは例えば30nmであり、Al原子組成比 x_1 は0.8であり、In原子組成比 y_1 は0である。また、第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層15の厚さは

例えば23 nm（うちアンドープ層15aが3 nm、ドープ層15bが20 nm）であり、ドープ層15bのドーパント濃度は $1 \times 10^{19} \text{ cm}^{-3}$ である。

[0029] 第2の $\text{Al}_{x2}\text{In}_{y2}\text{Ga}_{1-x2-y2}\text{N}$ 層15は、バッファ層としてのエピタキシャル層17上に設けられている。エピタキシャル層17は、アンドープのIII族窒化物系半導体からなり、例えばアンドープAlNからなる。エピタキシャル層17は、AlN基板27の主面27a上に設けられている。エピタキシャル層17の好適な厚さは、例えば2 μm である。エピタキシャル層17は、例えば有機金属気相成長法で成長される。

[0030] 本実施形態のIII族窒化物半導体積層ウェハ10の作製方法は以下のとおりである。まず、c軸に沿った主面（好ましくはm面もしくはa面）27aを有するAlN基板27をMOVPE炉内にセットし、 NH_3 雰囲気にて1150°Cの炉内熱処理を行う。次に、MOVPE法を用いて、エピタキシャル層17、第2の $\text{Al}_{x2}\text{In}_{y2}\text{Ga}_{1-x2-y2}\text{N}$ 層15のドープ層15b及びアンドープ層15a、並びに第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13を順次成長させる。なお、このとき用いられるAlN基板27は、主面27aの転位密度が $1 \times 10^6 \text{ cm}^{-2}$ 未満といった、結晶性が極めて優れたものであることが好ましい。

[0031] 本実施形態のIII族窒化物半導体積層ウェハ10においては、基板として、GaN基板より破壊電界強度が大きいAlN基板27が用いられている。また、このAlN基板27の主面27aはAlN結晶のm面によって構成され、この主面27a上に、第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13が形成されている。このように第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13を無極性面上に形成することで、ピエゾ電界を低減し、チャネル層としての第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13においてピエゾ電界に起因する二次元電子ガスの発生を抑制できる。したがって、ノーマリーオフ型の半導体デバイスを好適に実現できる。また、III族窒化物であるAlN基板27上に、III族窒化物系半導体からなる第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層13および第2の

$\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層 15 が形成されているので、これらの半導体層の結晶欠陥の発生を好適に抑制できる。

[0032] なお、本実施形態では AlN 基板 27 の主面 27a が m 面からなる場合を例示したが、主面 27a は AlN 結晶の c 軸に沿っていれば良く、例えば a 面といった他の無極性面であっても本実施形態の上記効果を得ることができる。

[0033] (第 2 の実施の形態)

図 2 は、本発明の第 2 実施形態に係る III 族窒化物半導体積層ウェハの構造を示す図面である。本実施形態の III 族窒化物半導体積層ウェハ 11 は、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 13、第 2 の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層 15、エピタキシャル層 17 及び AlN 基板 27 を備える。これらの構成は上述した第 1 実施形態と同様である。

[0034] また、III 族窒化物半導体積層ウェハ 11 は、第 3 の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}\text{N}$ ($0 \leq x_3 \leq 1$ 、 $0 \leq y_3 \leq 1$ 、 $0 < x_3 + y_3 \leq 1$) 層 19 を更に備える。第 3 の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}\text{N}$ 層 19 は、第 2 の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層 15 との間に第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 13 を挟む位置に設けられており、本実施形態では第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 13 上に設けられている。第 3 の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}\text{N}$ 層 19 は、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 13 よりバンドギャップが大きく、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 13 とヘテロ接合を成す。III 族窒化物半導体積層ウェハ 11 から作製される半導体デバイスにおいて、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 13 は例えばチャネル層として働き、第 2 の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層 15 は例えば第 1 のバリア層として働き、第 3 の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}\text{N}$ 層 19 は例えば第 2 のバリア層として働く。第 3 の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}\text{N}$ 層 19 は、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 13 寄りのアンドープ層 19a と、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 13 から離れたアンドープ層 19b と、これらのアンドープ層 19a 及び 19b の間に設けられたドーパ層 19c とを含む。ドーパ層 19c には

、例えばS i がドーピングされている。

[0035] 本実施形態においても、第1の $A_{1-x_1-y_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層13はA I Ga Nからなることができ、第2の $A_{1-x_2-y_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層15はA I Nからなることができる。また、第3の $A_{1-x_3-y_3}In_{y_3}Ga_{1-x_3-y_3}N$ 層19は、A I Nからなることができる。第3の $A_{1-x_3-y_3}In_{y_3}Ga_{1-x_3-y_3}N$ 層19は、例えば有機金属気相成長法で成長される。

[0036] 好適な実施例では、第3の $A_{1-x_3-y_3}In_{y_3}Ga_{1-x_3-y_3}N$ 層19の厚さは例えば26 nmであり、一例では、アンドープ層15a及び15bがそれぞれ3 nm、ドーピング層19cが20 nmである。また、ドーピング層19cのドーパント濃度は例えば $1 \times 10^{19} \text{ cm}^{-3}$ である。

[0037] 本実施形態のIII族窒化物半導体積層ウェハ11の作製方法は、次の点を除いて第1実施形態と同様である。すなわち、第1の $A_{1-x_1-y_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層13を成長させた後、続けて第3の $A_{1-x_3-y_3}In_{y_3}Ga_{1-x_3-y_3}N$ 層19のアンドープ層19a、ドーピング層19c、及びアンドープ層19bをMOVPE法により成長させる。なお、本実施形態においても、A I N基板27は、主面27aの転位密度が $1 \times 10^6 \text{ cm}^{-2}$ 未満といった、結晶性が極めて優れたものであることが好ましい。

[0038] 本実施形態のIII族窒化物半導体積層ウェハ11は、第1実施形態と同様のA I N基板27、第1の $A_{1-x_1-y_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層13及び第2の $A_{1-x_2-y_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層15を備えているので、破壊電界強度が大きく、結晶欠陥が少ないノーマリーオフ型の半導体デバイスを作製できる。

[0039] また、本実施形態のIII族窒化物半導体積層ウェハ11は、第3の $A_{1-x_3-y_3}In_{y_3}Ga_{1-x_3-y_3}N$ 層19を備える。この第3の $A_{1-x_3-y_3}In_{y_3}Ga_{1-x_3-y_3}N$ 層19は、第2の $A_{1-x_2-y_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層15との間に第1の $A_{1-x_1-y_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層13を挟む位置に設けられ、第1の $A_{1-x_1-y_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層13よりバンドギャップが大きく、第1の $A_{1-x_1-y_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層13とヘテロ接合を成す。このような第3の $A_{1-x_3-y_3}In_{y_3}Ga_{1-x_3-y_3}N$ 層19を備えることにより、いわゆるダブルヘテロ構造のトラ

ンジスタを好適に作製できる。

[0040] (第3の実施の形態)

図3は、本発明の第3実施形態に係るIII族窒化物半導体積層ウェハの構造を示す図面である。本実施形態のIII族窒化物半導体積層ウェハ12は、Alを含むIII族窒化物半導体からなる第1の半導体層としての第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ ($0 < x_1 \leq 1$, $0 \leq y_1 < 1$, $0 < x_1 + y_1 \leq 1$) 層21と、III族窒化物半導体からなる第2の半導体層としての第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ ($0 \leq x_2 \leq 1$, $0 \leq y_2 \leq 1$, $0 < x_2 + y_2 \leq 1$) 層23と、AlN基板27とを備える。なお、AlN基板27の構成は上述した第1実施形態と同様である。

[0041] 第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21はAlN基板27の主面27a上に直に設けられており、第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層23は第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21上に設けられている。第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層23は、第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21よりバンドギャップが大きく、第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21とヘテロ接合を成す。III族窒化物半導体積層ウェハ12から作製される半導体デバイスにおいて、第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21は例えばチャネル層として働き、第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層23は例えばバリア層として働く。第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層23は、第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21寄りのアンドープ層23aと、第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21から離れたアンドープ層23bと、これらのアンドープ層23a及び23bの間に設けられたドーピング層23cとを含む。ドーピング層23cには、例えばSiがドーピングされている。

[0042] 第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21は、AlGaInからなる（すなわち $y_1 = 0$, $0 < x_1 < 1$ ）ことができる。また、第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層23は、AlNからなる（すなわち $x_2 = 1$, $y_2 = 0$ ）ことができる。第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層21及び第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層23は、例えば有機金属気相成長（MOVPE）法で

成長される。

[0043] 好適な実施例では、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層21の厚さは例えば $2\mu\text{m}$ であり、Al原子組成比 x_1 は0.8であり、In原子組成比 y_1 は0である。また、第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層23の厚さは例えば 36nm であり、一例ではアンドープ層23a及び23bがそれぞれ 3nm 、ドープ層23cが 30nm である。ドープ層23cのドーパント濃度は例えば $1 \times 10^{19}\text{cm}^{-3}$ である。

[0044] 本実施形態のIII族窒化物半導体積層ウェハ12の作製方法は以下のとおりである。まず、AlN基板27を NH_3 雰囲気にて 1150°C の炉内熱処理を行う。次に、MOVPE法を用いて、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層21、並びに第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層23のアンドープ層23a、ドープ層23c及びアンドープ層23bを順次成長させる。なお、本実施形態においても、AlN基板27は、主面27aの転位密度が $1 \times 10^6\text{cm}^{-2}$ 未満といった、結晶性が極めて優れたものであることが好ましい。

[0045] (実施例1)

ここで、上記第1実施形態のIII族窒化物半導体積層ウェハ10（図1参照）、および第3実施形態のIII族窒化物半導体積層ウェハ12（図3参照）を作製し、結晶性の評価を行った結果について説明する。

[0046] 本実施例では、まず、主面がm面であり主面の転位密度が $1 \times 10^6\text{cm}^{-2}$ 未満のAlN基板を2枚用意した。そして、一方のAlN基板には、エピタキシャル層17に相当する厚さ $2\mu\text{m}$ のアンドープAlN層、ドープ層15bに相当する厚さ 20nm でドーパント濃度 $1 \times 10^{19}\text{cm}^{-3}$ のSiドープAlN層、アンドープ層15aに相当する厚さ 3nm のアンドープAlN層、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層13に相当する厚さ 30nm のアンドープ $\text{Al}_{0.8}\text{Ga}_{0.2}\text{N}$ 層を順に成長させた。以下、これを積層ウェハAとする。また、他方のAlN基板には、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層21に相当する厚さ $2\mu\text{m}$ のアンドープ $\text{Al}_{0.8}\text{Ga}_{0.2}\text{N}$ 層、アンドープ層23aに相当する厚さ 3nm のアンドープAlN層、ドープ層23cに相当

する厚さ30nmのアンドープAlN層、アンドープ層23bに相当する厚さ3nmのアンドープAlN層を順に成長させた。以下、これを積層ウェハBとする。

[0047] また、比較例として、図4に示すIII族窒化物半導体積層ウェハCを作製した。図4に示すIII族窒化物半導体積層ウェハCは、AlN結晶のc面を主面102aとするAlN基板102を備えており、該主面102a上に、厚さ2μmのアンドープAl_{0.8}Ga_{0.2}N層104、厚さ3nmのアンドープAlN層106、厚さ30nmでドーパント濃度 $1 \times 10^{19} \text{ cm}^{-3}$ のSiドーパントAlN層108、及び厚さ3nmのアンドープAlN層110が積層されて成るものである。なお、AlN基板102は、積層ウェハA、Bと同様、主面の転位密度が $1 \times 10^6 \text{ cm}^{-2}$ 未満の結晶性が極めて優れたものである。

[0048] 図5は、本実施例での評価結果を示す図表である。図5には、上述した各積層ウェハA～Cについて、透過型電子顕微鏡（TEM：Transmission Electron Microscope）による積層欠陥および転位の観察結果が示されている。また、図5には、各積層ウェハA～Cについて、チャンネル層（すなわちアンドープAl_{0.8}Ga_{0.2}N層）の表面、およびAlN基板の表面における、a軸方向およびc軸方向のチルト、言い換えれば揺らぎ、に応じたX線ロッキングカーブ（XRC）半値幅の値が示されている。但し、積層ウェハCでは、m軸方向のチルトに応じたXRC半値幅の値が示されている。

[0049] 図5に示されるように、積層ウェハBでは、積層欠陥や転位が多数発生しており、TEM観察から、積層欠陥密度が $1 \times 10^6 \text{ cm}^{-1}$ 以上、転位密度が $1 \times 10^{10} \text{ cm}^{-1}$ 以上となっている。積層欠陥や転位が発生している。特に積層欠陥については、アンドープAl_{0.8}Ga_{0.2}N層をAlN基板上に厚く（2μm）積むことによって、c軸方向の結晶の揺らぎがc軸方向と直交する方向と比較して大きくなり、主にc軸方向と直交する方向に積層欠陥が延びたためと考えられる。また、AlN基板のXRC半値幅と比較してチャンネル層（アンドープAl_{0.8}Ga_{0.2}N層）のXRC半値幅が大きくなると共に、チャンネル層のa軸方向のXRC半値幅よりc軸方向のXRC半値幅が顕著

に大きくなっており、結晶のチルト、言い換えれば揺らぎ、に異方性が生じている。

[0050] 一方、積層ウェハAでは、積層欠陥や転位はTEM観察から確認できなかった。このTEM観察から積層欠陥密度が $2 \times 10^3 \text{ cm}^{-1}$ 未満、転位密度が $1 \times 10^8 \text{ cm}^{-1}$ 未満である。積層欠陥や転位は全く発生しておらず、チャンネル層（アンドープ $\text{Al}_{0.8}\text{Ga}_{0.2}\text{N}$ 層）のXRC半値幅も、AIN基板とほぼ同等の値でありa軸方向およびc軸方向で異方性は認められない。これは、積層ウェハAにおいてはチャンネル層（アンドープ $\text{Al}_{0.8}\text{Ga}_{0.2}\text{N}$ 層）を積層ウェハBに比して薄く（30nm）形成しているためと考えられる。このように、チャンネル層の結晶性をより良好にする為には、チャンネル層は薄く形成されることが好ましく、例えば50nm以下といった厚さで形成されることにより、チャンネル層の積層欠陥や転位を効果的に低減し、且つ結晶のチルト、言い換えれば揺らぎ、の異方性を抑制できる。なお、チャンネル層（アンドープ $\text{Al}_{0.8}\text{Ga}_{0.2}\text{N}$ 層）の厚さの下限は、例えば2nmである。

[0051] 積層ウェハCでは、チャンネル層（アンドープ $\text{Al}_{0.8}\text{Ga}_{0.2}\text{N}$ 層）に転位密度が $1 \times 10^9 \text{ cm}^{-1}$ の転位が発生したものの、積層欠陥は断面TEM観察から確認できなかった。つまり、積層欠陥密度は $2 \times 10^3 \text{ cm}^{-1}$ 未満であった。また、チャンネル層のXRC半値幅はa軸方向およびm軸方向で同等であり、結晶のチルト、言い換えれば揺らぎ、の異方性は認められなかった。

[0052] なお、第1実施形態のIII族窒化物半導体積層ウェハ10（本実施例の積層ウェハA）は、いわゆる逆HEMT構造である。また、第2実施形態のIII族窒化物半導体積層ウェハ11は、いわゆるダブルヘテロ構造のHEMT構造である。通常のHEMT構造である本実施例の積層ウェハCと比較して、逆HEMT構造である積層ウェハAは、オーミック接合がとりやすい等の優位性を有する。

[0053] また、ダブルヘテロ構造のHEMTのための積層ウェハBでは、チャンネル層が、上下のバリア層によって閉じ込められるため、キャリアの閉じ込め効果が強いという特徴がある。また、そのキャリア閉じ込め効果を利用するこ

とで、チャネル層の伝導性の向上、言い換えればシート抵抗の低減を図ることができる。また、電極と接する部分がよりバンドギャップが大きい材料であるため、デバイスの耐圧の向上を図ることができる。

[0054] (実施例 2)

次に、実施例 1 の積層ウェハ A ~ C を用いて、H F E T 構造を作製し、その順方向電流特性およびリーク電流特性を調べた結果について説明する。本実施例では、図 6 に示すように、ソース電極 S、ゲート電極 G、およびドレイン電極 D を積層ウェハ A ~ C 上に作製した。また、このような電極 S、G および D を、積層ウェハ A ~ C 上の或る領域において電流方向 A_i が a 軸方向に沿うように形成した。また、積層ウェハ A ~ C 上の他の領域においては、電流方向 A_i が c 軸方向（積層ウェハ C の場合は m 軸方向）に沿うように、それぞれ形成した。

[0055] なお、本実施例では、各電極 S、G および D の長手方向（電極 S、G および D が並んだ方向と直交する方向）の長さ L を全て $1000\mu m$ とし、ソース電極 S とゲート電極 G との間隔 W_{SG} を $4\mu m$ とし、ゲート電極 G とドレイン電極 D との間隔 W_{GD} を $10\mu m$ とした。また、反応性イオンエッチング（R I E : Reactive Ion Etching）により、これらの電極 S、G および D を含む領域の周囲の半導体層をメサ状に除去し、素子間分離を行った。

[0056] 図 7 は、本実施例での評価結果を示す図表である。図 7 には、上述した各積層ウェハ A ~ C について、ソース電極 S とゲート電極 G との間に $+1V$ を印加し、ソース電極 S とドレイン電極 D との間に $+5V$ を印加した場合のドレイン電流（順方向電流）密度を測定した値が示されている。また、図 7 には、各積層ウェハ A ~ C について、ソース電極 S とゲート電極 G との間に $-2V$ を印加し、ソース電極 S とドレイン電極 D との間に $-100V$ を印加した場合のソース・ドレイン間のリーク電流密度を測定した値が示されている。

[0057] まず順方向電流について考察すると、図 7 に示されるように、積層ウェハ B において電流方向 A_i が c 軸方向に沿う場合、 a 軸方向に沿う場合に比し

て電流密度が小さくなっている。これは、積層ウェハBにおいて電流方向 A_i が c 軸方向に沿う場合、積層欠陥に対し垂直な方向に電流が流れることとなるので、積層欠陥による散乱が影響しているものと考えられる。すなわち、このような場合には、素子のオン抵抗が大きくなってしまふことを意味する。

[0058] また、リーク電流について考察すると、図7に示されるように、積層ウェハBにおいて電流方向 A_i が a 軸方向に沿う場合、 c 軸方向に沿う場合に比して電流密度が大きくなっている。これは、積層ウェハBにおいて電流方向 A_i が a 軸方向に沿う場合、積層欠陥に対し平行な方向に電流が流れることとなるので、積層欠陥を介するリーク電流が多く生じているものと考えられる。すなわち、このような場合には、素子の耐圧が低くなってしまふことを意味する。

[0059] 積層ウェハBに関する上記結果に対し、積層ウェハAでは、電流方向 A_i がどの結晶軸に沿っているかにかかわらず順方向電流密度が同程度となっているので、素子のオン抵抗を電流方向によらず低く抑えることができる。また、積層ウェハAでは、電流方向 A_i がどの結晶軸に沿っているかにかかわらずリーク電流密度が同程度となっているので、素子の耐圧を電流方向によらず高く保つことができる。積層ウェハAにおけるこのような特性は、積層ウェハAのチャネル層が、積層ウェハBに比して積層欠陥や転位が少なく、且つ、結晶のチルト（揺らぎ）の異方性が十分に少なく結晶性が良好であることに起因すると考えられる。

[0060] なお、積層ウェハCでは、チャネル層に転位が存在するものの、順方向電流密度およびリーク電流密度の異方性は認められなかった。

[0061] 本実施例の結果より、積層ウェハAのようにチャネル層を比較的薄く（例えば50nm以下）形成し、積層欠陥や転位の発生、およびチャネル層の結晶のチルト、言い換えれば揺らぎ、の異方性をそれぞれ低減することによって、当該積層ウェハから作製される半導体デバイスのオン抵抗および耐圧の異方性を効果的に抑制しうることが示された。

[0062] なお、前述した非特許文献3では、X線ロッキングカーブの半値幅が、*c*軸方向と*c*軸に垂直な方向とで顕著に異なっている。図5に示したように、実施例1の積層ウェハAにおいても*c*軸方向と*a*軸方向とでX線ロッキングカーブ半値幅が全く等しいというわけではないが、これは測定上の誤差や、積層ウェハの状態、例えば形状、反り、又はクラック、による影響が含まれているためである。実施例の積層ウェハAでは、*c*軸に垂直な方向（例えば*a*軸）のXRC半値幅 139 arcsec （すなわち*c*軸に垂直な方向へのチルト角に相当）と、*c*軸方向のXRC半値幅 168 arcsec （*c*軸方向へのチルト角に相当）との比が $168 / 139 = 1.2$ となっており、*c*軸方向へのチルト角が*c*軸に垂直な方向へのチルト角の1.2倍以下であれば、実施例2で示したとおり良好な結晶性を有するといえる。

[0063] （実施例3）

上記実施例1、2より、*m*面のような非極性のAlN基板を用いたとき、積層ウェハAのようにAlGa_xNチャネル層を比較的薄く成長することによって、積層欠陥や転位の発生、およびチャネル層の結晶のチルト（揺らぎ）の異方性をそれぞれ低減し、当該積層ウェハから作製される半導体デバイスのオン抵抗・耐圧の異方性を抑制すると同時に、デバイス特性の向上を図ることができた。

[0064] ここで、上記実施例1では積層ウェハAのAlGa_xNチャネル層の厚さを30nmとしたが、AlGa_xNチャネル層の厚さの範囲に関する実施例について説明する。

[0065] 本実施例では、実施例1で作製したウェハAに加え、AlGa_xNチャネル層の厚さをそれぞれ40nm、50nm、60nm、80nm、2000nmとした積層ウェハA₄₀、A₅₀、A₆₀、A₈₀、及びA₂₀₀₀を作製した。なお、これらの積層ウェハのAlGa_xNチャネル層以外の構成については、実施例1の積層ウェハAと全く同じとした。

[0066] 上記実施例1、2において、結晶のチルト、言い換えれば揺らぎ、の異方性やデバイス特性の異方性の原因が、AlGa_xNチャネル層での転位や積層

欠陥といった結晶欠陥にあることが明らかとなったので、本実施例の積層ウェハA₄₀、A₅₀、A₆₀、A₈₀、及びA₂₀₀₀についてTEM評価を実施し、結晶欠陥とAlGaInチャネル層の厚さとの関係について調べた。図8は、その結果を示す図表である。図8に示す結果によれば、AlGaInチャネル層の厚さは50nm以下が好ましいことがわかる。

[0067] (実施例4)

AlGaInチャネル層の厚みと結晶欠陥及び異方性を示した実施例3の図8では、AlGaInチャネル層の厚みが50nmより厚ければ、結晶欠陥が発生し、異方性が生じることが示されている。

[0068] さらに実験を継続し、エピタキシャル成長の最適化、具体的にはジグ（サセプタ）の最適化、に関して検討した。その結果、AlGaInチャネル層の厚さが実施例1と同じ30nmであったとしても、エピタキシャル成長として最適な状態でない場合には、AlGaInチャネル層に結晶欠陥が発生することがわかった。そして、これにより、結晶のチルト、言い換えれば揺らぎ、の異方性が生じること、及び、AlGaInチャネル層の異方性が小さい場合（上記 h_{wc}/h_{wa} が1.2以下）には、良好な特性が得られることがわかった。以下、その実施例について説明する。

[0069] 本実施例では、実施例1の積層ウェハAと同様のエピタキシャル構造を有する積層ウェハD～Gを作製した。すなわち、厚さ430μmのAlN基板に対し、実施例1では基板を載置するサセプタのポケット深さを430μmとしたが、本実施例ではポケット深さ450μm、500μm、600μm、および800μmのサセプタを用い、敢えてガスの流れを乱れさせ、その影響を調べる実験を行った。その際、AlGaInチャネル層の組成や厚さ等が、実施例1の積層ウェハAと同じになるようにガス流量や成長時間の調整を行った。

[0070] 図9は、本実施例における結果を示す図表である。図9に示すように、エピタキシャル構造が同じであっても、エピタキシャル成長の最適化の状態により、XRC半値幅の異方性が大きくなる場合と、そうでない場合とがある

。AlGaInチャンネル層のXRC半値幅の比(hw_c/hw_a)が1.2より大きい場合には、転位や積層欠陥が生じ、図9に示すようなリーク電流の増大や、オン抵抗の増大といったデバイス特性の低下が生じる。

[0071] (第4の実施の形態)

図10は、本発明の第4実施形態に係るIII族窒化物半導体デバイスの構造を示す図面である。本実施形態のIII族窒化物半導体デバイス30は、半導体積層部30aを備える。この半導体積層部30aは、第1実施形態に係るIII族窒化物半導体積層ウェハ10(図1参照)をチップ状に切り出したものであって、チャンネル層としての第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層33、バリア層としての第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層35(アンドープ層35a及びドープ層35b)、並びにエピタキシャル層37を備える。これらの層33、35および37は、第1実施形態の第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層13、第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層15及びエピタキシャル層17と同様の構成を有するため、詳細な説明を省略する。また、半導体積層部30aは、AlN基板57を備える。このAlN基板57は、第1実施形態のAlN基板27と同様の構成を有する。

[0072] また、III族窒化物半導体デバイス30は、第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層33上に並んで設けられた電極39及び41を更に備える。また、III族窒化物半導体デバイス30は、第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層33上において電極39と電極41との間に設けられた電極43を更に備える。

[0073] III族窒化物半導体デバイス30がヘテロ接合トランジスタであるとき、電極39はソース電極及びドレイン電極の一方であり、電極41はソース電極及びドレイン電極の他方であり、電極43はゲート電極である。或いは、III族窒化物半導体デバイス30がショットキバリアダイオードであるとき、電極39及び41はアノード電極であり、電極43はカソード電極である。

[0074] III族窒化物半導体デバイス30の動作中のある期間には、電極43に逆バイアスが印加される。一方、III族窒化物半導体デバイス30の動作中の他の期間では、電極43に順バイアスが印加される。この動作期間において、電

極 39 及び 41 は、III 族窒化物半導体デバイス 30 に流れるキャリアを提供する。このために、電極 39 及び 41 は第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 33 にオーミック接合を成すことが好ましい。また、電極 43 は第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 33 にショットキ接合を成すことが好ましい。この III 族窒化物半導体デバイス 30 では、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 33 と第 2 の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層 35 とのヘテロ接合により、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 33 の内部に二次元電子ガス層 45 が生成される。

[0075] 本実施形態の III 族窒化物半導体デバイス 30 は、第 1 実施形態の III 族窒化物半導体積層ウェハ 10 と同様の構成を有する半導体積層部 30a を備える。したがって、この III 族窒化物半導体デバイス 30 によれば、破壊電界強度が大きく、結晶欠陥が少ないノーマリーオフ型の半導体デバイスを提供できる。

[0076] また、上述した実施例 1, 2 において述べたように、本実施形態においても、チャネル層である第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 33 は、例えば厚さ 50 nm 以下といった薄い層であることが好ましい。これにより、第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 33 の結晶方向の揺らぎの異方性を抑制し、デバイス特性、具体的には耐圧およびオン抵抗、を良好に保つことができる。

[0077] (第 5 の実施の形態)

図 11 は、本発明の第 5 実施形態に係る III 族窒化物半導体デバイスの構造を示す図面である。本実施形態の III 族窒化物半導体デバイス 31 は、半導体積層部 31a を備える。この半導体積層部 31a は、第 2 実施形態に係る III 族窒化物半導体積層ウェハ 11 (図 2 参照) をチップ状に切り出したものであって、チャネル層としての第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$ 層 33、バリア層としての第 2 の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}\text{N}$ 層 35 (アンドープ層 35a 及びドープ層 35b)、並びにエピタキシャル層 37 を備える。これらの層 33, 35 および 37 は第 1 実施形態の第 1 の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}\text{N}$

N層13、第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}$ N層15及びエピタキシャル層17と同様の構成を有するため、詳細な説明を省略する。また、半導体積層部31aは、第3の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}$ N層47（アンドープ層47a及び47b、並びにドーパ層47c）を備える。この第3の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}$ N層47は、第2実施形態の第3の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}$ N層19（アンドープ層19a及び19b、並びにドーパ層19c）と同様の構成を有する。また、半導体積層部31aは、AlN基板57を備える。このAlN基板57は、第1実施形態のAlN基板27と同様の構成を有する。

[0078] また、III族窒化物半導体デバイス31は、第3の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}$ N層47のアンドープ層47b上に並んで設けられた電極49及び51を更に備える。また、III族窒化物半導体デバイス31は、アンドープ層47b上において電極49と電極51との間に設けられた電極53を更に備える。

[0079] III族窒化物半導体デバイス31がヘテロ接合トランジスタであるとき、電極49はソース電極及びドレイン電極の一方であり、電極51はソース電極及びドレイン電極の他方であり、電極53はゲート電極である。或いは、III族窒化物半導体デバイス31がショットキバリアダイオードであるとき、電極49及び51はアノード電極であり、電極53はカソード電極である。

[0080] III族窒化物半導体デバイス31の動作中のある期間には、電極53に逆バイアスが印加される。一方、III族窒化物半導体デバイス31の動作中の他の期間では、電極53に順バイアスが印加される。この動作期間において、電極49及び51は、III族窒化物半導体デバイス31に流れるキャリアを提供する。このために、電極49及び51は第3の $\text{Al}_{x_3}\text{In}_{y_3}\text{Ga}_{1-x_3-y_3}$ N層47のアンドープ層47bにオーミック接合を成すことが好ましい。また、電極53はアンドープ層47bにショットキ接合を成すことが好ましい。このIII族窒化物半導体デバイス31では、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}$ N層33と第2の $\text{Al}_{x_2}\text{In}_{y_2}\text{Ga}_{1-x_2-y_2}$ N層35とのヘテロ接合により、第1の $\text{Al}_{x_1}\text{In}_{y_1}\text{Ga}_{1-x_1-y_1}$ N層33の内部に二次元電子ガス層45

が生成される。また、第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層33と第3の $\text{Al}_{x3}\text{In}_{y3}\text{Ga}_{1-x3-y3}\text{N}$ 層47とのヘテロ接合により、第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層33の内部に二次元電子ガス層55が生成される。

[0081] 本実施形態のIII族窒化物半導体デバイス31は、第2実施形態のIII族窒化物半導体積層ウェハ11と同様の構成を有する半導体積層部31aを備える。したがって、このIII族窒化物半導体デバイス31によれば、破壊電界強度が大きく、結晶欠陥が少ないノーマリーオフ型の半導体デバイスを提供できる。

[0082] また、上述した実施例1, 2において述べたように、本実施形態においても、チャネル層である第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層33は、例えば厚さ50nm以下といった薄い層であることが好ましい。これにより、第1の $\text{Al}_{x1}\text{In}_{y1}\text{Ga}_{1-x1-y1}\text{N}$ 層33の結晶方向の揺らぎの異方性を抑制し、デバイス特性、具体的には耐圧およびオン抵抗、を良好に保つことができる。

[0083] 本発明によるIII族窒化物半導体積層ウェハ及びIII族窒化物半導体デバイスは、上記した実施形態に限られるものではなく、他に様々な変形が可能である。例えば、上記各実施形態ではチャネル層（又は第1の半導体層）の材料として AlGaIn を例示したが、 InAlGaIn や AlIn 、 InAlIn 等、 Al を含むIII族窒化物半導体であれば本発明におけるチャネル層（第1の半導体層）を好適に構成できる。また、上記各実施形態ではバリア層（又は第2の半導体層）の材料として AlIn を例示したが、 InAlGaIn や AlGaIn 、 InAlIn 等、チャネル層（第1の半導体層）よりバンドギャップが大きいIII族窒化物半導体であれば、本発明におけるバリア層（第2の半導体層）を好適に構成できる。

[0084] 好適な実施の形態において本発明の原理を図示し説明してきたが、本発明は、そのような原理から逸脱することなく配置および詳細において変更され得ることは、当業者によって認識される。本発明は、本実施の形態に開示された特定の構成に限定されるものではない。したがって、特許請求の範囲お

よびその精神の範囲から来る全ての修正および変更に権利を請求する。

産業上の利用可能性

- [0085] 破壊電界強度が大きく、結晶欠陥が少ないノーマリーオフ型のIII族窒化物半導体デバイス、及びこのIII族窒化物半導体デバイスの作製に用いられるII族窒化物半導体積層ウェハである。

符号の説明

- [0086] 10～12…III族窒化物半導体積層ウェハ、13, 33…第1の $Al_{x_1}In_{y_1}Ga_{1-x_1-y_1}N$ 層、15, 35…第2の $Al_{x_2}In_{y_2}Ga_{1-x_2-y_2}N$ 層、15a, 35a…アンドープ層、15b, 35b…ドープ層、17, 37…エピタキシャル層、19, 47…第3の $Al_{x_3}In_{y_3}Ga_{1-x_3-y_3}N$ 層、19a, 19b, 47a, 47b…アンドープ層、19c, 47c…ドープ層、27, 57…AlN基板、27a, 57a…主面、30, 31…III族窒化物半導体デバイス、30a, 31a…半導体積層部、39, 41, 43…電極、45, 55…二次元電子ガス層。

請求の範囲

- [請求項1] A I Nからなり該A I N結晶のc軸に沿った主面を有する基板と、
 A I を含むIII族窒化物系半導体からなり前記主面上に設けられた
第1の半導体層と、
 前記主面上に設けられ、前記第1の半導体層よりバンドギャップが
大きいIII族窒化物系半導体からなり、前記第1の半導体層とヘテロ
接合を成す第2の半導体層と
 を備える、III族窒化物半導体積層ウェハ。
- [請求項2] 前記第1の半導体層における前記A I を含むIII族窒化物系半導体
のc軸方向のX線ロッキングカーブ半値幅が、当該III族窒化物系半
導体のc軸に垂直な方向のX線ロッキングカーブ半値幅の1.2倍以
下である、請求項1に記載のIII族窒化物半導体積層ウェハ。
- [請求項3] 前記主面が前記A I N結晶のm面またはa面である、請求項1また
は2に記載のIII族窒化物半導体積層ウェハ。
- [請求項4] 前記第1の半導体層の厚さが50nm以下である、請求項1～3の
いずれか一項に記載のIII族窒化物半導体積層ウェハ。
- [請求項5] 前記第1の半導体層がA I G a Nからなる、請求項1～4のいずれ
か一項に記載のIII族窒化物半導体積層ウェハ。
- [請求項6] 前記第2の半導体層がA I Nからなる、請求項1～5のいずれか一
項に記載のIII族窒化物半導体積層ウェハ。
- [請求項7] 前記主面上において前記第2の半導体層との間に前記第1の半導体
層を挟む位置に設けられ、前記第1の半導体層よりバンドギャップが
大きいIII族窒化物系半導体からなり、前記第1の半導体層とヘテロ
接合を成す第3の半導体層を更に備える、請求項1～6のいずれか一
項に記載のIII族窒化物半導体積層ウェハ。
- [請求項8] 前記第3の半導体層がA I Nからなる、請求項7に記載のIII族窒
化物半導体積層ウェハ。
- [請求項9] A I Nからなり該A I N結晶のc軸に沿った主面を有する基板と、

A I を含むIII族窒化物系半導体からなり前記主面上に設けられたチャネル層と、

前記主面上に設けられ、前記第1の半導体層よりバンドギャップが大きいIII族窒化物系半導体からなり、前記チャネル層とヘテロ接合を成す第1のバリア層と

を備える、III族窒化物半導体デバイス。

[請求項10] 前記チャネル層における前記A I を含むIII族窒化物系半導体のc軸方向のX線ロックングカーブ半値幅が、当該III族窒化物系半導体のc軸に垂直な方向のX線ロックングカーブ半値幅の1.2倍以下である、請求項9に記載のIII族窒化物半導体デバイス。

[請求項11] 前記主面が前記A I N結晶のm面またはa面である、請求項9または10に記載のIII族窒化物半導体デバイス。

[請求項12] 前記チャネル層の厚さが50nm以下である、請求項9～11のいずれか一項に記載のIII族窒化物半導体デバイス。

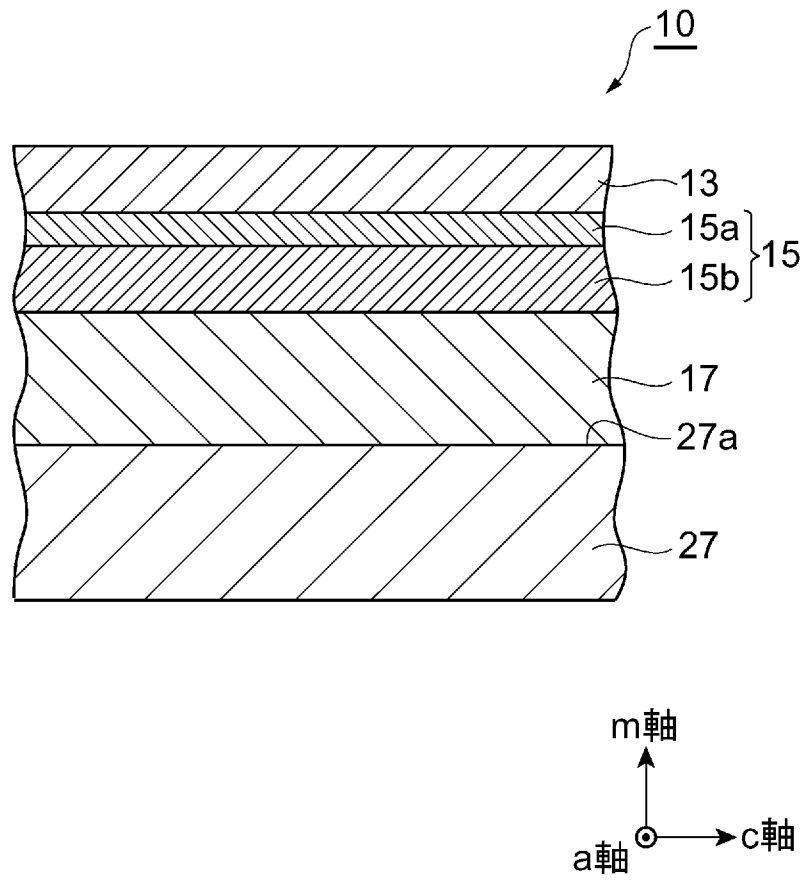
[請求項13] 前記チャネル層がA I G a Nからなる、請求項9～12のいずれか一項に記載のIII族窒化物半導体デバイス。

[請求項14] 前記第1のバリア層がA I Nからなる、請求項9～13のいずれか一項に記載のIII族窒化物半導体デバイス。

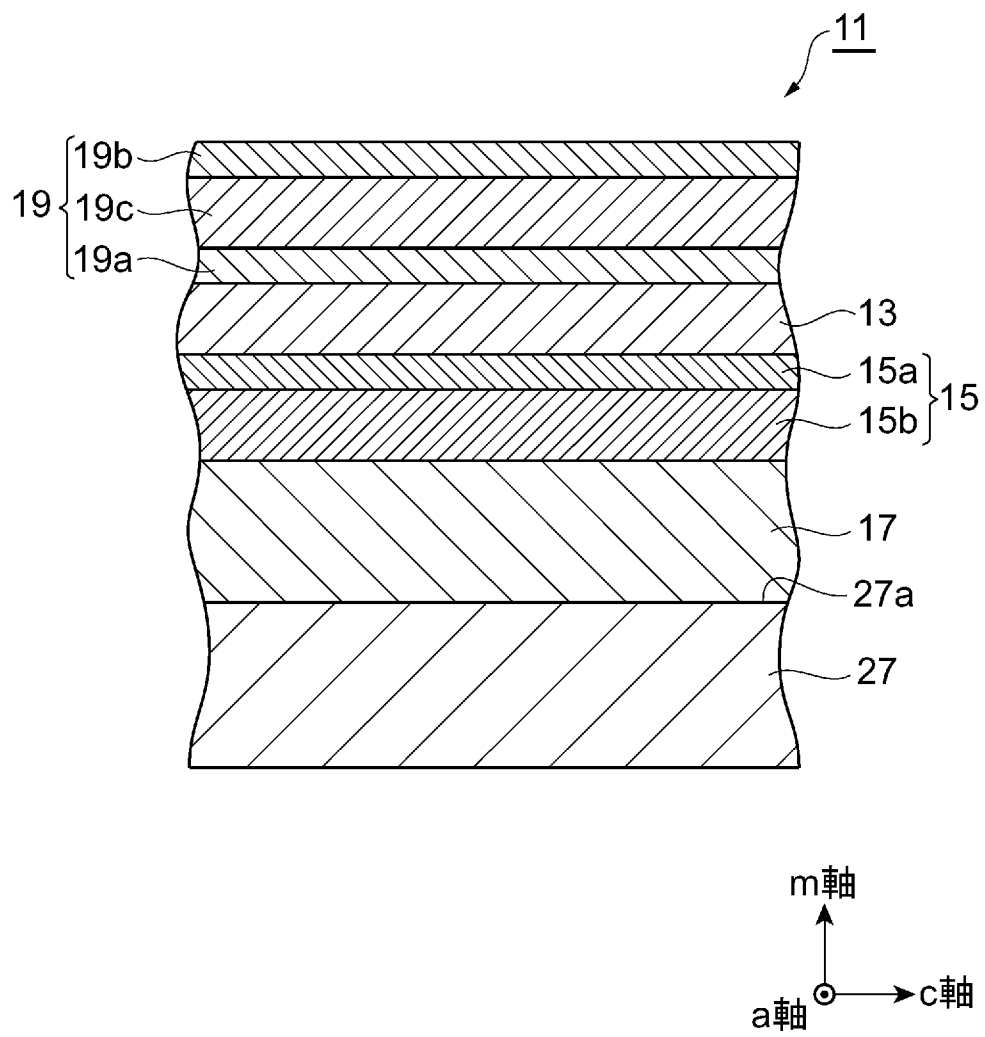
[請求項15] 前記主面上において前記第1のバリア層との間に前記チャネル層を挟む位置に設けられ、前記チャネル層よりバンドギャップが大きいIII族窒化物系半導体からなり、前記チャネル層とヘテロ接合を成す第2のバリア層を更に備える、請求項9～14のいずれか一項に記載のIII族窒化物半導体デバイス。

[請求項16] 前記第2のバリア層がA I Nからなる、請求項15に記載のIII族窒化物半導体デバイス。

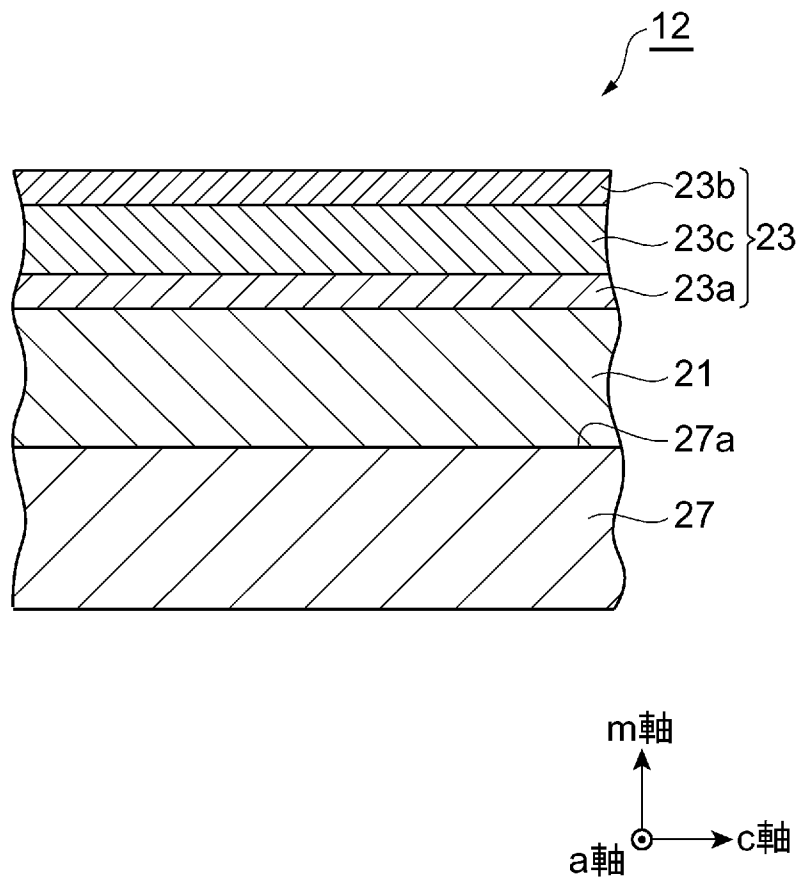
[図1]



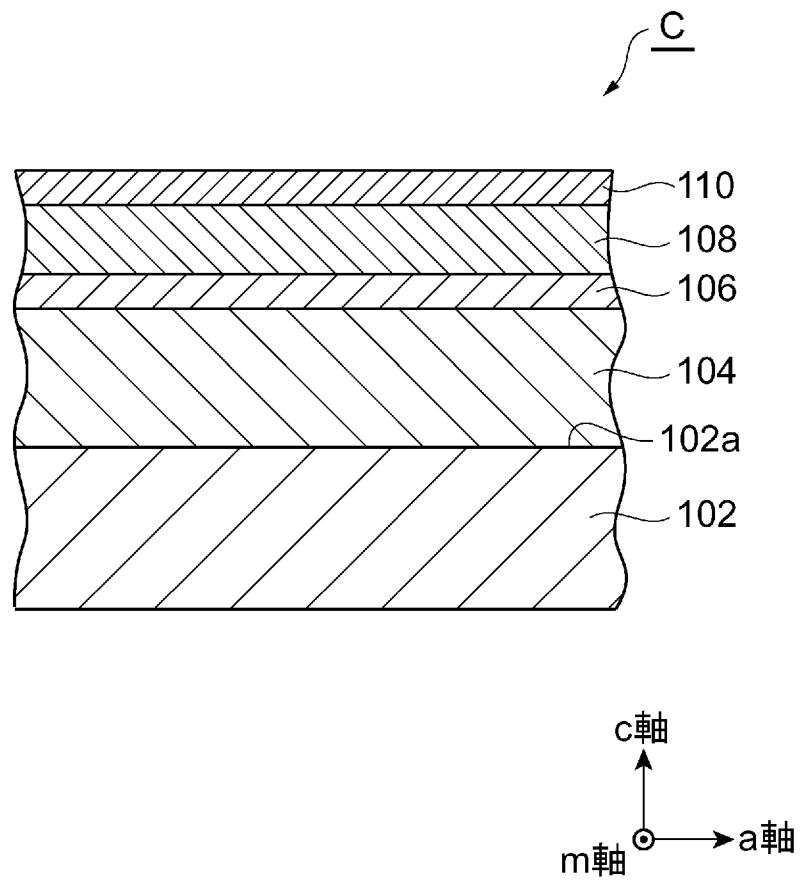
[図2]



[図3]



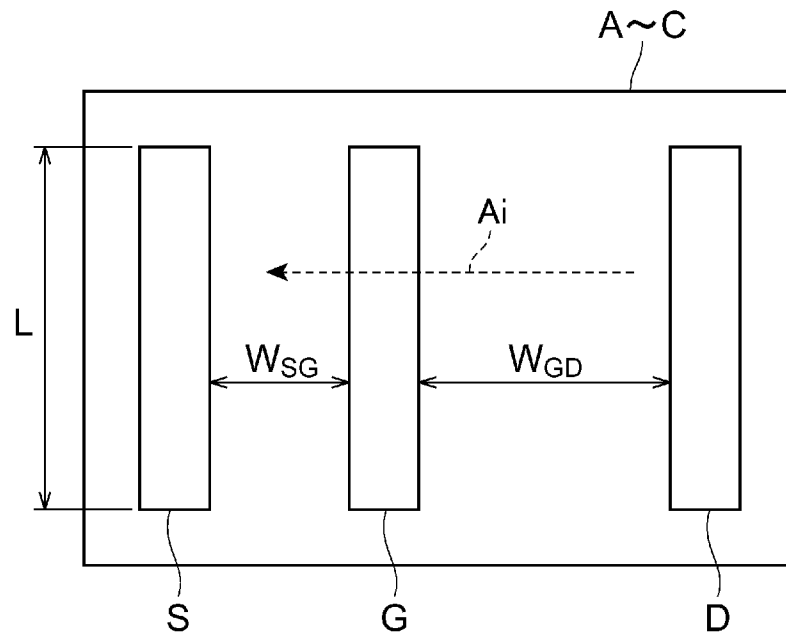
[図4]



[図5]

	積層ウエハA	積層ウエハB	積層ウエハC
TEM評価	積層欠陥や転位等は TEM観察範囲内で確認できず。 積層欠陥: $2 \times 10^3 [\text{cm}^{-1}]$ 未満 転位密度: $1 \times 10^8 [\text{cm}^{-2}]$ 未満	積層欠陥や転位が発生 積層欠陥: $1 \times 10^6 [\text{cm}^{-1}]$ 以上 転位密度: $1 \times 10^{10} [\text{cm}^{-2}]$ 以上	積層欠陥は、 TEM観察範囲内で確認できず。 積層欠陥: $2 \times 10^3 [\text{cm}^{-1}]$ 未満 転位密度: $1 \times 10^9 [\text{cm}^{-2}]$
X線回折評価 (X線ロッギング カーブ半値幅)	チャネル層表面 (a軸方向チルト)	437 [arcsec]	120 [arcsec]
	チャネル層表面 (c軸方向チルト)	1867 [arcsec]	127 [arcsec]
	基板表面 (a軸方向チルト)	133 [arcsec]	45 [arcsec]
	基板表面 (c軸方向チルト)	165 [arcsec]	49 [arcsec]

[図6]



[図7]

	電流方向	積層ウエハA	積層ウエハB	積層ウエハC
順方向電流 (相対値)	a軸方向	186 [mA/mm]	141 [mA/mm]	306 [mA/mm]
	c軸方向 (またはm軸方向)	191 [mA/mm]	43 [mA/mm]	301 [mA/mm]
リーク電流 (相対値)	a軸方向	0.023 [μ A/mm]	867 [μ A/mm]	0.31 [μ A/mm]
	c軸方向 (またはm軸方向)	0.022 [μ A/mm]	106 [μ A/mm]	0.29 [μ A/mm]

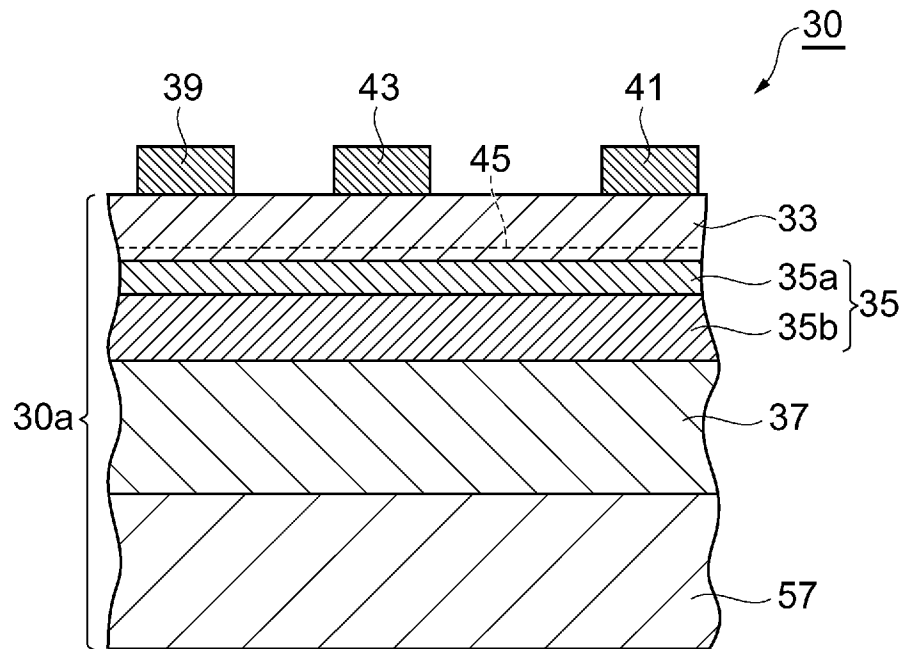
[図8]

試料	AlGaInチャンネル層 厚さ[nm]	転位	積層欠陥
積層ウエハA	30	TEM観察範囲内で 確認できず。 1×10^8 [cm ⁻²]未満	TEM観察範囲内で 確認できず。 2×10^3 [cm ⁻¹]未満
積層ウエハA ₄₀	40	TEM観察範囲内で 確認できず。 1×10^8 [cm ⁻²]未満	TEM観察範囲内で 確認できず。 2×10^3 [cm ⁻¹]未満
積層ウエハA ₅₀	50	TEM観察範囲内で 確認できず。 1×10^8 [cm ⁻²]未満	TEM観察範囲内で 確認できず。 2×10^3 [cm ⁻¹]未満
積層ウエハA ₆₀	60	2×10^8 [cm ⁻²]	3×10^4 [cm ⁻¹]
積層ウエハA ₈₀	80	4×10^8 [cm ⁻²]	5×10^4 [cm ⁻¹]
積層ウエハA ₂₀₀₀	2000	1×10^{10} [cm ⁻²]以上	1×10^{10} [cm ⁻¹]程度

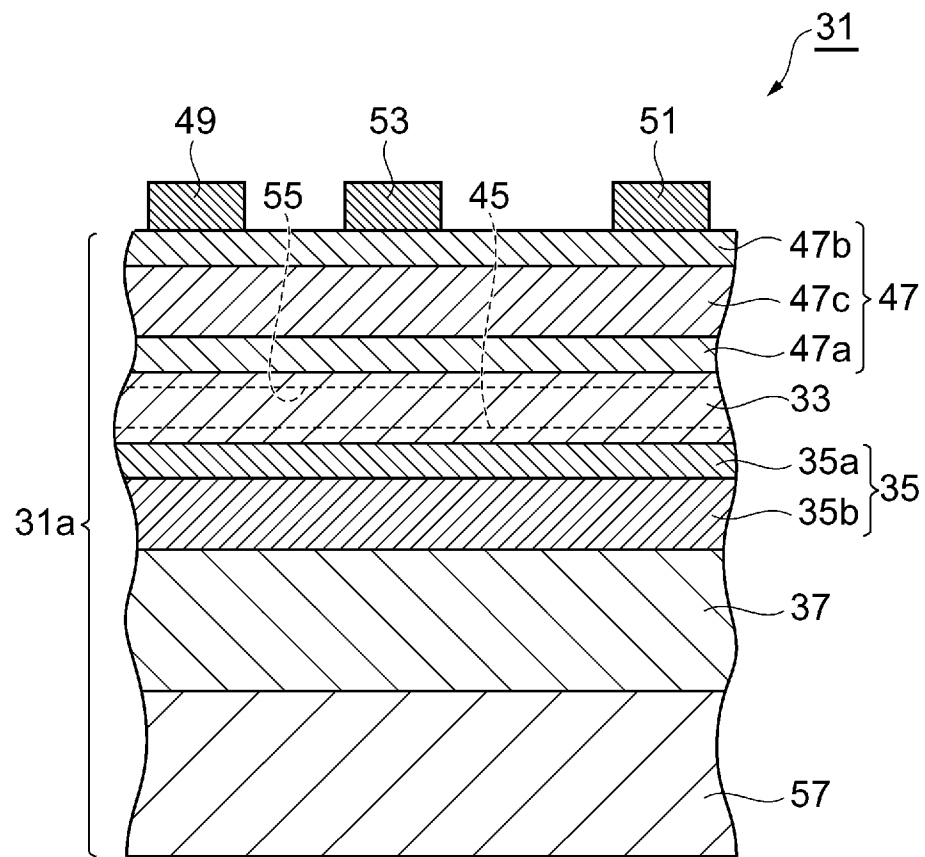
[図9]

試料	サセプタ 深さ[μm]	XRC異方性(a軸に 対するc軸方向の XRC半値幅の比)	リーク電流 (a軸) [$\mu\text{A/mm}$]	リーク電流 (c軸) [$\mu\text{A/mm}$]
積層ウエハA (実施例1)	430	1.2	0.023	0.022
積層ウエハD	450	1.1	0.012	0.013
積層ウエハE	500	1.3	1.4	0.43
積層ウエハF	600	1.5	5.6	1.9
積層ウエハG	800	2.1	26.2	6.7

[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/064174

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/338(2006.01)i, H01L29/778(2006.01)i, H01L29/812(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/338, H01L29/778, H01L29/812

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

Science Citation Index Expanded(Web of Science)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	L.J. SCHOWALTER, et.al., Epitaxial growth of AlN and Al _{0.5} Ga _{0.5} N layers on aluminum nitride substrates, Journal of Crystal Growth, 2000, Vol.211, p.78-81, page 78, left column, line 1 to page 81, left column, line 10	1-3, 5-6, 9-11, 13-14
Y		4, 7, 8, 12, 15, 16
Y	JP 2006-278570 A (Nippon Telegraph And Telephone Corp.), 12 October 2006 (12.10.2006), paragraphs [0051] to [0064]; fig. 14 to 19 (Family: none)	4, 7, 8, 12, 15, 16
A	JP 2009-044006 A (Rohm Co., Ltd.), 26 February 2009 (26.02.2009), paragraph [0006] & US 2009/0057684 A1	3, 11

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
16 November, 2010 (16.11.10)Date of mailing of the international search report
30 November, 2010 (30.11.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/064174

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-311533 A (Rohm Co., Ltd.), 25 December 2008 (25.12.2008), paragraphs [0013] to [0025]; fig. 1 to 4 & US 2008/0315210 A1	1-16
A	JP 2009-147264 A (Nippon Telegraph And Telephone Corp.), 02 July 2009 (02.07.2009), paragraphs [0047] to [0053] (Family: none)	1-16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/064174

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
See extra sheet.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☒ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/064174

Continuation of Box No.III of continuation of first sheet (2)

The inventions of claims 1-16 commonly involve the same or corresponding special technical features in the point of "comprising: a substrate made of AlN and having a principal plane along the c-axis of said AlN; a first semiconductor layer made of a III-group nitride semiconductor containing Al and formed on said principal plane; and a second semiconductor layer formed on said principal plane and of a III-group nitride semiconductor having a larger band gap than that of said first semiconductor layer, and forming a hetero-junction with said first semiconductor layer".

However, said technical feature is well known in the art, since it is disclosed in L. J. SCHOWALTER, et.al., Epitaxial growth of AlO and AlN._{0.5}Ga_{0.5}N layers on aluminum nitride substrates, Journal of Crystal Growth, 2000, vol.211, line 1, lefthand column, page 78 to line 10, lefthand column, page 81 of p.78-81.

Thus, it is not admitted that the inventions of claims 1-16 share the technically mutual correlations which are expressed by the mutually same or corresponding special technical features.

Hence, the inventions of claims 1-16 cannot be so linked as to form a single general inventive concept.

特許協力条約

P C T

国際調査報告

(法 8 条、法施行規則第 40、41 条)
〔P C T 18 条、P C T 規則 43、44〕

出願人又は代理人 の書類記号 FP10-0210-00	今後の手続きについては、様式 P C T / I S A / 2 2 0 及び下記 5 を参照すること。	
国際出願番号 P C T / J P 2 0 1 0 / 0 6 4 1 7 4	国際出願日 (日.月.年) 2 3 . 0 8 . 2 0 1 0	優先日 (日.月.年) 2 8 . 0 8 . 2 0 0 9
出願人 (氏名又は名称) 住友電気工業株式会社		

国際調査機関が作成したこの国際調査報告を法施行規則第41条 (P C T 18条) の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 5 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語に関し、この国際調査は以下のものに基づき行った。

☒ 出願時の言語による国際出願

☐ 出願時の言語から国際調査のための言語である _____ 語に翻訳された、
この国際出願の翻訳文 (P C T 規則12.3(a)及び23.1(b))

b. ☐ この国際調査報告は、P C T 規則91の規定により国際調査機関が認めた又は国際調査機関に通知された明らかな誤りの訂正を考慮して作成した (P C T 規則43.6の2(a))。

c. ☐ この国際出願は、ヌクレオチド又はアミノ酸配列を含んでいる (第 I 欄参照)。

2. ☐ 請求の範囲の一部の調査ができない (第 II 欄参照)。

3. ☒ 発明の単一性が欠如している (第 III 欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第 IV 欄に示されているように、法施行規則第47条第 1 項 (P C T 規則38.2) の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 月以内にこの国際調査機関に意見を提出することができる。

6. 図面に関して

a. 要約書とともに公表される図は、

第 1 図とする。 ☒ 出願人が示したとおりである。

☐ 出願人は図を示さなかったので、国際調査機関が選択した。

☐ 本図は発明の特徴を一層よく表しているので、国際調査機関が選択した。

b. ☐ 要約とともに公表される図はない。

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。
特別ページ参照

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☒ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/338 (2006.01) i, H01L29/778 (2006.01) i, H01L29/812 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L21/338, H01L29/778, H01L29/812

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

Science Citation Index Expanded (Web of Science)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	L. J. SCHOWALTER, et.al., Epitaxial growth of AlN and Al _{0.5} Ga _{0.5} N layers on aluminum nitride substrates, Journal of Crystal Growth,	1-3, 5-6, 9-11, 13-14
Y	2000, Vol.211, p. 78-81, 第 78 頁左欄第 1 行-第 81 頁左欄第 10 行	4, 7, 8, 12, 15, 16
Y	JP 2006-278570 A (日本電信電話株式会社) 2006.10.12, 段落[0051]-[0064], 図 14-19 (ファミリーなし)	4, 7, 8, 12, 15, 16

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 6 . 1 1 . 2 0 1 0

国際調査報告の発送日

3 0 . 1 1 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

原 和秀

4 M

4 0 3 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2009-044006 A (ローム株式会社) 2009.02.26, 段落[0006] & US 2009/0057684 A1	3, 11
A	JP 2008-311533 A (ローム株式会社) 2008.12.25, 段落[0013]-[0025], 図 1-4 & US 2008/0315210 A1	1-16
A	JP 2009-147264 A (日本電信電話株式会社) 2009.07.02, 段落[0047]-[0053] (ファミリーなし)	1-16

請求項 1-16 に係る発明は、「A 1 N からなり該 A 1 N 結晶の c 軸に沿った主面を有する基板と、A 1 を含む III 族窒化物系半導体からなり前記主面上に設けられた第 1 の半導体層と、前記主面上に設けられ、前記第 1 の半導体層よりバンドギャップが大きい III 族窒化物系半導体からなり、前記第 1 の半導体層とヘテロ接合を成す第 2 の半導体層とを備える」という同一の又は対応する技術的特徴を有する点で共通する。

しかしながら、当該技術的特徴は L. J. SCHOWALTER, et.al., Epitaxial growth of AlN and Al_{0.5}Ga_{0.5}N layers on aluminum nitride substrates, Journal of Crystal Growth, 2000, Vol. 211, p. 78-81 の第 78 頁左欄第 1 行-第 81 頁左欄第 10 行に記載されているように公知である。

したがって、請求項 1-16 に係る発明は相互に同一の又は対応する特別な技術的特徴によって表現された技術的相互関連性を有しているとは認められない。

よって、請求項 1-16 に係る発明は単一の一般的発明概念を形成するように関連している一群の発明とすることはできない。