

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2012 年 11 月 29 日(29.11.2012)



(10) 国際公開番号  
WO 2012/160962 A1

(51) 国際特許分類:

H01L 21/316 (2006.01) C03C 3/091 (2006.01)  
C03C 3/083 (2006.01) C03C 3/093 (2006.01)  
C03C 3/085 (2006.01) H01L 29/861 (2006.01)  
C03C 3/087 (2006.01) H01L 29/868 (2006.01)

(21) 国際出願番号: PCT/JP2012/061780

(22) 国際出願日: 2012 年 5 月 8 日(08.05.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

PCT/JP2011/061713 2011 年 5 月 23 日(23.05.2011) JP  
PCT/JP2011/061714 2011 年 5 月 23 日(23.05.2011) JP  
PCT/JP2011/062134 2011 年 5 月 26 日(26.05.2011) JP  
PCT/JP2011/069448 2011 年 8 月 29 日(29.08.2011) JP  
PCT/JP2012/052108 2012 年 1 月 31 日(31.01.2012) JP

(71) 出願人(米国を除く全ての指定国について): 新電元工業株式会社(SHINDENGEN ELECTRIC MANUFACTURING CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目 2 番 1 号 Tokyo (JP).

(72) 発明者: および

(75) 発明者/出願人(米国についてのみ): 小笠原 淳(OGASAWARA, Atsushi) [JP/JP]; 〒3578585 埼玉県飯能市南町 1 0 番 1 3 号 新電元工業株式会社

工場内 Saitama (JP). 伊東 浩二(ITO, Koji) [JP/JP]; 〒3578585 埼玉県飯能市南町 1 0 番 1 3 号 新電元工業株式会社工場内 Saitama (JP). 伊藤 一彦(ITO, Kazuhiko) [JP/JP]; 〒3578585 埼玉県飯能市南町 1 0 番 1 3 号 新電元工業株式会社工場内 Saitama (JP). 六鎗 広野(MUYARI, Koya) [JP/JP]; 〒3578585 埼玉県飯能市南町 1 0 番 1 3 号 新電元工業株式会社工場内 Saitama (JP).

(74) 代理人: 松尾 誠剛(MATSUO, Nobutaka); 〒3990214 長野県諏訪郡富士見町落合 9 8 6 2 番地 6 0 めぶき特許事務所 Nagano (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE PRODUCTION METHOD AND SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置の製造方法及び半導体装置

[図5]

| AA | 項目     | BB                             |      | CC   |      | DD   |      | EE   |      | FF   |       | GG    |       | HH    |       | II    |       | JJ    |       | KK    |       |
|----|--------|--------------------------------|------|------|------|------|------|------|------|------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|-------|
|    |        | 実施例1                           | 実施例2 | 実施例3 | 実施例4 | 実施例5 | 実施例6 | 実施例7 | 実施例8 | 実施例9 | 実施例10 | 実施例11 | 実施例12 | 実施例13 | 実施例14 | 実施例15 | 実施例16 | 実施例17 | 実施例18 | 実施例19 | 実施例20 |
| LL | 組成比    | SiO <sub>2</sub>               | 63.2 | 50.0 | 40.0 | 32.6 | 25.6 | 19.6 | 14.3 | 10.9 | 8.6   | 6.9   | 5.5   | 4.3   | 3.5   | 2.8   | 2.2   | 1.8   | 1.5   | 1.2   | 1.0   |
|    |        | H <sub>2</sub> O               | 0    | 0    | 7.0  | 0.0  | 0.0  | 0.0  | 0.0  | 0.0  | 0.0   | 0.0   | 0.0   | 0.0   | 0.0   | 0.0   | 0.0   | 0.0   | 0.0   | 0.0   | 0.0   |
|    |        | Al <sub>2</sub> O <sub>3</sub> | 15.5 | 10.0 | 11.0 | 15.5 | 10.9 | 12.4 | 11.1 | 13.5 | 12.4  | 11.1  | 13.5  | 12.4  | 11.1  | 13.5  | 12.4  | 11.1  | 13.5  | 12.4  | 11.1  |
|    |        | ZnO                            | 0    | 40.0 | 23.0 | 0.0  | 22.8 | 14.3 | 22.8 | 4.5  | 14.3  | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     |
|    | MM     | CaO                            | 5.8  | 0    | 15.0 | 5.5  | 18.8 | 5.5  | 5.0  | 7.3  | 5.5   | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     |
|    |        | MgO                            | 15.7 | 0    | 0    | 15.6 | 0    | 2.2  | 2.0  | 0    | 2.2   | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     |
|    |        | BaO                            | 0    | 0    | 0    | 0    | 0    | 3.3  | 3.0  | 5.0  | 3.3   | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     |
|    |        | NO                             | 0    | 0    | 0    | 1.0  | 1.0  | 9.6  | 1.0  | 0.6  | 0.6   | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     |
|    |        | PbO                            | 0    | 0    | 0    | 0    | 0    | 0    | 0    | 0    | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     | 0     |
|    | AAA 合計 |                                | 100  | 100  | 100  | 100  | 100  | 100  | 100  | 100  | 100   | 100   | 100   | 100   | 100   | 100   | 100   | 100   | 100   | 100   | 100   |
| NN | 絶縁層の有無 | 有り                             | 有り   | 有り   | 有り   | 有り   | 有り   | 有り   | 有り   | 有り   | 有り    | 有り    | 有り    | 有り    | 有り    | 有り    | 有り    | 有り    | 有り    | 有り    | 有り    |
| UU | 評価項目   | QQ 評価項目1 (環境負荷)                | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | RR 評価項目2 (焼成温度)                | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | SS 評価項目3 (結晶化の有無)              | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | TT 評価項目4 (平均線膨張率)              | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | VV 評価項目5 (結晶化の有無)              | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | WW 評価項目6 (泡発生の有無)              | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | XX 評価項目7 (逆方向電流)               | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | YY 評価項目8 (高温逆バイアス耐性)           | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | ZZ 総合評価                        | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |
|    |        | AAA 合計                         | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○    | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     | ○     |

AA Item  
BB Embodiment 1  
CC Embodiment 2  
DD Embodiment 3  
EE Embodiment 4  
FF Embodiment 5  
GG Embodiment 6  
HH Embodiment 7  
II Embodiment 8  
JJ Comparative example 1  
KK Comparative example 2  
LL Composition ratio (molar ratio)  
MM Alkaline earth metal  
NN Has insulation layer  
OO Yes  
PP No  
QQ Evaluation item 1 (environmental load)  
RR Evaluation item 2 (sintering temperature)  
SS Evaluation item 3 (chemical resistance)  
TT Evaluation item 4 (average line expansion rate)  
UU Evaluation item 5 (existence of crystallization)  
VV Evaluation item 6 (existence of foaming)  
WW Evaluation item 7 (reverse-direction current)  
XX Evaluation item 8 (high-temperature reverse bias tolerance)  
YY Evaluation item 8 (high-temperature reverse bias tolerance)  
ZZ Overall evaluation  
AAA Total

(57) Abstract: A semiconductor device production method characterized by including, in this order: a first step in which a semiconductor element having a pn junction protruding section from which a pn junction protrudes is prepared; a second step in which an insulation layer is formed so as to cover the pn junction protruding section; and a third step in which a layer comprising a glass composition that does not substantially contain Pb is formed upon the insulation layer, and then a glass layer is formed upon the insulation layer by sintering the layer comprising the glass composition. This semiconductor device production method enables stable production of a semiconductor device having a low reverse-direction current, having improved insulation and without affecting the glass layer composition or sintering conditions, as a result of interposing the insulation layer between the semiconductor substrate and the glass layer. The effect of increased high-temperature reverse bias tolerance compared to conventional semiconductor devices is also achieved, when the obtained semiconductor device is molded using a resin and made into a resin-sealed semiconductor device.

(57) 要約:

[続葉有]

WO 2012/160962 A1



ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ  
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,  
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,  
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI  
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,  
NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

p n 接合が露出する p n 接合露出部を有する半導体素子を準備する第 1 工程と、p n 接合露出部を覆うように絶縁層を形成する第 2 工程と、絶縁層上に P b を実質的に含有しないガラス組成物からなる層を形成した後、当該ガラス組成物からなる層を焼成することにより絶縁層上にガラス層を形成する第 3 工程とをこの順序で含むことを特徴とする半導体装置の製造方法。本発明の半導体装置の製造方法によれば、半導体基体とガラス層との間に絶縁層が介在することになることから、絶縁性が向上し、ガラス層の組成や焼成条件によらず、逆方向電流の低い半導体装置を安定して製造することが可能となる。また、得られる半導体装置を樹脂でモールドして樹脂封止型半導体装置としたときに、従来よりも高温逆バイアス耐量を高くすることができるという効果も得られる。

## 明 細 書

発明の名称：半導体装置の製造方法及び半導体装置

技術分野

[0001] 本発明は、半導体装置の製造方法及び半導体装置に関する。

背景技術

[0002] メサ型の半導体装置を製造する過程で p n 接合露出部を覆うようにパッシベーション用のガラス層を形成する半導体装置の製造方法が知られている（例えば、特許文献 1 参照。）。

[0003] 図 1 1 及び図 1 2 は、そのような従来の半導体装置の製造方法を説明するために示す図である。図 1 1 (a) ～図 1 1 (d) 及び図 1 2 (a) ～図 1 2 (d) は各工程図である。

従来の半導体装置の製造方法は、図 1 1 及び図 1 2 に示すように、「半導体基体形成工程」、「溝形成工程」、「ガラス層形成工程」、「フォトリソ形成工程」、「酸化膜除去工程」、「粗面化領域形成工程」、「電極形成工程」及び「半導体基体切断工程」をこの順序で含む。以下、従来の半導体装置の製造方法を工程順に説明する。

[0004] (a) 半導体基体形成工程

まず、n-型半導体基板（n-型シリコン基板）9 1 0 の一方の表面からの p 型不純物の拡散により p<sup>+</sup>型拡散層 9 1 2、他方の表面からの n 型不純物の拡散により n<sup>+</sup>型拡散層 9 1 4 を形成して、主面に平行な p n 接合が形成された半導体基体を形成する。その後、熱酸化により p<sup>+</sup>型拡散層 9 1 2 及び n<sup>+</sup>型拡散層 9 1 4 の表面に酸化膜 9 1 6, 9 1 8 を形成する（図 1 1 (a) 参照。）。

[0005] (b) 溝形成工程

次に、フォトリソ法によって、酸化膜 9 1 6 の所定部位に所定の開口部を形成する。酸化膜のエッチング後、引き続いて半導体基体のエッチングを行い、半導体基体の一方の表面から p n 接合を超える深さの溝 9 2 0 を

形成する（図 1 1（b）参照。）。

[0006]（c）ガラス層形成工程

次に、溝 9 2 0 の表面に、電気泳動法により溝 9 2 0 の内面及びその近傍の半導体基体表面に半導体接合保護用ガラス組成物からなる層を形成するとともに、当該半導体接合保護用ガラス組成物からなる層を焼成することにより、パッシベーション用のガラス層 9 2 4 を形成する（図 1 1（c）参照。）。

[0007]（d）フォトレジスト形成工程

次に、ガラス層 9 2 4 の表面を覆うようにフォトレジスト 9 2 6 を形成する（図 1 1（d）参照。）。

[0008]（e）酸化膜除去工程

次に、フォトレジスト 9 2 6 をマスクとして酸化膜 9 1 6 のエッチングを行い、N i めっき電極膜を形成する部位 9 3 0 における酸化膜 9 1 6 を除去する（図 1 2（a）参照。）。

[0009]（f）粗面化領域形成工程

次に、N i めっき電極膜を形成する部位 9 3 0 における半導体基体表面の粗面化処理を行い、N i めっき電極と半導体基体との密着性を高くするための粗面化領域 9 3 2 を形成する（図 1 2（b）参照。）。

[0010]（g）電極形成工程

次に、半導体基体にN i めっきを行い、粗面化領域 9 3 2 上にアノード電極 9 3 4 を形成するとともに、半導体基体の他方の表面にカソード電極 9 3 6 を形成する（図 1 2（c）参照。）。

[0011]（h）半導体基体切断工程

次に、ダイシング等により、ガラス層 9 2 4 の中央部において半導体基体を切断して半導体基体をチップ化して、メサ型半導体装置（p n ダイオード）を作成する（図 1 2（d）参照。）。

[0012] 以上説明したように、従来の半導体装置の製造方法は、主面に平行な p n 接合が形成された半導体基体の一方の表面から p n 接合を超える溝 9 2 0 を

形成する工程（図 1 1（a）及び図 1 1（b）参照。）と、当該溝 9 2 0 の内部に p n 接合露出部を覆うようにパッシベーション用のガラス層 9 2 4 を形成する工程（図 1 1（c）参照。）とを含む。このため、従来の半導体装置の製造方法によれば、溝 9 2 0 の内部にパッシベーション用のガラス層 9 2 4 を形成した後半導体基体を切断することにより、高耐压のメサ型半導体装置を製造することができる。

## 先行技術文献

## 特許文献

[0013] 特許文献1：特開 2 0 0 4 - 8 7 9 5 5 号公報

## 発明の概要

## 発明が解決しようとする課題

[0014] ところで、パッシベーション用のガラス層に用いるガラス材料としては、（a）適正な温度で焼成できること、（b）工程で使用する薬品に耐えること、（c）工程中におけるウェーハの反りを防止するためシリコンの線膨張率に近い線膨張率を有すること（特に 5 0℃～5 5 0℃における平均線膨張率がシリコンの線膨張率に近いこと）及び（d）優れた絶縁性を有することという条件を満たす必要があることから、従来より「珪酸鉛を主成分としたガラス材料」が広く用いられている。

[0015] しかしながら、「珪酸鉛を主成分としたガラス材料」には環境負荷の大きい鉛が含まれており、近未来にはそのような「珪酸鉛を主成分としたガラス材料」の使用が禁止されていくことになると考えられる。

[0016] そこで、鉛を含まないガラス材料を用いて、パッシベーション用のガラス層を形成することが考えられるが、本発明の発明者らの研究により、鉛を含まないガラス材料を用いて、パッシベーション用のガラス層を形成した場合には、ガラス層の組成や焼成条件によっては（ガラスの組成：S i O<sub>2</sub> 高含有ガラスの場合、焼成条件：短時間で行った場合）、逆方向電流が増大してしまうという問題があることが判明した。換言すると、長時間（例えば 3 時間

）の焼成を行わなければ漏れ電流が増大してしまう問題があることが判明した。

[0017] そこで、本発明は、上記した事情に鑑みてなされたもので、ガラス層の組成や焼成条件によらず、逆方向電流の低い半導体装置を安定して製造することが可能な半導体装置の製造方法を提供することを目的とする。また、そのような半導体装置の製造方法により製造可能な半導体装置であって、逆方向電流の低い半導体装置を提供することを目的とする。

### 課題を解決するための手段

[0018] [1] 本発明の半導体装置の製造方法は、 $p-n$ 接合が露出する $p-n$ 接合露出部を有する半導体素子を準備する第1工程と、前記 $p-n$ 接合露出部を覆うように絶縁層を形成する第2工程と、前記絶縁層上に $Pb$ を実質的に含有しないガラス組成物からなる層を形成した後、当該ガラス組成物からなる層を焼成することにより前記絶縁層上にガラス層を形成する第3工程とをこの順序で含むことが好ましい。

[0019] [2] 本発明の半導体装置の製造方法において、前記第2工程においては、前記絶縁層を $5\text{ nm} \sim 100\text{ nm}$ の範囲内の厚さに形成することが好ましい。

[0020] [3] 本発明の半導体装置の製造方法において、前記第3工程においては、電気泳動法を用いて前記ガラス組成物からなる層を形成することが好ましい。

[0021] [4] 本発明の半導体装置の製造方法において、前記第2工程においては、前記絶縁層を $5\text{ nm} \sim 60\text{ nm}$ の範囲内の厚さに形成することが好ましい。

[0022] [5] 本発明の半導体装置の製造方法においては、前記第1工程は、主面に平行な $p-n$ 接合を備える半導体基体を準備する工程と、前記半導体基体の一方の表面から前記 $p-n$ 接合を超える深さの溝を形成することにより、前記溝の内面に前記 $p-n$ 接合露出部を形成する工程とを含み、前記第2工程は、前記 $p-n$ 接合露出部を覆うように前記溝の内面に前記絶縁層を形成する工程を含み、前記第3工程においては、前記絶縁層上に前記ガラス層を形成する工

程を含むことが好ましい。

[0023] [6] 本発明の半導体装置の製造方法において、前記第2工程においては、熱酸化法によって前記絶縁層を形成することが好ましい。

[0024] [7] 本発明の半導体装置の製造方法において、前記第2工程においては、堆積法によって前記絶縁層を形成することが好ましい。

[0025] [8] 本発明の半導体装置の製造方法においては、前記第1工程は、半導体基体の表面に前記p n接合露出部を形成する工程を含み、前記第2工程は、前記p n接合露出部を覆うように前記半導体基体の表面に前記絶縁層を形成する工程を含み、前記第3工程においては、前記絶縁層上に前記ガラス層を形成する工程とを含むことが好ましい。

[0026] [9] 本発明の半導体装置の製造方法においては、前記第2工程においては、熱酸化法によって前記絶縁層を形成することが好ましい。

[0027] [10] 本発明の半導体装置の製造方法においては、前記第2工程においては、堆積法によって前記絶縁層を形成することが好ましい。

[0028] [11] 本発明の半導体装置の製造方法において、前記第3工程においては、少なくとも $\text{SiO}_2$ と、 $\text{B}_2\text{O}_3$ と、 $\text{Al}_2\text{O}_3$ と、 $\text{ZnO}$ と、 $\text{CaO}$ 、 $\text{MgO}$ 及び $\text{BaO}$ のうち少なくとも2つのアルカリ土類金属の酸化物とを含有し、かつ、 $\text{Pb}$ と、 $\text{As}$ と、 $\text{Sb}$ と、 $\text{Li}$ と、 $\text{Na}$ と、 $\text{K}$ とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することが好ましい。

[0029] [12] 本発明の半導体装置の製造方法において、前記第3工程においては、少なくとも $\text{SiO}_2$ と、 $\text{Al}_2\text{O}_3$ と、 $\text{ZnO}$ と、 $\text{CaO}$ と、3mol%~10mol%の $\text{B}_2\text{O}_3$ とを含有し、かつ、 $\text{Pb}$ と、 $\text{As}$ と、 $\text{Sb}$ と、 $\text{Li}$ と、 $\text{Na}$ と、 $\text{K}$ とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することが好ましい。

[0030] [13] 本発明の半導体装置の製造方法において、前記第3工程においては、少なくとも $\text{SiO}_2$ と、 $\text{Al}_2\text{O}_3$ と、アルカリ土類金属の酸化物と、「ニッケル酸化物、銅酸化物、マンガン酸化物及びジルコニウム酸化物よりなる群から選択された少なくとも1つの金属酸化物」とを含有し、かつ、 $\text{Pb}$ と、

A s と、S b と、L i と、N a と、K とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することが好ましい。

[0031] [14] 本発明の半導体装置の製造方法において、前記第3工程においては、少なくともS i O<sub>2</sub>と、B<sub>2</sub>O<sub>3</sub>と、A l<sub>2</sub>O<sub>3</sub>と、C a O、M g O及びB a Oのうち少なくとも2つのアルカリ土類金属の酸化物とを含有し、かつ、P bと、A s と、S b と、L i と、N a と、K と、Z n とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することが好ましい。

[0032] [15] 本発明の半導体装置の製造方法において、前記第3工程においては、前記ガラス組成物は、少なくともS i O<sub>2</sub>と、A l<sub>2</sub>O<sub>3</sub>と、M g Oと、C a Oとを含有し、かつ、P b と、B と、A s と、S b と、L i と、N a と、K とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することが好ましい。

[0033] [16] 本発明の半導体装置の製造方法において、前記第3工程においては、前記ガラス組成物は、少なくともS i O<sub>2</sub>と、A l<sub>2</sub>O<sub>3</sub>と、Z n Oとを含有し、かつ、P b と、B と、A s と、S b と、L i と、N a と、K とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することが好ましい。

[0034] [17] 本発明の半導体装置は、p n接合が露出するp n接合露出部を有する半導体素子と、前記p n接合露出部を覆うように形成された絶縁層と、前記絶縁層上に形成されたガラス層とを備え、前記ガラス層は、P bを実質的に含有しないガラス組成物を焼成して形成されたものであることを特徴とする。

## 発明の効果

[0035] 本発明の半導体装置の製造方法によれば、半導体基体とガラス層との間に絶縁層が介在することになることから、絶縁性が向上し、後述する実施例からも分かるように、ガラス層の組成や焼成条件によらず、逆方向電流の低い半導体装置を安定して製造することが可能となる。すなわち、S i O<sub>2</sub>の含有量が55mol%以上であっても、焼成時間を15分程度とした場合であっ

ても、逆方向電流の低い半導体装置を安定して製造することが可能となる。

[0036] また、本発明の半導体装置によれば、半導体基体とガラス層との間に絶縁層が介在することから、絶縁性が向上し、後述する実施例からも分かるように、逆方向電流の低い半導体装置となる。

[0037] また、本発明の半導体装置の製造方法及び半導体装置によれば、これを樹脂でモールドして樹脂封止型半導体装置としたときに、従来の「珪酸鉛を主成分としたガラス材料」を用いて得られる半導体装置を樹脂でモールドして樹脂封止型半導体装置としたものよりも、高温逆バイアス耐量が高くなるという効果も得られる。

[0038] なお、本発明の半導体装置の製造方法及び半導体装置において、少なくともある特定成分（ $\text{SiO}_2$ 、 $\text{B}_2\text{O}_3$ 等）を含有するとは、当該ある特定成分のみを含有する場合のほか、当該ある特定成分に加えて、ガラス組成物に通常含有可能な成分をさらに含有する場合も含む。

[0039] また、本発明の半導体装置の製造方法及び半導体装置において、ある特定元素（Pb、As等）を実質的に含有しないとは、当該ある特定元素を成分として含有しないという意味であり、ガラスを構成する各成分の原料中に不純物として上記特定元素が混入したガラス組成物を排除するものではない。

[0040] また、本発明の半導体装置の製造方法及び半導体装置において、ある特定元素（Pb、As等）を含有しないとは、当該ある特定元素の酸化物、当該ある特定元素の窒化物などを含有しないことをいう。

### 図面の簡単な説明

[0041] [図1]実施形態1に係る半導体装置の製造方法を説明するために示す図である。

[図2]実施形態1に係る半導体装置の製造方法を説明するために示す図である。

[図3]実施形態2に係る半導体装置の製造方法を説明するために示す図である。

[図4]実施形態2に係る半導体装置の製造方法を説明するために示す図である。

。

[図5]実施例の条件及び結果を示す図表である。

[図6]予備評価においてガラス層 1 2 4 の内部に発生する泡 b を説明するために示す図である。

[図7]本評価においてガラス層 1 2 4 の内部に発生する泡 b を説明するために示す写真である。

[図8]半導体基体とガラス層との境界を含む部分の断面 T E M 写真である。

[図9]実施例における逆方向電流を示す図である。

[図10]高温逆バイアス試験の結果を示す図である。

[図11]従来の半導体装置の製造方法を説明するために示す図である。

[図12]従来の半導体装置の製造方法を説明するために示す図である。

### 発明を実施するための形態

[0042] 以下、本発明の半導体装置の製造方法及び半導体装置について、図に示す実施の形態に基づいて説明する。

[0043] [実施形態 1]

実施形態 1 に係る半導体装置の製造方法は、 $p-n$  接合が露出する  $p-n$  接合露出部を有する半導体素子を準備する第 1 工程と、 $p-n$  接合露出部を覆うように絶縁層を形成する第 2 工程と、絶縁層上にガラス組成物からなる層を形成した後、当該ガラス組成物からなる層を焼成することにより絶縁層上にガラス層を形成する第 3 工程とをこの順序で含む半導体装置の製造方法である。実施形態 1 に係る半導体装置の製造方法においては、半導体装置としてメサ型の  $p-n$  ダイオードを製造する。

[0044] 図 1 及び図 2 は、実施形態 1 に係る半導体装置の製造方法を説明するために示す図である。図 1 (a) ~ 図 1 (d) 及び図 2 (a) ~ 図 2 (d) は各工程図である。

実施形態 1 に係る半導体装置の製造方法は、図 1 及び図 2 に示すように、「半導体基体準備工程」、「溝形成工程」、「絶縁層形成工程」、「ガラス層形成工程」、「フォトリソ形成工程」、「酸化膜除去工程」、「粗面

化領域形成工程」、「電極形成工程」及び「半導体基体切断工程」をこの順序で実施する。以下、実施形態１に係る半導体装置の製造方法を工程順に説明する。

[0045] (a) 半導体基体準備工程

まず、 $n^-$ 型半導体基板（ $n^-$ 型シリコン基板）１１０の一方の表面からの $p$ 型不純物の拡散により $p^+$ 型拡散層１１２、他方の表面からの $n$ 型不純物の拡散により $n^+$ 型拡散層１１４を形成して、主面に平行な $p-n$ 接合が形成された半導体基体を準備する。その後、熱酸化により $p^+$ 型拡散層１１２及び $n^+$ 型拡散層１１４の表面に酸化膜１１６，１１８を形成する（図１（a）参照。）。）。。

[0046] (b) 溝形成工程

次に、フォトリソ法によって、酸化膜１１６の所定部位に所定の開口部を形成する。酸化膜のエッチング後、引き続いて半導体基体のエッチングを行い、半導体基体の一方の表面から $p-n$ 接合を超える深さの溝１２０を形成する（図１（b）参照。）。このとき、溝の内面に $p-n$ 接合露出部Ａが形成される。

[0047] (c) 絶縁層形成工程

次に、ドライ酸素（Dry  $O_2$ ）を用いた熱酸化法によって、溝１２０の内面にシリコン酸化膜からなる絶縁層１２１を形成する（図１（c）参照。）。絶縁層１２１の厚さは、 $5\text{ nm} \sim 60\text{ nm}$ の範囲内（例えば $20\text{ nm}$ ）とする。絶縁層１２１の形成は、半導体基体を拡散炉に入れた後、酸素ガスを流しながら $900^\circ\text{C}$ の温度で１０分処理することにより行う。絶縁層１２１の厚さが $5\text{ nm}$ 未満であると逆方向電流低減の効果が得られなくなる場合がある。一方、絶縁層１２１の厚さが $60\text{ nm}$ を超えると次のガラス層形成工程で電気泳動法によりガラス組成物からなる層を形成することができなくなる場合がある。

[0048] (d) ガラス層形成工程

次に、電気泳動法により溝１２０の内面及びその近傍の半導体基体表面に

ガラス組成物からなる層を形成するとともに、当該ガラス組成物からなる層を焼成することにより、パッシベーション用のガラス層 124 を形成する（図 1（d）参照。）。なお、溝 120 の内面にガラス組成物からなる層を形成する際には、溝 120 の内面を絶縁層 121 を介して被覆するようにガラス組成物からなる層を形成する。従って、溝 120 の内部における p n 接合露出部 A は絶縁層 121 を介してガラス層 124 により覆われた状態となる。

[0049] ガラス組成物としては、Pb を実質的に含有しないガラス組成物を用いる。そのようなガラス組成物としては、（１）少なくとも  $\text{SiO}_2$  と、 $\text{Al}_2\text{O}_3$  と、 $\text{ZnO}$  と、 $\text{CaO}$  と、 $3\text{mol}\% \sim 10\text{mol}\%$  の  $\text{B}_2\text{O}_3$  とを含有し、Pb と、As と、Sb と、Li と、Na と、K とを実質的に含有しないガラス組成物、（２）少なくとも  $\text{SiO}_2$  と、 $\text{Al}_2\text{O}_3$  と、アルカリ土類金属の酸化物と、「ニッケル酸化物、銅酸化物、マンガン酸化物及びジルコニウム酸化物よりなる群から選択された少なくとも 1 つの金属酸化物」とを含有し、かつ、Pb と、As と、Sb と、Li と、Na と、K とを実質的に含有しないガラス組成物、（３）少なくとも  $\text{SiO}_2$  と、 $\text{B}_2\text{O}_3$  と、 $\text{Al}_2\text{O}_3$  と、 $\text{ZnO}$  と、 $\text{CaO}$ 、 $\text{MgO}$  及び  $\text{BaO}$  のうち少なくとも 2 つのアルカリ土類金属の酸化物とを含有し、かつ、Pb と、As と、Sb と、Li と、Na と、K とを実質的に含有しないガラス組成物、（４）少なくとも  $\text{SiO}_2$  と、 $\text{B}_2\text{O}_3$  と、 $\text{Al}_2\text{O}_3$  と、 $\text{CaO}$ 、 $\text{MgO}$  及び  $\text{BaO}$  のうち少なくとも 2 つのアルカリ土類金属の酸化物とを含有し、かつ、Pb と、As と、Sb と、Li と、Na と、K と、Zn とを実質的に含有しないガラス組成物、（５）少なくとも  $\text{SiO}_2$  と、 $\text{Al}_2\text{O}_3$  と、 $\text{MgO}$  と、 $\text{CaO}$  とを含有し、かつ、Pb と、B と、As と、Sb と、Li と、Na と、K とを実質的に含有しないガラス組成物、（６）少なくとも  $\text{SiO}_2$  と、 $\text{Al}_2\text{O}_3$  と、 $\text{ZnO}$  とを含有し、Pb と、B と、As と、Sb と、Li と、Na と、K とを実質的に含有しないガラス組成物などを用いることができる。

[0050] なお、この場合において、ある特定成分を含有するとは、当該ある特定成

分のみを含有する場合のほか、当該ある特定成分に加えて、ガラス組成物に通常含有可能な成分をさらに含有する場合も含む。また、ある特定元素を実質的に含有しないとは、当該ある特定元素を成分として含有しないという意味であり、ガラスを構成する各成分の原料中に不純物として上記ある特定元素が混入したガラス組成物を排除するものではない。また、ある特定元素を含有しないとは、当該ある特定元素の酸化物、当該ある特定元素の窒化物などを含有しないことをいう。

[0051] (e) 酸化膜除去工程

次に、ガラス層 124 の表面を覆うようにフォトレジスト 126 を形成した後、当該フォトレジスト 126 をマスクとして酸化膜 116 のエッチングを行い、Niめっき電極膜を形成する部位 130 における酸化膜 116 を除去する（図 2（a）参照。）。

[0052] (f) 粗面化領域形成工程

次に、Niめっき電極膜を形成する部位 130 における半導体基体表面の粗面化処理を行い、Niめっき電極と半導体基体との密着性を高くするための粗面化領域 132 を形成する（図 2（b）参照。）。

[0053] (g) 電極形成工程

次に、半導体基体にNiめっきを行い、粗面化領域 132 上にアノード電極 134 を形成するとともに、半導体基体の他方の表面にカソード電極 136 を形成する（図 2（c）参照。）。

[0054] (h) 半導体基体切断工程

次に、ダイシング等により、ガラス層 124 の中央部において半導体基体を切断して半導体基体をチップ化して、半導体装置（メサ型のpnダイオード）100を製造する（図 2（d）参照。）。

[0055] 以上のようにして、実施形態 1 に係る半導体装置 100 を製造することができる。

[0056] 実施形態 1 に係る半導体装置の製造方法によれば、半導体基体とガラス層 124 との間に絶縁層 121 が介在することになることから、絶縁性が向上

し、後述する実施例からも分かるように、ガラス層の組成や焼成条件によらず、逆方向電流の低い半導体装置を安定して製造することが可能となる。すなわち、 $\text{SiO}_2$ の含有量が55mol%以上であっても、焼成時間を15分程度とした場合であっても、逆方向電流の低い半導体装置を安定して製造することが可能となる。

[0057] また、実施形態1に係る半導体装置の製造方法によれば、得られる半導体装置を樹脂でモールドして樹脂封止型半導体装置としたときに、従来の「珪酸鉛を主成分としたガラス材料」を用いて得られる半導体装置を樹脂でモールドして樹脂封止型半導体装置としたものよりも、高温逆バイアス耐量を高くすることができるという効果も得られる。

[0058] また、実施形態1に係る半導体装置の製造方法によれば、ガラス層124が半導体基体よりも濡れ性の高い絶縁層121と接触するようになるため、ガラス組成物からなる層を焼成してガラス層を形成する過程で半導体基体とガラス層との境界面から泡が発生し難くなる。このため、そのような泡の発生を、ニッケル酸化物等の脱泡作用のある成分を添加することなく抑制できるという効果も得られる。

[0059] 実施形態1に係る半導体装置100によれば、半導体基体とガラス層124との間に絶縁層121が介在することから、絶縁性が向上し、後述する実施例からも分かるように、逆方向電流の低い半導体装置となる。

[0060] また、実施形態1に係る半導体装置100によれば、これを樹脂でモールドして樹脂封止型半導体装置としたときに、従来の「珪酸鉛を主成分としたガラス材料」を用いて得られる半導体装置を樹脂でモールドして樹脂封止型半導体装置としたものよりも、高温逆バイアス耐量が高くなるという効果も得られる。

[0061] [実施形態2]

実施形態2に係る半導体装置の製造方法は、実施形態1に係る半導体装置の製造方法と同様に、pn接合が露出するpn接合露出部を有するシリコン製半導体素子を準備する第1工程と、pn接合露出部を覆うように絶縁層を

形成する第2工程と、絶縁層上にPbを実質的に含有しないガラス組成物からなる層を形成した後、当該ガラス組成物からなる層を焼成することにより絶縁層上にガラス層を形成する第3工程とをこの順序で含む半導体装置の製造方法である。但し、実施形態2に係る半導体装置の製造方法においては、実施形態1に係る半導体装置の製造方法の場合とは異なり、半導体装置としてプレーナー型のpnダイオードを製造する。

[0062] 図3及び図4は、実施形態2に係る半導体装置の製造方法を説明するために示す図である。図3(a)～図3(d)及び図4(a)～図4(d)は各工程図である。

実施形態2に係る半導体装置の製造方法は、図3及び図4に示すように、「半導体基体準備工程」、「p<sup>+</sup>型拡散層形成工程」、「n<sup>+</sup>型拡散層形成工程」、「絶縁層形成工程」、「ガラス層形成工程」、「エッチング工程」及び「電極形成工程」をこの順序で実施する。以下、実施形態2に係る半導体装置の製造方法を工程順に説明する。

[0063] (a) 半導体基体準備工程

まず、n<sup>+</sup>型半導体基板210上にn<sup>-</sup>型エピタキシャル層212が積層された半導体基体を準備する(図3(a)参照。)

[0064] (b) p<sup>+</sup>型拡散層形成工程

次に、マスクM1を形成した後、当該マスクM1を介してn<sup>-</sup>型エピタキシャル層212の表面における所定領域にイオン注入法によりp型不純物(例えばボロンイオン)を導入する。その後、熱拡散することにより、p<sup>+</sup>型拡散層214を形成する(図3(b)参照。)

[0065] (c) n<sup>+</sup>型拡散層形成工程

次に、マスクM1を除去するとともにマスクM2を形成した後、当該マスクM2を介してn<sup>-</sup>型エピタキシャル層212の表面における所定領域にイオン注入法によりn型不純物(例えばヒ素イオン)を導入する。その後、熱拡散することにより、n<sup>+</sup>型拡散層216を形成する(図3(c)参照。)。このとき、半導体基体の表面にpn接合露出部Aが形成される。

## [0066] (d) 絶縁層形成工程

次に、マスクM2を除去した後、ドライ酸素(Dry O<sub>2</sub>)を用いた熱酸化法によって、n<sup>-</sup>型エピタキシャル層212の表面(及びn<sup>+</sup>型シリコン基板210の裏面)にシリコン酸化膜からなる絶縁層218を形成する(図3(d)参照。)。絶縁層218の厚さは、5nm~60nmの範囲内(例えば20nm)とする。絶縁層218の形成は、半導体基体を拡散炉に入れた後、酸素ガスを流しながら900℃の温度で10分処理することにより行う。絶縁層218の厚さが5nm未満であると逆方向電流低減の効果が得られなくなる場合がある。一方、絶縁層218の厚さが60nmを超えると次のガラス層形成工程で電気泳動法によりガラス組成物からなる層を形成することができなくなる場合がある。

## [0067] (e) ガラス層形成工程

次に、絶縁層218の表面に、電気泳動法により、実施形態1の場合と同様のガラス組成物からなる層を形成し、その後、当該ガラス組成物からなる層を焼成することにより、パッシベーション用のガラス層220を形成する(図4(a)参照。)。

## [0068] (f) エッチング工程

次に、ガラス層220の表面にマスクM3を形成した後、ガラス層220のエッチングを行い(図4(b)参照。)、引き続き、絶縁層218のエッチングを行う(図4(c)参照。)。これにより、n<sup>-</sup>型エピタキシャル層212の表面における所定領域に絶縁層218及びガラス層220が形成されることとなる。

## [0069] (g) 電極形成工程

次に、マスクM3を除去した後、半導体基体の表面におけるガラス層220で囲まれた領域にアノード電極222を形成するとともに、半導体基体の裏面にカソード電極224を形成する(図4(d)参照。)。

## [0070] (h) 半導体基体切断工程

次に、ダイシング等により、半導体基体を切断して半導体基体をチップ化

して、半導体装置（プレーナー型のpnダイオード）200を製造する。

[0071] 以上のようにして、実施形態2に係る半導体装置200を製造することができる。

[0072] 実施形態2に係る半導体装置の製造方法によれば、半導体基体とガラス層220との間に絶縁層218が介在することになることから、絶縁性が向上し、実施形態1に係る半導体装置の製造方法の場合と同様に、ガラス層の組成や焼成条件によらず、逆方向電流の低い半導体装置を安定して製造することが可能となる。すなわち、SiO<sub>2</sub>の含有量が55mol%以上であっても、焼成時間を15分程度とした場合であっても、逆方向電流の低い半導体装置を安定して製造することが可能となる。

[0073] また、実施形態2に係る半導体装置の製造方法によれば、実施形態1に係る半導体装置の製造方法の場合と同様に、得られる半導体装置を樹脂でモールドして樹脂封止型半導体装置としたときに、従来の「珪酸鉛を主成分としたガラス材料」を用いて得られる半導体装置を樹脂でモールドして樹脂封止型半導体装置としたものよりも、高温逆バイアス耐量を高くすることができるという効果も得られる。

[0074] また、実施形態2に係る半導体装置の製造方法によれば、ガラス層220が半導体基体よりも濡れ性の高い絶縁層218と接触するようになるため、ガラス組成物からなる層を焼成してガラス層を形成する過程で半導体基体とガラス層との境界面から泡が発生し難くなる。このため、そのような泡の発生を、ニッケル酸化物等の脱泡作用のある成分を添加することなく抑制できるという効果も得られる。

[0075] 実施形態2に係る半導体装置200によれば、半導体基体212，214，216とガラス層220との間に絶縁層218が介在することから、絶縁性が向上し、後述する実施例からも分かるように、逆方向電流の低い半導体装置となる。

[0076] また、実施形態2に係る半導体装置200によれば、これを樹脂でモールドして樹脂封止型半導体装置としたときに、従来の「珪酸鉛を主成分とした

ガラス材料」を用いて得られる半導体装置を樹脂でモールドして樹脂封止型半導体装置としたものよりも、高温逆バイアス耐量が高くなるという効果も得られる。

[0077] [実施例]

1. 試料の調整

図5は、実施例の条件及び結果を示す図表である。実施例1～8及び比較例1～2に示す組成比（図5参照。）になるように原料を調合し、混合機でよく攪拌した後、その混合した原料を電気炉中で所定温度（1350℃～1550℃）まで上昇させた白金ルツボに入れ、2時間溶融させた。その後、融液を水冷ロールに流し出して薄片状のガラスフレークを得た。このガラスフレークをボールミルで平均粒径が5μmとなるまで粉砕して、粉末状のガラス組成物を得た。

[0078] なお、実施例において使用した原料は、 $\text{SiO}_2$ 、 $\text{H}_3\text{BO}_3$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{ZnO}$ 、 $\text{CaCO}_3$ 、 $\text{MgO}$ 、 $\text{BaCO}_3$ 、 $\text{NiO}$ 及び $\text{PbO}$ である。

[0079] 2. 評価

上記方法により得た各ガラス組成物を用いて以下の評価項目により評価した。なお、評価項目1～8のうち評価項目5～8については、実施例1～8は、絶縁層上にガラス層を形成し、比較例1～2は、半導体基体上に直接ガラス層を形成した。ガラス層の焼成は800℃～900℃の温度条件で行い、焼成時間は15分間とした。なお、比較例1のガラス組成物は、実施例6のガラス組成物と同じものである。

[0080] (1) 評価項目1（環境負荷）

本発明の目的の一つが「鉛を含まないガラス材料を用いて、従来の『珪酸鉛を主成分としたガラス材料』を用いた場合と同様に高耐圧の半導体装置を製造することを可能とする」ことにあるため、鉛成分を含まない場合に「○」の評価を与え、鉛成分を含む場合に「×」の評価を与えた。

[0081] (2) 評価項目2（焼成温度）

焼成温度が高すぎると製造中の半導体装置に与える影響が大きくなるため

、焼成温度が $1100^{\circ}\text{C}$ 以下である場合に「○」の評価を与え、焼成温度が $1100^{\circ}\text{C}$ を超える場合に「×」の評価を与えた。

[0082] (3) 評価項目3 (耐薬品性)

ガラス組成物が王水及びめっき液の両方に対して難溶性を示す場合に「○」の評価を与え、王水及びめっき液の少なくとも一方に対して溶解性を示す場合に「×」の評価を与えた。

[0083] (4) 評価項目4 (平均線膨張率)

上記した「1. 試料の調整」の欄で得られた融液から薄片状のガラス板を作製し、当該薄片状のガラス板を用いて、 $50^{\circ}\text{C}$ ～ $550^{\circ}\text{C}$ におけるガラス組成物の平均線膨張率を測定した。その結果、 $50^{\circ}\text{C}$ ～ $550^{\circ}\text{C}$ におけるガラス組成物の平均線膨張率とシリコンの線膨張率( $3.73 \times 10^{-6}$ )との差が「 $0.7 \times 10^{-6}$ 」以下の場合に「○」の評価を与え、当該差が「 $0.7 \times 10^{-6}$ 」を超える場合に「×」の評価を与えた。平均線膨張率の測定は、島津製作所製の熱機械分析装置TMA-60を用いて、長さ20mmのシリコン単結晶を標準試料として、全膨張測定法(昇温速度 $10^{\circ}\text{C}/\text{分}$ )により行った。

[0084] (5) 評価項目5 (結晶化の有無)

実施形態1に係る半導体装置の製造方法と同様の方法によって半導体装置(p nダイオード)を作製する過程で、結晶化することなくガラス化できた場合に「○」の評価を与え、結晶化によりガラス化できなかった場合に「×」の評価を与えた。

[0085] (6) 評価項目6 (泡発生の有無)

実施形態1に係る半導体装置の製造方法と同様の方法によって半導体装置(p nダイオード)を作製し、ガラス層124の内部(特に、半導体基体との境界面近傍)に泡が発生しているかどうかを観察した(予備評価)。また、10mm角の半導体基体上に実施例1～8及び比較例1～2に係るガラス組成物を塗布してガラス組成物からなる層を形成するとともに当該ガラス組成物からなる層を焼成することによりガラス層を形成し、ガラス層の内部(

特に、半導体基体との境界面近傍）に泡が発生しているかどうかを観察した（本評価）。

[0086] 図6は、予備評価においてガラス層124の内部に発生する泡bを説明するために示す図である。図6（a）は泡bが発生しなかった場合の半導体装置の断面図であり、図6（b）は泡bが発生した場合の半導体装置の断面図である。図7は、本評価においてガラス層124の内部に発生する泡bを説明するために示す写真である。図7（a）は泡bが発生しなかった場合における半導体基体とガラス層との境界面を拡大して示す写真であり、図7（b）は泡bが発生した場合における半導体基体とガラス層との境界面を拡大して示す写真である。実験の結果、予備評価の結果と本発明の評価結果には良好な対応関係があることがわかった。また、本評価において、ガラス層の内部に直径50 $\mu$ m以上の泡が1個も発生しなかった場合に「○」の評価を与え、ガラス層の内部に直径50 $\mu$ m以上の泡が1個～20個発生した場合に「△」の評価を与え、ガラス層の内部に直径50 $\mu$ m以上の泡が21個以上発生した場合に「×」の評価を与えた。

[0087] 図8は、半導体基体とガラス層との境界を含む部分の断面TEM写真である。図8からも分かるように、半導体基体とガラス層124との間に絶縁層121（層厚：約20nm）が存在していることが明確に確認された。

[0088] （7）評価項目7（逆方向電流）

実施形態1に係る半導体装置の製造方法と同様の方法によって半導体装置（pnダイオード）を作製し、作製した半導体装置の逆方向電流を測定した。図9は、実施例における逆方向電流を示す図である。このうち、図9（a）は実施例6における逆方向電流を示す図であり、図9（b）は比較例1における逆方向電流を示す図である。その結果、逆方向電圧VRを600V印加したとき、逆方向電流が1 $\mu$ A以下の場合に「○」の評価を与え、逆方向電流IRが1 $\mu$ Aを超える場合に「×」の評価を与えた。

[0089] （8）評価項目8（高温逆バイアス耐量）

実施形態1に係る半導体装置の製造方法と同様の方法によって作製した半

導体装置を樹脂でモールドして樹脂封止型半導体装置とし、この樹脂封止型半導体装置について高温逆バイアス試験を行い、高温逆バイアス耐量を測定した。高温逆バイアス耐量は、温度 175℃に条件設定された恒温槽・高温バイアス試験機に試料を投入して、アノード電極・カソード電極間に 600V の電位を印加した状態で 20 時間にわたって 5 分毎に逆方向電流を測定することにより行った。

[0090] 図 10 は、高温逆バイアス試験の結果を示す図である。図 10 中、実線は実施例 6 のガラス組成物を用いて作製した試料についての逆方向電流を示し、破線は比較例 1 のガラス組成物を用いて作製した試料についての逆方向電流を示す。図 10 に示すように、比較例 1 のガラス組成物を用いて作製した試料は、高温逆バイアス試験開始直後に温度上昇に伴ってリーク電流（逆方向電流）が増大した後も時間経過とともにリーク電流（逆方向電流）が増大し高温逆バイアス試験開始後 3 時間で所定の逆方向電流の値に達したため高温逆バイアス試験を打ち切った。これに対して、実施例 6 に係るガラス組成物を用いて作製した試料は、高温逆バイアス試験開始直後に温度上昇に伴ってリーク電流（逆方向電流）が増大した後はリーク電流（逆方向電流）がほとんど増大しないことが分かった。このように、高温逆バイアス試験開始直後に温度上昇に伴ってリーク電流（逆方向電流）が増大した後、リーク電流（逆方向電流）がほとんど増大しない場合に「○」の評価を与え、高温逆バイアス試験開始直後に温度上昇に伴ってリーク電流（逆方向電流）が増大した後も時間経過とともにリーク電流（逆方向電流）が増大する場合に「×」の評価を与えた。

[0091] （9）総合評価

上記した評価項目 1～8 についての各評価がすべて「○」の場合に「○」の評価を与え、各評価のうち 1 つでも「△」又は「×」がある場合に「×」の評価を与えた。

[0092] 3. 評価結果

図 5 から分かるように、比較例 1 及び 2 はいずれも、いずれかの評価項

目で「×」の評価があり、「×」の総合評価が得られた。すなわち、比較例 1 は、評価項目 7 で「×」の評価が得られた。また、比較例 2 は、評価項目 1 及び 8 で「×」の評価が得られた。

[0093] これに対して、実施例 1～8 は、すべての評価項目（評価項目 1～8）について「○」の評価が得られた。その結果、実施例 1～8 に係る半導体装置の製造方法はいずれも、鉛を含まないガラス材料を用いながら、（a）適正な温度（例えば 1100℃以下）で焼成できること、（b）工程で使用する薬品に耐えること、（c）シリコンの線膨張率に近い線膨張率を有すること（特に 50℃～550℃における平均線膨張率がシリコンの線膨張率に近いこと）及び（d）優れた..絶縁性を有すること（逆方向電流が低いこと）という条件をすべて満たし、さらには、（e）ガラス化の過程で結晶化しないこと、（f）電気泳動法により形成した「ガラス組成物からなる層」を焼成する過程で半導体基体との境界面から発生することがある泡の発生を抑制して、半導体装置の逆方向耐圧特性が劣化するという事態の発生を抑制すること、及び（g）高い高温逆バイアス耐量を有することという条件を満たす半導体装置を製造可能な、半導体装置の製造方法であることが分かった。

[0094] なお、比較例 1 に係る半導体装置の製造方法により製造された半導体装置は、図 9 に示すように、実施例 6 に係る半導体装置の製造方法により製造された半導体装置よりも逆方向電流が高いが、図 9（b）に示すように、逆方向電圧  $V_R$  を 600V 印加したときの逆方向電流は 4.0  $\mu A$  程度であり、用途によっては十分使用可能なレベルである。

[0095] 以上、本発明の半導体装置の製造方法及び半導体装置を上記の実施形態に基づいて説明したが、本発明はこれに限定されるものではなく、その要旨を逸脱しない範囲において実施することが可能であり、例えば次のような変形も可能である。

[0096] （1）上記の各実施形態においては、実施形態 1 に記載のガラス組成物を用いてガラス層を形成したが、本発明はこれに限定されるものではない。例えば、Pb を実質的に含有しない別のガラス組成物を用いてガラス層を形成し

てもよい。

[0097] (2) 上記の各実施形態においては、電気泳動法を用いてガラス層を形成したが、本発明はこれに限定されるものではない。例えば、スピンコート法、スクリーン印刷法、その他のガラス層形成方法によりガラス層を形成してもよい。

[0098] (3) 上記の各実施形態においては、絶縁層の厚さを5 nm～60 nmの範囲内とした上で電気泳動法を用いてガラス層を形成したが、本発明はこれに限定されるものではない。例えば、絶縁層の厚さを5 nm～100 nmの範囲内とした上でスピンコート法、スクリーン印刷法、その他のガラス層形成方法によりガラス層を形成してもよい。この場合、絶縁層の厚さが5 nm未満であると逆方向電流低減の効果が得られなくなる場合がある。一方、絶縁層の厚さが100 nmを超えると次のガラス層形成工程でスピンコート法、スクリーン印刷法、その他のガラス層形成方法により高品質なガラス組成物からなる層を形成することができなくなる場合がある。

[0099] (4) 上記の各実施形態においては、ドライ酸素(Dry O<sub>2</sub>)を用いた熱酸化法によってシリコン酸化膜からなる絶縁層を形成したが、本発明はこれに限定されるものではない。例えば、ドライ酸素及び窒素(Dry O<sub>2</sub>+N<sub>2</sub>)を用いた熱酸化法によってシリコン酸化膜からなる絶縁層を形成してもよいし、ウェット酸素(Wet O<sub>2</sub>)を用いた熱酸化法によってシリコン酸化膜からなる絶縁層を形成してもよいし、ウェット酸素及び窒素(Wet O<sub>2</sub>+N<sub>2</sub>)を用いた熱酸化法によってシリコン酸化膜からなる絶縁層を形成してもよい。また、CVDによりシリコン酸化膜からなる絶縁層を形成してもよい。さらにまた、シリコン酸化膜以外の絶縁層(例えば、シリコン窒化膜からなる絶縁層)を形成してもよい。

[0100] (5) 上記の各実施形態においては、ダイオード(メサ型のpnダイオード、プレーナー型のpnダイオード)を例にとって本発明を説明したが、本発明はこれに限定されるものではない。pn接合が露出する半導体装置全般(例えば、サイリスター、パワーMOSFET、IGBTなど。)に本発明を

適用することもできる。

[0101] (6) 上記の各実施形態においては、半導体基板としてシリコンからなる基板を用いたが、本発明はこれに限定されるものではない。例えば、SiC基板、GaN基板、GaO基板などの半導体基板を用いることもできる。

### 符号の説明

[0102] 100, 200, 900…半導体装置、110, 910…n<sup>-</sup>型半導体基板、112, 912…p<sup>+</sup>型拡散層、114, 914…n<sup>-</sup>型拡散層、116, 118, 916, 918…酸化膜、120, 920…溝、121, 218…絶縁層、124, 220, 924…ガラス層、126, 926…フォトリジスト、130, 930…Niめっき電極膜を形成する部位、132, 932…粗面化領域、134, 934…アノード電極、136, 936…カソード電極、210…n<sup>+</sup>型半導体基板、212…n<sup>-</sup>型エピタキシャル層、214…p<sup>+</sup>型拡散層、216…n<sup>+</sup>型拡散層、222…アノード電極層、224…カソード電極層、b…泡

## 請求の範囲

- [請求項1]           p n 接合が露出する p n 接合露出部を有する半導体素子を準備する第 1 工程と、
- 前記 p n 接合露出部を覆うように絶縁層を形成する第 2 工程と、
- 前記絶縁層上に P b を実質的に含有しないガラス組成物からなる層を形成した後、当該ガラス組成物からなる層を焼成することにより前記絶縁層上にガラス層を形成する第 3 工程とをこの順序で含むことを特徴とする半導体装置の製造方法。
- [請求項2]           前記第 2 工程においては、前記絶縁層を 5 n m ～ 1 0 0 n m の範囲内の厚さに形成することを特徴とする請求項 1 に記載の半導体装置の製造方法。
- [請求項3]           前記第 3 工程においては、電気泳動法を用いて前記ガラス組成物からなる層を形成することを特徴とする請求項 1 に記載の半導体装置の製造方法。
- [請求項4]           前記第 2 工程においては、前記絶縁層を 5 n m ～ 6 0 n m の範囲内の厚さに形成することを特徴とする請求項 3 に記載の半導体装置の製造方法。
- [請求項5]           前記第 1 工程は、主面に平行な p n 接合を備える半導体基体を準備する工程と、前記半導体基体の一方の表面から前記 p n 接合を超える深さの溝を形成することにより、前記溝の内面に前記 p n 接合露出部を形成する工程とを含み、
- 前記第 2 工程は、前記 p n 接合露出部を覆うように前記溝の内面に前記絶縁層を形成する工程を含み、
- 前記第 3 工程においては、前記絶縁層上に前記ガラス層を形成する工程を含むことを特徴とする請求項 1 ～ 4 のいずれかに記載の半導体装置の製造方法。
- [請求項6]           前記第 2 工程においては、熱酸化法によって前記絶縁層を形成することを特徴とする請求項 5 に記載の半導体装置の製造方法。

- [請求項7] 前記第2工程においては、堆積法によって前記絶縁層を形成することを特徴とする請求項5に記載の半導体装置の製造方法。
- [請求項8] 前記第1工程は、半導体基体の表面に前記p-n接合露出部を形成する工程を含み、  
前記第2工程は、前記p-n接合露出部を覆うように前記半導体基体の表面に前記絶縁層を形成する工程を含み、  
前記第3工程においては、前記絶縁層上に前記ガラス層を形成する工程とを含むことを特徴とする請求項1～4のいずれかに記載の半導体装置の製造方法。
- [請求項9] 前記第2工程においては、熱酸化法によって前記絶縁層を形成することを特徴とする請求項8に記載の半導体装置の製造方法。
- [請求項10] 前記第2工程においては、堆積法によって前記絶縁層を形成することを特徴とする請求項8に記載の半導体装置の製造方法。
- [請求項11] 前記第3工程においては、少なくともSiO<sub>2</sub>と、B<sub>2</sub>O<sub>3</sub>と、Al<sub>2</sub>O<sub>3</sub>と、ZnOと、CaO、MgO及びBaOのうち少なくとも2つのアルカリ土類金属の酸化物とを含有し、かつ、Pbと、Asと、Sbと、Liと、Naと、Kとを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することを特徴とする請求項1～10のいずれかに記載の半導体装置の製造方法。
- [請求項12] 前記第3工程においては、少なくともSiO<sub>2</sub>と、Al<sub>2</sub>O<sub>3</sub>と、ZnOと、CaOと、3mol%～10mol%のB<sub>2</sub>O<sub>3</sub>とを含有し、かつ、Pbと、Asと、Sbと、Liと、Naと、Kを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することを特徴とする請求項1～10のいずれかに記載の半導体装置の製造方法。
- [請求項13] 前記第3工程においては、少なくともSiO<sub>2</sub>と、Al<sub>2</sub>O<sub>3</sub>と、アルカリ土類金属の酸化物と、「ニッケル酸化物、銅酸化物、マンガン酸化物及びジルコニウム酸化物よりなる群から選択された少なくとも1つの金属酸化物」とを含有し、かつ、Pbと、Asと、Sbと、L

i と、Na と、K とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することを特徴とする請求項 1 ～ 10 のいずれかに記載の半導体装置の製造方法。

[請求項14] 前記第 3 工程においては、少なくとも  $\text{SiO}_2$  と、 $\text{B}_2\text{O}_3$  と、 $\text{Al}_2\text{O}_3$  と、 $\text{CaO}$ 、 $\text{MgO}$  及び  $\text{BaO}$  のうち少なくとも 2 つのアルカリ土類金属の酸化物とを含有し、かつ、Pb と、As と、Sb と、Li と、Na と、K と、Zn とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することを特徴とする請求項 1 ～ 10 のいずれかに記載の半導体装置の製造方法。

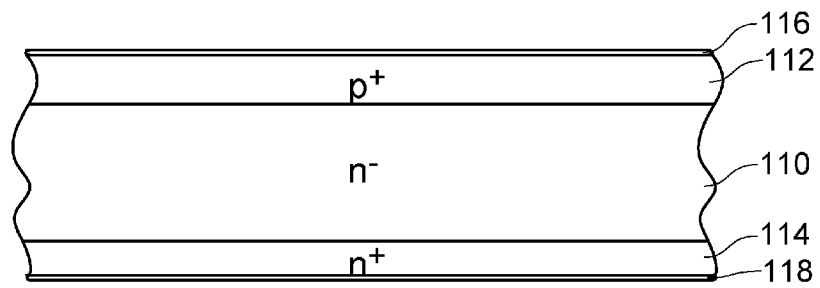
[請求項15] 前記第 3 工程においては、前記ガラス組成物は、少なくとも  $\text{SiO}_2$  と、 $\text{Al}_2\text{O}_3$  と、 $\text{MgO}$  と、 $\text{CaO}$  とを含有し、かつ、Pb と、B と、As と、Sb と、Li と、Na と、K とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することを特徴とする請求項 1 ～ 10 のいずれかに記載の半導体装置の製造方法。

[請求項16] 前記第 3 工程においては、前記ガラス組成物は、少なくとも  $\text{SiO}_2$  と、 $\text{Al}_2\text{O}_3$  と、 $\text{ZnO}$  とを含有し、かつ、Pb と、B と、As と、Sb と、Li と、Na と、K とを実質的に含有しないガラス組成物を用いて前記ガラス層を形成することを特徴とする請求項 1 ～ 10 のいずれかに記載の半導体装置の製造方法。

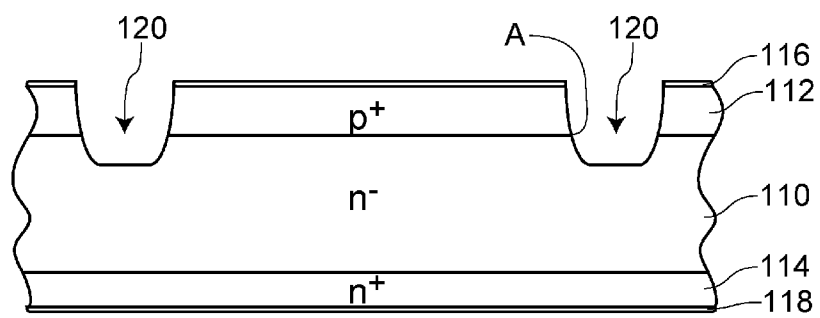
[請求項17] pn 接合が露出する pn 接合露出部を有する半導体素子と、  
前記 pn 接合露出部を覆うように形成された絶縁層と、  
前記絶縁層上に形成されたガラス層とを備え、  
前記ガラス層は、Pb を実質的に含有しないガラス組成物を焼成して形成されたものであることを特徴とする半導体装置。

[図1]

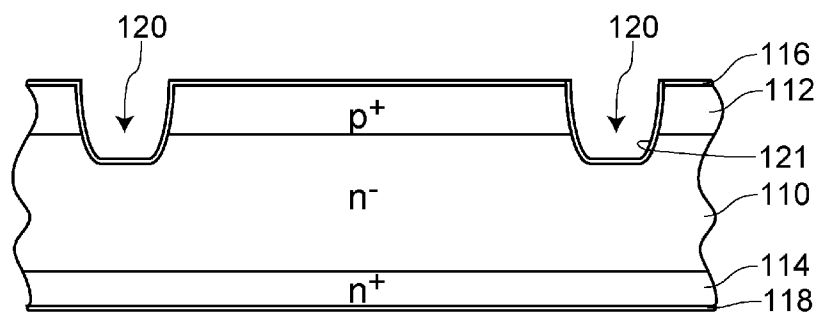
(a)



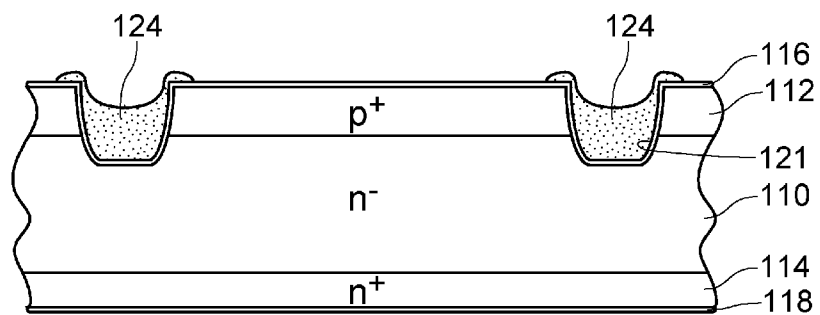
(b)



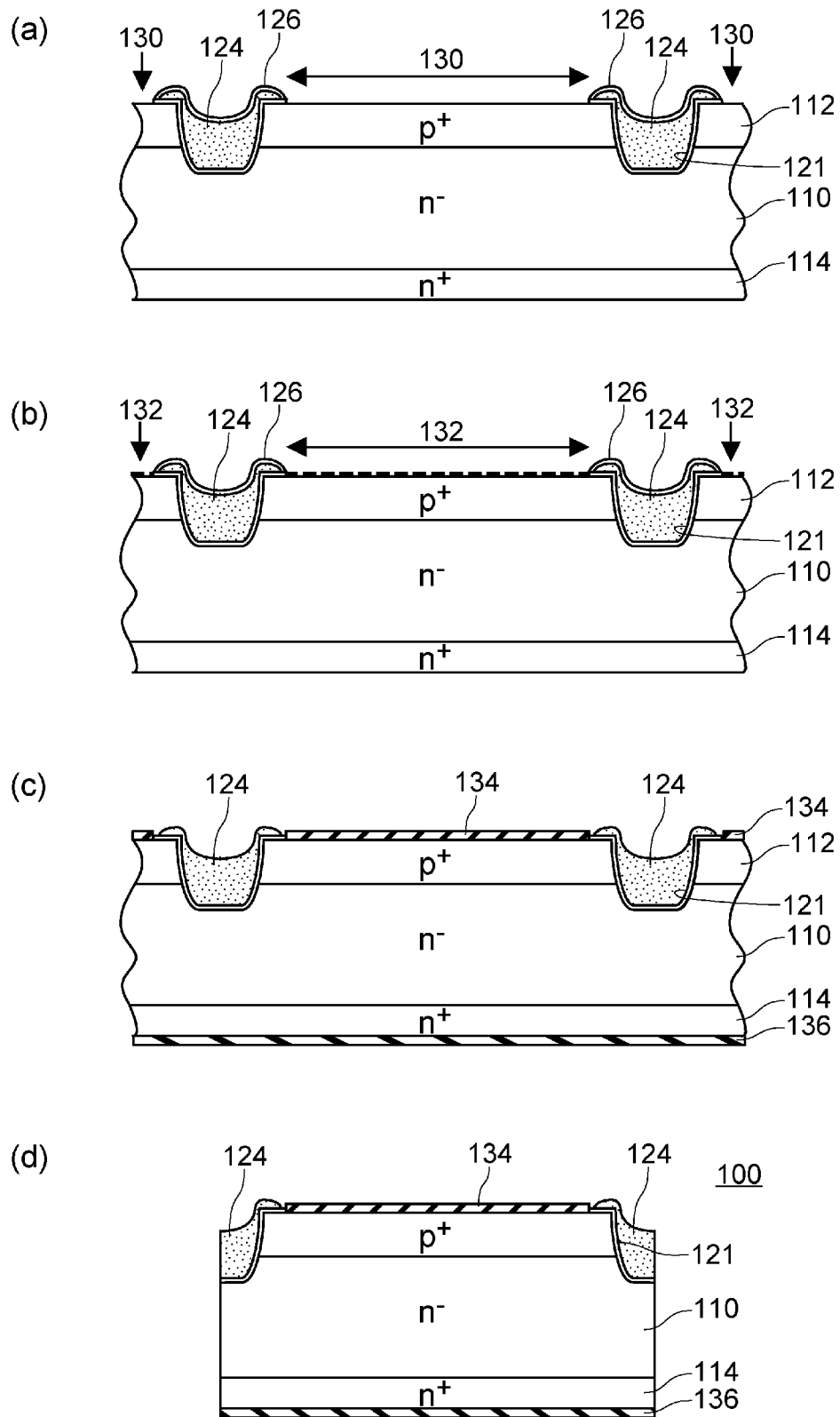
(c)



(d)

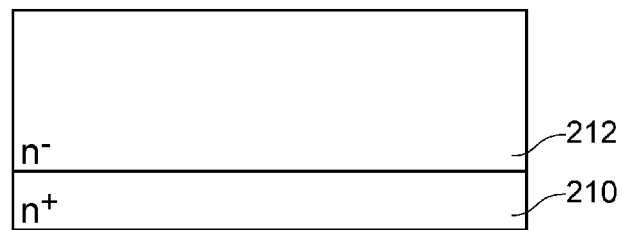


[図2]

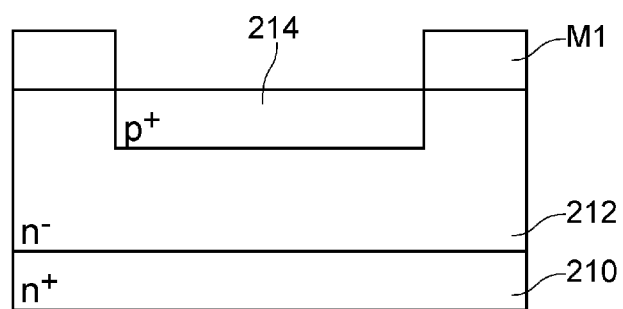


[図3]

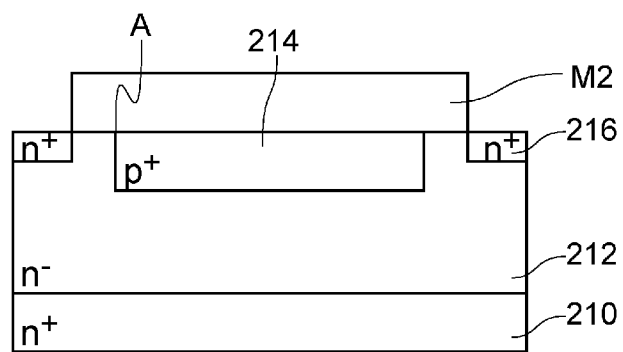
(a)



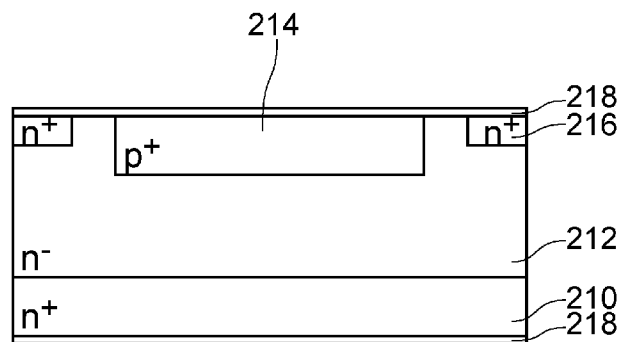
(b)



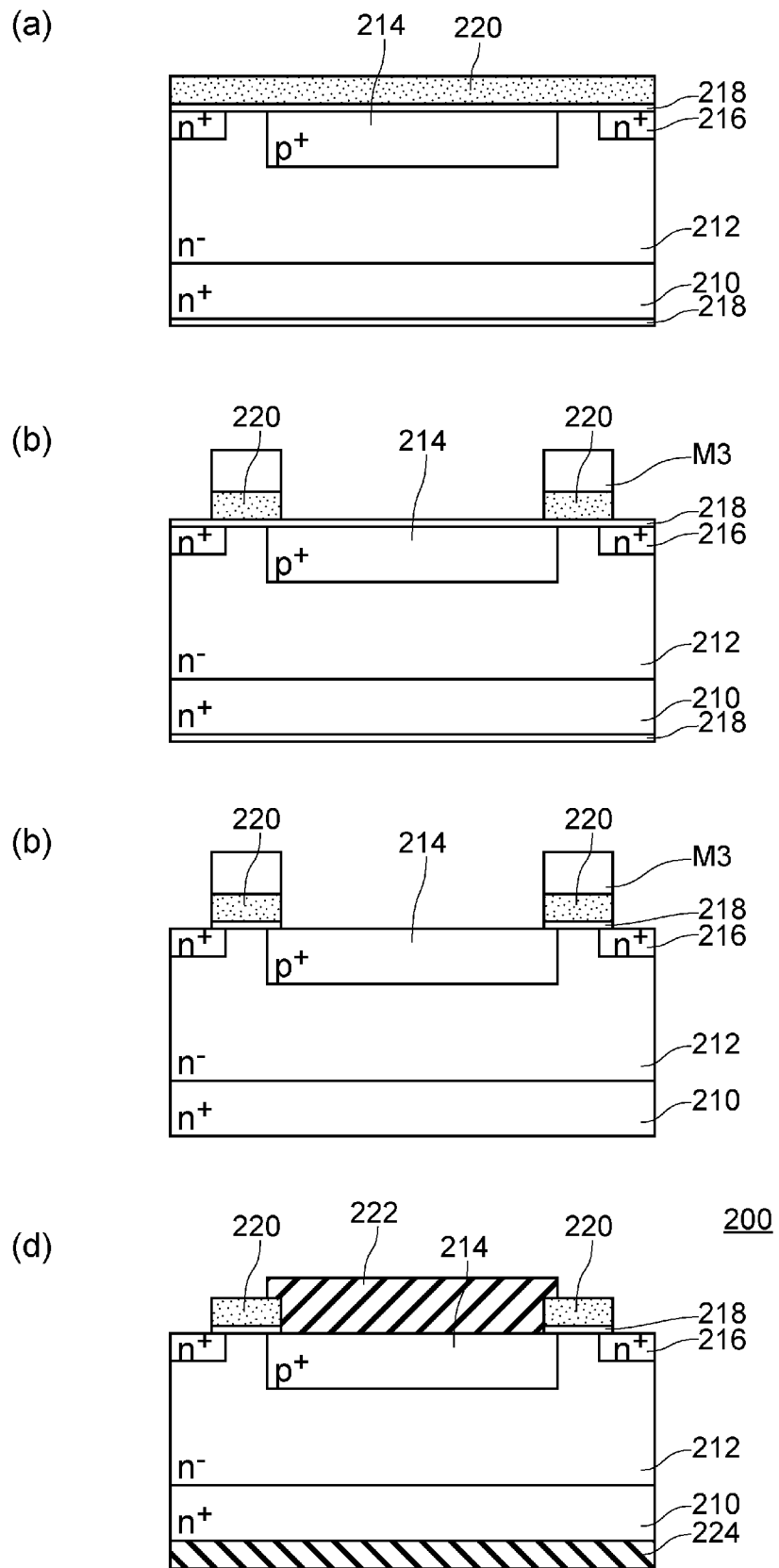
(c)



(d)



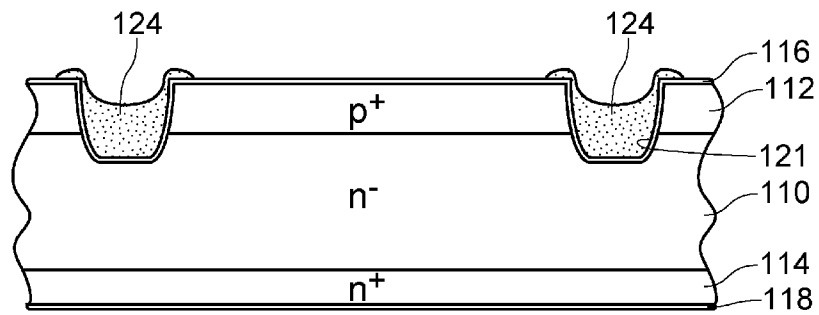
[図4]



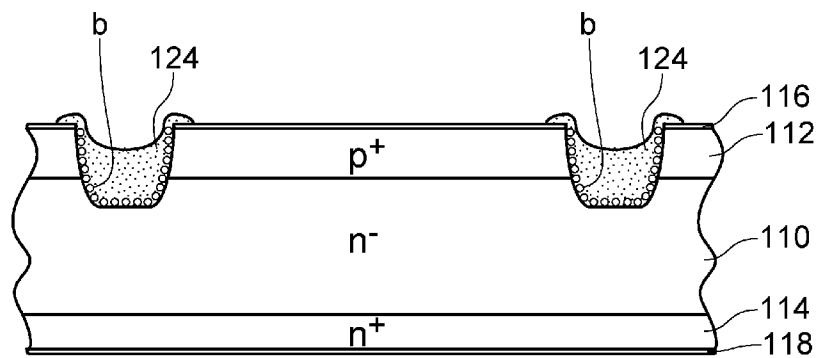
[illegible]

[図6]

(a)

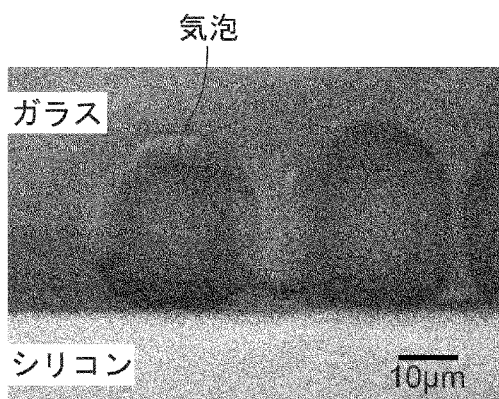


(b)

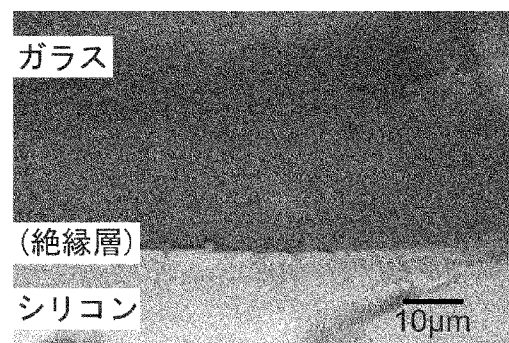


[図7]

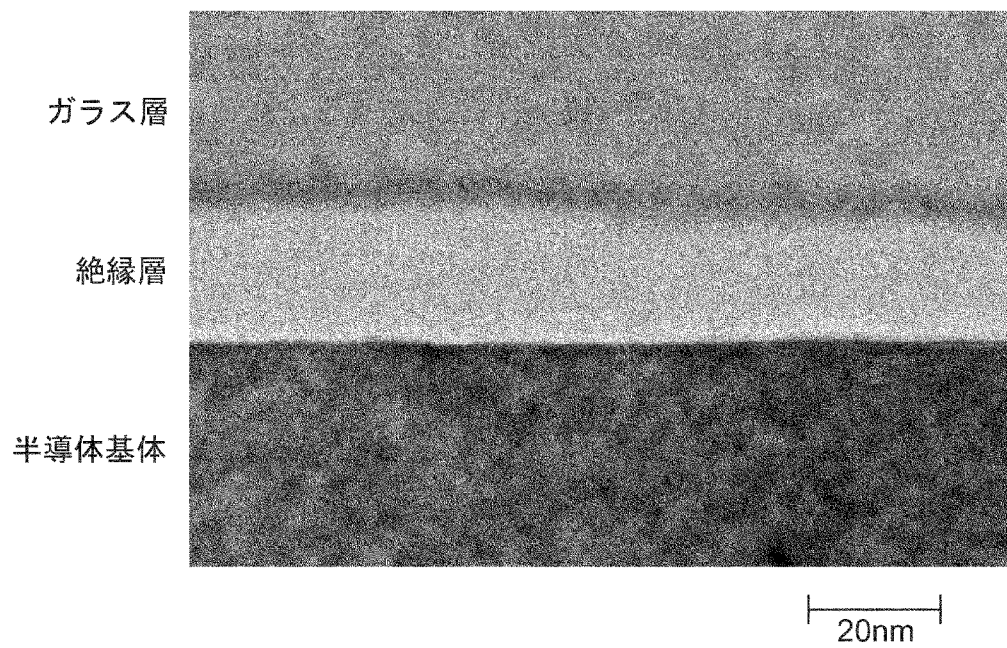
(a) 絶縁層無し



(b) 絶縁層有り

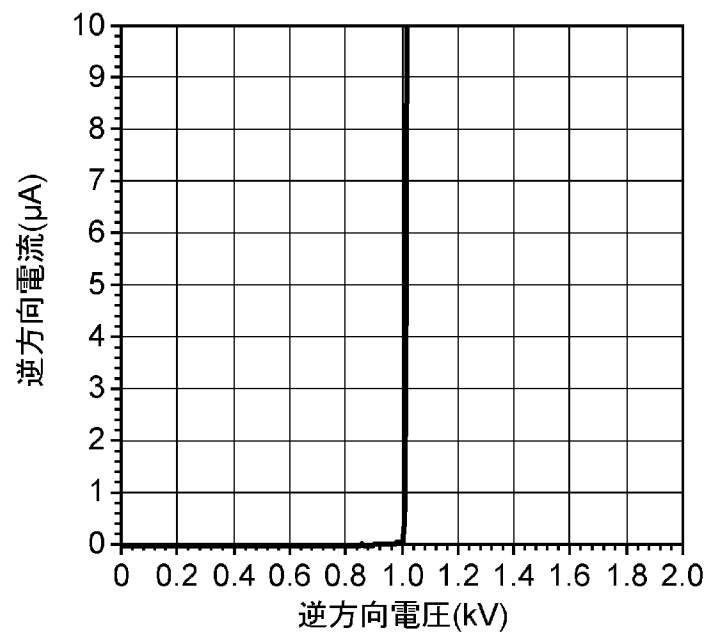


[図8]

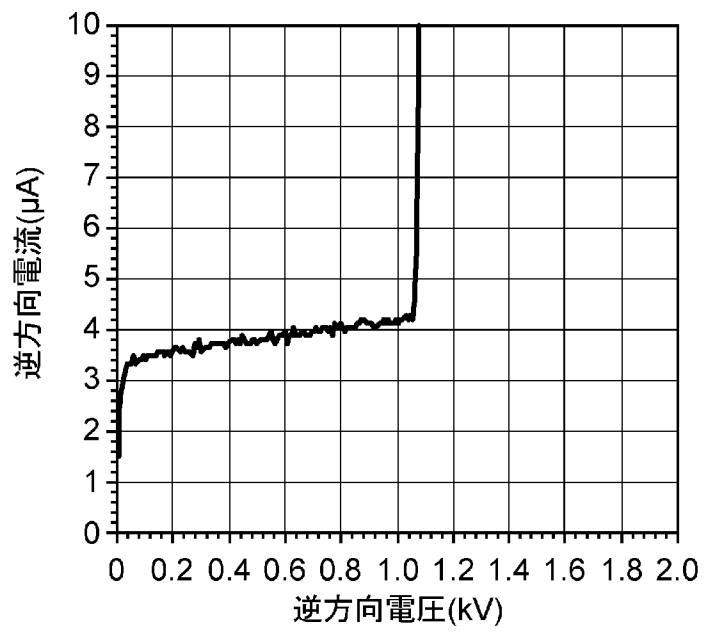


[図9]

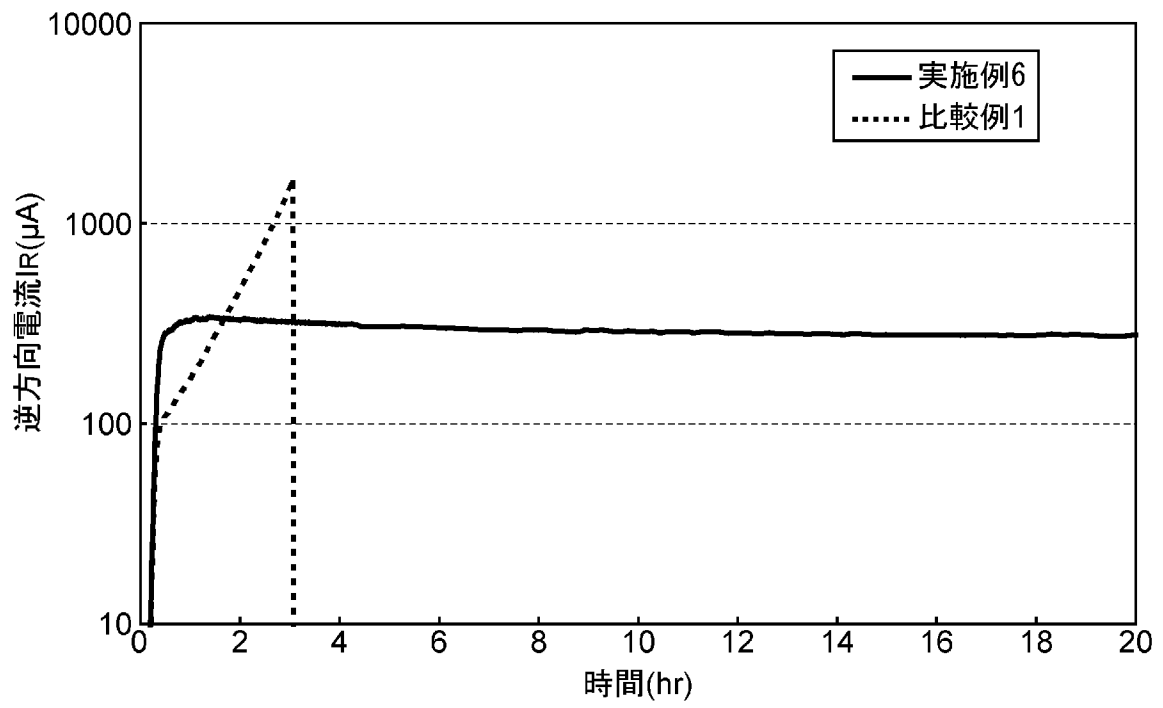
(a) 実施例6



(b) 比較例 1

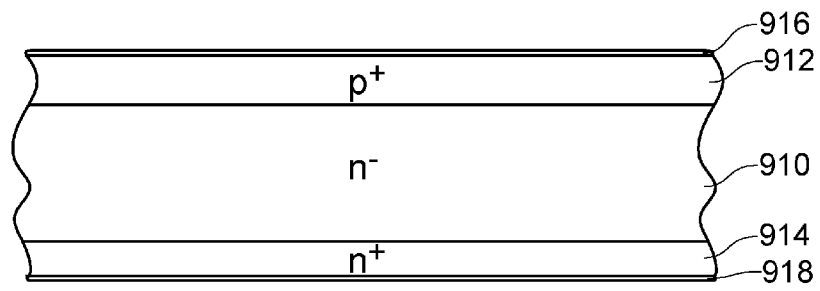


[図10]

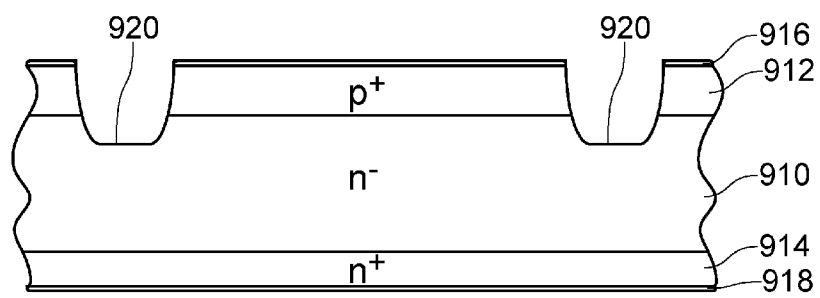


[図11]

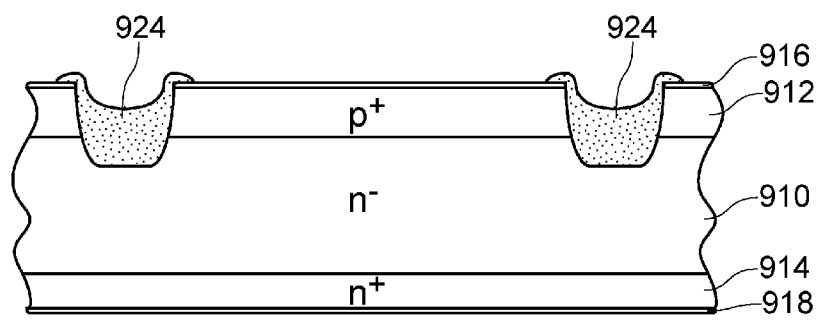
(a)



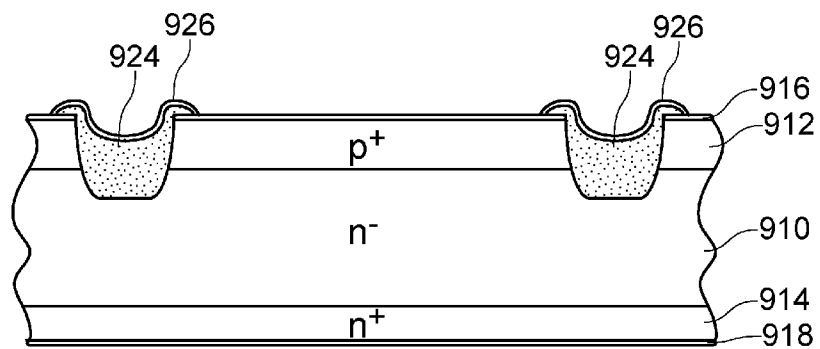
(b)



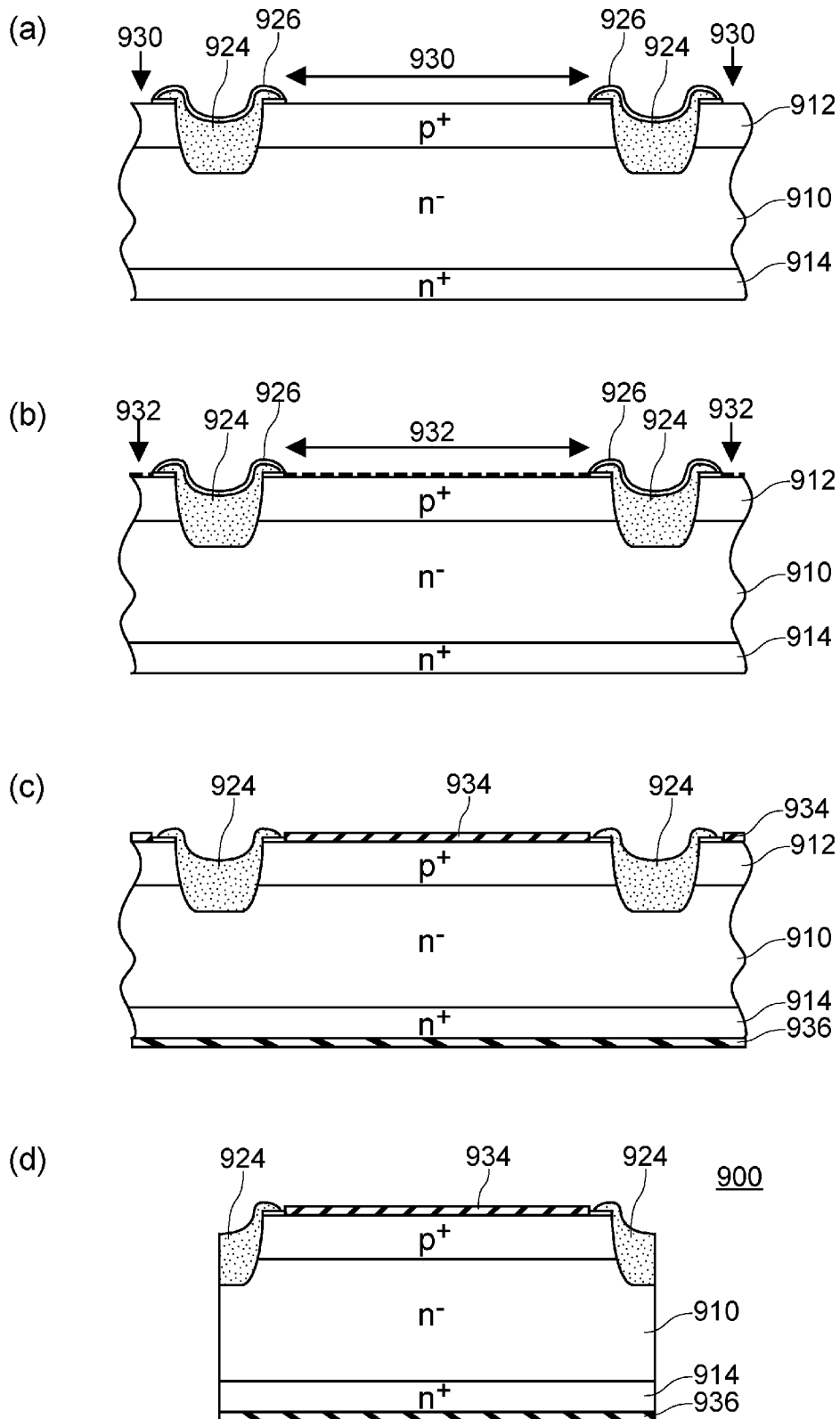
(c)



(d)



[図12]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/061780

## A. CLASSIFICATION OF SUBJECT MATTER

H01L21/316(2006.01)i, C03C3/083(2006.01)i, C03C3/085(2006.01)i, C03C3/087(2006.01)i, C03C3/091(2006.01)i, C03C3/093(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/316, C03C3/083, C03C3/085, C03C3/087, C03C3/091, C03C3/093, H01L29/861, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2012 |
| Kokai Jitsuyo Shinan Koho | 1971-2012 | Toroku Jitsuyo Shinan Koho | 1994-2012 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category*     | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                  | Relevant to claim No.                        |
|---------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------|
| Y<br><u>A</u> | JP 55-026656 A (Hitachi, Ltd.),<br>26 February 1980 (26.02.1980),<br>page 2, lower right column, line 1 to page 3,<br>upper left column, line 19; fig. 2; table 1<br>(Family: none) | 1-10, 17<br><u>11-16</u>                     |
| Y<br><u>A</u> | JP 57-202742 A (Tokyo Shibaura Electric Co., Ltd.),<br>11 December 1982 (11.12.1982),<br>entire text<br>(Family: none)                                                              | 1-10, 17<br><u>11-16</u>                     |
| Y<br><u>A</u> | JP 01-186629 A (Rohm Co., Ltd.),<br>26 July 1989 (26.07.1989),<br>claim 1; fig. 1<br>(Family: none)                                                                                 | 1, 2, 4-6, 8, 9,<br>17<br><u>3, 7, 10-16</u> |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
05 July, 2012 (05.07.12)

Date of mailing of the international search report  
17 July, 2012 (17.07.12)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/061780

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category*     | Citation of document, with indication, where appropriate, of the relevant passages                                                  | Relevant to claim No.                        |
|---------------|-------------------------------------------------------------------------------------------------------------------------------------|----------------------------------------------|
| Y<br><u>A</u> | JP 02-163938 A (Fuji Electric Co., Ltd.),<br>25 June 1990 (25.06.1990),<br>claim 1; fig. 1<br>(Family: none)                        | 1-5, 7, 8, 10,<br>17<br><u>6, 9, 11-16</u>   |
| Y<br><u>A</u> | JP 53-093783 A (New Nippon Electric Co., Ltd.),<br>17 August 1978 (17.08.1978),<br>entire text; all drawings<br>(Family: none)      | 1, 2, 4-6, 8, 9,<br>17<br><u>3, 7, 10-16</u> |
| Y<br><u>A</u> | JP 52-040071 A (Hitachi, Ltd.),<br>28 March 1977 (28.03.1977),<br>claims; fig. 1<br>(Family: none)                                  | 1-6, 8, 9, 17<br><u>7, 10-16</u>             |
| A             | JP 2001-287984 A (Nippon Electric Glass Co., Ltd.),<br>16 October 2001 (16.10.2001),<br>entire text; all drawings<br>(Family: none) | 1-17                                         |

## A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L21/316(2006.01)i, C03C3/083(2006.01)i, C03C3/085(2006.01)i, C03C3/087(2006.01)i, C03C3/091(2006.01)i, C03C3/093(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L21/316, C03C3/083, C03C3/085, C03C3/087, C03C3/091, C03C3/093, H01L29/861, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 1 2 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 1 2 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 1 2 年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                               | 関連する<br>請求項の番号           |
|-----------------|---------------------------------------------------------------------------------|--------------------------|
| Y<br>A          | JP 55-026656 A（株式会社日立製作所）1980.02.26, 第2頁右下欄<br>第1行目－第3頁左上欄第19行目、第2図、表1（ファミリーなし） | 1-10, 17<br><u>11-16</u> |
| Y<br>A          | JP 57-202742 A（東京芝浦電機株式会社）1982.12.11, 全文（ファミリーなし）                               | 1-10, 17<br><u>11-16</u> |

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

0 5 . 0 7 . 2 0 1 2

国際調査報告の発送日

1 7 . 0 7 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

大塚 徹

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

4 R

3 9 4 9

| C (続き) . 関連すると認められる文献 |                                                                   |                                              |
|-----------------------|-------------------------------------------------------------------|----------------------------------------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                 | 関連する<br>請求項の番号                               |
| Y<br><u>A</u>         | JP 01-186629 A (ローム株式会社) 1989.07.26, 特許請求の範囲<br>(1)、第1図 (ファミリーなし) | 1, 2, 4-6, 8, 9,<br>17<br><u>3, 7, 10-16</u> |
| Y<br><u>A</u>         | JP 02-163938 A (富士電機株式会社) 1990.06.25, 特許請求の範囲<br>1)、第1図 (ファミリーなし) | 1-5, 7, 8, 10,<br>17<br><u>6, 9, 11-16</u>   |
| Y<br><u>A</u>         | JP 53-093783 A (新日本電気株式会社) 1978.08.17, 全文、全図 (フ<br>ァミリーなし)        | 1, 2, 4-6, 8, 9,<br>17<br><u>3, 7, 10-16</u> |
| Y<br><u>A</u>         | JP 52-040071 A (株式会社日立製作所) 1977.03.28, 特許請求の範<br>囲、第1図 (ファミリーなし)  | 1-6, 8, 9, 17<br><u>7, 10-16</u>             |
| A                     | JP 2001-287984 A (日本電気硝子株式会社) 2001.10.16, 全文、全<br>図 (ファミリーなし)     | 1-17                                         |