



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2020년04월24일
(11) 등록번호 10-2103422
(24) 등록일자 2020년04월16일

(51) 국제특허분류(Int. Cl.)
H03K 5/156 (2006.01)
(21) 출원번호 10-2013-0154718
(22) 출원일자 2013년12월12일
심사청구일자 2018년11월15일
(65) 공개번호 10-2015-0068718
(43) 공개일자 2015년06월22일
(56) 선행기술조사문헌
US20120086489 A1*
KR1020060123953 A
KR1020020044191 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
에스케이하이닉스 주식회사
경기도 이천시 부발읍 경충대로 2091
(72) 발명자
이현배
경북 구미시 인동중앙로7길 28, 드림뷰 205호 (황
상동)
(74) 대리인
신성특허법인(유한)

전체 청구항 수 : 총 3 항

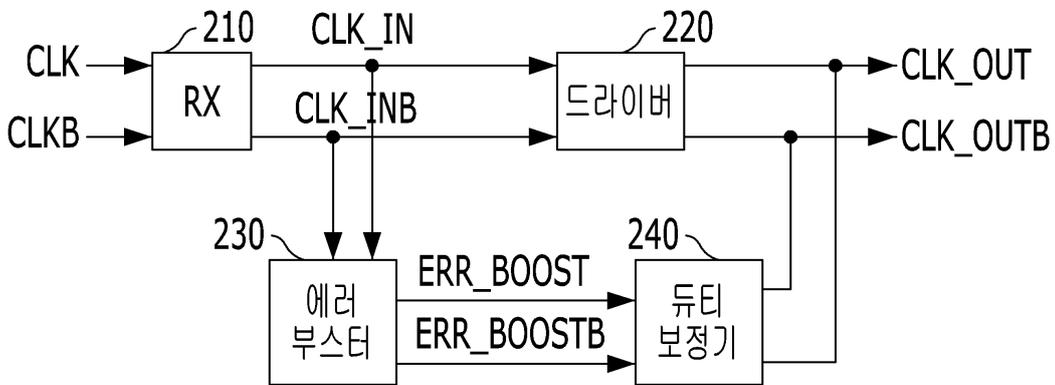
심사관 : 최규돈

(54) 발명의 명칭 듀티 싸이클 보정 회로

(57) 요약

듀티 싸이클 보정 회로는, 입력 클럭의 듀티 에러를 증폭하는 에러 부스터; 상기 입력 클럭에 응답해 출력 클럭을 구동하는 드라이버; 및 상기 에러 부스터에 의해 증폭된 듀티 에러에 응답해 상기 출력 클럭의 듀티를 보정하는 듀티 보정기를 포함할 수 있다.

대표도 - 도2



명세서

청구범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

입력 클럭의 듀티 에러를 증폭하는 에러 부스터;

상기 입력 클럭에 응답해 출력 클럭을 구동하는 드라이버; 및

상기 에러 부스터에 의해 증폭된 듀티 에러에 응답해 상기 출력 클럭의 듀티를 보정하는 듀티 보정기를 포함하고,

상기 입력 클럭은 정입력 클럭 신호와 부입력 클럭 신호를 포함하고,

상기 증폭된 듀티 에러는 정증폭된 듀티 에러 신호와 부증폭된 듀티 에러 신호를 포함하고,

상기 출력 클럭은 정출력 클럭 신호와 부출력 클럭 신호를 포함하고,

상기 에러 부스터는

정입력단에 상기 정입력 클럭 신호를 입력받고 부입력단에 상기 부입력 클럭 신호를 입력받아, 정출력단에 상기 정증폭된 듀티 에러 신호를 출력하고 부출력단에 상기 부증폭된 듀티 에러 신호를 출력하기 위한 차동 증폭기;

상기 정출력단에 연결된 제1캐패시터; 및

상기 부출력단에 연결된 제2캐패시터를 포함하는

듀티 싸이클 보정 회로.

청구항 6

입력 클럭의 듀티 에러를 증폭하는 에러 부스터;

상기 입력 클럭에 응답해 출력 클럭을 구동하는 드라이버; 및

상기 에러 부스터에 의해 증폭된 듀티 에러에 응답해 상기 출력 클럭의 듀티를 보정하는 듀티 보정기를 포함하고,

상기 입력 클럭은 정입력 클럭 신호와 부입력 클럭 신호를 포함하고,

상기 증폭된 듀티 에러는 정증폭된 듀티 에러 신호와 부증폭된 듀티 에러 신호를 포함하고,

상기 출력 클럭은 정출력 클럭 신호와 부출력 클럭 신호를 포함하고,

상기 드라이버는

상기 정입력 클럭 신호와 상기 부입력 클럭 신호를 비교해, 상기 정입력 클럭 신호가 상기 부입력 클럭 신호보다 높은 레벨이면 상기 정출력 클럭 신호를 하이 레벨로 구동하고, 상기 부입력 클럭 신호가 상기 정입력 클럭 신호보다 높은 레벨이면 상기 정출력 클럭 신호를 로우 레벨로 구동하는 제1차동 비교부; 및

상기 정입력 클럭 신호와 상기 부입력 클럭 신호를 비교해, 상기 정입력 클럭 신호가 상기 부입력 클럭 신호보다 높은 레벨이면 상기 부출력 클럭 신호를 로우 레벨로 구동하고, 상기 부입력 클럭 신호가 상기 정입력 클럭 신호보다 높은 레벨이면 상기 부출력 클럭 신호를 하이 레벨로 구동하는 제2차동 비교부를 포함하는

듀티 사이클 보정 회로.

청구항 7

◆청구항 7은(는) 설정등록료 납부시 포기되었습니다.◆

제 6항에 있어서,

상기 듀티 보정기는

상기 정증폭된 듀티 에러 신호와 상기 부증폭된 듀티 에러 신호를 비교해, 상기 부증폭된 듀티 에러 신호가 상기 정증폭된 듀티 에러 신호보다 높은 레벨이면 상기 정출력 클럭 신호를 하이 레벨로 구동하고, 상기 정증폭된 듀티 에러 신호가 상기 부증폭된 듀티 에러 신호보다 높은 레벨이면 상기 정출력 클럭 신호를 로우 레벨로 구동하는 제3차동 비교부; 및

상기 정증폭된 듀티 에러 신호와 상기 부증폭된 듀티 에러 신호를 비교해, 상기 부증폭된 듀티 에러 신호가 상기 정증폭된 듀티 에러 신호보다 높은 레벨이면 상기 부출력 클럭 신호를 로우 레벨로 구동하고, 상기 정증폭된 듀티 에러 신호가 상기 부증폭된 듀티 에러 신호보다 높은 레벨이면 상기 부출력 클럭 신호를 하이 레벨로 구동하는 제4차동 비교부를 포함하는

듀티 사이클 보정 회로.

청구항 8

입력 클럭의 듀티 에러를 증폭하는 에러 부스터;

상기 입력 클럭에 응답해 출력 클럭을 구동하는 드라이버; 및

상기 에러 부스터에 의해 증폭된 듀티 에러에 응답해 상기 출력 클럭의 듀티를 보정하는 듀티 보정기를 포함하고,

상기 입력 클럭은 정입력 클럭 신호와 부입력 클럭 신호를 포함하고,

상기 증폭된 듀티 에러는 정증폭된 듀티 에러 신호와 부증폭된 듀티 에러 신호를 포함하고,

상기 출력 클럭은 정출력 클럭 신호와 부출력 클럭 신호를 포함하고,

상기 드라이버와 상기 듀티 보정기는

[상기 정입력 클럭 신호와 상기 부증폭된 듀티 에러 신호] 대 [상기 부입력 클럭 신호와 상기 정증폭된 듀티 에러 신호]를 비교해, 그 비교 결과를 상기 정출력 클럭 신호로 출력하는 제5차동 비교부; 및

[상기 정입력 클럭 신호와 상기 부증폭된 듀티 에러 신호] 대 [상기 부입력 클럭 신호와 상기 정증폭된 듀티 에러 신호]를 비교해, 그 비교 결과를 상기 부출력 클럭 신호로 출력하는 제6차동 비교부를 포함하는

듀티 사이클 보정 회로.

발명의 설명

기술 분야

[0001] 본 발명은 듀티 사이클 보정(DCC: Duty Cycle Correction) 회로에 관한 것이다.

배경 기술

[0002] CPU와 메모리 등 클럭에 기반하여 동작하는 집적회로 칩들에 있어서, 클럭(clock)의 듀티(duty)가 정확히 제어되는 것은 매우 중요하다. 예를 들어, 클럭의 라이징 에지와 폴링 에지에서 데이터가 입/출력되는 메모리에서, 클럭의 듀티가 정확히 50%가 되지 못하면 라이징 에지와 폴링 에지간의 타이밍이 틀어져 데이터가 정확한 타이밍에 입/출력되지 못한다. 따라서, 클럭에 기반하여 동작하는 다양한 집적회로 칩들에서 클럭의 듀티를 보정해 주기 위한 듀티 사이클 보정 회로가 사용된다. 참고로, 클럭의 듀티가 50%라 함은 클럭의 '하이'레벨 구간과 '로우'레벨 구간의 길이가 동일하다는 것을 의미한다.

[0003] 도 1은 종래의 듀티 사이클 보정 회로의 도면이다.

[0004] 도 1을 참조하면, 듀티 사이클 보정 회로는, 수신기(110), 드라이버(120), 듀티 감지기(130) 및 듀티 보정기(140)를 포함한다.

[0005] 수신기(110)는 듀티 사이클 보정 회로로 입력되는 클럭(CLK, CLKB)을 수신한다. 드라이버(120)는 입력 클럭(CLK_IN, CLK_INB)에 응답해 출력 클럭(CLK_OUT, CLK_OUTB)을 구동한다. 듀티 감지기(130)는 출력 클럭(CLK_OUT, CLK_OUTB)의 듀티를 감지한다. 여기서, 듀티를 감지한다 함은 출력 클럭(CLK_OUT, CLK_OUTB)의 '하이'레벨 구간과 '로우'레벨 구간 중 어느 구간이 더 긴지를 알아낸다는 것을 의미한다. 그리고, 듀티 보정기(140)는 듀티 감지기(130)의 감지 결과에 따라 입력 클럭(CLK_IN, CLK_INB)의 듀티를 보정한다. 듀티 감지기(130)에 의해 출력 클럭(CLK_OUT, CLK_OUTB)의 '하이'레벨 구간이 길다고 판단된 경우에 듀티 보정기(140)는 입력 클럭(CLK_IN, CLK_INB)의 '로우'레벨 구간을 늘리고, 반대의 경우 입력 클럭(CLK_IN, CLK_INB)의 '하이'레벨 구간을 늘린다. 드라이버(120)는 수신기(110)에 의해 수신된 클럭과 듀티 보정기(140)에 의한 듀티 보정값을 입력으로 하므로, 드라이버(120)로부터는 듀티가 보정된 클럭(CLK_OUT, CLK_OUTB)이 출력된다.

[0006] 도 1과 같은 피드백(feedback) 타입의 듀티 사이클 보정 회로는 피드백된 감지 결과를 이용해 입력 클럭(CLK_IN, CLK_INB)의 '하이'펄스 폭을 조금씩 늘리거나 줄이고, 듀티가 틀어진 정도가 일정 마진 이하로 줄어들면 락(lock)이되는 방식으로 동작한다. 즉, 듀티 사이클 보정 회로가 지연 고정 루프(DLL: Delay Locked Loop)와 유사하게 동작하며, 지연 고정 루프와 마찬가지로 듀티가 보정되기까지의 락킹 타임(locking time)을 필요로 한다.

[0007] 듀티의 보정 전까지 락킹 타임이 필요한 경우에, 아이들(idle) 모드와 액티브(active) 모드가 반복되는 디바이스의 경우 아이들 모드에서 액티브 모드로 모드가 변환되는 웨이크 업(wake-up)시에 듀티의 보정을 위해 락킹 타임만큼을 기다려야 하는 문제가 있을 수 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명의 실시예들은, 락킹 타임 없이 실시간으로 듀티의 보정이 가능한 듀티 사이클 보정 회로를 제공한다.

과제의 해결 수단

[0009] 본 발명의 일실시예에 따른 듀티 사이클 보정 회로는, 입력 클럭의 듀티 에러를 증폭하는 에러 부스터; 상기 입력 클럭에 응답해 출력 클럭을 구동하는 드라이버; 및 상기 에러 부스터에 의해 증폭된 듀티 에러에 응답해 상기 출력 클럭의 듀티를 보정하는 듀티 보정기를 포함할 수 있다.

발명의 효과

[0010] 본 발명의 실시예들에 따르면, 락킹 타임 없이 실시간으로 듀티를 보정하는 것이 가능해진다.

도면의 간단한 설명

- [0011] 도 1은 종래의 듀티 사이클 보정 회로의 도면.
- 도 2는 본 발명의 일실시예에 따른 듀티 사이클 보정 회로의 구성도.
- 도 3은 도 2의 동작을 나타내는 타이밍도.
- 도 4는 도 2의 에러 부스터(230)의 일실시예 구성도이다
- 도 5는 도 2의 드라이버(220)의 일실시예 구성도.
- 도 6는 도 2의 듀티 보정기(240)의 일실시예 구성도.
- 도 7은 도 2의 드라이버(220)와 듀티 보정기(240)의 다른 실시예 구성도.

발명을 실시하기 위한 구체적인 내용

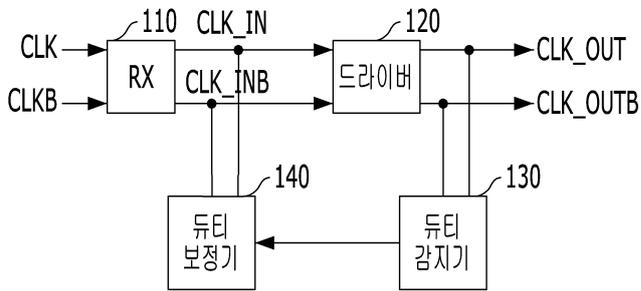
- [0012] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있도록 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부 도면을 참조하여 설명하기로 한다. 본 발명을 설명함에 있어서, 본 발명의 요지와 무관한 공지 구성은 생략될 수 있다. 각 도면의 구성요소들에 참조 번호를 부가함에 있어서, 동일한 구성요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.
- [0013] 도 2는 본 발명의 일실시예에 따른 듀티 사이클 보정 회로의 구성도이다.
- [0014] 도 2를 참조하면, 듀티 사이클 보정 회로는, 수신기(210), 드라이버(220), 에러 부스터(230) 및 듀티 보정기(240)를 포함할 수 있다.
- [0015] 수신기(210)는 듀티 사이클 보정 회로로 입력되는 클럭(CLK, CLKB)을 수신할 수 있다. 드라이버(220)는 입력 클럭(CLK_IN, CLK_INB)에 응답해 출력 클럭(CLK_OUT, CLK_OUTB)을 구동할 수 있다.
- [0016] 에러 부스터(230)는 입력 클럭(CLK_IN, CLK_INB)의 듀티 에러를 증폭해 증폭된 듀티 에러(ERR_BOOST, ERR_BOOSTB)를 출력할 수 있다. 듀티 에러를 증폭한다는 것은, 증폭된 듀티 에러가 입력 클럭보다 더 큰 듀티 에러를 갖는다는 것을 의미할 수 있다. 예를 들어, 입력 클럭(CLK_IN, CLK_INB)의 하이 펄스 : 로우 펄스 = 55 : 45라면, 증폭된 듀티 에러(ERR_BOOST, ERR_BOOSTB)의 하이 펄스 : 로우 펄스 = 65 : 35일 수 있다.
- [0017] 듀티 보정기(240)는 증폭된 듀티 에러(ERR_BOOST, ERR_BOOSTB)에 응답해 출력 클럭(CLK_OUT, CLK_OUTB)의 듀티를 보정할 수 있다. 상세하게, 듀티 보정기(240)는 증폭된 듀티 에러 신호(ERR_BOOST, ERR_BOOSTB)를 반전해 출력 클럭(CLK_OUT, CLK_OUTB)으로 구동하는 방법으로, 즉 정증폭된 듀티 에러 신호(ERR_BOOST)에 따라 부출력 클럭 신호(CLK_OUTB)를 구동하고 부증폭된 듀티 에러 신호(ERR_BOOSTB)에 따라 정출력 클럭 신호(CLK_OUT)를 구동하는 방법으로, 출력 클럭(CLK_OUT, CLK_OUTB)의 듀티를 보정할 수 있다.
- [0018] 도 3은 도 2의 동작을 나타내는 타이밍도이다. 도 3을 참조하면, 입력 클럭(CLK_IN, CLK_INB)은 정신호(CLK_IN)를 기준으로 '로우'펄스 폭(Ta)이 하이펄스 폭(Tb)보다 길게 듀티가 틀어져 있는 것을 확인할 수 있다. 증폭된 듀티 에러(ERR_BOOST, ERR_BOOSTB)는 입력 클럭(CLK_IN, CLK_INB)의 듀티 에러를 증폭해 생성되므로, 증폭된 듀티 에러(ERR_BOOST, ERR_BOOSTB)는 입력 클럭(CLK_IN, CLK_INB)보다 더 틀어진 듀티 비를 갖는다. 드라이버(220)는 입력 클럭(CLK_IN, CLK_INB)을 그대로 출력 클럭(CLK_OUT, CLK_OUTB)으로 구동하고, 듀티 보정기(240)는 증폭된 듀티 에러(ERR_BOOST, ERR_BOOSTB)를 반전하여 출력 클럭(CLK_OUT, CLK_OUTB)으로 구동한다. 따라서, 출력 클럭(CLK_OUT, CLK_OUTB)은 정신호(CLK_OUT)를 기준으로 '로우'펄스 폭(Ta)과 '하이'펄스 폭(Tb)이 동일하게 듀티가 보정될 수 있다.
- [0019] 도 2의 실시예에 따르면, 입력 클럭(CLK_IN, CLK_INB)의 듀티 에러가 증폭되고, 증폭된 듀티 에러(ERR_BOOST, ERR_BOOSTB)를 이용해, 피드 포워드(feed-forward) 방식으로 출력 클럭(CLK_OUT, CLK_OUTB)의 듀티 에러가 보정된다. 따라서, 락킹 타임 없이 실시간으로 출력 클럭(CLK_OUT, CLK_OUTB)의 듀티 에러를 보정하는 것이 가능

해진다.

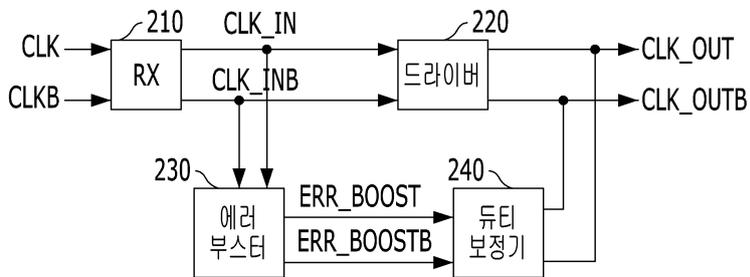
- [0020] 도 4는 도 2의 에러 부스터(230)의 일실시에 구성도이다.
- [0021] 도 4를 참조하면, 에러 부스터(230)는 차동 증폭기(410), 제1캐패시터(420), 및 제2캐패시터(430)를 포함할 수 있다.
- [0022] 차동 증폭기(410)는 정입력단(A)에 정입력 클럭 신호(CLK_IN)를 입력받고 부입력단(B)에 부입력 클럭 신호(CLK_INB)를 입력받아, 정출력단(C)에 정증폭된 듀티 에러 신호(ERR_BOOST)를 출력하고 부출력단(D)에 부증폭된 듀티 에러 신호(ERR_BOOSTB)를 출력할 수 있다.
- [0023] 제1캐패시터(420)는 정출력단(C)에 연결되고, 제2캐패시터(430)는 부출력단에 연결될 수 있다. 캐패시터들(420, 430)은 정증폭된 듀티 에러 신호(ERR_BOOST)와 부증폭된 듀티 에러 신호(ERR_BOOSTB)의 듀티 에러를 더욱 증폭시키기 위해 사용될 수 있다. 예를 들어, 정증폭된 듀티 에러 신호(ERR_BOOST)의 '하이'펄스 폭이 '로우'펄스 폭보다 긴 경우에, 제1캐패시터(420)에는 높은 전압 레벨이 누적되고, 그 결과 정증폭된 듀티 에러 신호(ERR_BOOST)의 '하이'펄스 폭은 더 길어지고 '로우'펄스 폭은 더 짧아질 수 있다. 마찬가지로, 정증폭된 듀티 에러 신호(ERR_BOOST)의 '로우'펄스 폭이 '하이'펄스 폭보다 긴 경우에, 제1캐패시터(420)에 의해 정증폭된 듀티 에러 신호(ERR_BOOST)의 '로우'펄스 폭은 더 길어지고 '하이'펄스 폭은 더 짧아질 수 있다.
- [0024] 도 4는 듀티 에러를 증폭하는 에러 부스터(230)의 일예일뿐이며 다양한 방식으로 에러 부스터(230)를 설계할 수 있음은 당연하다.
- [0025] 도 5는 도 2의 드라이버(220)의 일실시에 구성도이다.
- [0026] 도 5를 참조하면, 드라이버(220)는 제1차동 비교부(510)와 제2차동 비교부(520)를 포함할 수 있다.
- [0027] 제1차동 비교부(510)는 정입력 클럭 신호(CLK_IN)와 부입력 클럭 신호(CLK_INB)를 입력받아 비교할 수 있다. 제1차동 비교부(510)는 정입력 클럭 신호(CLK_IN)의 전압 레벨이 부입력 클럭 신호(CLK_INB)의 전압 레벨보다 높은 레벨이면 정출력 클럭 신호(CLK_OUT)를 '하이'레벨로 구동하고, 부입력 클럭 신호(CLK_INB)의 전압 레벨이 정입력 클럭 신호(CLK_IN)의 전압 레벨보다 높은 레벨이면 정출력 클럭 신호(CLK_OUT)를 '로우'레벨로 구동할 수 있다.
- [0028] 제2차동 비교부(520)는 정입력 클럭 신호(CLK_IN)와 부입력 클럭 신호(CLK_INB)를 입력받아 비교할 수 있다. 제2차동 비교부(520)는 정입력 클럭 신호(CLK_IN)의 전압 레벨이 부입력 클럭 신호(CLK_INB)의 전압 레벨보다 높은 레벨이면 부출력 클럭 신호(CLK_OUTB)를 '로우'레벨로 구동하고, 부입력 클럭 신호(CLK_INB)의 전압 레벨이 정입력 클럭 신호(CLK_IN)의 전압 레벨보다 높은 레벨이면 부출력 클럭 신호(CLK_OUTB)를 '하이'레벨로 구동할 수 있다.
- [0029] 활성화 신호(ENB)는 드라이버(220)를 활성화/비활성화하기 위한 신호로, 드라이버(220)는 활성화 신호(ENB)가 '로우'레벨인 경우에 활성화되어 동작할 수 있다.
- [0030] 도 5는 입력 클럭(CLK_IN, CLK_INB)에 응답해 출력 클럭(CLK_OUT, CLK_OUTB)을 구동하는 드라이버(220)의 일예일 뿐이며 다양한 방식으로 드라이버(220)를 설계할 수 있음은 당연하다.
- [0031] 도 6은 도 2의 듀티 보정기(240)의 일실시에 구성도이다.
- [0032] 도 6을 참조하면, 듀티 보정기(240)는 제3차동 비교부(610)와 제4차동 비교부(620)를 포함할 수 있다.
- [0033] 제3차동 비교부(610)는 정증폭된 듀티 에러 신호(ERR_BOOST)와 부증폭된 듀티 에러 신호(ERR_BOOSTB)를 입력받아 비교할 수 있다. 제3차동 비교부(610)는 부증폭된 듀티 에러 신호(ERR_BOOSTB)의 전압 레벨이 정증폭된 듀티 에러 신호(ERR_BOOST)의 전압 레벨보다 높은 레벨이면 정출력 클럭 신호(CLK_OUT)를 '하이'레벨로 구동하고, 정증폭된 듀티 에러 신호(ERR_BOOST)의 전압 레벨이 부증폭된 듀티 에러 신호(ERR_BOOSTB)의 전압 레벨보다 높은 레벨이면 정출력 클럭 신호(CLK_OUT)를 '로우'레벨로 구동할 수 있다.
- [0034] 제4차동 비교부(620)는 정증폭된 듀티 에러 신호(ERR_BOOST)와 부증폭된 듀티 에러 신호(ERR_BOOSTB)를 입력받

도면

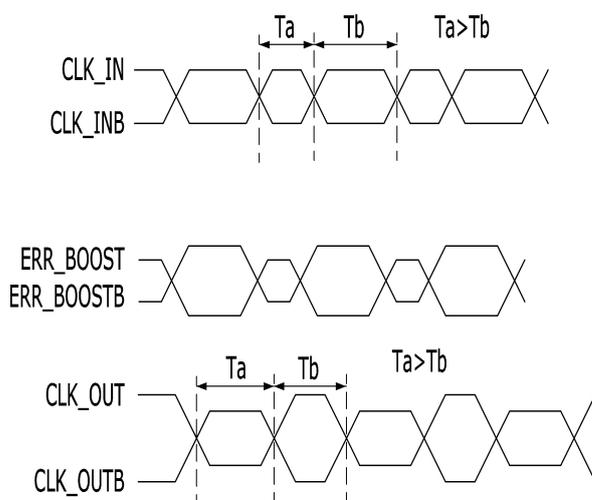
도면1



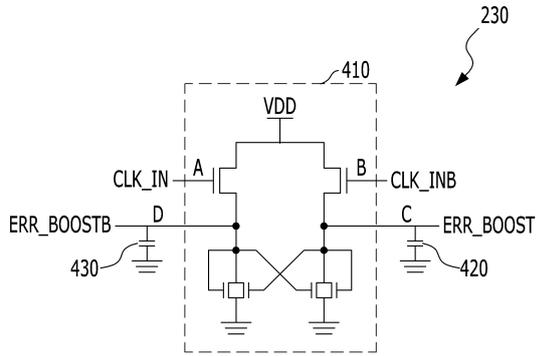
도면2



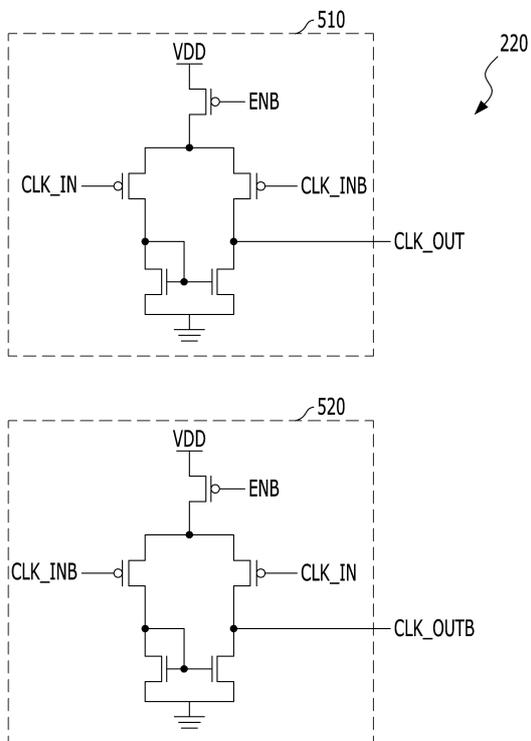
도면3



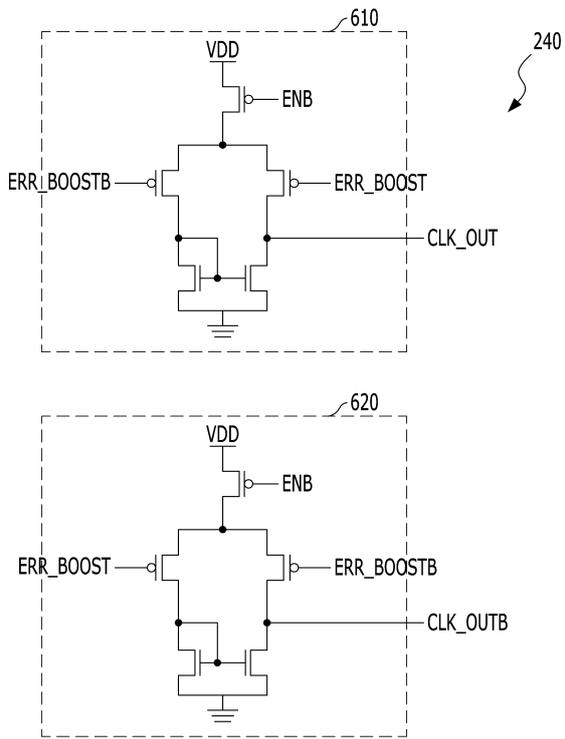
도면4



도면5



도면6



도면7

