

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成20年3月6日 (2008.3.6)

【公開番号】特開2002-231929(P2002-231929A)
 【公開日】平成14年8月16日 (2002.8.16)
 【出願番号】特願2001-29148(P2001-29148)
 【国際特許分類】

H 0 1 L 27/148 (2006.01)

H 0 4 N 5/335 (2006.01)

H 0 1 L 21/76 (2006.01)

【 F I 】

H 0 1 L 27/14 B

H 0 4 N 5/335 U

H 0 4 N 5/335 F

H 0 1 L 21/76 L

【手続補正書】

【提出日】平成20年1月17日 (2008.1.17)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【書類名】 明細書

【発明の名称】 固体撮像素子及び固体撮像素子の製造方法

【特許請求の範囲】

【請求項 1】 半導体基板上に相互に近接して配列された複数の光電変換素子を備え、前記光電変換素子は前記半導体基板の表面部に局所的に積層された第 1 導電型および第 2 導電型の領域を含み、前記第 2 導電型の領域は前記半導体基板の表面側に形成されている固体撮像素子であって、

各光電変換素子の周囲の半導体基板表面部に、前記第 1 導電型の領域の底部より深い位置に至るトレンチが形成されていることを特徴とする固体撮像素子。

【請求項 2】 前記トレンチの内面に絶縁膜が被着されていることを特徴とする請求項 1 記載の固体撮像素子。

【請求項 3】 前記トレンチの内側に金属材料が充填されていることを特徴とする請求項 2 記載の固体撮像素子。

【請求項 4】 前記トレンチの内側に絶縁材料が充填されていることを特徴とする請求項 1 記載の固体撮像素子。

【請求項 5】 前記半導体基板はシリコンから成り、前記絶縁膜はシリコンの酸化物により形成されていることを特徴とする請求項 2 記載の固体撮像素子。

【請求項 6】 前記金属材料はアルミニウムであることを特徴とする請求項 3 記載の固体撮像素子。

【請求項 7】 前記光電変換素子と、同光電変換素子に隣接する前記トレンチとの間の半導体基板表面部に、高濃度の第 2 導電型の不純物を含む領域が形成されていることを特徴とする請求項 1 記載の固体撮像素子。

【請求項 8】 前記第 2 導電型の領域と、前記高濃度の第 2 導電型の不純物を含む領域とは、互いに接して形成されていることを特徴とする請求項 7 記載の固体撮像素子。

【請求項 9】 前記光電変換素子は前記半導体基板上にマトリクス状に配列され、前記光電変換素子の各列ごとに垂直電荷転送レジスターが前記光電変換素子の列方向に延設

され、前記垂直電荷転送レジスタは対応する列の前記光電変換素子から電荷を取り込んで転送し、前記トレンチは、前記垂直電荷転送レジスタと、同垂直電荷転送レジスタに対応する前記光電変換素子との間の箇所を除いて、前記光電変換素子の周囲に形成されていることを特徴とする請求項 1 記載の固体撮像素子。

【請求項 10】 半導体基板上に相互に近接して配列された複数の光電変換素子を備え、前記光電変換素子は前記半導体基板の表面部に局所的に積層された第 1 導電型および第 2 導電型の領域を含み、前記第 2 導電型の領域は前記半導体基板の表面側に形成された固体撮像素子の製造方法であって、

各光電変換素子の周囲の半導体基板表面部に、前記第 1 導電型の領域の底部より深い位置に至るトレンチを形成することを特徴とする固体撮像素子の製造方法。

【請求項 11】 前記半導体基板表面にシリコン窒化膜を形成し、パターン化して前記トレンチの形成箇所を開口させ、前記パターン化したシリコン窒化膜をマスクとして選択的エッチングを行うことで前記トレンチを形成することを特徴とする請求項 10 記載の固体撮像素子の製造方法。

【請求項 12】 前記トレンチ内に金属材料、または絶縁材料を充填することを特徴とする請求項 10 又は 11 記載の固体撮像素子の製造方法。

【請求項 13】 前記トレンチ内は空洞構造とすることを特徴とする請求項 10 又は 11 記載の固体撮像素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は固体撮像素子及び固体撮像素子の製造方法に関するものである。

【0002】

【従来の技術】

図 2 は従来の固体撮像素子の一例を示す平面図、図 3 は図 2 における点線の矩形領域 R を詳しく示す部分拡大平面図、図 4 の (A) は図 3 における A - A' 線に沿った部分断面側面図、図 4 の (B) は図 3 における B - B' 線に沿った部分断面側面図である。

【0003】

図 2 に示した固体撮像素子 102 は一例としてインターライン型の固体撮像素子であり、シリコンから成る半導体基板 104 上に多数の光電変換素子 106 を相互に間隔をおきマトリクス状に配列して構成されている。そして光電変換素子 106 の各列ごとに垂直電荷転送レジスタ 108 が、光電変換素子 106 の列方向 (矢印 V) に延設され、垂直電荷転送レジスタ 108 の一端部に水平電荷転送レジスタ 110 が、光電変換素子 106 の行方向 (矢印 H) に延設されている。水平電荷転送レジスタ 110 の一方の端部にはアンプ部 112 が形成されている。

【0004】

このような構成において、各列の各光電変換素子 106 が光を受けて生成した電荷は、光電変換素子 106 と垂直電荷転送レジスタ 108 との間に介在する不図示の読み出し領域を経て、対応する垂直電荷転送レジスタ 108 に出力され、垂直電荷転送レジスタ 108 はこの電荷を順次、水平電荷転送レジスタ 110 に向けて転送する。水平電荷転送レジスタ 110 は各垂直電荷転送レジスタ 108 から電荷を受け取ってアンプ部 112 に転送し、アンプ部 112 は転送されてきた電荷にもとづき出力端子 114 を通じて映像信号を出力する。

【0005】

断面図を参照して光電変換素子 106 周辺を詳しく説明すると、図 4 の (B) に示したように、光電変換素子 106 は p 型の半導体基板 104 の表面部に局所的に積層された p 型領域 115 および n 型領域 116 を含み、図 4 の (B) ではその左側の半導体基板表面部に、対応する垂直電荷転送レジスタ 108 が形成されている。垂直電荷転送レジスタ 108 の上には第 2 層目の転送電極 118 が絶縁膜 120 を介して形成され、その上には絶縁膜 120 を介して遮光膜 122 が形成されている。

【 0 0 0 6 】

また、図 4 の (B) において光電変換素子 1 0 6 の右側にはチャンネルストップ領域として高濃度の p 型不純物をたとえばイオン注入法により導入した p 型領域 1 2 4 が形成されている。この p 型領域 1 2 4 は、図 3 に示したように、平面視では各光電変換素子 1 0 6 を、垂直電荷転送レジスタ 1 0 8 側を除いて囲む形で形成されている。

【 0 0 0 7 】

したがって、光電変換素子 1 0 6 の列方向の断面では、図 4 の (A) に示したように、隣接する光電変換素子 1 0 6 の間にチャンネルストップ領域としての p 型領域 1 2 4 が配置されている。

また、図 4 の (A) に示した断面位置では、p 型領域 1 2 4 の上に第 1 層目の転送電極 1 2 6、および第 2 層目の転送電極 1 1 8 が絶縁膜 1 2 0 を介して積層され、その上を遮光膜 1 2 2 が覆っている。

【 0 0 0 8 】

【 発明が解決しようとする課題 】

上述のように各光電変換素子 1 0 6 の周囲、すなわち画素の周囲に高濃度の不純物による p 型領域 1 2 4 を形成することで画素間に高いポテンシャルバリアが生成され、各画素が分離される。その結果、各光電変換素子 1 0 6 が受光して生成した信号電荷は各光電変換素子 1 0 6 ごとに独立して垂直電荷転送レジスタ 1 0 8 に供給されることになる。

【 0 0 0 9 】

しかしながら、この p 型領域 1 2 4 によるポテンシャルバリアは基板表面から深い位置へ向かうにしたがってしだいに均一化される。そのため、光電変換素子 1 0 6 の n 型領域 1 1 6 が深く形成されるような構造の場合には、p 型領域 1 2 4 が十分に作用せず、隣接する光電変換素子 1 0 6 間で信号電荷が混合する結果となる。このような信号電荷の混合が発生すると固体撮像素子 1 0 2 の解像度が低下し、またカラー画像を撮影する固体撮像素子の場合には、隣接する光電変換素子 1 0 6 は相互に異なる色に対応しているため画素間の混色が発生してしまう。

【 0 0 1 0 】

この問題は、高エネルギーで p 型不純物を導入し、p 型領域 1 2 4 を深く形成することで回避できる。しかし、高エネルギーのイオン注入は制御性が悪く、横方向への広がりも大きいことから、光電変換素子 1 0 6 が高密度で配列され個々の光電変換素子 1 0 6 のサイズが小さい場合には、この手法を用いることは困難である。さらに、イオン注入時のマスクングのためのレジスト層は、高エネルギーのイオン注入に耐えられるよう厚く形成しなければならない、この点からも微細加工が難しくなり、光電変換素子 1 0 6 のサイズが小さい場合には p 型領域 1 2 4 を深く形成することは困難である。

【 0 0 1 1 】

本発明はこのような問題を解決するためになされたもので、その目的は、サイズの小さい光電変換素子を高密度で配列する場合でも、各光電変換素子を容易かつ確実に分離して信号電荷の混合にともなう解像度の低下や混色を防止できる固体撮像素子を提供することにある。

【 0 0 1 2 】

【 課題を解決するための手段 】

上記目的を達成するため、本発明に係る固体撮像素子は、半導体基板上に相互に近接して配列された複数の光電変換素子を備え、前記光電変換素子は前記半導体基板の表面部に局所的に積層された第 1 導電型および第 2 導電型の領域を含み、前記第 2 導電型の領域は前記半導体基板の表面側に形成されている固体撮像素子であって、各光電変換素子の周囲の半導体基板表面部に、前記第 1 導電型の領域の底部より深い位置に至るトレンチが形成されていることを特徴とする。

また、本発明に係る固体撮像素子の製造方法は、半導体基板上に相互に近接して配列された複数の光電変換素子を備え、前記光電変換素子は前記半導体基板の表面部に局所的に積層された第 1 導電型および第 2 導電型の領域を含み、前記第 2 導電型の領域は前記半導

体基板の表面側に形成された固体撮像素子の製造方法であって、各光電変換素子の周囲の半導体基板表面部に、前記第１導電型の領域の底部より深い位置に至るトレンチを形成することを特徴とする。

【００１３】

このように本発明の固体撮像素子、並びに本発明の製造方法により製造した固体撮像素子では、各光電変換素子の周囲の半導体基板表面部に、前記第１導電型の領域の底部より深い位置に至るトレンチが形成されているので、各光電変換素子により生成された信号電荷は、このトレンチにより阻止されて、隣接する他の光電変換素子による信号電荷と混合することがない。その結果、解像度が低下したり画素間で混色が起こるといった問題は発生しない。

【００１４】

【発明の実施の形態】

次に本発明の実施の形態例について図面を参照して説明する。

図１の（Ａ）および（Ｂ）は本発明による固体撮像素子の一例を示す部分断面側面図である。図中、図２ないし図４と同一の要素には同一の符号が付されている。

ここで説明する実施の形態例としての固体撮像素子は、一例としてインターライン型の固体撮像素子であり、基本的な構成は図２に示した固体撮像素子１０２と同様の構成となっている。すなわち、シリコンから成る半導体基板上に多数の光電変換素子を相互に間隔をおきマトリクス状に配列して構成され、光電変換素子の各列ごとに垂直電荷転送レジスタが、光電変換素子の列方向に延設され、垂直電荷転送レジスタの一端部に水平電荷転送レジスタが配置されている。また水平電荷転送レジスタの一方の端部にはアンプ部が形成されている。なお、光電変換素子はここではフォトダイオードであるとする。

【００１５】

そして、図１の（Ａ）は図４の（Ａ）と同様、光電変換素子の列方向における光電変換素子周辺の詳しい断面を示し、図１の（Ｂ）は図４の（Ｂ）と同様、光電変換素子の行方向における光電変換素子周辺の詳しい断面を示している。

本実施の形態例は、チャネルストップ領域としてトレンチを形成する点で、従来の固体撮像素子と異なっている。すなわち、図１の（Ａ）、（Ｂ）に示したように、実施の形態例の固体撮像素子２では、n型領域１１６（本発明に係わる第１導電型の領域）およびp型領域１１５（本発明に係わる第２導電型の領域）から成る光電変換素子１０６のそれぞれの周囲の半導体基板表面部に、n型領域１１６の底部より深い位置に至るトレンチ８が形成されている。

【００１６】

トレンチ８は、従来の固体撮像素子におけるp型領域１２４と同様の位置に形成されており、したがって平面視においても図３に示した従来の固体撮像素子１０２のp型領域１２４と同様、垂直電荷転送レジスタ１０８と、同垂直電荷転送レジスタ１０８に対応する光電変換素子１０６との間の箇所を除いて、光電変換素子１０６を囲む形で形成されている。

【００１７】

トレンチ８の内面には、図１の（Ａ）および（Ｂ）に示したように、本実施の形態例では絶縁膜１０が被着され、そして内側に金属材料１２が充填されている。トレンチ８の内面に被着させる上記絶縁膜１０は、たとえば、半導体基板１０４の熱酸化によるシリコンの酸化膜として形成することができ、トレンチ８内に充填する金属材料１２はたとえばアルミニウムを堆積させることで形成することができる。

【００１８】

また、光電変換素子１０６と、この光電変換素子１０６に隣接するトレンチ８との間における半導体基板表面部に、高濃度の不純物を含むp型領域１４（本発明に係わる高濃度の第２導電型の不純物を含む領域）が比較的浅く形成されている。この高濃度の不純物を含むp型領域１４は、光電変換素子１０６と、対応する垂直電荷転送レジスタ１０８との間の箇所を除いて、光電変換素子１０６の周囲に形成されている。また、図１（Ｂ）か

ら明らかなように、光電変換素子 106 の p 型領域 115 と、高濃度の不純物を含む p 型領域 14 とは、互いに接して形成されている。

【0019】

電極や遮光膜に関しては従来の固体撮像素子と同様であり、図 1 の (B) に示したように、垂直電荷転送レジスタ 108 の上に第 2 層目の転送電極 118 が絶縁膜 120 を介して形成され、その上に絶縁膜 120 を介して遮光膜 122 が形成されている。また、図 1 の (A) に示した断面位置では、トレンチ 8 および高濃度の不純物を含む p 型領域 14 の上に転送電極 126、118 が絶縁膜 120 を介して積層され、その上を遮光膜 122 が覆っている。

【0020】

このように本実施の形態例の固体撮像素子 2 では、光電変換素子 106 のそれぞれの周囲の半導体基板表面部に、光電変換素子 106 を構成する n 型領域 116 の底部 6 より深い位置に至るトレンチ 8 が形成されているので、各光電変換素子 106 により生成された信号電荷は、このトレンチ 8 により阻止されて、隣接する他の光電変換素子 106 による信号電荷と混合することがない。そのため、解像度が低下したり画素間で混色が起こるといった問題は発生しない。

【0021】

また、本実施の形態例では、トレンチ 8 内に金属材料 12 が充填されているので、光電変換素子 106 の受光部に斜めに入射した光、あるいは光電変換素子 106 内で散乱した光などは、光電変換素子 106 の側部から出射した後、金属材料 12 の側面で反射されて再度光電変換素子 106 内に入射し、その結果、光電変換素子 106 の感度が向上する。

【0022】

このようなトレンチ 8 は、エッチングなど従来から広く用いられている技術により容易に形成することができる。具体的には、たとえば、転送電極 126、118 や斜光膜 122 を形成する前の段階で、まず従来通り、たとえばイオン注入法によって高濃度の不純物を含む p 型領域 14 を形成する。その後、半導体基板表面にたとえばシリコン窒化膜を形成し、パターン化してトレンチ 8 の形成箇所のみ開口させ、そしてこのパターン化したシリコン窒化膜をマスクとして選択的エッチング（たとえばドライエッチング）を行い、トレンチ 8 を必要な深さに形成する。

【0023】

本実施の形態例の固体撮像素子 2 では、トレンチ 8 の形成がこのように容易であることから、サイズの小さい光電変換素子 106 を高密度で配列するような場合でも、各光電変換素子 106 を確実に分離して解像度の低下や混色を防止することができる。

【0024】

なお、本実施の形態例では、トレンチ 8 内に金属材料 12 を充填するとしたが、金属材料 12 を充填せず、絶縁材料を充填したり、あるいは空洞構造とすることも可能である。その場合にも、トレンチ 8 はチャネルストップ領域としての機能を果たすため、各光電変換素子 106 により生成された信号電荷は、トレンチ 8 により阻止されて、隣接する他の光電変換素子 106 による信号電荷と混合することがない。そのため、解像度が低下したり画素間で混色が起こるといった問題は発生しない。

ただし、光電変換素子 106 の側部などから出射した光がトレンチ部で反射して再度光電変換素子 106 内に入射するという作用は得られないか、あるいは弱まるので、この点では、高い光反射率を得るためにトレンチ 8 内に金属材料 12 を充填する構造とすることが望ましい。

【0025】

本実施の形態例では、トレンチ 8 とともに高濃度の不純物を含む p 型領域 14 をも形成するとしたが、この高濃度の不純物を含む p 型領域 14 を形成する目的は画素を分離することではなく、光電変換素子 106 を構成する n 型領域 116 の下方に溜まった正孔を速やかに排出するためのものである。したがって、特に深いものとする必要はなく、その形成は容易である。

トレンチ 8 を形成する際にシリコン窒化膜によるマスクを用いるとしたが、マスクの材料としては、エッチングの際に半導体基板 1 0 4 よりエッチングレートが低い材料であれば、必ずしもシリコン窒化膜でなくてもよい。

【 0 0 2 6 】

また、本実施の形態例では、光電変換素子 1 0 6 はマトリクス状に配列されているとしたが、リニアイメージセンサーなどのように、光電変換素子が直線的に配列されている場合にも本発明は有効であり、各光電変換素子 1 0 6 の周囲にトレンチを形成することで同様の効果を得ることができる。

本実施の形態例では、固体撮像素子 2 は、インターライン型であるとしたが、以上の説明から明らかなように本発明が各光電変換素子 1 0 6 周辺の構造に係わるものであるため、電荷の転送方式がインターライン型以外の方式であっても本発明は適用可能である。

【 0 0 2 7 】

【発明の効果】

以上説明したように本発明の固体撮像素子、並びに本発明の製造方法により製造した固体撮像素子では、各光電変換素子の周囲の半導体基板表面部に、光電変換素子を構成する第 1 導電型の領域の底部より深い位置に至るトレンチが形成されているので、各光電変換素子により生成された信号電荷は、このトレンチにより阻止されて、隣接する他の光電変換素子による信号電荷と混合することがない。その結果、解像度が低下したり画素間で混色が起こるといった問題は発生しない。

そして、上記トレンチはエッチングなど従来から広く用いられている技術により容易に形成することができるので、サイズの小さい光電変換素子を高密度で配列するような場合でも解像度の低下や混色を確実に防止することができる。

【図面の簡単な説明】

【図 1】

(A) および (B) は本発明による固体撮像素子の一例を示す部分断面側面図である。

【図 2】

従来の固体撮像素子の一例を示す平面図である。

【図 3】

図 2 の固体撮像素子の一部を詳しく示す部分拡大平面図である。

【図 4】

(A) は図 3 における A - A ' 線に沿った部分断面側面図、(B) は図 3 における B - B ' 線に沿った部分断面側面図である。

【符号の説明】

2 固体撮像素子、 6 光電変換素子の n 型領域の底部、 8 トレンチ、 1 0 ...
... 絶縁膜、 1 2 金属材料、 1 4 高濃度の不純物を含む p 型領域、 1 0 2 固体
撮像素子、 1 0 4 半導体基板、 1 0 6 光電変換素子、 1 0 8 垂直電荷転送レ
ジスター、 1 1 0 水平電荷転送レジスター、 1 1 2 アンプ部、 1 1 4 出力端
子、 1 1 5 光電変換素子の p 型領域、 1 1 6 光電変換素子の n 型領域、 1 1 8 ...
... 転送電極、 1 2 0 絶縁膜、 1 2 2 遮光膜、 1 2 4 p 型領域、 1 2 6 転
送電極。