

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4376353号
(P4376353)

(45) 発行日 平成21年12月2日(2009.12.2)

(24) 登録日 平成21年9月18日(2009.9.18)

(51) Int.Cl. F I
G06K 7/10 (2006.01) G06K 7/10 X

請求項の数 40 (全 32 頁)

(21) 出願番号	特願平11-139565	(73) 特許権者	599068887
(22) 出願日	平成11年5月20日(1999.5.20)		データロジック・エス・ピー・エー
(65) 公開番号	特開2000-57253(P2000-57253A)		DATA LOGIC S. p. A.
(43) 公開日	平成12年2月25日(2000.2.25)		イタリア国、40012 リッポ・ディ・
審査請求日	平成18年5月18日(2006.5.18)		カルデラーラ・ディ・レノ、ピア・カンデ
(31) 優先権主張番号	98830306.1		イーニ、2
(32) 優先日	平成10年5月20日(1998.5.20)	(74) 代理人	100058479
(33) 優先権主張国	欧州特許庁(EP)		弁理士 鈴江 武彦
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100092196
			弁理士 橋本 良郎
		(74) 代理人	100095441
			弁理士 白根 俊郎

最終頁に続く

(54) 【発明の名称】 バーコードの連続した走査を再構成する方法

(57) 【特許請求の範囲】

【請求項1】

それぞれが第1または第2の反射率を有し、幅(Tc)と絶対基準位置(To, Li)に関する位置(Tp)とによって表される複数の構成素子を含んでいるバーコードの連続的な走査を再構成する方法において、

(a) バーコードの第1の走査を行い、第1の走査における絶対基準位置に関する前記構成素子の位置(Tp)および幅(Tc)を決定し、

(b) 前記構成素子が後続する走査において前記絶対基準位置(To, Li)に関してとる位置として、前記絶対基準位置(To, Li)に関して前記第1の走査における前記構成素子の位置を再計算し、

(c) バーコードの第2の走査を行い、前記第2の走査における前記絶対基準位置に関する前記構成素子の位置(Tp)および幅(Tc)を決定し、

(d) 一致探索ステップを実行して、前記第1の走査における1以上の基準構成素子と前記第2の走査における1以上の基準構成素子が前記絶対基準位置(To, Li)に関して実質的に同じ位置(Tp)および実質的に同じ幅(Tc)を有している1以上の基準構成素子とを見出し、

(e) 再構成された走査を生成するために前記第1の走査における構成素子を前記第2の走査における構成素子と結合するステップを含んでいることを特徴とする再構成方法。

【請求項2】

(b b) 前記構成素子が後続する走査において前記絶対基準位置(To, Li)に関してとる

位置として、前記絶対基準位置(To,Li)に関して前記再構成された走査における前記構成素子の位置を再計算し

(c c) バーコードの後続する走査を行い、前記後続する走査における前記絶対基準位置(To,Li)に関する構成素子の位置(Tp)および幅(Tc)を決定し、

(d d) 後続する一致探索ステップを実行して、前記再構成された走査における 1 以上の基準構成素子と前記後続する走査における 1 以上の基準構成素子とを見出し、両走査の構成素子が前記絶対基準位置(To,Li)に関して実質的に同じ位置(Tp)および実質的に同じ幅(Tc)を有しており、

(e e) 前記後続する走査における構成素子と再構成された走査における構成素子を結合することによってこれらを更新するステップを含んでいることを特徴とする請求項 1 記載の方法。

10

【請求項 3】

(b b 1) ステップ (e e) において更新した後、前記構成素子が後続する走査において前記絶対基準位置(To,Li)に関してとる位置として、前記絶対基準位置(To,Li)に関して前記再構成された走査における前記構成素子の位置を再計算し、

前記後続する走査が 1 以上の予め定められた数の構成素子を含んでいる限り、前記ステップ (c c)、(d d)、(e e) および (b b 1) を繰返すステップを含んでいることを特徴とする請求項 2 記載の方法。

【請求項 4】

前記後続する走査が含んでいる構成素子の数が予め定められた数より少ない限り、前記ステップ (c c) だけが繰返されることを特徴とする請求項 3 記載の方法。

20

【請求項 5】

(b b 1) ステップ (e e) において更新した後、前記構成素子が後続する走査において前記絶対基準位置(To,Li)に関してとる位置として、前記絶対基準位置(To,Li)に関して前記再構成された走査における前記構成素子の位置を再計算し、

前記再構成された走査を復号する試みを行い

前記復号を試みるステップの結果が否定的である限り、前記ステップ (c c)、(d d)、(e e) および (b b 1) を繰返すステップを含んでいることを特徴とする請求項 2 記載の方法。

【請求項 6】

30

前記一致探索ステップ (d) に続いて、1 以上の予め定められた数 (MINMATCH) の構成素子が絶対基準位置(To)に関して実質的に同じ位置および実質的に同じ幅(Tc)を有しているかどうかをチェックするための結合チェックステップ (f) が行われている請求項 1 乃至 5 のいずれか 1 項記載の方法。

【請求項 7】

前記結合チェックステップ (f) は、前記第 1 の走査における構成素子の少なくとも 1 つの規定された最小セット (MINMATCH) を前記第 2 の走査における構成素子の最小規定セット (MINMATCH) と比較することによって行われることを特徴とする請求項 6 記載の方法。

【請求項 8】

40

前記結合チェックステップ (f) において、前記第 1 および前記第 2 の走査における重畳可能な構成素子の数 $A(i_c, j_n)$ の計算が行われることを特徴とする請求項 6 または 7 記載の方法。

【請求項 9】

前記重畳可能な構成素子は、絶対基準位置に関して実質的に同じ位置および実質的に同じ幅を有している前記第 1 の走査および前記第 2 の走査における構成素子の連続したシーケンスによって規定されていることを特徴とする請求項 8 記載の方法。

【請求項 10】

前記第 1 の走査における構成素子と前記第 2 の走査における構成素子とを結合する前記ステップ (e) は、前記結合チェックステップ (f) の結果が肯定的のときに行われるこ

50

とを特徴とする請求項 6 乃至 9 のいずれか 1 項記載の方法。

【請求項 1 1】

前記一致探索ステップ (d) は、

(d 1) 前記第 1 の走査における構成素子中のチェック開始構成素子 (ic) と前記第 2 の走査における構成素子中のチェック開始構成素子 (jn) とを選択し、

(d 2) 前記第 2 の走査におけるチェック開始構成素子の、絶対基準位置に関する位置が、前記第 1 の走査におけるチェック開始構成素子の、絶対基準位置に関する位置とほぼ同じであるか否かをチェックするために一致チェックステップを行い、

前記一致チェックステップ (d 2) の結果が否定的である場合、前記チェック開始構成素子に隣接した第 2 の走査または第 1 の走査における別の構成素子を選択するために反復的な修正ステップ (d 3) を行い、この反復的な修正ステップ (d 3) は、前記一致チェックステップ (d 2) の結果が肯定的になり、かつ、前記基準構成素子が見出だされるまで別の構成素子に関して行われるステップを含んでいることを特徴とする請求項 1 乃至 10 のいずれか 1 項記載の方法。

【請求項 1 2】

前記チェック開始構成素子は、第 1 および第 2 の走査における最後から 2 番目の構成素子を含んでいることを特徴とする請求項 1 1 記載の方法。

【請求項 1 3】

前記一致探索ステップ (d) に続いて、良好な可逆的重畳性を有している前記第 1 の走査における複数の構成素子と前記第 2 の走査における複数の構成素子とを選択し、第 1 および第 2 の走査の前記選択された複数の構成素子が前記再構成される走査を行うために前記ステップ (e) において使用される一致ステップ (g) が行われることを特徴とする請求項 1 乃至 1 2 のいずれか 1 項記載の方法。

【請求項 1 4】

前記一致ステップ (g) は少なくとも、

(g 1) 第 1 の走査において基準構成素子 (ic) から始まる第 1 の走査における第 1 の複数の構成素子と、第 2 の走査において基準構成素子 (jn) から始まる第 2 の走査における第 2 の複数の構成素子とを選択し、

(g 2) 第 1 の複数の構成素子と第 2 の複数の構成素子との重畳の表示 (indication) として第 1 の量 (A) を計算し、

(g 3) 第 1 の走査において基準構成素子 (ic) に近い第 1 の走査中の第 1 の構成素子 (ic-1) から始まる第 1 の走査における第 3 の複数の構成素子を選択し、

(g 4) 第 2 複数の構成素子と前記第 3 の複数の構成素子との重畳を示す第 2 の量 (B) を計算し、

(g 5) 第 1 の量と第 2 の量とを比較して、前記第 1 の量が前記第 2 の量より良好な重畳性を示した場合、前記第 1 および第 2 の複数の構成素子を選択し、

(g 6) 第 1 の量と第 2 の量とを比較して、前記第 2 の量が前記第 1 の量より良好な重畳性を示した場合、前記第 2 および第 3 の複数の構成素子を選択するステップを含んでいることを特徴とする請求項 1 3 記載の方法。

【請求項 1 5】

(g 7) 第 1 の走査において基準構成素子 (ic) に近い第 1 の走査中の第 2 の構成素子 (ic+1) から第 1 の走査における第 4 の複数の構成素子を選択し、

(g 8) 第 2 の複数の構成素子と前記第 4 の複数の構成素子との重畳を示す第 3 の量 (C) を計算し、

(g 9) 前記第 1、第 2 および第 3 の量を比較して、前記第 3 の量が前記第 1 および第 2 の量より良好な重畳性を示した場合、前記第 2 および第 4 の複数の構成素子を選択するステップをさらに含んでいることを特徴とする請求項 1 4 記載の方法。

【請求項 1 6】

前記第 1 の走査における前記第 1 および第 2 の構成素子 (ic-1, ic+1) は、前記第 1 の走査における前記基準構成素子 (ic) の両側に隣接していることを特徴とする請求項 1 5 記載

10

20

30

40

50

の方法。

【請求項 17】

前記量は、絶対基準位置に関して実質的に同じ位置および実質的に同じ幅を有している前記第 1 および第 2 の走査における素子の数を含んでおり、前記量を比較する前記ステップは、最大値を有する量の探索を含んでいることを特徴とする請求項 14 乃至 16 のいずれか 1 項記載の方法。

【請求項 18】

前記第 1 の走査における構成素子を前記第 2 の走査における構成素子と結合する前記ステップ (e) は、

(e 1) 第 2 の走査における構成素子と実質的に同じ位置および実質的に同じ幅を有する前記第 1 の走査における前記構成素子を含む前記第 1 の走査における前記基準構成素子の第 1 の側を選択し、

(e 2) 前記第 1 の側に配置されている第 1 の走査における構成素子を維持し、

(e 3) 前記再構成走査を生成するために前記第 1 の側と反対側に配置されている前記第 2 の走査における構成素子を前記第 1 の走査のものに付加するステップを含んでいることを特徴とする請求項 6 乃至 17 のいずれか 1 項記載の方法。

【請求項 19】

前記第 1 の走査を行うステップ (a) の前に、

(h) 前記絶対基準位置 (To, Li) に関する予備走査における構成素子の位置 (Tp) および幅 (Tc) を決定し、前記予備走査における構成素子を現在の領域 (フレーム) と関連付けることによって前記バーコードの予備走査を行い、

(i) 前記現在の領域 (フレーム) における構成素子を複数の負荷領域 (クラスタ) の 1 以上のものと関連付けるステップが行われることを特徴とする請求項 1 乃至 18 のいずれか 1 項記載の方法。

【請求項 20】

前記関連付けるステップ (i) は、

(i 1) 前記複数の負荷領域の中からある負荷領域を選択し、

(i 2) 選択された領域がすでに占有されているか否かをチェックし、

(i 3 a) 前記選択された領域がまだ占有されていないならば、後続する負荷領域が存在するか否かを調査し、

(i 4 a) 後続する負荷領域が存在するならば、前記ステップ (i 2) に戻り、

(i 4 b) 後続する負荷領域が存在しなければ、前記現在の領域における前記構成素子を前記占有されていない負荷領域の 1 つに複写し、後続する走査を行って、前記後続する走査における構成素子を前記現在の領域と関連付け、前記ステップ (i 1) に戻るステップを含んでいることを特徴とする請求項 19 記載の方法。

【請求項 21】

前記ステップ (i 4 b) は、前記複写するステップの前に、前記現在の領域 (フレーム) における前記構成素子の間で同期文字を探索するステップを含み、前記現在の領域における同期文字を探索した結果が肯定的であり、かつ、同期文字が見出だされた場合、第 1 の同期の存在状態が記憶されて、前記複写するステップが行われ、前記現在の領域における同期文字を探索した結果が否定的であり、かつ、同期文字が見出だされない場合、前記予備走査を行うステップ (h) に戻されることを特徴とする請求項 20 記載の方法。

【請求項 22】

前記選択された領域がすでに占有されているかどうかをチェックするステップ (i 2) は、前記第 1 の同期の存在状態が記憶されているかどうかをチェックするステップを含み、前記第 1 の同期の存在状態が検出された場合、

(i 5) 前記の現在の領域における構成素子の中で同期文字を探索し、

(i 6 a) 前記探索するステップ (i 5) の結果が肯定的であり、かつ、同期文字が前記の現在の領域において見出だされた場合には、前記現在の領域における構成素子を前記負荷領域中に複写し、結合状態を記憶し、後続する走査を行い、前記後続する走査にお

る構成素子を前記現在領域（フレーム）と関連付け、前記ステップ（i 1）に戻るステップが行われ、また、前記探索するステップ（i 5）の結果が否定的であり、かつ、同期文字が前記の現在の領域において見出だされなかった場合、前記第 1 の同期の存在状態を取消し、前記ステップ（h）に戻るステップが行われることを特徴とする請求項 2 1 記載の方法。

【請求項 2 3】

前記複写し、記憶するステップの前に、

（i 7）前記現在の領域における構成素子と前記負荷領域における構成素子とが結合されることができるかどうかを確認する結合チェックステップが行われ、

（i 8 a）前記現在の領域における構成素子と前記負荷領域における構成素子とが結合できる場合、結合状態を複写し、記憶するステップ（i 6 a）を実行し、

（i 8 b）前記現在の領域における構成素子と前記負荷領域における構成素子とが結合できない場合、失敗した試みのカウンタを更新することを特徴とする請求項 2 2 記載の方法。

【請求項 2 4】

前記結合チェックステップ（i 7）は、

（i 7 - 1）現在の領域における構成素子の数が負荷領域における構成素子の数に対する予め定められた関係を有しているか否かをチェックし、

（i 7 - 2 a）前記チェックステップ（i 7 - 1）の結果が肯定的ならば、前記負荷領域と前記現在の領域との間の重畳可能な構成素子の数を計算し、

（i 7 - 3）重畳可能な構成素子の数が予め定められたしきい値を越えているか否かをチェックし、

（i 7 - 4 a）前記ステップ（i 7 - 3）の結果が肯定的ならば、結合し、結合状態を記憶するステップ（i 6 a）を実行し、

（i 7 - 4 b）前記ステップ（i 7 - 3）の結果が否定的ならば、失敗した試みのカウンタを更新するステップ（i 8 b）を実行するステップを含んでいることを特徴とする請求項 2 3 記載の方法。

【請求項 2 5】

失敗した試みのカウンタを更新するステップ（i 8 b）に続いて、前記失敗した試みのカウンタ(NOMATCH) が予め定められたしきい値(MAX-NOMATCH) を越えているか否かをチェックするステップが行われ、その結果が肯定的ならば、占有されていない負荷領域状態を記憶し、その後前記ステップ（h）に戻ることを特徴とする請求項 2 3 記載の方法。

【請求項 2 6】

チェックするステップ（i 2）の結果が、前記選択された領域がすでに占有されていることを示した場合、

（i 3 b）前記負荷領域における構成素子と前記現在の領域における構成素子間との間の重畳性をチェックし、

（i 9 a）前記重畳性チェックステップ（i 3 b）の結果が肯定的ならば、前記現在の領域における構成素子が前記記憶領域における構成素子と結合され、

（i 9 b）前記重畳性チェックステップ（i 3 b）の結果が否定的ならば、前記複数の負荷領域の中からある負荷領域を選択するステップ（i 1）に戻るステップが行われることを特徴とする請求項 2 0 乃至 2 5 のいずれか 1 項記載の方法。

【請求項 2 7】

前記一致探索ステップ（d）に続いて、

（j）前記現在の領域および負荷領域における構成素子の 1 以上の予め定められた数(M INMATCH) が絶対基準位置(T_0)に関して実質的に同じ位置(T_p)および実質的に同じ幅(T_c)を有しているか否かをチェックするために結合チェックを行い、

（k）前記結合チェックステップ（j）の結果が否定的ならば、失敗した試みのカウンタ(NOMATCH) を更新し、

（l）前記失敗した試みのカウンタ(NOMATCH) が予め定められたしきい値(MAX-NOMATCH

10

20

30

40

50

) を越えているか否かをチェックし、その結果が肯定的ならば、占有されていない負荷領域状態を記憶するステップが行われることを特徴とする請求項 26 記載の方法。

【請求項 28】

前記ステップ (i2) はまた、前記結合状態の存在をチェックするステップ (i2-1) を含み、前記結合状態が検出された場合、前記現在の領域における構成素子と前記負荷領域における構成素子と間で一致探索ステップ (i2-2) を実行することを特徴とする請求項 22 乃至 27 のいずれか 1 項記載の方法。

【請求項 29】

前記予備走査、前記後続する走査、前記第 1 の走査および前記第 2 の走査はそれぞれ、
 (a1) 走査開始位置 (Li) から走査終了位置 (Lf) までの完全な走査を行い、
 (a2) 複数の隣接したコード構成素子を選択し、
 (a3) 複数の隣接した構成素子を現在の領域と関連付け、
 (a4) 現在の領域における前記構成素子を処理し、
 (a5) 別の連続したコード構成素子が前記完全な走査中に存在しているかどうかを調査し、

(a6a) 別の隣接したコード構成素子が存在している場合、前記別の隣接したコード構成素子を選択し、前記ステップ (a3)、(a4) および (a5) を繰り返し、

(a6b) 別の隣接したコード構成素子が存在しないならば、前記ステップ (a1) を繰り返すステップを含んでいることを特徴とする請求項 22 乃至 28 のいずれか 1 項記載の方法。

【請求項 30】

前記一致探索ステップ (d) の実行の前に重畳の方向を決定するステップ (m) が行われ、このステップ (m) は、

(m1) 第 3 および第 4 の走査における予め定められた構成素子から始まって、第 1 の方向に移動する重畳可能な前記第 3 および第 4 の走査における構成素子の数を決定し、

(m2) 予め定められた異なった構成素子から始まって、第 1 の方向と逆の第 2 の方向に移動する重畳可能な前記第 3 および第 4 の走査における構成素子の数を決定し、

(m3) 前記ステップ (m1) において決定された構成素子の数が前記ステップ (m2) において決定された構成素子の数より大きい場合、第 1 の方向インジケータ (順方向) を設定し、

(m4) 前記ステップ (m2) において決定された構成素子の数が前記ステップ (m1) において決定された構成素子の数より大きい場合、第 2 の方向インジケータ (逆方向) を設定するステップを含んでいることを特徴とする請求項 1 乃至 29 のいずれか 1 項記載の方法。

【請求項 31】

前記重畳可能な構成素子の数を決定するステップ (m1) および (m2) は、前記第 1 および前記第 2 の方向のそれぞれにおいて最初および最後の構成素子から始まる前記第 3 および第 4 の走査において、前記絶対基準位置に関して実質的に同じ位置および実質的に同じ幅を有する構成素子の探索を含んでいることを特徴とする請求項 30 記載の方法。

【請求項 32】

前記一致探索ステップ (d) に続いて、
 (n1) 第 3 の走査における構成素子と前記第 4 の走査における対応した構成素子との間の絶対位置の差を計算し、

(n2) 第 3 の走査における前記構成素子の絶対位置と前記計算された差とを合計するステップを含んでいる前記第 3 の走査における構成素子が後続する走査中にとる位置を決定するステップ (n) が行われることを特徴とする請求項 30 または 31 記載の方法。

【請求項 33】

前記第 1 のインジケータ (順方向) が設定された場合、第 3 の走査における第 1 の構成素子と第 4 の走査における第 1 の構成素子との間の位置の差がステップ (n1) において計算され、一方前記第 2 のインジケータ (逆方向) が設定された場合、第 3 の走査にお

10

20

30

40

50

ける最後の構成素子と第4の走査における最初の構成素子との間の位置の差がステップ(n1)において決定されることを特徴とする請求項32記載の方法。

【請求項34】

ステップ(i6a)はまた、

(o1)前記負荷領域における構成素子と前記現在の領域における対応した構成素子との間の絶対位置の差を計算し、

(o2)前記負荷領域における構成素子が後続する走査中にとる位置を、前記負荷領域における前記構成素子の絶対位置と前記計算された差との和として決定するステップを含んでいることを特徴とする請求項22乃至26のいずれか1項記載の方法。

【請求項35】

ステップ(e)に続いて、

(oo1)前記再構成された走査における構成素子と前記第2の走査における対応した構成素子との間の絶対位置の差を計算し、

(oo2)前記再構成された走査における構成素子が後続する走査中にとる位置を、前記再構成された走査における前記構成素子の絶対位置と前記計算された差との和として決定するステップが行われることを特徴とする請求項1乃至34のいずれか1項記載の方法。

【請求項36】

前記一致探索ステップ(d)の前に、前記第1および前記第2の走査における前記構成素子の重畳性をチェックするステップ(p)が行われることを特徴とする請求項1乃至35のいずれか1項記載の方法。

【請求項37】

前記重畳性チェックステップ(p)は、

(p1)前記第2の走査における最後の構成素子の位置が前記第1の走査における最初の構成素子の位置より低くないか否かをチェックし、

(p2)前記第2の走査における最初の構成素子の位置が前記第1の走査における最後の構成素子の位置より高くないか否かをチェックし、

(p3a)両チェックステップ(p1)および(p2)の結果が肯定的ならば、一致探索ステップ(d)が実行され、

(p3b)前記チェックステップ(p1)および(p2)の少なくとも一方の結果が否定的ならば、バーコードを走査する別のステップを実行するステップを含んでいることを特徴とする請求項36記載の方法。

【請求項38】

重畳性チェックステップ(p)の結果が肯定的ならば、

(q)前記第2の走査における構成素子を復号し、

(r)復号ステップ(q)の結果を外部装置に伝送するステップが行われることを特徴とする請求項36または37記載の方法。

【請求項39】

前記第1の走査における構成素子を前記第2の走査における構成素子と結合する前記ステップ(e)の後、

(s)前記再構成された走査における構成素子を復号し、

(t)前記復号ステップ(s)の結果を外部装置に伝送するステップが実行されることを特徴とする請求項1乃至38のいずれか1項記載の方法。

【請求項40】

前記絶対基準位置(To, Li)は、前記バーコードの外側にある、請求項1乃至39いずれか1項記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、バーコードの連続した走査を再構成する方法に関する。

10

20

30

40

50

【 0 0 0 2 】

【従来の技術】

知られているように、バーコード（図2）は、暗色素子（通常は黒色）が明るい素子（スペース、通常は白色）によって分離されている複数の長方形の素子（バー）から構成された符号化された情報を含む光学コードである。

【 0 0 0 3 】

このバーコード用の読取り装置は、通常、照明装置（たとえば、レーザービーム源）と、センサ（たとえば、フォトダイオード）とを含んでおり、照明装置がバーコードと交差する走査路に沿って移動する光読取りビームを発生するように構成され、センサがレーザースポットによって照明された走査路の部分から拡散された光の一部分を受光する。このセンサは、バーコードを走査した結果これを照射した放射線に反応して、バーコードにおける明いおよび暗い素子の連続したものによって変調される波形を有する交流電気信号を出力する。知られているように、光はバーによって吸収され、スペースによって反射されるため、スペースによって発生された信号がセンサ上に入射した放射線が多いために高い値を有し、一方バーによって発生された信号はセンサに入射した放射線量が少いために低い値を有する。

10

【 0 0 0 4 】

この方法において、バーコードを走査することによって発生された信号は、連続的に2進数にされ、バーコードの構成素子を表し、かつ、スペースを走査したときの第1の高レベルと、バーを走査したときの第2の低レベルとを含む2レベルの波形を有する。

20

【 0 0 0 5 】

一般に、バーコードは、そのコードの縦軸とは一致しない走査方向で検査される。したがって、走査は、通常、バーコードの縦軸に対して角度を有する方向で行われる。とくに、この角度がしきい値 \max （図2）を越えた場合、コード構成素子のサブセットが走査され、バーコードの部分的な走査に関連している二進数にされた信号がコード構成素子のサブセットを含む。

【 0 0 0 6 】

また、既知の装置では、照明装置とバーコードが付けられている対象物との間において相対運動が生じる。たとえば、移動装置によって運ばれる場合、照明装置は固定され、対象物はこの照明装置に関して一定の速度で移動する。

30

【 0 0 0 7 】

このために、通常、連続的な部分走査が、バーコードの種々の隣接するサブグループの走査に関連している。

【 0 0 0 8 】

いくつかの既知の再構成装置は、バーコードを再構成して復号するために異なった位置において行われる同じコードの連続的な部分走査をまとめて組立てるように構成されている。

【 0 0 0 9 】

この種の再構成装置は、バーコードの縦軸に関して所定の傾斜を有する部分的な走査のこれらの素子をまとめて組立てるものであり、このコードの全方向読取りを行う。

【 0 0 1 0 】

【発明が解決しようとする課題】

本発明の目的は、バーコードの連続した部分的な走査を再構成し、とくに効率的なコードの全方向読取りを特徴とする方法を提供することである。さらに、本発明の目的は、連続した部分的な走査を効率的に処理する連続した部分的な走査を再構成する方法を提供することである。

40

【 0 0 1 1 】

【課題を解決するための手段】

この目的は、第1および第2の反射率を有し、基準位置に関する位置および幅で表される複数の素子を含むバーコードの連続した走査を再構成する方法に関連した本発明によって達成され、この方法は、バーコードの第1の走査を行い、第1の走査における絶対基準位

50

置に関する素子の位置および幅を決定し、この第1の走査におけるこの素子が後続する走査における絶対基準位置に関してとる位置を計算し、バーコードの第2の走査を行い、第2の走査における絶対基準位置に関する素子の位置および幅を決定し、一致探索ステップを実行して、第1の走査における1以上の基準素子と第2の走査における1つの基準素子とを見出し、両走査の素子が絶対基準に関して実質的に同じ位置および実質的に同じ幅を有しており、再構成された走査を発生させるように第1の走査における素子を第2の走査における素子と結合するステップを含んでいることを特徴とする。

【0012】

とくに、この一致探索ステップに続いて、第1の走査および第2の走査における1以上の予め定められた数の素子が絶対基準に関して実質的に同じ位置および実質的に同じ幅を有していることをチェックする結合チェックステップが行われる。

10

【0013】

とくに、結合チェックステップは、第1の走査における素子の1以上の最小の規定されたセットを第2の走査における構成素子の最小の規定された1セットと比較することによって行われる。

【0014】

【発明の実施の形態】

以下、本発明を、その1実施形態を示している添付図面を参照して説明する。図1において、参照符号1は読取りヘッド5を備えたバーコード読取り装置を全体的に示しており、この読取りヘッド5はコンベアベルト6のほうを向いており、このベルト6上に配置され、読取りヘッド5に関して直線方向Dに一定の速度で移動できる対象物7（たとえば、小荷物）を識別するように構成されている。読取りヘッド5のほうを向いた対象物7の1つの面7aには、1以上の光学コード8、とくに既知の種類（図2）のバーコードが付けられている。各バーコードは、異なった反射率の、とくに、明るい部分（スペース、通常は白色）によって分離された暗い（通常、黒色）部分を有する複数の長方形部分（バー）から構成されている。異なった暗い部分および明るい部分（バーおよびスペース）は、異なった幅を有することができる。

20

【0015】

このコードの明および暗部分、すなわちバーおよびスペースは、バーコードの構成素子である。したがって、以下の説明において、コードの“構成素子”はコードのバーまたはスペースを意味する。

30

【0016】

コードの隣接した構成素子は、符号化された情報が関連しているコードの文字と一緒に形成する。

【0017】

とくに、バーコードは、その第1の終端部分の近くにおいて、以下スタートパターンと呼ばれるコード開始文字と一緒に規定する複数の構成素子を有している（図2）。さらに、バーコードは、その第2の終端部分の近くにおいて、以下ストップパターンと呼ばれるコード終了文字と一緒に規定する複数の構成素子を有している。コード開始およびコード終了文字、すなわちスタートパターンおよびストップパターンは、コードのいわゆる“同期文字”を定義している。

40

【0018】

読取りヘッド5は、既知の照明装置17（たとえば、レーザ源17a、およびこのレーザ源17aが発生したレーザビームを反射するように構成された回転プリズム反射器17b）を具備し、この照明装置はレーザ走査ビームFを光学コード8上に導き、このコード8を走査する。

【0019】

とくに、レーザビームFは実質的に傾斜した平面において移動し、ベルト6およびその上の走査路Lに沿っている対象物を横断して交差し、レーザスポットがこの走査路L上を走査開始位置Liから走査終了位置Lfまで移動する。

50

【 0 0 2 0 】

読取りヘッド5 はまた、その瞬間に走査されている通路Lの部分の輝度に比例した強度を有する出力アナログ信号 $S(t)$ を生成するために拡散された光放射線Rをピックアップするための光学獲得およびフォーカスシステム21(略図で表されている)と関連したセンサ20(たとえば、フォトダイオード)を含んでいる。アナログ信号 $S(t)$ は電子装置22に供給され、ここで本発明に従って処理される。この装置22はまた、コードと関連された符号化された情報をピックアップするように構成されている。

【 0 0 2 1 】

図1を参照して説明した読取り装置は、当然ながら、本発明による方法と関連して使用されることのできる種々の読取り装置の一例である。この装置1は、異なる種類のもの
10
ことができ、たとえば、バーコードを照射するためのランプまたはLED、あるいはバーコード中間調レベルの2次元映像を撮像するためのテレビジョンカメラまたはCCDを含むことができ、また、走査されているバーコードの部分の輝度に比例した強度を有する信号 $S(t)$ を同様に出力する連続処理装置であることができる。

【 0 0 2 2 】

図3は、電子処理装置22の動作サイクルの全体的なブロック図である。

とくに、図3において、開始ブロック(スタート)からブロック100に進行し、このブロック100は、走査路Lの完全な走査の後にセンサ20によって発生されたアナログ信号 $S(t)$ を獲得する。“完全な走査”とは、レーザスポットが走査開始位置 L_i から走査終了位置 L_f に移動する走査を意味する。
20

【 0 0 2 3 】

アナログ信号 $S(t)$ は、一般に、走査開始位置 L_i (図1)の走査に対応した最初の部分と、走査終了位置 L_f (図1)の走査に対応した最後の部分と、走査されたバーコードに対応しており、低い振幅(谷部)の領域Vによって分離された高い振幅(ピーク)を有する領域Pのシーケンスによって形成された交流部分(図15aに示されている)を含む中間部分とを有している。

【 0 0 2 4 】

信号 $S(t)$ の交流部分の波形において、ピークPはスペースを表し、谷部Vがバーを表している。

【 0 0 2 5 】

その後、ブロック100において、アナログ信号 $S(t)$ は2進数にされ、それはその交流部分に対応しており、2つのレベル(図15bに示されている)を有する信号 $S_d(t)$ を出力し、これらのレベルは、スペースを走査した時の第1の高レベルHIと、バーを走査した時の第2の低レベルLOとから構成されている。信号 $S_d(t)$ の高レベルHIおよび低レベルLOは、信号 $S_d(t)$ の異なったレベルの部分を分離し、そのコードの2つの異なった構成素子(バー・スペース)間の分離領域を表す実質的に垂直な転移フロントによって結合される。
30

【 0 0 2 6 】

二進数にされた信号 $S_d(t)$ の波形は、走査が始まる瞬間、すなわち、レーザスポットが走査開始位置 L_i を照射する瞬間にその原点(時間 t_0)を有する時間軸上に位置される。
40

【 0 0 2 7 】

走査開始位置 L_i とは、バーコード構成素子の位置とみなされる絶対空間基準であり、瞬間 t_0 は、信号 $S_d(t)$ により表されるコード構成素子の時間的な位置が測定される絶対時間基準とみなされる。

【 0 0 2 8 】

とくに、時間原点 t_0 と、デジタル化された信号フロント $S_d(t)$ が現れる瞬間 t_i との間で測定された時間 T_p は、当該フロントが続くバーコード構成素子と絶対基準(t_0)との間の時間距離を表す。

【 0 0 2 9 】

時間インターバル T_p は、走査開始位置に関するバーコード構成素子の位置を表している。

【 0 0 3 0 】

デジタル化された信号 $S_d(t)$ の高レベル部分 H_I および低レベル部分 L_O の少なくとも一方の時間幅 T_c は、バーコード構成素子の幅を表す。

【 0 0 3 1 】

このために、各バーコード構成素子は、その時間インターバル T_p が絶対基準（走査開始位置 L_i に等しい時間 t_o ）に関するバーコード構成素子の位置を表し、また時間インターバル T_c がコード構成素子の幅を表す信号 $S_d(t)$ で表される。

【 0 0 3 2 】

以下の説明では、簡明にするために、コード構成素子の位置を参照し、この用語がその時間距離 T_p を意味し、一方“コード構成素子の幅”が時間インターバル T_c を意味する。

【 0 0 3 3 】

また、以下の説明において、フレームという用語は、デジタル化された信号 $S_d(t)$ によって表された 1 組のコード構成素子を意味する。

【 0 0 3 4 】

換言すると、各フレームは、走査されたバーコードの構成素子を表す複数の位置および幅を含んでいる。

【 0 0 3 5 】

たとえば、フレームは、表 $T A B F$ （図 20）によって表されることができ、この表において、

- ・第 1 の行は、フレームの素子の、絶対基準 t_o に関する位置（時間 t_p ）をそれぞれ含み、したがってバーコード構成素子の位置をそれぞれ表している多数のセルを含んでいる。

【 0 0 3 6 】

- ・第 2 の行は、対応したフレーム素子の幅（時間 t_c ）をそれぞれ含み、したがってバーコード構成素子の幅をそれぞれ表している多数のセルを含んでいる。

【 0 0 3 7 】

以下の説明において、クラスタという用語は、以下に説明する方法によってグループ化された 1 組のフレームを意味する。実際に、各クラスタは記憶領域を表し、この記憶領域において、所定のバーコードに関連したフレームが、そのフレーム自身が以下に説明するように連続した走査中に獲得される同じ順序で記憶される。

【 0 0 3 8 】

クラスタ素子は、たとえば表 $T A B C$ （図 20）によってフレームに類似したやり方で表され、この表において、

- ・第 1 の行は、クラスタの素子の、絶対基準 t_o に関する位置（時間 t_p ）をそれぞれ含み、したがってクラスタにグループ化されたバーコード構成素子の位置をそれぞれ表している複数のセルを含んでいる。

【 0 0 3 9 】

- ・第 2 の行は、クラスタの対応した素子の幅（時間 t_c ）をそれぞれ含み、したがってクラスタにグループ化されたバーコード構成素子の幅をそれぞれ表している複数のセルを含んでいる。

【 0 0 4 0 】

表 $T A B C$ および $T A B F$ は、バーコード構成素子とその位置および幅によって規定するセルの対（一方が第 1 の行からのものであり、他方が第 2 の行からのものである）を選択することができる各ポイント i および j によって走査されることができる。

【 0 0 4 1 】

多数の光学コードまたは光学コードの多数の部分が単一の走査によって照射された場合、信号 $S_d(t)$ は 1 組の個々の異なったフレーム F_1, F_2, \dots, F_n を含む。

【 0 0 4 2 】

10

20

30

40

50

フレームがバーコードの全ての構成素子を含むのは、コードの縦軸Hとこの軸Hに関して \max 以下で傾斜したライン L' (図2) との間のラインに沿って走査が行われた場合のみである。

【0043】

しかしながら、対象物7 およびその上の光学コード8 は、走査路Lに関して任意の相対配置を有する。その結果、走査ラインは通常バーコードの一部分しか横断しない。

【0044】

このために、各フレームは、通常、バーコード構成素子のサブグループ(バーコード全体ではなく)の走査と関連している。したがって、各フレームは通常部分的な走査と関連し、前述した構成素子のサブグループを表す。

【0045】

さらに、対象物7 の読取りヘッド5 に関する運動のために、連続した部分装置 $L_1, L_2 \dots$ (図16) は、コードの隣接した部分と交差して横断し、構成素子の異なったサブグループに関連した連続したフレームを生成する。また、本発明は、コード構成素子を表す一般的な信号からスタートするバーコードの連続した部分的走査を再構成する方法に関する。この信号がどのようにして発生または処理されたかは問題ではない。

【0046】

以下の説明において明らかになるように、同じコードの走査に関連した連続したフレームは、ポイント i がとる値に基づいて個々に選択されることのできる各クラスタにグループ化される。

【0047】

各クラスタは、状態と呼ばれる第1のインデックスによってマークされ、この第1のインデックスはクラスタの状態を示す。とくにインデックスは3つの異なった状態に対応した3つの値をとることができる：

- ・状態 = 0 : 関連したクラスタは空である。すなわち、フレームがグループ化されることのできるアクティブなデータ構造とは全く関連していない。

【0048】

- ・状態 = 1 : 関連したクラスタは、同期文字、すなわちスタートパターンまたはストップパターンが一回目に認識されたフレームを含んでいる。

【0049】

- ・状態 = 2 : 関連したクラスタは、同期文字が認識されている少なくとも2つのフレームを含んでいる。

【0050】

以下の説明において、状態1および状態2をアクティブと呼び、一方状態0を非アクティブと呼ぶ。当然ながら、アルゴリズムが始動されたとき、全てのクラスタの状態インデックスはゼロである。続いて、クラスタ自身に関して行われたチェックの結果に応じて、あるいは詳細に説明するように抽出されたフレームに各クラスタを結合しようとした結果に応じて、クラスタの状態インデックスが変更される(2つのアクティブの一方に移行させられるか、あるいはゼロに設定される)。その結果、一般にアクティブなクラスタと非アクティブなクラスタとが常に間断なく存在することとなる。

【0051】

各クラスタはまた、不一致(NOMATCH)と呼ばれる第2のインデックスでマークされ、この第2のインデックスは、同じクラスタに付加的なフレームを関連させるために行った試みのうち、失敗したものの数を表す。

【0052】

ブロック100の後に、論理動作 $i = 0$ に従ってカウンタの内容 i を消去するブロック110が続く。

【0053】

ブロック110の後に、 i 番目のクラスタを選択し、この i 番目のクラスタと関連した第1の状態インデックスの状態をチェックするブロック120が続く。とくに、ブロック120は

10

20

30

40

50

、 i 番目のクラスタの状態インデックスがアクティブであるかどうか、すなわち：

クラスタ (i) , 状態 = 1、あるいは

クラスタ (i) , 状態 = 2

であるかどうかをチェックする。

【 0 0 5 4 】

ブロック120 によるチェックが正の結果（すなわち、検査された i 番目のクラスタがアクティブである）場合、ブロック130 が選択される。それ以外の場合（ i 番目のクラスタが非アクティブ）、ブロック140 がブロック120 に後続する。

【 0 0 5 5 】

ブロック130 は、 i 番目のクラスタを再選択し、第 2 の不一致 (NOMATCH) インデックスの値をチェックする。とくに、不一致インデックスがしきい値 MAX-NOMATCH以上である場合、すなわち、 i 番目のクラスタを付加的なフレームと関連させるために少なくとも MAX-NOMATCHの失敗した試みが行われた場合、ブロック130 は、現在アクティブである i 番目のクラスタの第 1 の状態インデックスを強制的にゼロにするブロック150 を選択する、すなわち、

クラスタ (i) , 状態 = 0

を選択する。

【 0 0 5 6 】

換言すると、アクティブなクラスタを新しいフレームと関連させるために少なくとも MAX-NOMATCHの失敗した試みが行われたそれらアクティブなクラスタは、非アクティブな状態に移行させられる。すなわち、それらは取消されて、アクティブなクラスタと関連させることのできないフレーム素子を記憶するために利用可能にされる。

【 0 0 5 7 】

ブロック150 がブロック140 に後続する。

ブロック140 は、そのカウンタの現在の値 i を検査するように構成されている。その値がメモリ中に存在するクラスタの最大数より低い（ $i <$ クラスタの最大数）場合、このブロック140 の後には、論理動作 $i = i + 1$ によってカウンタの内容 i を 1 だけ増加させるブロック160 が後続し、このプロセスはブロック160 からブロック120 に戻る。

【 0 0 5 8 】

ブロック140 において、カウンタの内容 i がメモリ中に存在するクラスタの数と等しいことが検出された（ $i =$ クラスタの最大数）場合、このブロック140 の後にブロック170 が続く。

【 0 0 5 9 】

先行する動作には、メモリ中に存在する全てのクラスタのセットを走査した結果を結合することが含まれ、走査された各クラスタに対して以下の動作が行われる：

- ・クラスタが非アクティブインデックス（状態 = 0）によってマークされた場合、クラスタは変更されない（すなわち、どのタイプの動作も行われない）。

【 0 0 6 0 】

- ・クラスタがアクティブインデックス（状態 = 1, 2）によってマークされた場合、このクラスタを付加的なフレームと関連させるための試みの失敗した数がチェックされ、しきい値 MAX-NOMATCHを越えた場合、クラスタは、状態インデックスを強制的にゼロにすることによって非アクティブにされる。

【 0 0 6 1 】

ブロック170 は、完全な走査に関連した信号 $S_d(t)$ から単一のフレーム F_i を選択するように既知の方法で行われる。

【 0 0 6 2 】

このブロック170 の後にブロック180 が後続し、このブロック180 においては、前に選択されたフレーム F_i の素子の数 N_f 、すなわち、フレームによって表されたバーコード構成素子の数をカウントする。この数 N_f がしきい値を規定している構成素子の最小数を越えた場合、ブロック180 の後にブロック190 が後続し、そうでなければ、ブロック180 の

10

20

30

40

50

後にブロック200 が後続する。フレーム F_i が構成素子の最小数を越える多数の構成素子を含んでいる場合に選択されるブロック190（以下詳細に説明する）は、フレームを処理するように実行される。すなわち、このブロック190 は、フレーム F_i を各アクティブなクラスタと関連させることを試みるように実行される。いずれの場合も、ブロック190 はブロック200 によって後続され、このブロック200 は、検査されているフレーム F_i がブロック100 によって検出された走査に含まれている最後のフレームであるか否かをチェックする。否である場合、別のフレーム F_{i+1} を選択するために、このプロセスはブロック200 からブロック170 に戻り、そうでなければ（走査中のフレームを検査した後）、ブロック200 からブロック100 に戻る。もちろん、別の走査では、対象物7 は前の走査とは異なった位置になり、その結果バーコードの異なった部分が走査され、前の走査における位置とは異なる連続位置で行われたコードの部分的走査に関連したフレームが検出される。

10

【0063】

図4において、ブロック170 から抽出されたフレーム F_i を処理するように実行されるブロック190 を詳細に説明する。このプロセスは、フレーム F_i をメモリ中に存在する全てのアクティブなクラスタと関連させようと試みるものである。

【0064】

とくに、ブロック190 は、第1のクラスタを選択するように構成されたブロック191 を含んでいる。ブロック191 はブロック192 によって後続され、そこにおいて選択されたクラスタがメモリ中に存在する最後のクラスタであるか否かがチェックされる。否である（別のクラスタがメモリ中に存在している）場合、ブロック190 はブロック193 を選択し、

20

【0065】

ブロック193 は、選択されたクラスタがアクティブなクラスタであるか否かをチェックする。そうである（選択されたクラスタがアクティブである）場合、ブロック193 はブロック195 によって後続され、そうでない（選択されたクラスタが非アクティブである）場合、このプロセスは、ブロック193 からブロック191 に戻る。

【0066】

前述した動作を結合した結果は、全てのクラスタ（アクティブおよびインアクティブ）を走査し、アクティブなクラスタだけを選択することである。それぞれ選択されたアクティブクラスタの場合、フレーム F_i を以下説明するように関連する。

30

【0067】

最初に、ブロック195（以下説明する）はフレーム F_i および選択されたクラスタが交差するか否か、即ち重ねられたときにフレームとクラスタが相当する位置の構成素子を有するか否かをチェックする。

【0068】

ブロック195 のチェックが否定的な結果（フレーム F_i とクラスタが交差しない）であった場合、ブロック195 からブロック191 へ戻る。そうでなければ（フレーム F_i とクラスタは交差し結合されることができる）ブロック195 からブロック196 に進む。

【0069】

ブロック196 は、フレームの使用を示している状態にフレームを置くことによって、フレームの状態インデックスを変更する。フレーム F_i と種々のアクティブクラスタとを結合しようとする次の期間に続いてこのように使用する。

40

【0070】

ブロック196 にブロック197 が後続し、ブロック197 はフレーム F_i が既にデコードされているか否かをチェックし、デコードされていないならば（フレームのデコードがまだ行われていない）、ブロック197 にブロック197a が後続し、このブロックがこのデコードを実行する。そうでなければ（フレームが既にデコードされている）ブロック197 にブロック198 が後続する。フレームがブロック197a で適切にデコードされていることは、このフレームがバーコードの全ての構成素子を含んでいることを意味し、その場合、勿論、

50

連続する部分的な走査を再構成することは必要ではない。デコードされたコードはそれ故、装置22の外部に送られる。

【0071】

(以下詳細に説明する)ブロック198 はフレーム F_i と第1のアクチブクラスタとを結合しようとし、これが否定的な結果であるならば、クラスタにより実行される結合が失敗した $NOMATCH$ の数を測定するカウンタの内容は1単位だけ増加され、ブロック198 からブロック191 に移り、ブロック191 は別のアクチブクラスタを選択し、同一のフレーム F_i と付加的なクラスタとを結合する動作を反復する。

【0072】

ブロック198 の結合プロセスが肯定的な結果であるならば、ブロック198 からブロック 198aに進み、このブロックは、フレーム F_i が適切に付加されているクラスタをデコードしようとする。クラスタが適切にデコードされたならば、デコードされたコードは装置22の外部に送信される。同様にブロック 198aにはブロック191 が後続される。

【0073】

ブロック194 は、フレームの使用を示すフレーム F_i の状態インデックス値をチェックする。フレーム F_i が少なくとも1つのアクチブクラスタとの結合をされていることをインデックスが示したならば、ブロック194 からブロック200 (図3)へ移動され、それによって図4を参照して説明したブロック190における動作を受けている付加的なフレーム F_{i+1} を選択する(ブロック170)。フレームの状態インデックスが、フレーム F_i がまだ結合動作を受けていないことを示したならば、ブロック194 からブロック 194a(後述する)に進み、このブロックはフレーム F_i をそれに挿入することによってクラスタを開始する。同様にブロック 194aには同様にブロック200 が後続される。

【0074】

図5はフレーム F_i および選択されたクラスタが交差し、それ故重畳可能であるか否かをチェックするブロック195の詳細を示している。

【0075】

ブロック195 は絶対基準(時間 t_0 に対応する走査開始位置)に関するフレームの最後の素子の位置 T_{f1} (図18)が、絶対基準に関するクラスタの第1の素子の位置 T_{c1} よりも低いかなかをチェックする第1のブロック 195aを有し、即ち、

$$T_{f1} < T_{c1} \quad (1)$$

上記の不等式(1)が肯定的な結果であるならば、クラスタとフレームは重畳が可能ではないと認識され、ブロック 195aからブロック191へ戻る。不等式(1)が否定的な結果であるならば、ブロック 195aからブロック 195bへ進む。

【0076】

ブロック 195bは、絶対基準に関するフレーム中の第1の素子の位置 T_{f2} が絶対基準に関するクラスタの最後の素子の位置 T_{c1} よりも高いかなかをチェックし、即ち、

$$T_{c1} < T_{f2} \quad (2)$$

この不等式(2)が肯定的な結果であるならば、クラスタとフレームは重畳が可能ではないと認識され、ブロック 195bからブロック191へ戻される。不等式(1)と(2)の両者が否定的な結果であるならば、クラスタとフレームは重畳が可能であると認識され、ブロック 195bからブロック 196に進む。図18は、両不等式が否定的な結果である場合、即ち、クラスタとフレームが陰影により示されている重畳されたゾーン SZ を有するときを表しており、このゾーン SZ はクラスタとフレームの対応する位置を有する素子を含んでいる。

【0077】

図6はブロック 197aまたは 198aを示し、これはフレーム(またはクラスタ)のデコードを試みる。

【0078】

ブロック 197a、198aはフレーム(またはクラスタ)の長さがバーコードに対して許容可能であるか否か、即ちこれがバーコードに適合する数の素子を含んでいるか否かをチェ

10

20

30

40

50

ックする開始ブロック201 を有している。

【0079】

そうでないならば（フレームまたはクラスタがバーコードの長さに適合しない長さであるならば）、ブロック201 からブロック198（または191）に進み、さもなければ、ブロック201 からブロック202 に進む。ブロック202 は例えば米国特許第3 723 710 号、第3 76 1 685 号、または第3 838 251 号の各明細書に記載されているようによく知られた方法でフレーム（またはクラスタ）のデコードを試みる。ブロック202 におけるフレームのデコードは、コード全体が第1の走査から読み取られる幸運なケースであり十分である。このような場合、（図9のブロック400を参照して詳細に後述するように）もう一度フレームを関連するクラスタに結合することは不可能であり、結果としてプロセスはクラスタをデコードするブロック198a（図4）を通して進行しなければならない。デコードが行われないならば、ブロック202 からブロック198（または191）に進み、またはさもなければ（フレームまたはクラスタのデコードが成功する場合）。ブロック202 からブロック203 に進む。ブロック203 はフレーム（またはクラスタ）のデコード内容を装置22の外部に送信し、従ってバーコードをデコードする。ブロック203 からブロック204 に進む、ブロック204 はフレーム（またはクラスタ）がデコードされたことを示す。ブロック204 にはブロック198（または191）が後続している。フレーム（またはクラスタ）はデコードされているが、誤ったコードがデコードされている可能性があるため、フレームをその他のクラスタに関連づける努力を行う。従って、既知の方法で、コードの真のデコードが全ての行われたデコードから選択される。

10

20

【0080】

図7はブロック194aを示しており、これはクラスタを初期化する。ブロック194aは試験中のフレームに同期文字が存在するか否かをチェックする開始ブロック206を有する。ブロック206によるチェックが肯定であるならば、ブロック207への移動が行われ、そうでなければブロック206からブロック200に進む。

【0081】

ブロック207は全てのフレーム素子の位置および幅をクラスタへ転送することによってクラスタ内のフレームの全ての素子をコピーする。

【0082】

ブロック207からブロック208に進み、このブロック208はクラスタが同期文字を含んだフレームを含んでいるので、クラスタの状態インデックスを1、即ち状態=1に設定する。ブロック208にブロック200が後続される。

30

【0083】

換言すると、フレームが任意のアクチブクラスタで使用されていないならば、フレームが同期文字を有していれば、新しいクラスタ中のフレームをコピーすることによって初期化動作が行われる。

【0084】

図8はフレームFiをアクチブクラスタに関連付けようとするブロック198の詳細図を与えている。

【0085】

ブロック198は、1と2の間で変化するクラスタの状態インデックスを制御する初期ブロック300を有する。ブロック300により試験されたクラスタはアクチブクラスタのみであり、即ち、疑いなく同期文字が存在する少なくとも1つのフレームを含んでいる。ブロック300は状態1が検出されるならばブロック310を選択し、状態2が検出されるならばブロック320を選択する。

40

【0086】

基本的に、ブロック310は同期文字が存在する1つのフレームを含んだクラスタの試験で選択される。

【0087】

ブロック310は試験下のフレームが第2の同期文字を含んでいるか否かをチェックする。

50

チェックが否定的であるならば、ブロック310 からブロック330 に進み、ブロック330 はその状態をゼロに設定することによってクラスタを取消し、即ちクラスタを非アクティブにし、再構成の可能性を阻止する。ブロック330 もまたブロック191 に後続される。

【0088】

ブロック310 よるチェックが肯定である場合、即ちフレームが第2の同期文字を含んでいるならば、再構成が開始される。それ故、再構成はそれぞれ1つの同期文字を含んだ連続的な2つのフレームを検出した後でのみ開始する。

【0089】

このため、ブロック310 に続いてブロック340（詳細に後述する）が行われ、ブロック340 はフレームとクラスタ間の対応をチェックし、それによってフレームとクラスタが同一のコードに属するか否かをチェックする。

10

【0090】

ブロック340 はチェックが否定的な結果（フレームとクラスタが整列しない）ならばブロック345 を選択し、チェックが肯定的（フレームとクラスタが同一線上にある）ならばブロック350 を選択し、したがってクラスタを状態2に設定する。ブロック345 はNOMATCH数を定めるカウンタを単位1だけ増加し、このブロックは事実上、フレームとクラスタとの対応の検索が失敗した後に選択される。ブロック345 に続いてブロック191 が行われる。

【0091】

ブロック340 はフレームの同期文字と、対応するクラスタの同期文字との距離（差）を計算する。

20

【0092】

これに関しては、図9を参照すべきであり、図9はフレームとクラスタとの対応のチェックが成功した後、距離 - 位置を計算し、それによってフレームとクラスタが同一コードの走査に関係するか否かをチェックするブロック340 を示している。

【0093】

ブロック340 はフレーム素子数がクラスタ素子数を越えるか否かをチェックする開始ブロック400 を有する。これがそうでない（ノー）ならば、エラー状態が検出され、ブロック400 からブロック345 と191 に移動され、そうでなければ（イエス）ブロック400 に続いてブロック410 が行われる。勿論、バーコード全体が既に先に行われた走査で読取られており現在の走査もコードの全ての構成素子に関係するという幸運なケースでは、ブロック400 で行われるチェックは実際のフレームとクラスタとの結合を阻止し、状態は図4のブロック197aを参照して前述したような状態である。

30

【0094】

ブロック410 は、フレームの第1の素子とクラスタの第1の素子から開始して比較（図19）することによって、フレームとクラスタで重畳された、即ち絶対基準に関して同一位置と同一幅とを有するコードの構成素子数 f を計算する（左側または順方向に対応する）。

【0095】

ブロック410 にはブロック420 が続き、このブロック420 はフレームの最後の素子とクラスタの最後の素子から比較を開始して、フレームとクラスタで重畳された、即ち絶対基準に関して同一位置と同一幅とを有する素子数 r を計算する（右側または逆方向に対応する）。

40

【0096】

図19を参照すると、クラスタはL1とマークされた走査で検出されたコード構成素子を含んでおり、フレームはL2とマークされた走査で発見されたコード構成素子を含んでいる。

【0097】

ブロック420 にはブロック430 が続き、ブロック430 は数 r が数 f に等しいか否かをチェックする。数 r と f が等しいならば、不確定な状況が検出され（右側の重畳可能な構成素

50

子数は左側の重畳可能な構成素子数に対応する)、結果としてコードは再構成されない。ブロック430にはブロック345と191が後続している。数 r と f が異なっているならば(ノー)、ブロック430からブロック440に進み、ブロック440は数 r または数 f がゼロでないか否かをチェックする。少なくとも前記数のうちの一方がゼロに等しいならば、対応する状態が検出されず、結果としてコードは再構成されない。ブロック430とブロック440からブロック345と191に進む。数 r または数 f がゼロではないならば、ブロック450が選択され、これは数 f が数 r よりも大きいか否かをチェックする。数 f が数 r よりも大きいならば、ブロック460 f が選択され、そうでなければ(f が r よりも小さい)、ブロック460 r が選択される。

【0098】

ブロック460 f は左側から開始する重畳可能な構成素子の数 f がしきい値MINMATCHよりも大きいか否かをチェックし、 f がしきい値よりも小さいならば(即ちフレームとクラスタに重畳された構成素子数が限定されているとき)、エラーが検出され、再構成は開始されず、結果としてブロック345、191が選択される。 f がMINMATCHしきい値よりも大きいならば(即ち、フレームとクラスタに十分な数の重畳された構成素子が存在するならば)、ブロック460 f はブロック470 f を選択し、このブロック470 f は読取りヘッドに関してバーコードの左側(または順方向)から開始して重畳状態を記憶する。ブロック470 f にはブロック480 f が後続し、ブロック480 f はフレームの第1の素子の位置とクラスタの第1の素子の位置との差として値 - 位置を計算する(図18参照)。

【0099】

それ故、コードの再構成が開始し、ブロック480 f にはブロック350が後続し(図8、9)、ブロック350は状態インデックスを2に設定し(状態=2)、再構成の開始を示す。実際にこの状態は2つの連続的で重畳可能なフレームが検出されており、両者が同期コードを有することを意味しており、用語 - 位置もまたこれらの2つの第1のフレームに基づいて計算される。

【0100】

ブロック460 r は右側から開始する重畳可能な構成素子数 r がしきい値MINMATCHよりも大きいか否かをチェックする。 r がしきい値よりも小さいならば(即ちフレームとクラスタの対応する構成素子数が限定されているならば)、エラーが検出され、再構成は開始されず、ブロック345と191が選択される。 r がMINMATCHしきい値よりも大きいならば(即ち、フレームとクラスタに十分な数の重畳された構成素子が存在するとき)、ブロック460 r はブロック470 r を選択し、ブロック470 r は読取りヘッドに関してバーコードの右側(後方向または逆方向)から開始して重畳状態を記憶する。ブロック470 r にはブロック480 r が後続し、ブロック480 r はフレームの最後の素子の位置とクラスタの最後の素子の位置との差として値 - 位置を計算する。

【0101】

それ故、コードの再構成が開始し、ブロック480 r にはブロック350が後続し、ブロック350は状態インデックスを2に設定する。

【0102】

図8に戻ると、既に前述したようにブロック350はクラスタの第1の状態インデックスを2に設定し、再構成の開始を示し、それに続いてブロック355が行われ、ブロック355はクラスタのフレーム素子をコピーすることによってフレームとクラスタとを関連付ける。

【0103】

ブロック355にはブロック380が後続し、ブロック380は図1のコンベアベルトの運動により後で走査するために与えられている位置にクラスタを配置することによって、丁度関連するフレームに関するクラスタの測定された変位に基づいてクラスタの位置を再計算する。(図12のbに詳細に説明されている)ブロック380は - 位置変位を全てのクラスタ素子に与え、即ち現在位置の - 項を合計することにより、新しい位置が各クラスタ素子のために計算される。それ故、クラスタの各素子ではブロック380において以下の変換が行われる。

10

20

30

40

50

【 0 1 0 4 】

クラスタ素子の新しい位置 = クラスタ素子の現在位置 + - 位置

これに関して、ベルト6 は読取りヘッドに関して実質上一定速度（例えば毎秒 3 m）で移動し、ミラー17b も例えば毎秒 1 0 0 0 走査に十分な高速度で回転することに留意する。1 つの走査と次の走査との間の時間は非常に短く、本発明の場合 1 0 0 0 分の 1 秒に等しい。この時間間隔の期間中に、速度の実質的な変化は非常に高い加速（数十 g 程度）を必要とし、これは明らかにコンベアベルト装置の場合には達成不可能または想像しがたいので、ベルトの速度は実際に一定である。

【 0 1 0 5 】

結果として、その後の走査で検出されたフレームと適合するようにクラスタの取る位置はブロック380（図 1 2 の b）により高い正確性で近似され、これはクラスタに含まれる最後の走査と、次のフレームに対して生じる次の走査との間の一定の速度を仮定して変位（- 位置）の評価を行った後に、最後に走査するクラスタの関連する素子を示す。

10

【 0 1 0 6 】

ブロック380 にブロック 198 a が後続される。

【 0 1 0 7 】

再構成が開始されたときに到達したブロック320（以下詳細に説明する）、状態 = 2 は、ブロック300 により解析されたフレーム F i とクラスタが関連されることが出来るか否かをチェックする。ブロック320 の動作に参加するクラスタは同期文字をそれぞれ有する 2 つのフレームを含んだクラスタであり、ブロック320 は通常バーコードの第 3 または第 4 の走査中に選択される。

20

【 0 1 0 8 】

ブロック320 により行われた関連が不成功であったならば、ブロック320 からブロック360 に進み、ブロック360 は N O M A T C H 数を定めるカウンタを単位 1 だけ増加し、ブロック360 からブロック191 に進む。

【 0 1 0 9 】

ブロック320 により行われた関連が適切（イエス）であったならば、ブロック320 からブロック365（以下詳細に説明する）に進み、ブロック365 はブロック340（図 9）で先に計算されたフレームとクラスタ間の距離 - 位置の計算を補正する。

【 0 1 1 0 】

ブロック365 にはブロック370 が後続され（ブロック355 に類似）、ブロック370 はブロック320 により行われる動作後に、クラスタ中の新しいフレーム素子を関連づける。ブロック370 の動作を以下詳細に説明する。

30

【 0 1 1 1 】

ブロック355 と370 にはブロック380 が後続され、これはさらにブロック 198 a に進む。

【 0 1 1 2 】

図 1 0、1 1 はブロック320 の詳細を示し、このブロック320 はフレーム F i を試験下のクラスタに関連づけようとする。

【 0 1 1 3 】

ブロック320 は開始ブロック500（図 1 0）を有し、このブロック500 は、バーコードが読取りヘッドに関して順方向動作（図 9 のブロック 460 f）または逆方向動作（図 9 のブロック 460 r）を行っているか否かをチェックする。第 1 のケース（順方向動作）では、ブロック510 が選択され、第 2 のケース（逆方向動作）では、ブロック 520 b（図 1 1）が選択される。

40

【 0 1 1 4 】

ブロック510 は、表 T A B C のポイントの値 i c により定められているクラスタの最後から 2 番目の素子と、表 T A B C のポイントの値 j n により定められているフレームの最後から 2 番目の素子とを選択する（図 2 0）。以後の説明では簡略にするために、用語“クラスタ中の素子 i c”はポイントの値 i c により定められているクラスタ中の素子を識別するために使用され、用語“フレーム中の素子 j n”はポイントの値 j n により定められ

50

ているフレーム素子を識別するために使用されている。

【0115】

ブロック510 からブロック520 に進み、ブロック520 は絶対基準に関するクラスタ素子 i_c の位置が、同じ絶対基準に関するフレーム素子 j_n の位置にほぼ等しいか否かをチェックする。

【0116】

否定的なケース (i_c と j_n の位置が一致しない) では、ブロック520 からブロック530 に進む。そうでなければ (i_c と j_n の位置が実質上一致する) ブロック520 からブロック540 に進む。

【0117】

ブロック530 はクラスタ中の素子 i_c の位置がフレーム素子 j_n の位置よりも高いか否かをチェックする。

【0118】

そうであるならば (イエス: クラスタ素子 i_c の位置がフレーム素子 j_n の位置よりも高い)、ブロック555 が選択され、そうでなければ (ノー) ブロック550 が選択される。図20はフレーム素子 j_n の位置がクラスタ素子 i_c の位置よりも高いときのブロック550 の選択に関するケースを示している。

【0119】

ブロック550 は値 j_n を単位1だけ減少し、即ち動作 $j_n - j_n - 1$ を実行し、それによって先の位置よりも低い位置を有するフレーム素子を選択する。従って、ブロック555 は値 i_c を1だけ減少し、即ち動作 $i_c - 1$ を実行し、それによって先の位置よりも低い位置を有するクラスタ素子を選択する。

【0120】

ブロック555、550の両者にブロック560が後続され、このブロック560は(それぞれのブロック555、550により先に変更された)値 i_c と j_n がしきい値 $MINMATCH$ より下であるか否かをチェックする。即ち、

$i_c < MINMATCH$ 、または

$j_n < MINMATCH$

上の不等式のうちの少なくとも一方が満足されたならば、ブロック560からブロック360(図10、図8)に進み、ブロック360はエラー状態を検出し、クラスタとフレームとの間の失敗した結合動作数を示す数 $NOMATCH$ を増加する。

【0121】

ブロック560の両不等式がいずれも満足されないならば、ブロック560からブロック320へ戻り、ブロック320はクラスタ素子 i_c の位置と、フレーム素子 j_n の位置を再度チェックし、チェックは先のチェックステップで使用された素子とは異なったクラスタおよびフレーム素子によって行われる。

【0122】

クラスタ素子 i_c とフレーム素子 j_n が実質上同一位置であるとき、ブロック540が選択される。図20の例では、これは、ポインタ j_n が右の位置から、絶対基準に関して i_c とマークされたクラスタ素子(スペース)と同一位置を有するフレーム素子(図示の例ではスペース)に j_n が対応する左の位置へ移動したときに生じる。

【0123】

ブロック540は以下の動作を行う。

【0124】

・ i_c とマークされた素子から、前記素子に先行する素子 ($i_c - 1, i_c - 2, \dots, i_c - n$) の方向への逆方向に開始する複数のクラスタ素子を選択する。所定の素子に関する“先行する素子”は所定の素子よりも低い位置を有する素子を意味している。

【0125】

・ j_n とマークされた素子から、考慮されている素子に先行する素子 ($j_n - 1, j_n - 2, \dots, j_n - m$) の方向への逆方向に開始する複数のフレーム素子を選択する。

10

20

30

40

50

【 0 1 2 6 】

・重畳可能な素子の数 $A(i_c, j_n)$ を、 i_c と j_n から開始するクラスタとフレームの少なくとも $MINMATCH$ と選択された素子を比較することによって計算する。“重畳可能な素子”は、フレームおよびクラスタ素子の連続的なシーケンスを意味しており、ここではシーケンスのフレームの各素子は、同一位置および同一幅を有するクラスタのそれぞれの素子に対応する。

【 0 1 2 7 】

ブロック540 にはブロック580 が後続され、このブロック580 は数 $A(i_c, j_n)$ が数 $MINMATCH$ よりも大きいかなかをチェックする。即ち、

$A(i_c, j_n) > MINMATCH$

10

そうであるならば(すなわち $A(i_c, j_n) > MINMATCH$)、ブロック580 からブロック 365、370 (図8)に進み、そうでなければ(すなわち $A(i_c, j_n) < MINMATCH$)、ブロック580 からブロック530 に進み、ブロック520 で行われた位置の識別が近似しているだけであり、(ブロック540 と580 に基づいて)重畳可能な構成素子数の計算とチェックが1つだけ位置が離れているバーコードの構成素子について行われているので、最後に考慮される素子に隣接したフレーム素子 i_c またはクラスタ素子 j_n から開始する重畳性を新たにチェックする。

【 0 1 2 8 】

そうであるならば、即ち、フレームとクラスタが適切に結合されることができるところをチェックが示したならば、(値 - 位置を再計算する)ブロック365 (図8)とブロック370 (図8)へ移動し、素子 i_c から開始するクラスタの j_n が後続するフレーム素子をコピーする。

20

【 0 1 2 9 】

図11を参照して示した動作は図10で示された動作と類似しているが、この場合、動作は運動の逆方向に関連し、一方、図10を参照して示した動作は進行方向の順方向に関連する。

【 0 1 3 0 】

ブロック 520 b (図11)は値 i_c と j_n をゼロに設定し、即ち $i_c = j_n = 0$ である。

【 0 1 3 1 】

ブロック 520 b にはブロック590 が後続し、このブロック590 は絶対基準に関する検出されたクラスタ素子 i_c の位置が絶対基準に関して検出されたフレーム素子 j_n の位置とほぼ同一であるかなかをチェックする。

30

【 0 1 3 2 】

そうでないならば(即ち i_c と j_n に関連する素子の位置が一致しないならば)、ブロック590 からブロック600 に進み、そうでなければ(i_c と j_n に関連する素子の位置が実質上一致するならば)、ブロック590 にブロック610 が後続される。

【 0 1 3 3 】

ブロック600 はクラスタ素子 i_c の位置がフレーム素子 j_n の位置よりも高いかなかをチェックする。そうであるならば(クラスタ素子 i_c の位置 > フレーム素子 j_n の位置)、ブロック620 が選択され、そうでないならば、ブロック630 が選択される。

40

【 0 1 3 4 】

ブロック620 は、値 j_n を単位1だけ増加し、即ち動作 $j_n = j_n + 1$ を実行し、それによって先行する素子よりも高い位置を有するフレーム素子を選択する。同様に、ブロック630 は、値 i_c を単位1だけ増加し、即ち動作 $i_c = i_c + 1$ を実行し、それによって先行する素子よりも高い位置を有するクラスタ素子を選択する。

【 0 1 3 5 】

ブロック620 と630 の両者にはブロック640 が後続し、ブロック640 は(ブロック630 と620 により先に変更された)値 i_c と j_n がクラスタ素子数からしきい値 $MINMATCH$ を減算した値よりも大きいかなかをチェックする。即ち、

$i_c > \text{クラスタ素子数} - MINMATCH$ 、または

50

$j_n >$ クラスタ素子数 - $MINMATCH$

これらの不等式のうちの少なくとも一方が満足されたならば、ブロック640 からブロック360 (図11、図8) に進み、このブロック360 はエラー状況を検出し、クラスタとフレームと結合の失敗した動作数を示す数である $NOMATCH$ 数を増加する。

【0136】

ブロック640 において両方の不等式が満足されないならば、ブロック640 からブロック590 に戻り、ブロック590 は ic と j_n に関連する素子の位置を再度チェックする。このチェックは先のチェックステップで使用された素子とは異なったクラスタおよびフレーム素子において行われる。

【0137】

ic と j_n に関連する素子が実質上同一位置であるとき、ブロック610 が選択され、以下の動作を行う。

【0138】

・ ic とマークされた素子から、最後の素子 ic に後続する素子 ($ic + 1, ic + 2, \dots, ic + n$) の方向への順方向に開始する複数のクラスタ素子を選択する。“ 所定の素子に後続する素子 ” は所定の素子よりも高い位置を有する素子を意味している。

【0139】

・ j_n とマークされた素子から、最後の素子 j_n に後続する素子 ($j_n + 1, j_n + 2, \dots, j_n + m$) の方向への順方向に開始する複数のフレーム素子を選択する。

【0140】

・ 重畳可能な素子の数 $A(ic, j_n)$ を、クラスタとフレームの少なくとも $MINMATCH$ と選択された構成素子を比較することによって計算する。

【0141】

ブロック610 からブロック660 に進み、ブロック660 は数 $A(ic, j_n)$ が数 $MINMATCH$ よりも大きいかなかをチェックする。即ち、

$A(ic, j_n) > MINMATCH$

そうであるならば (すなわち $A(ic, j_n) > MINMATCH$)、ブロック660 からブロック365、370 に進み、そうでなければ (すなわち $A(ic, j_n) < MINMATCH$)、ブロック660 からブロック600 に進む。

【0142】

肯定的なケースでは、即ち、フレームとクラスタが適切に結合されることができるとき、値 - 位置を再計算するブロック365 (図8) とブロック370 へ移動し、 j_n に先行するフレーム素子は、素子 ic から開始するクラスタ中でコピーされる。

【0143】

それ故、素子 ic はクラスタとフレームの整列に関する基準素子である。ブロック370 はまたフレームとクラスタとの間の“ 結合 ” ステップを実行し、ここでは基準素子に関する所定の側に配置された全ての素子はクラスタ中にコピーされる。特に、基準素子からの順方向 (図10) の場合 (即ち、高い位置を有する素子の方向の場合)、フレーム素子が選択され、クラスタ中にコピーされ、一方、基準点からの逆方向 (即ち低い位置を有する素子方向) では、クラスタ素子が維持される。

【0144】

ブロック320 により実行された動作は対応検索ステップを限定し、このステップでは、クラスタのチェックを開始するため (ポインタ値 $ic, ic - 1, ic + 1$ により示される) 素子の選択が行われ、フレームの (ポインタ値 j_n により示される) チェック開始素子の選択が行われ (ブロック510、520a)、絶対基準に関するクラスタ中のチェック開始素子の位置が絶対基準に関するフレームのチェック開始素子の位置とほぼ同一であるかなかをチェックするための対応するチェックステップが実行される (ブロック520 および590)。

【0145】

対応チェックステップが否定的な結果であるならば、反復的な変形ステップが (ブロック

10

20

30

40

50

530、555、559、560；699、620、630、640により）実行され、それによってチェック開始素子に隣接する後続するクラスタまたはフレーム素子を選択する。対応チェックステップが肯定的な結果（ブロック540と610への出力）に到達するまで、反復的な変形ステップが他のクラスタまたはフレーム素子により実行される。このような場合、フレームとクラスタとの可能な結合が最初に検出される。最初に、結合はフレームまたはクラスタが1つの構成素子の場合に検出される。しかしながら、より大きな信頼性を有する結合を認識するために、一連のさらに別の動作が以下のステップを含む本発明にしたがった方法により実行される。

【0146】

- 基準素子から、基準素子から離れた素子の方向へ開始する予め定められた方向（即ち逆方向または順方向）における対応チェックステップを満足する基準素子から開始する複数のクラスタ素子を選択し（ブロック540、610）、

- 基準素子から、基準素子から離れた素子の方向へ開始する予め定められた方向（前記逆方向または順方向）で対応チェックステップを満足する基準素子（ j_n ）から開始する複数のフレーム素子を選択し（ブロック540、610）、

- クラスタとフレームにおいて選択された素子の中から重畳可能な素子の数を計算し（ブロック540、610）、

- 重畳可能な素子数が基準MINMATCHと予め定められた関係を有する（特に基準MINMATCHよりも大きい）とき、対応検索ステップが肯定的な結果を与えたことを検出する（ブロック580および660）。

10

20

【0147】

このようにして、フレーム素子とクラスタ素子は共に比較されるので、フレームとクラスタとの結合がより信頼性をもって認識される。

【0148】

対応検索動作がフレームまたはクラスタの最後から2番目の素子から開始することに留意すべきである。例えば雑音のために信頼性が不十分である情報を与える可能性があるので最後のフレームまたはクラスタ素子は選択されない。

【0149】

（図19の走査L2参照）最後の素子が走査線により部分的にのみ横断されてもよく、その結果として幅が不確定なので最後から2番目の素子が選択される。

30

【0150】

このようにして、対応検索アルゴリズムの信頼性が改良される。

【0151】

図12のaはブロック365を示しており、これはフレームとクラスタとの間の距離 - 位置を再計算する。距離 - 位置は最初にブロック340により計算される。特に、ブロック365はフレーム素子 j_n の位置とクラスタ素子 i_c の位置との差として距離 - 位置を再計算する。

【0152】

それ故、認められるように、項 - 位置は結合動作の開始時に最初にブロック340において計算され、続いてブロック365における計算により改良される。

40

【0153】

図13は図10を参照して説明した変形を示している。簡単にする目的で、前記部分と異なる部分のみを説明する。

【0154】

示されている変形では、ブロック540は以下の動作を行うブロック540aを有する。

【0155】

・ i_c で示された素子から、素子（ $i_c - 1$ 、 $i_c - 2$ 、... $i_c - n$ ）の方向への後（逆）方向に開始する複数のクラスタ素子を選択する。“所定の素子に先行する素子”はこの素子よりも低い位置を有する素子を意味している。

【0156】

50

・ j_n で示された素子から、この素子に先行する素子 ($j_{n-1}, j_{n-2}, \dots, j_{n-m}$) の方向への後 (逆) 方向に開始する複数のフレーム素子を選択する。

【0157】

・ 重畳可能な素子の数 $A(i_c, j_n)$ を、 i_c と j_n から開始するクラスタとフレームの少なくとも $MINMATCH$ と選択された素子を比較することによって計算する。“重畳可能な素子” は、フレームおよびクラスタ素子の連続的なシーケンスを意味しており、ここではシーケンスの各フレーム素子は、同一位置および同一幅を有する各クラスタ素子に対応する。

【0158】

ブロック 540 a にブロック 540 b が後続され、このブロック 540 b は以下の動作を行う。 10

【0159】

・ $i_c - 1$ で示された素子から、素子 $i_c - 1$ に先行する素子 ($i_c - 2, i_c - 4, \dots, i_c - n$) の方向への後 (逆) 方向に開始する複数のクラスタ素子を選択する。

【0160】

・ j_n で示された素子から、この素子に先行する素子 ($j_{n-1}, j_{n-2}, \dots, j_{n-m}$) の方向への後 (逆) 方向に開始する複数のフレーム素子を選択する。

【0161】

・ 重畳可能な素子の数 $B(i_c - 1, j_n)$ を、クラスタとフレームの少なくとも $MINMATCH$ と選択された素子を比較することによって計算する。

【0162】

ブロック 540 b はブロック 540 c により後続され、このブロック 540 c は以下の動作を行う。 20

【0163】

・ $i_c + 1$ で示された素子から、素子 $i_c + 1$ に先行する素子 ($i_c, i_c - 1, \dots, i_c - n$) の方向への後 (逆) 方向に開始する複数のクラスタ素子を選択する。

【0164】

・ j_n で示された素子から、この素子に先行する素子 ($j_{n-1}, j_{n-2}, \dots, j_{n-m}$) の方向への後 (逆) 方向に開始する複数のフレーム素子を選択する。

【0165】

・ 重畳可能な素子の数 $C(i_c + 1, j_n)$ を、クラスタとフレームの少なくとも $MINMATCH$ と選択された素子を比較することによって計算する。 30

【0166】

ブロック 540 c (ブロック 540 の最後のステップ) からブロック 570 に進み、このブロック 570 は、ブロック 540 a、540 b、540 c において先に計算されている数 $A(i_c, j_n)$ 、 $B(i_c - 1, j_n)$ 、 $C(i_c + 1, j_n)$ 中から最大数 M_b を検索する。

【0167】

ブロック 570 からブロック 580 に進み、このブロック 580 は、先に抽出された数 M_b がしきい値 $MINMATCH$ よりも大きいかなかをチェックし、ブロック 580 で行われたチェックが否定的な結果 ($M_b < MINMATCH$) であったならば、ブロック 520 へ戻り、そうでないならば ($M_b > MINMATCH$)、ブロック 580 からブロック 365 へ移動する。 40

【0168】

それ故、フレームとクラスタが適切に結合されたことが発見されたならば、(値 - 位置を再計算する) ブロック 365 とブロック 370 が選択され (図 8)、ブロック 370 は、選択された最大数が $A(i_c, j_n)$ 、 $B(i_c - 1, j_n)$ または $C(i_c + 1, j_n)$ のいずれであるか否かに応じて、素子 i_c 、 $i_c + 1$ 、 $i_c - 1$ から開始するクラスタの j_n に後続するフレーム素子をコピーする。

【0169】

図 14 は図 11 を参照して説明したものの変形を示している。簡潔にする目的で、先に説明した部分と異なった部分のみを説明する。 50

【 0 1 7 0 】

示されている変形では、ブロック610 は以下の動作を行うブロック 610 aを有する。

【 0 1 7 1 】

・ i_c で示された素子から、最後の素子 i_c に後続する素子 ($i_c + 1, i_c + 2, \dots, i_c + n$) の方向への順方向に開始する複数のクラスタ素子を選択する。“ 所定の素子に後続する素子 ” は所定の素子よりも高い位置を有する素子を意味している。

【 0 1 7 2 】

・ j_n で示された素子から、最後の素子に続く素子 ($j_n + 1, j_n + 2, \dots, j_n + m$) の方向への順方向に開始する複数のフレーム素子を選択する。

【 0 1 7 3 】

・ 重畳可能な素子の数 $A(i_c, j_n)$ を、クラスタとフレームの少なくとも $MINMATCH$ と選択された素子を比較することによって計算する。

10

【 0 1 7 4 】

ブロック 610 a にはブロック 610 b が後続し、ブロック 610 b は以下の動作を行う。

【 0 1 7 5 】

・ $i_c - 1$ で示された素子から、 $i_c - 1$ に後続する素子 ($i_c, i_c + 1, \dots, i_c + n$) の方向への順方向に開始する複数のクラスタ素子を選択する。

【 0 1 7 6 】

・ j_n で示された素子から、 j_n に後続する素子 ($j_n + 1, j_n + 2, \dots, j_n + m$) の方向への順方向に開始する複数のフレーム素子を選択する。

20

【 0 1 7 7 】

・ 重畳可能な素子の数 $B(i_c - 1, j_n)$ を、クラスタとフレームの少なくとも $MINMATCH$ と選択された素子を比較することによって計算する。

【 0 1 7 8 】

ブロック 610 b にはブロック 610 c が後続し、このブロック 610 c は以下の動作を行う。

【 0 1 7 9 】

・ $i_c + 1$ で示された素子から、 $i_c + 1$ に後続する素子 ($i_c + 2, i_c + 3, \dots, i_c + n$) の方向への順方向に開始する複数のクラスタ素子を選択する。

【 0 1 8 0 】

・ j_n で示された素子から、 j_n に後続する素子 ($j_n + 1, j_n + 2, \dots, j_n + m$) の方向への順方向に開始する複数のフレーム素子を選択する。

30

【 0 1 8 1 】

・ 重畳可能な素子の数 $C(i_c + 1, j_n)$ を、クラスタとフレームの少なくとも $MINMATCH$ と選択された素子を比較することによって計算する。

【 0 1 8 2 】

ブロック 610 にはブロック650 が後続し、このブロック650 は、ブロック 610 a、 610 b、 610 c により先に計算された数 $A(i_c, j_n)$ 、 $B(i_c - 1, j_n)$ または $C(i_c + 1, j_n)$ の中から最大数 M_f を検索する。

【 0 1 8 3 】

ブロック650 にはブロック660 が後続し、このブロック660 は先のブロック650 により抽出された数 M_f が数 $MINMATCH$ よりも大きいかなかをチェックする。即ち、 $M_f > MINMATCH$

40

そうであるならば (すなわち $M_f > MINMATCH$)、ブロック660 からブロック365 と370 に進み、そうでないならば (すなわち $M_f < MINMATCH$)、ブロック660 からブロック600 に進む。

【 0 1 8 4 】

肯定的なケースでは、即ちフレームとクラスタが結合に成功した場合、 i_c 位置を再度計算するブロック365 (図8) と、選択された最大数が $A(i_c, j_n)$ 、 $B(i_c - 1, j_n)$ または $C(i_c + 1, j_n)$ のいずれであるか否かに応じて、素子 i_c 、 $i_c + 1$ 、または $i_c - 1$ から開始するクラスタの j_n に先行するフレーム素子をコピーするプロ

50

ック370 へ移動する。

【0185】

明らかに、種々の変形および変更が特許請求の範囲に記載された本発明の技術的範囲内で行われることができる。特に本発明の方法は、連続的な種類およびデコードされたコードの伝送後に連続的にコードを走査し処理する（図6のブロック203、204を参照して説明した）代わりに、アルゴリズムの中断、クラスタのゼロ設定、手動付勢後または後続のコードの認識後（例えばフレームなしの走査期間後）のみブロック100から開始する再付勢を含むことができることを強調する。しかしながらこのような場合、フレームまたはクラスタ素子数が所定の素子数に等しいことをチェックし、それによってコードが実際に完全に読取られているか否かを確認するチェックを挿入することが望ましい。

10

【0186】

また、アルゴリズムは幾つかチェックを挿入することにより変更されることができ、特に、各クラスタは付加的なインジケータ（ゼロ走査カウンタ）と関連されることができ、このインジケータはクラスタの更新を生じない走査後にインクレメントされる。このような場合、ゼロ読取りした走査カウンタは走査毎に（例えば開始ブロック100で）にチェックされ、読取りが所定のしきい値を越えたならば、クラスタの状態インデックスはゼロに設定され、したがってクラスタを有効にする。しかしながら1つのバーコードと次のバーコードとの間の間隔にさえも雑音が存在するため、走査は構成素子なしであることはほとんどないので、この動作は厳密に必要ではない。しかしながら雑音はクラスタを開き、その後クラスタの状態インデックスをゼロに設定することにより閉じることが可能であり、したがってクラスタを実効的なコード構成素子の次の走査に対して利用可能にする。

20

【図面の簡単な説明】

【図1】本発明による方法を使用するバーコード読取装置の概略図。

【図2】バーコードの図。

【図3】本発明による方法のステップシーケンスを示した論理的なブロック図。

【図4】図3のブロック図の詳細図。

【図5】図4のブロック図の詳細図。

【図6】図4のブロック図の詳細図。

【図7】図4のブロック図の詳細図。

【図8】図4のブロック図の詳細図。

30

【図9】図8のブロック図の詳細図。

【図10】図8のブロック図の詳細図。

【図11】図8のブロック図の詳細図。

【図12】図8のブロック図の詳細図。

【図13】図10に関して異なった実施形態の論理的ブロック図。

【図14】図11に関して異なった実施形態の論理的ブロック図。

【図15】バーコード走査に関する電気信号の時間関数を示したグラフ。

【図16】図2のバーコードの走査図。

【図17】本発明により構成されたデータ構造図。

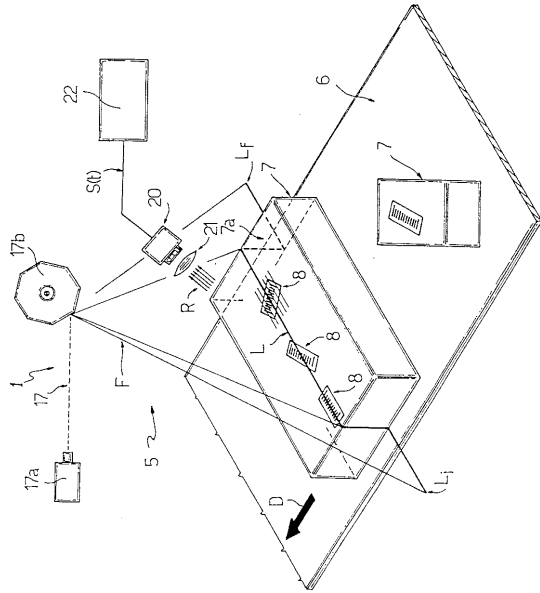
【図18】本発明による方法によって得られた信号の時間関数のグラフ。

40

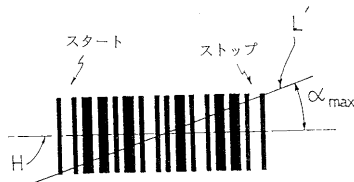
【図19】本発明による方法のステップの説明図。

【図20】本発明による方法の後続的なステップの説明図。

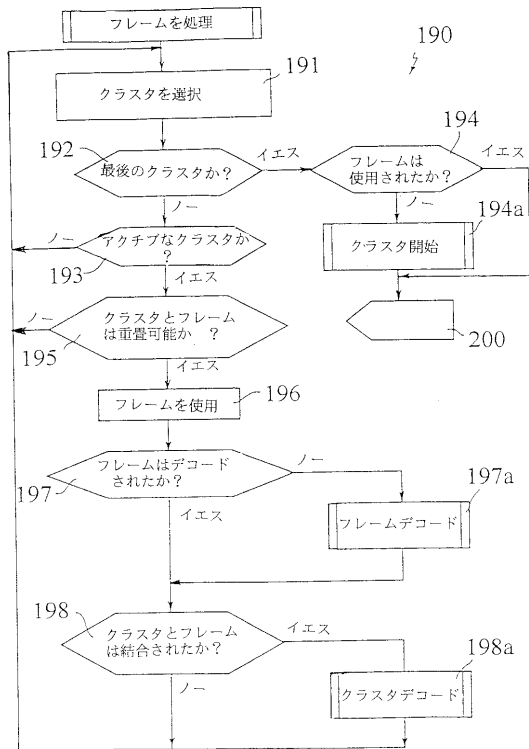
【図1】



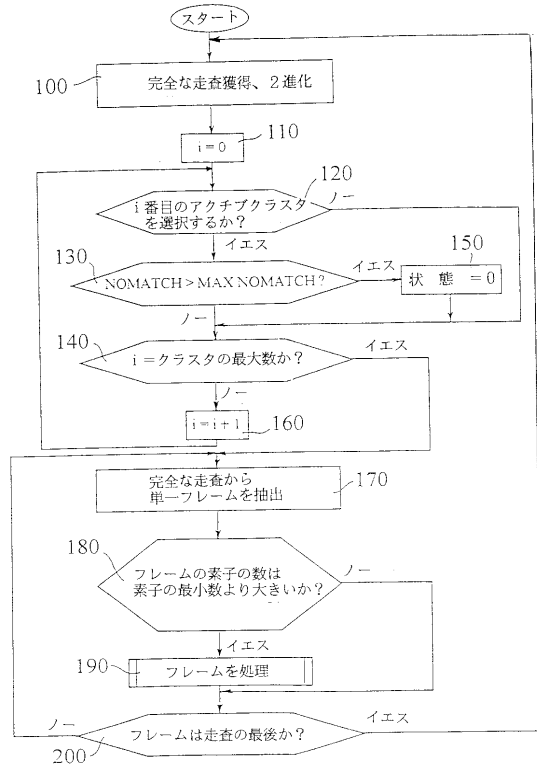
【図2】



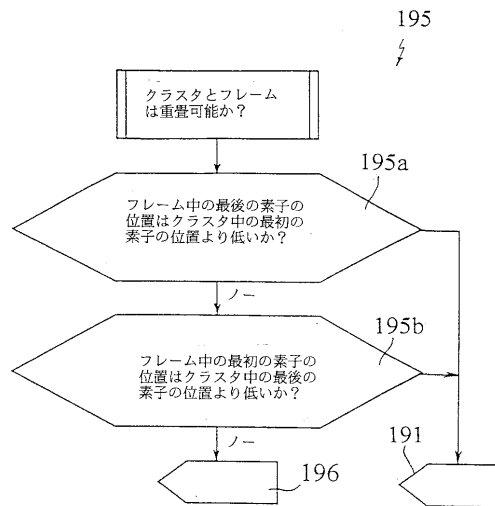
【図4】



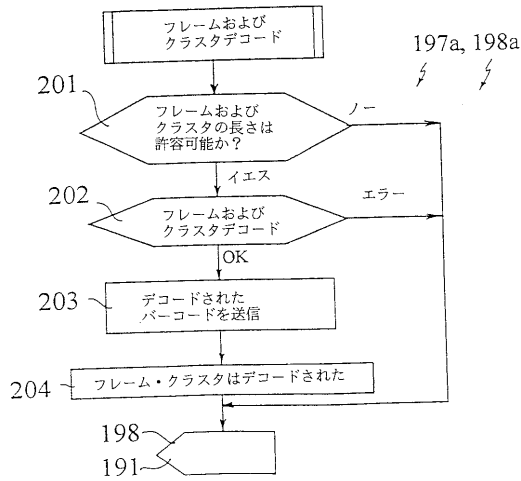
【図3】



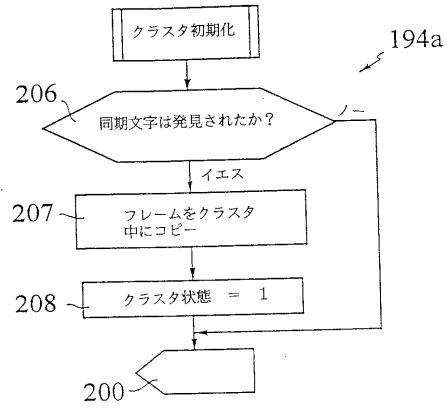
【図5】



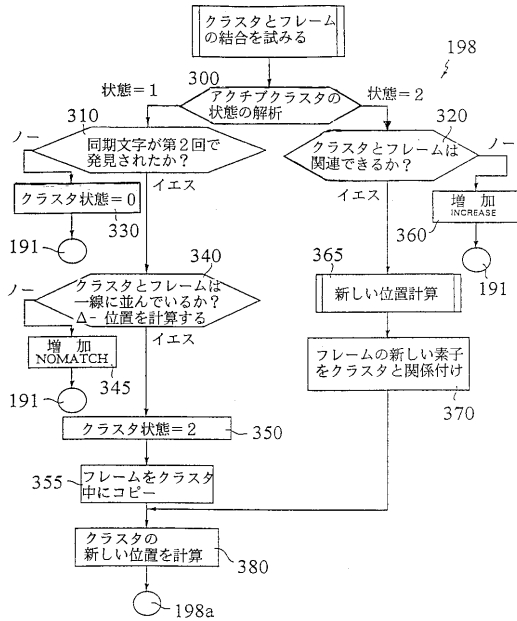
【図6】



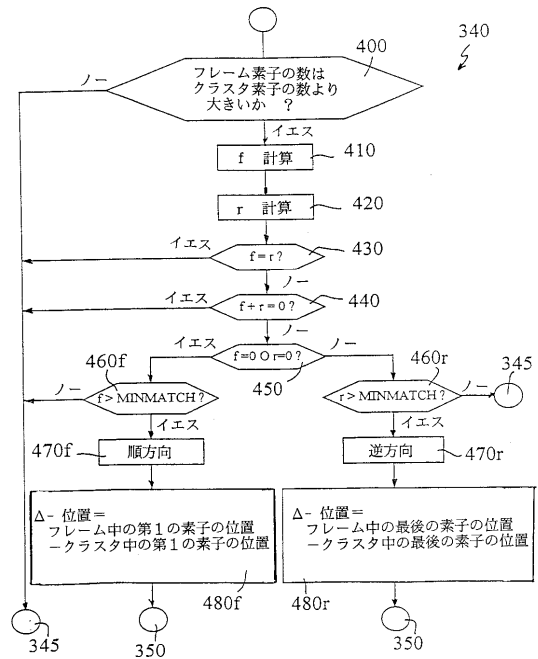
【図7】



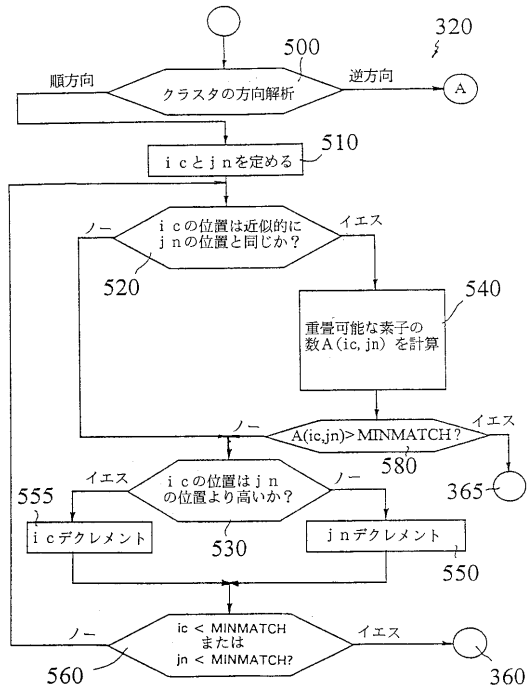
【図8】



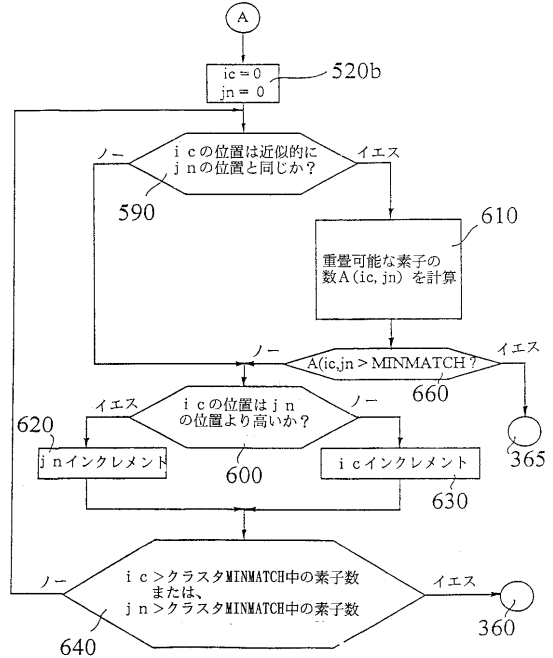
【図9】



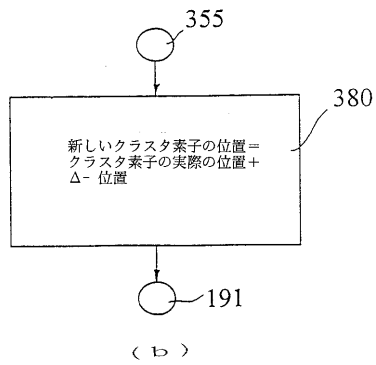
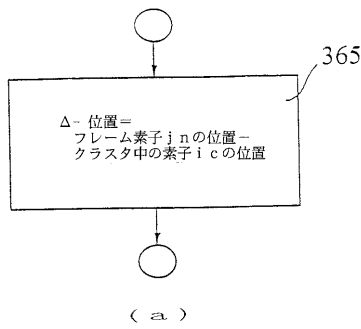
【図10】



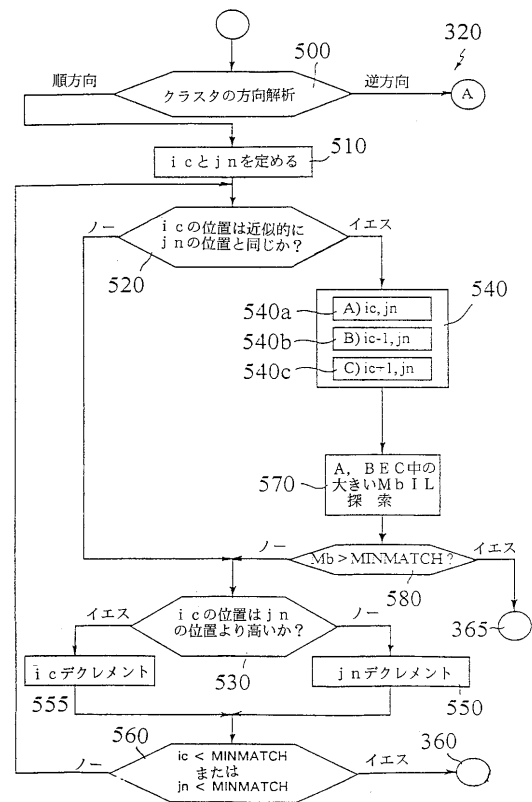
【図11】



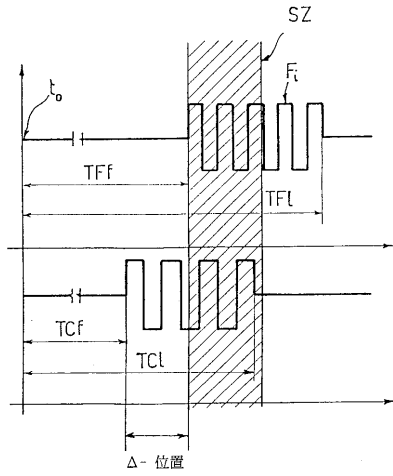
【図12】



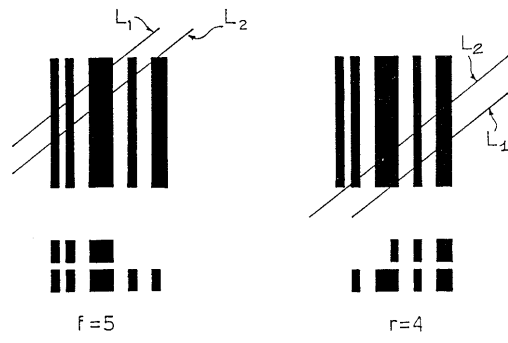
【図13】



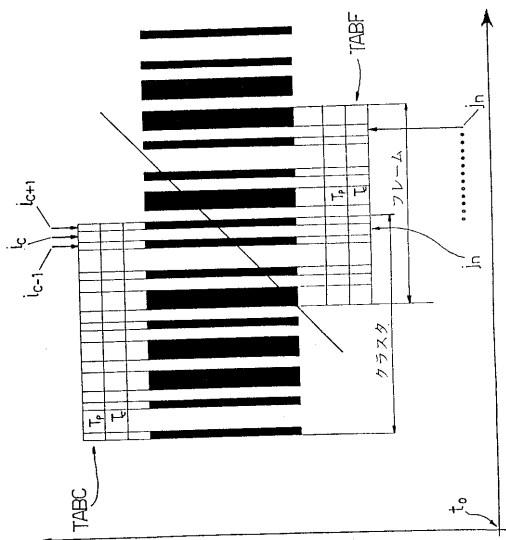
【図18】



【図19】



【図20】



フロントページの続き

(72)発明者 アントニオ・デ・レンツィス
イタリア国、40054 ブドリオ、ピア・オルモ、52

審査官 梅沢 俊

(56)参考文献 米国特許第05296691(US, A)
特開平07-105304(JP, A)
特開平09-167196(JP, A)
特開平02-141886(JP, A)
特開平10-091716(JP, A)

(58)調査した分野(Int.Cl., DB名)
G06K 7/10