



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I714579 B

(45)公告日：中華民國 110 (2021) 年 01 月 01 日

(21)申請案號：105113696

(22)申請日：中華民國 105 (2016) 年 05 月 03 日

(51)Int. Cl. : **G06F21/60 (2013.01)****G09C1/00 (2006.01)**

(30)優先權：2015/05/07 美國

62/158,420

2015/08/24 美國

62/209,166

2016/03/08 美國

15/064,191

(71)申請人：南韓商三星電子股份有限公司 (南韓) SAMSUNG ELECTRONICS CO., LTD. (KR)
南韓(72)發明人：張志任 CHANG, CHIHJEN (US)；貝克曼 麥可 BEKERMAN, MICHAEL
(US)；斯沃布里克 伊恩 SWARBRICK, IAN (GB)；韓森 克雷格 HANSON,
CRAIG (US)

(74)代理人：林孟閱；盧佩君；陳怡如

(56)參考文獻：

TW 201013417A

TW 201506789A

US 7113927B1

US 2006/0193395A1

US 2011/0157992A1

US 2014/0310534A1

審查人員：吳兆平

申請專利範圍項數：28 項 圖式數：4 共 31 頁

(54)名稱

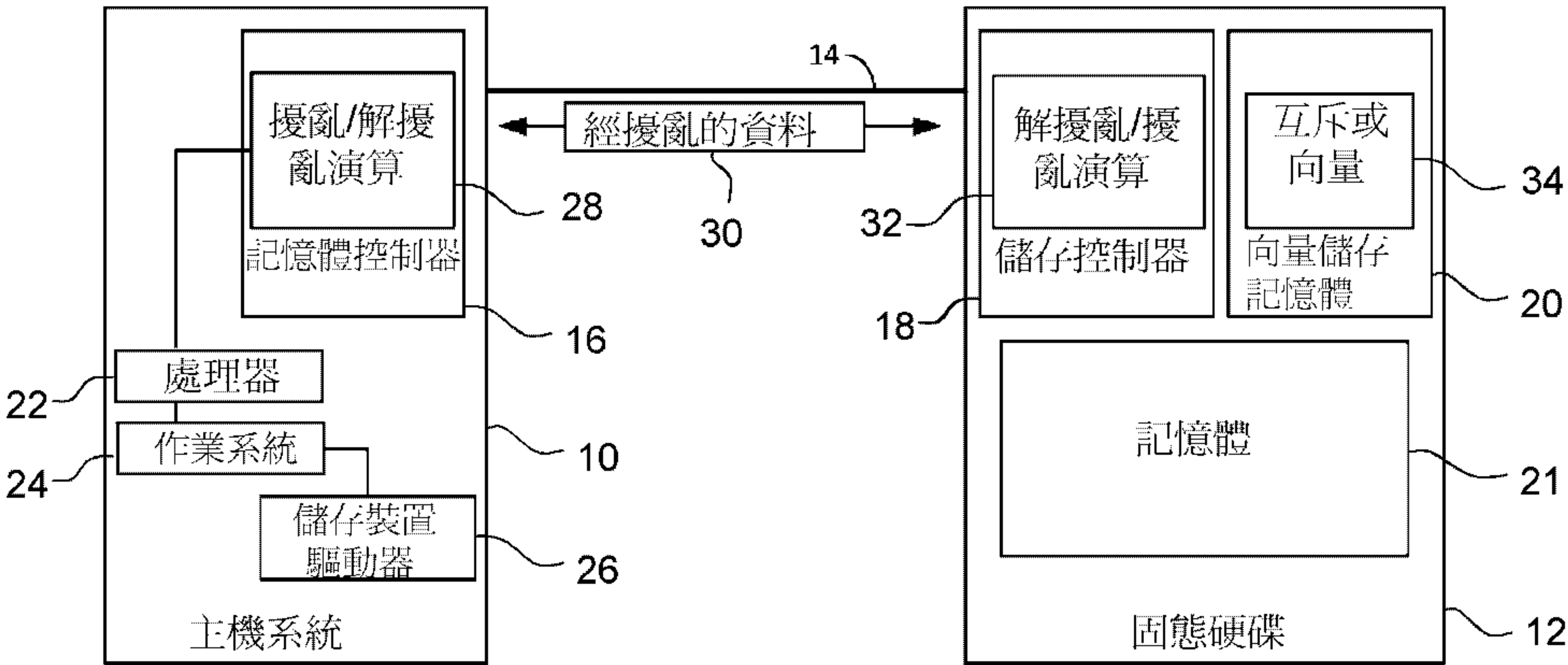
用於解擾亂與擾亂資料的方法及其系統、以及可執行軟體產品

(57)摘要

本發明提供一種用於解擾亂與擾亂資料的方法及其系統。對於解擾亂與擾亂記憶體通道的示例性實施例包括：對記憶體裝置執行訓練模式以發現經主機系統使用的互斥或向量，以擾亂資料；藉由記憶體裝置透過記憶體通道接收經擾亂的訓練資料，且對於對應的記憶位置的每一者儲存經擾亂的訓練資料作為互斥或向量；以及在記憶體裝置的功能模式中，對於特定記憶位置透過記憶體通道接收經擾亂的資料，且使用對於特定記憶位置儲存的互斥或向量，以在寫入至特定記憶位置之前解擾亂經擾亂的資料。

A method of descrambling and scrambling data and a system thereof are provided in the present invention. Example embodiments for descrambling and scrambling a memory channel comprise: executing a training mode for the memory device to discover XOR vectors used by the host system to scramble data; receiving the scrambled training data over memory channel by the memory device and storing the scrambled training data as the XOR vectors for each of the corresponding memory locations; and during a functional mode of the memory device, receiving the scrambled data over the memory channel for a specified memory location, and using the XOR vector stored for the specified memory location to descramble the scrambled data prior to writing to the specified memory location.

指定代表圖：



【圖1】

符號簡單說明：

10:主機系統

12:固態硬碟

14:記憶體通道

16:記憶體控制器

18:儲存控制器

20:向量儲存記憶體

21:記憶體

22:處理器

24:作業系統

26:儲存裝置驅動器

28:擾亂/解擾亂演算

30:資料

32:解擾亂/擾亂演算

34:互斥或向量



I714579

【發明摘要】

【中文發明名稱】用於解擾亂與擾亂資料的方法及其系統、以及可執行軟體產品

【英文發明名稱】METHOD FOR DESCRAMBLING AND SCRAMBLING DATA AND SYSTEM THEREOF, AND EXECUTABLE SOFTWARE PRODUCT

【中文】

本發明提供一種用於解擾亂與擾亂資料的方法及其系統。對於解擾亂與擾亂記憶體通道的示例性實施例包括：對記憶體裝置執行訓練模式以發現經主機系統使用的互斥或向量，以擾亂資料；藉由記憶體裝置透過記憶體通道接收經擾亂的訓練資料，且對於對應的記憶位置的每一者儲存經擾亂的訓練資料作為互斥或向量；以及在記憶體裝置的功能模式中，對於特定記憶位置透過記憶體通道接收經擾亂的資料，且使用對於特定記憶位置儲存的互斥或向量，以在寫入至特定記憶位置之前解擾亂經擾亂的資料。

【英文】

A method of descrambling and scrambling data and a system thereof are provided in the present invention. Example embodiments for descrambling and scrambling a memory channel comprise: executing a training mode for the memory device to

108-04-15

discover XOR vectors used by the host system to scramble data; receiving the scrambled training data over memory channel by the memory device and storing the scrambled training data as the XOR vectors for each of the corresponding memory locations; and during a functional mode of the memory device, receiving the scrambled data over the memory channel for a specified memory location, and using the XOR vector stored for the specified memory location to descramble the scrambled data prior to writing to the specified memory location.

【指定代表圖】圖1。

【代表圖之符號簡單說明】

- 10：主機系統
- 12：固態硬碟
- 14：記憶體通道
- 16：記憶體控制器
- 18：儲存控制器
- 20：向量儲存記憶體
- 21：記憶體
- 22：處理器
- 24：作業系統
- 26：儲存裝置驅動器
- 28：擾亂/解擾亂演算

108-04-15

30：資料

32：解擾亂/擾亂演算

34：互斥或向量

【特徵化學式】

無

【發明說明書】

【中文發明名稱】用於解擾亂與擾亂資料的方法及其系統、以及可執行軟體產品

【英文發明名稱】METHOD FOR DESCRAMBLING AND SCRAMBLING DATA AND SYSTEM THEREOF, AND EXECUTABLE SOFTWARE PRODUCT

〔相關申請案的交叉參考〕

【0001】本申請案主張於 2015 年 8 月 24 日提出申請的臨時專利申請案第 62/209166 號的權益，讓渡給本申請案之受讓人，所述臨時專利申請案的全部內容併入本案供參考。

【技術領域】

【0002】依據本發明的實施例的一或多個態樣是關於擾亂器/解擾亂器，且更特定地是關於一種用於固態硬碟（solid-state drive；SSD）通訊協定的改良的基於互斥或的擾亂器/解擾亂器。

【先前技術】

【0003】固態硬碟相異於標準的態隨機存取記憶體（dynamic random access memory；DRAM），其相異處在於主機需要能夠發送控制資訊至固態硬碟且接收由固態硬碟產生的狀態資訊。在主機系統與固態硬碟之間透過動態隨機存取記憶體通道的資料通訊

108-04-15

可能藉由資料擾亂的使用與錯誤修正碼（**error-correcting code**；**ECC**）保護及其他資料保護方法的選擇性地使用，而顯著地被複雜化。大部分藉由主機的記憶體控制器進行的擾亂方法包含產生偽隨機的（**pseudo-random**）但為確定性的（**deterministic**）圖案以及對將被發送的圖案與資料進行互斥或（**exclusive-or**）操作。與資料一起經互斥或操作的圖案值（**pattern value**）可基於固定的種子（**seed**）或種子與轉換的記憶體位址的一些組合。

【0004】 對於雙倍數據率（**DDR**）的形狀因素（**form factor**）儲存裝置，儲存裝置記憶體控制器需要能夠解擾亂透過記憶體匯流排接收的資料，以執行指令以及在儲存（**storage**）中儲存資料。相似地，對於自儲存（**storage**）擷取資料以正確地經發送至主機系統，儲存裝置記憶體控制器需要擾亂資料以使資料可藉由主機系統辨識。此需要儲存裝置記憶體控制器能夠應用由主機記憶體控制器應用的相同的擾亂及/或錯誤修正碼。此意味著擾亂演算需要是可逆的（**reversible**），且在一段時間內不可對於雙倍數據率通道上的資料具有相依性。

【0005】 藉由主機系統使用的擾亂演算的完整的反向工程（**reverse engineering**）是困難的，且即使已知擾亂演算，擾亂演算可能對於不同的供應商/平台而改變。

【0006】 所需的是用於固態硬碟通訊協定的改善的基於互斥或的擾亂器/解擾亂器，且優選地為不需要藉由主機記憶體控制器提供的擾亂演算的消息（**knowledge**）或完整的反向工程者。

【發明內容】

【0007】 示例性實施例提供用於解擾亂與擾亂記憶體通道的方法及系統。示例性實施例的態樣包括：對記憶體裝置執行訓練模式以發現經主機系統使用的互斥或向量，以擾亂資料。此為藉由輸入所有零訓練資料至對於記憶體裝置的所有記憶位置的擾亂演算，以產生透過記憶體通道傳輸至記憶體裝置的經擾亂的訓練資料，以致經擾亂的訓練資料相等於對應於記憶位置的互斥或向量。經擾亂的訓練資料接著藉由記憶體裝置透過記憶體通道被接收，且經擾亂的訓練資料對於對應的記憶位置的每一者被儲存為互斥或向量。在記憶體裝置的功能模式中，經擾亂的資料對於特定記憶位置透過記憶體通道被接收，且對於特定記憶位置儲存的互斥或向量經使用以在寫入至特定記憶位置之前解擾亂經擾亂的資料。

【0008】 根據此處所揭露的方法及系統，示例性實施例提供沒有藉由主機記憶體控制器提供的擾亂演算的消息（**knowledge**）或完整的反向工程的處理，以擾亂/解擾亂通道資料，且此處理不相依於任何藉由主機記憶體控制器提供的錯誤修正碼（**error correcting code**）演算。

【圖式簡單說明】

【0009】 結合附圖與以下的實施例的說明，本廣義發明概念的這

108-04-15

些特徵及/或其他特徵與效用將變的顯而易見且更容易地被理解，
在附圖中：

圖 1 是說明用於擾亂/解擾亂主機系統與固態硬碟之間的記憶體通道的系統的示例性實施例的方塊圖；

圖 2 是說明在主機系統上的習知的擾亂演算的操作的圖；

圖 3 是說明對於固態硬碟的用於解擾亂/擾亂記憶體通道的處理的流程圖；以及

圖 4A 與圖 4B 是說明在固態硬碟中藉由解擾亂演算進行的處理的圖。

【實施方式】

【0010】 現在將詳細參照本廣義發明概念的實施例，在附圖中說明所述實施例的實例，其中通篇中類似的參考編號指示類似元件。下文將闡述所述實施例，以參照圖式闡釋本廣義發明概念。

【0011】 參照以下詳細說明及圖式可更易於理解本發明的優點及特徵以及達成本發明的方法。然而，本廣義發明概念可以各種方式實施為諸多不同的實踐或執行形式，而不應被解釋為僅限於本文所述的實施例。更確切而言，提供該些實施例是為了使本揭露內容透徹及完整，且將會向熟習此項技術者充分傳達廣義發明概念，且本廣義發明概念是由隨附申請專利範圍界定。在圖式中，為視覺清楚起見，誇大了層以及區的厚度。

【0012】 除非本文中另外指明或上下文明顯矛盾，否則在闡述本

108-04-15

發明的上下文中（特別是在以下申請專利範圍的上下文中）使用用語「一」及「該」以及類似指稱應被解釋為涵蓋單數及複數。除非另外指出，否則用語「包括」、「具有」、「包含」及「含有」應被解釋為開放式用語（即，意指「包含，但不限於」）。

【0013】 此處所使用的用語「演算（algorithm）」或「模組（module）」意指，但不限於，執行某些任務的軟體或硬體構件，例如現場可程式化閘陣列（field programmable gate array；FPGA）或應用專用積體電路（application specific integrated circuit；ASIC）。演算或模組可有利地經配置成存在於可定址式儲存媒體且配置成在一或多個處理器上執行。因此，演算或模組可包括例如是構件（例如軟體構件、物件導向軟體構件（object-oriented software component）、類別構件及任務構件）、處理、功能、屬性、程序、次常式、程式碼段、驅動機、韌體、微碼、電路、資料、資料庫、資料結構、表、陣列及變數。為構件提供的功能及構件或模組可組合至較少的構件或模組中，抑或更被分成額外的構件及構件或模組。

【0014】 除非另外定義，否則本文所用全部技術及科學用語所具有的意義均相同於本發明所屬技術中的通常知識者所通常理解的意義。應注意，除非另有規定，否則本文所提供的任意及所有實例或示例性用語的使用僅旨在更佳地闡明廣義發明概念，而並非對本發明範圍的限制。此外，除非另外定義，否則不可過度解釋常用詞典中所定義的所有詞彙。

108-04-15

【0015】 本發明提供用於記憶體裝置通訊協定的基於互斥或的擾亂器/解擾亂器，其沒有藉由主機系統應用的擾亂及錯誤修正碼方法的消息或反向工程。此處所描述的方法可應用於擾亂/錯誤修正發生所在的不同種類的記憶體裝置或記憶體通道，但其將參照記憶體裝置包括固態硬碟（例如是單一、雙倍或四倍速率的形狀因素的固態硬碟）的實施例以進行說明。

【0016】 在固態硬碟的訓練模式中，擾亂遮罩值（scramble mask value）在此處亦屬於互斥或向量，互斥或向量經主機系統所使用以在固態硬碟中對於每一記憶位置擾亂資料。擾亂遮罩值是藉由使用訓練序列（training sequence）被發現，且擾亂遮罩值經儲存在固態硬碟中。在固態硬碟的功能模式中，擾亂遮罩值或互斥或向量接著經使用以透過記憶體通道分別解擾亂與擾亂經接收及傳輸的資料。

【0017】 圖 1 是說明用於擾亂/解擾亂主機系統與雙倍數據率形狀因素固態硬碟之間的雙倍數據率記憶體通道的系統的示例性實施例的方塊圖，所述系統沒有藉由主機系統應用的先前（a-priori）消息或擾亂演算的反向工程。

【0018】 所述系統包含透過記憶體通道 14 耦合至固態硬碟 12 的主機系統 10。如眾所皆知，固態硬碟不具有移動部件以儲存資料，且不需要持續的電源以保持資料。與此揭露相關的主機系統 10 的構件包含處理器 22、作業系統（operating system；OS）24 以及耦合至記憶體通道 14 的記憶體控制器 16。記憶體控制器 16 是處理

108-04-15

進出於主機的記憶體（在此所示如固態硬碟 12）的資料流（flow of data）的數位電路。記憶體控制器 16 可為分開的晶片，或整合至另一晶片（如處理器 22）。記憶體控制器 16 可額外地提供藉由擾亂/解擾亂演算 28 進行的記憶體擾亂特徵，其將使用者資料轉換至記憶體而進入偽隨機的圖案中。

【0019】 在固態硬碟 12 經執行如雙倍數據率形狀因素固態硬碟且記憶體通道 14 包含雙倍數據率記憶體通道的實施例中，雙倍數據率形狀因素固態硬碟可藉由在記憶體匯流排時脈訊號（clock signal）的上升邊際（rising edge）與下降邊際（falling edge）兩者上轉換資料而加倍（double）雙倍數據率記憶體通道的使用。

【0020】 固態硬碟 12 的關鍵構件是儲存控制器 18 以及用以自主機系統 10 儲存資料的記憶體 21。儲存控制器 18 處理儲存在記憶體 21 的資料，且透過記憶體通道 14 而經由通訊協定與主機系統通訊。記憶體 21 可包含任一種類的非揮發性隨機存取記憶體（non-volatile random-access memory；NVRAM），其包含快閃記憶體（flash memory）、鐵電隨機存取記憶體（ferroelectric RAM；F-RAM）、磁阻隨機存取記憶體（magnetoresistive RAM；MRAM）、相變化記憶體（phase-change memory；PCM）、millipede 記憶體及其類似者。

【0021】 圖 2 是說明在主機系統上的習知的擾亂/解擾亂演算 28 的操作的圖。在操作中，主機的記憶體控制器 16 接收將被儲存在固態硬碟 12 中的資料 206 以及固定的種子（fixed seed）與記憶體

108-04-15

位址 200。擾亂/解擾亂演算 28 接著對於每一雙倍數據率通道循環產生在此屬於互斥或向量 202 的隨機種子（例如是位元圖案）。在一實施例中，可使用線性回饋移位暫存器（Linear Feedback Shift Register；LFSR）204 或藉由使用固定種子或固定種子與轉換的記憶體位址 200 的組合的其他機制（mechanism）產生互斥或向量 202。擾亂/解擾亂演算 28 在互斥或向量 202 上進行互斥或操作 208，且資料 206 在給定的循環中進入記憶體通道 14 以產生經擾亂的資料 30。線性回饋移位暫存器 204 可使用回饋多項式 210 以產生互斥或向量 202。經擾亂的資料 30 接著透過記憶體通道 14 被發送至固態硬碟 12、被解擾亂以及被儲存至記憶體 21。

【0022】對於自固態硬碟 12 的使用者資料與狀態資訊將被正確地發送回主機，藉由主機的記憶體控制器 16 使用的相同的轉換須在固態硬碟 12 中被應用。此需要固態硬碟的製造者對在各種主機系統中所使用的擾亂演算作反向工程，以使固態硬碟相容於所述主機系統 10。此外，即使固態硬碟製造者已知主機的擾亂演算，擾亂演算可對於不同的主機供應商/平台而改變，而需要將在固態硬碟 12 中被實施的不同的擾亂/解擾亂方法。

【0023】此處所描述的示例性實施例提供對於固態硬碟解擾亂/擾亂記憶體通道的方法及系統，其沒有藉由主機的記憶體控制器應用的消息或反向工程。所述示例性實施例應用在主機系統 10 上安裝與執行的儲存裝置驅動器 26 以及藉由固態硬碟儲存控制器 18 執行的解擾亂/擾亂演算 32，以致解擾亂自主機系統 10 接收的經

108-04-15

擾亂的資料 30，且擾亂自記憶體 21 被擷取且將被發送至主機系統 10 的資料。如眾所皆知，裝置驅動器為提供軟體介面至經附加的硬體元件（在此情況為固態硬碟 12）的電腦程式，使作業系統 24 及其他的電腦程式使用所述裝置的硬體功能。

【0024】 由於與資料 206 經互斥或操作的互斥或向量 202 可基於固定種子及/或固定種子與轉換的記憶體位址 200 的組合，對於在固態硬碟 12 上的任何給定的實體的記憶位置，儲存裝置驅動器 26 經設置以基於對於所有記憶位置的零資料的訓練序列決定藉由主機的擾亂/解擾亂演算 28 對於每一記憶位置使用的互斥或向量 202。互斥或向量 202 接著透過記憶體通道 14 經發送至儲存控制器 18，且經儲存為互斥或向量 34。

【0025】 依據示例性實施例的一態樣，固態硬碟 12 亦經提供予向量儲存記憶體 20，其用以儲存自主機系統 10 發現的互斥或向量 34。任何在給定的記憶體位址的經儲存於記憶體 21 中的資料接著在使用經儲存在向量儲存記憶體 20 中的互斥或向量 34 的擷取中對於所述記憶體位址被解擾亂。

【0026】 在一實施例中，向量儲存記憶體 20 可經實施為靜態隨機存取記憶體（SRAM）或一組暫存器。在一實施例中，向量儲存記憶體 20 可位於儲存控制器 18 的內部、與儲存控制器 18 及記憶體 21 兩者分離或為記憶體 21 的部件。

【0027】 圖 3 是說明對於固態硬碟的用於解擾亂/擾亂經由記憶體通道傳輸的資料的處理的流程圖。所述處理可以對於固態硬碟 12

108-04-15

執行訓練模式開始，以發現藉由主機系統使用的互斥或向量 202 以擾亂資料，所述擾亂資料是藉由：輸入所有零訓練資料至對於固態硬碟 12 的所有記憶位置的擾亂/解擾亂演算 28，以產生透過記憶體通道 14 傳輸至記憶體 21 的經擾亂的訓練資料 30，以致經擾亂的訓練資料 30 相等於對應於所述記憶位置的互斥或向量（方塊 300）。在一實施例中，訓練模式可被在主機系統 10 上的儲存裝置驅動器 26 啟動以及進行。

【0028】 固態硬碟 12 透過記憶體通道接收經擾亂的訓練資料，且對於對應的記憶位置的每一者儲存經擾亂的訓練資料作為互斥或向量 34（方塊 302）。

【0029】 在一實施例中，固態硬碟儲存控制器 18 可接收經擾亂的訓練資料，且解擾亂/擾亂演算 32 可儲存互斥或向量。依據一實施例，固態硬碟 12 的向量儲存記憶體 20 被使用以儲存在訓練模式中被發現的互斥或向量 34。一旦在固態硬碟 12 中對於每一記憶位置的互斥或向量 34 被發現且儲存，儲存裝置驅動器 26 可通知固態硬碟 12 訓練模式已完成。

【0030】 在記憶體裝置的訓練模式之後且功能模式中，記憶體裝置對於特定記憶位置透過記憶體通道接收經擾亂的資料，且使用對於特定記憶位置儲存的互斥或向量，以在寫入至特定記憶位置之前解擾亂資料（方塊 304）。

【0031】 在一實施例中，固態硬碟儲存控制器 18 可接收經擾亂的資料，且解擾亂/擾亂演算 32 可使用互斥或向量 34 以解擾亂資料。

108-04-15

【0032】 當在功能模式中自特定記憶位置讀取資料時，記憶體裝置擷取資料且使用對於特定記憶位置經儲存的互斥或向量，以在透過記憶體通道傳輸經擾亂的資料至主機系統之前擾亂資料（方塊 306）。

【0033】 圖 4A 與圖 4B 是分別說明當經擾亂的資料自主機系統被接收時，以及當擾亂自記憶體發送至主機系統的資料時，在固態硬碟 12 中藉由解擾亂/擾亂演算 32 進行的處理的圖。在圖 4A 與圖 4B 兩者中，解擾亂/擾亂演算 32 操作經接收的資料以及記憶體匯流排位址。在圖 4A 中，經接收的資料 400 代表自主機系統 10 的經擾亂的資料，且解擾亂/擾亂演算 32 使用記憶體匯流排位址 402 以對於特定的記憶位址自向量儲存記憶體 20 擷取互斥或向量 404。解擾亂/擾亂演算 32 對於互斥或向量 404 與經接收的資料 400 進行互斥或操作 410 以產生經解擾亂的資料 412，所述經解擾亂的資料 412 接著被儲存在特定記憶位置中。

【0034】 在圖 4B 中，經接收的資料 400' 代表自記憶體 21 讀取的資料，且解擾亂/擾亂演算 32 使用 DDR 記憶體匯流排位址 402' 以對於特定記憶位置自向量儲存記憶體 20 擷取互斥或向量 404'。解擾亂/擾亂演算 32 對於互斥或向量 404' 與經擷取的資料 400 進行互斥或操作 410 以在透過記憶體通道 14 傳輸經擾亂的資料 414 至主機系統 10 之前產生經擾亂的資料 414。

【0035】 依據示例性的實施例，此處所揭露的用以解擾亂與擾亂固態硬碟 12 的記憶體通道 14 的處理在沒有藉由主機的記憶體控

108-04-15

制器 16 提供的擾亂演算的完整的反向工程或消息的情況下擾亂/解擾亂通道資料。此外，所述處理不相依於藉由主機的記憶體控制器 16 提供的任何錯誤修正碼演算。

【0036】 如上所述關於圖 3 的處理，用於功能模式的上下文中的用語「資料」意於包含在主機系統 10 與固態硬碟 12 之間傳輸的各種種類的資料，其包含：控制/描述資料、狀態資料、使用者資料以及控制資料。

【0037】 在控制/描述資料的情況下，如上所述，解擾亂/擾亂演算 32 可在訓練模式中對於每一對應的控制/描述記憶位置儲存互斥或向量，且使用互斥或向量以在功能模式中解擾亂控制/描述資料。

【0038】 在狀態資料的情況下，如上所述，解擾亂/擾亂演算 32 可在訓練模式中對於每一對應的狀態記憶位置儲存互斥或向量，且在功能模式中使用互斥或向量以擾亂狀態資料。若在主機系統上 10 的錯誤修正碼被致能（enabled），解擾亂/擾亂演算 32 可將正確的錯誤修正碼的編碼字元附加於經擾亂的資料。

【0039】 在使用者資料與控制資料的情況下，如上所述，解擾亂/擾亂演算 32 可在訓練模式中對於每一對應的使用者資料記憶位置儲存互斥或向量，以及在功能模式中且在記憶體 21 的讀取中使用互斥或向量以擾亂使用者資料與控制資料。對於在功能模式中寫入至記憶體 21，如上所述，解擾亂/擾亂演算 32 在寫入至記憶體 21 之前解擾亂使用者資料與控制資料。需注意讀取使用者資料與寫入使用者資料可分享相同的記憶位置或使用不同的記憶位置。

108-04-15

在對於讀取與寫入使用者資料分享相同的記憶位置的情況下，對於儲存互斥或向量的儲存空間的需求可被減少。

【0040】 因此，向量儲存記憶體 20 可被分隔成不同區域（未繪示）以儲存不同種類的資料的互斥或向量。在一實施例中，向量儲存記憶體 20 可包含控制/描述資料向量區域、狀態資料向量區域、使用者資料向量區域以及控制資料向量區域中的一或多個。

【0041】 在一實施例中，若主機系統 10 使錯誤修正碼致能（enabled），則儲存裝置驅動器 26 可經設置以產生如在訓練模式中經輸入至擾亂/解擾亂演算 28 的訓練資料的所有零錯誤修正碼的編碼字元。

【0042】 最常見的單一錯誤修正與雙錯誤檢測（single-error correcting and double-error detecting；SECDED）的錯誤修正碼的實施導致對於所有零資料為所有零編碼字元，但某些則不是。對於系統 10 的錯誤修正碼的實施不導致對於所有零資料為所有零編碼字元的情況，方塊 300 可將訓練階段劃分為兩個步驟。

【0043】 在第一步驟中，儲存裝置驅動器 26 可使主機的記憶體控制器 16 的擾亂失能，接著輸入所有的零訓練資料至擾亂/解擾亂演算 28 以決定其為零或非零。接下來，在每一資料循環中對於所有記憶位置的錯誤修正碼的編碼字元的位元位置與其值被儲存控制器 18 與系統韌體紀錄。

【0044】 在第二步驟中，儲存裝置驅動器 26 使主機的記憶體控制器 16 的擾亂致能，發送自第一步驟使用錯誤修正碼的編碼字元的

108-04-15

所有的零至擾亂/解擾亂演算 28 而作為訓練資料，且解擾亂/擾亂演算 32 在向量儲存記憶體 20 中對於所有的記憶位置記錄互斥或向量。對於非零的錯誤修正碼的編碼字元，此處理應指出對於非經擾亂的錯誤修正碼的編碼字元產生 1 的每個位元位置，在訓練中提取（capture）的對應的互斥或向量位元應被反轉（inverse）。

【0045】 本發明可被廣泛地應用至經附加至任何經擾亂的通道且需要與主機交換資訊的非動態隨機存取記憶體（non-DRAM）的記憶體裝置的任何應用。

【0046】 在一實施例中，解擾亂/擾亂演算 32 經實施而作為軟體構件。在另一實施例中，解擾亂/擾亂演算 32 可經實施而作為硬體與軟體的組合。儘管解擾亂/擾亂演算 32、儲存控制器 18 與向量儲存記憶體 20 經顯示為單一構件，每一者的功能可經結合成為較小的或較大的數量的模組/構件。舉例而言，在一實施例中，解擾亂/擾亂演算 32 可經實施而對於解擾亂演算作為第一軟體構件且對於擾亂演算作為第二軟體構件。在另一實施例中，解擾亂/擾亂演算 32、儲存控制器 18 與向量儲存記憶體 20 可經實施而作為一積體構件（integrated component）。

【0047】 示例性實施例的擾亂/解擾亂系統可經應用到從客戶至企業的廣泛範圍的儲存市場，其可經應用到對於單一獨立（standalone）機器（例如是桌上型電腦（desktop）、筆記型電腦（laptop）、工作站（workstation）、伺服器（server）及其類似者）、儲存陣列（storage array）、軟體定義儲存（software-define storage；

108-04-15

SDS)、應用特定儲存(application-specific storage)、虛擬機器(virtual machine; VM)、虛擬桌面基礎結構(virtual desktop infrastructure; VDI)、內容傳遞網路(content distribution network; CDN)及其類似者的磁碟。

【0048】 在一實施例中，舉例而言，固態硬碟 12 的記憶體 21 可由複數個非揮發性記憶體晶片(例如是複數個快閃記憶體)形成。作為另一實例，記憶體 21 可由不同種類的非揮發性記憶體晶片(例如是相變化隨機存取記憶體(PRAM)、鐵電隨機存取記憶體(FRAM)、磁阻隨機存取記憶體(MRAM)等等)形成而並非快閃記憶體晶片。作為另一選擇，記憶體 21 可由揮發性記憶體(亦即動態隨機存取記憶體(DRAM)或靜態隨機存取記憶體(SRAM))形成，且可具有兩個或更多種類的記憶體混合的混合型式(hybrid type)。

【0049】 用於解擾亂與擾亂藉由記憶體裝置的記憶體通道傳輸的資料的方法與系統已被揭露。本發明已根據經顯示的示例性實施例而經記載，且在不脫離本發明的精神和範圍內，可對實施例作更動。舉例而言，示例性實施例可使用硬體、軟體、含有程式指令的電腦可讀取的媒體或其組合而經實施。依據本發明的所寫的軟體將被儲存在電腦可讀取的媒體的某些形式(例如是記憶體、硬碟或 CD/DVD-ROM)，且被處理器所執行。因此，本發明所屬領域中具有通常知識者可在不偏離後附的申請專利範圍的精神和範圍的情況下作許多的更動。

【符號說明】**【0050】**

- 10：主機系統
- 12：固態硬碟
- 14：記憶體通道
- 16：記憶體控制器
- 18：儲存控制器
- 20：向量儲存記憶體
- 21：記憶體
- 22：處理器
- 24：作業系統
- 26：儲存裝置驅動器
- 28：擾亂/解擾亂演算
- 30、206、400、400'、412、414：資料
- 32：解擾亂/擾亂演算
- 34、202：互斥或向量
- 200：記憶體位址
- 204：線性回饋移位暫存器
- 208、410：互斥或操作
- 210：回饋多項式
- 300、302、304、306：方塊

108-04-15

402、402’：記憶體匯流排位址

404、404’：互斥或向量

【發明申請專利範圍】

【第1項】一種用於解擾亂與擾亂資料的方法，所述資料是經由記憶體裝置的記憶體通道傳輸的資料，所述記憶體通道耦合至所述主機系統，所述用於解擾亂與擾亂資料的方法包括：

對所述記憶體裝置執行訓練模式以發現經所述主機系統使用的互斥或向量，以擾亂所述資料，所述擾亂所述資料是藉由：

輸入所有零訓練資料至對於所述記憶體裝置的所有記憶體位置的擾亂演算，所述擾亂演算以產生透過所述記憶體通道傳輸至所述記憶體裝置的經擾亂的訓練資料，以致所述經擾亂的訓練資料相等於對應於所述記憶位置的所述互斥或向量；

藉由所述記憶體裝置透過所述記憶體通道自所述擾亂演算接收所述經擾亂的訓練資料，且對於對應的所述記憶位置的每一者儲存所述經擾亂的訓練資料作為所述互斥或向量；以及

在所述訓練模式之後且在所述記憶體裝置的功能模式中，藉由所述記憶體裝置對於特定記憶位置透過所述記憶體通道接收經擾亂的資料，且使用對於所述特定記憶位置儲存的所述互斥或向量的一個互斥或向量，以在寫入至所述特定記憶位置之前解擾亂所述經擾亂的資料。

【第2項】如申請專利範圍第1項所述的用於解擾亂與擾亂資料的方法，更包括：

109-10-26

當在所述功能模式中自所述特定記憶位置讀取所述資料時，擷取所述資料且使用對於所述特定記憶位置儲存的所述互斥或向量以在透過所述記憶體通道傳輸所述經擾亂的資料至所述主機系統之前擾亂所述資料。

【第3項】如申請專利範圍第1項所述的用於解擾亂與擾亂資料的方法，其中在所述主機系統上的儲存裝置驅動器啟動所述訓練模式。

【第4項】如申請專利範圍第1項所述的用於解擾亂與擾亂資料的方法，其中在所述訓練模式中在所述記憶體裝置上的儲存控制器接收所述經擾亂的訓練資料，且儲存控制器執行解擾亂演算與擾亂演算並儲存所述互斥或向量。

【第5項】如申請專利範圍第4項所述的用於解擾亂與擾亂資料的方法，其中所述記憶體裝置包含儲存所述互斥或向量的向量儲存記憶體。

【第6項】如申請專利範圍第1項所述的用於解擾亂與擾亂資料的方法，其中在所述功能模式中接收所述經擾亂的資料包括：

藉由在所述記憶體裝置上的解擾亂演算與擾亂演算對於所述特定記憶位置自所述記憶體裝置的向量儲存記憶體擷取所述互斥或向量，且對所述互斥或向量與所述經擾亂的資料進行互斥或操作以產生解擾亂的資料，所述解擾亂的資料接著被儲存在所述特定記憶位置中。

109-10-26

【第7項】如申請專利範圍第1項所述的用於解擾亂與擾亂資料的方法，其中在所述功能模式中接收的所述經擾亂的資料包含控制/描述資料、狀態資料、使用者資料及控制資料中的至少其中之一。

【第8項】如申請專利範圍第7項所述的用於解擾亂與擾亂資料的方法，其中當所述經擾亂的資料包含所述控制/描述資料時，在所述記憶體裝置上的解擾亂演算與擾亂演算在所述訓練模式中對於每一對應的控制/描述記憶位置儲存所述互斥或向量。

【第9項】如申請專利範圍第8項所述的用於解擾亂與擾亂資料的方法，其中在所述解擾亂演算與所述擾亂演算使用所述互斥或向量以在所述功能模式中解擾亂所述控制/描述資料。

【第10項】如申請專利範圍第7項所述的用於解擾亂與擾亂資料的方法，其中當所述經擾亂的資料包含所述狀態資料時，在所述記憶體裝置上的解擾亂演算與擾亂演算在所述訓練模式中對於每一對應的狀態記憶位置儲存所述互斥或向量。

【第11項】如申請專利範圍第10項所述的用於解擾亂與擾亂資料的方法，其中在所述解擾亂演算與所述擾亂演算使用所述互斥或向量以在所述功能模式中擾亂所述狀態資料。

【第12項】如申請專利範圍第7項所述的用於解擾亂與擾亂資料的方法，其中當所述經擾亂的資料包含所述使用者資料以及所述控制資料時，在所述記憶體裝置上的解擾亂演算與擾亂演算在所述訓練模式中對於每一對應的使用者資料記憶位置儲存所述互斥或向量。

109-10-26

【第13項】如申請專利範圍第12項所述的用於解擾亂與擾亂資料的方法，其中在所述解擾亂演算與所述擾亂演算在所述功能模式中的所述記憶體裝置的讀取中使用所述互斥或向量以擾亂所述使用者資料與所述控制資料，以及在所述功能模式中對於寫入至所述記憶體裝置，所述解擾亂演算在寫入至所述記憶體裝置之前解擾亂所述使用者資料與所述控制資料。

【第14項】如申請專利範圍第7項所述的用於解擾亂與擾亂資料的方法，更包括：

在所述記憶體裝置上的向量儲存記憶體中儲存所述互斥或向量，其中所述向量儲存記憶體經分隔成包括控制/描述資料向量區域、狀態資料向量區域、使用者資料向量區域及控制資料向量區域中的一或多個的不同區域，以對於對應的資料的種類儲存所述互斥或向量。

【第15項】一種用於解擾亂與擾亂資料的系統，所述資料是經由記憶體裝置的記憶體通道傳輸的資料，所述記憶體通道耦合至所述主機系統，所述用於解擾亂與擾亂資料的系統包括：

儲存裝置驅動器，經安裝在所述主機系統上，所述儲存裝置驅動器對所述記憶體裝置執行訓練模式以發現經所述主機系統使用的互斥或向量以擾亂所述資料，所述擾亂所述資料是藉由：

輸入所有零訓練資料至對於所述記憶體裝置的所有記憶位置的擾亂演算，所述擾亂演算以產生透過所述記憶體通道傳輸至所述記憶體裝置的經擾亂的訓練資料，以致所述經

109-10-26

擾亂的訓練資料相等於對應於所述記憶位置的所述互斥或向量；以及

儲存控制器，在所述記憶體裝置上，且所述儲存控制器經設置以：

透過所述記憶體通道自所述擾亂演算接收所述經擾亂的訓練資料，且對於對應的所述記憶位置的每一者儲存所述經擾亂的訓練資料作為所述互斥或向量；以及

在所述訓練模式之後且在所述記憶體裝置的功能模式中，對於特定記憶位置透過所述記憶體通道接收經擾亂的資料，且使用對於所述特定記憶位置儲存的所述互斥或向量的一個互斥或向量，以在寫入至所述特定記憶位置之前解擾亂所述經擾亂的資料。

【第16項】如申請專利範圍第15項所述的用於解擾亂與擾亂資料的系統，其中當在所述功能模式中自所述特定記憶位置讀取所述資料時，所述記憶體裝置擷取所述資料且使用對於所述特定記憶位置儲存的所述互斥或向量以在透過所述記憶體通道傳輸所述經擾亂的資料至所述主機系統之前擾亂所述資料。

【第17項】如申請專利範圍第15項所述的用於解擾亂與擾亂資料的系統，其中在所述訓練模式中在所述記憶體裝置上的儲存控制器接收所述經擾亂的訓練資料，且儲存控制器執行解擾亂演算並儲存所述互斥或向量。

【第18項】如申請專利範圍第17項所述的用於解擾亂與擾亂資料的系統，其中所述記憶體裝置包含儲存所述互斥或向量的向量儲存記憶體。

【第19項】如申請專利範圍第15項所述的用於解擾亂與擾亂資料的系統，其中當在所述功能模式中接收所述經擾亂的資料時，在所述記憶體裝置上的解擾亂演算與擾亂演算對於所述特定記憶位置自所述記憶體裝置的向量儲存記憶體擷取所述互斥或向量，且對所述互斥或向量與所述經擾亂的資料進行互斥或操作以產生解擾亂的資料，所述解擾亂的資料接著被儲存在所述特定記憶位置中。

【第20項】如申請專利範圍第15項所述的用於解擾亂與擾亂資料的系統，其中在所述功能模式中接收的所述經擾亂的資料包含控制/描述資料、狀態資料、使用者資料及控制資料中的至少其中之一。

【第21項】如申請專利範圍第20項所述的用於解擾亂與擾亂資料的系統，其中當所述經擾亂的資料包含所述控制/描述資料時，在所述記憶體裝置上的解擾亂演算與擾亂演算在所述訓練模式中對於每一對應的控制/描述記憶位置儲存所述互斥或向量。

【第22項】如申請專利範圍第21項所述的用於解擾亂與擾亂資料的系統，其中所述解擾亂演算與所述擾亂演算使用所述互斥或向量以在所述功能模式中解擾亂所述控制/描述資料。

109-10-26

【第23項】如申請專利範圍第20項所述的用於解擾亂與擾亂資料的系統，其中當所述經擾亂的資料包含所述狀態資料時，在所述記憶體裝置上的解擾亂演算與擾亂演算在所述訓練模式中對於每一對應的狀態記憶位置儲存所述互斥或向量。

【第24項】如申請專利範圍第23項所述的用於解擾亂與擾亂資料的系統，其中所述解擾亂演算與所述擾亂演算使用所述互斥或向量以在所述功能模式中擾亂所述狀態資料。

【第25項】如申請專利範圍第20項所述的用於解擾亂與擾亂資料的系統，其中當所述經擾亂的資料包含所述使用者資料以及所述控制資料時，在所述記憶體裝置上的解擾亂演算與擾亂演算在所述訓練模式中對於每一對應的使用者資料記憶位置儲存所述互斥或向量。

【第26項】如申請專利範圍第25項所述的用於解擾亂與擾亂資料的系統，其中所述解擾亂演算與所述擾亂演算在所述功能模式中的所述記憶體裝置的讀取中使用所述互斥或向量以擾亂所述使用者資料與所述控制資料，以及在所述功能模式中對於寫入至所述記憶體裝置，所述解擾亂演算在寫入至所述記憶體裝置之前解擾亂所述使用者資料與所述控制資料。

【第27項】如申請專利範圍第20項所述的用於解擾亂與擾亂資料的系統，更包括：在所述記憶體裝置上的向量儲存記憶體中儲存所述互斥或向量，其中所述向量儲存記憶體經分隔成包括控制/描述資料向量區域、狀態資料向量區域、使用者資料向量區域及控

制資料向量區域中的一或多個的不同區域，以對於對應的資料的種類儲存所述互斥或向量。

【第28項】一種儲存於非暫態電腦可讀取的媒體的可執行軟體產品，所述可執行軟體產品包含用於解擾亂與擾亂資料的程式指令，所述資料是經由記憶體裝置的記憶體通道傳輸的資料，所述記憶體通道耦合至所述主機系統，所述程式指令用於：

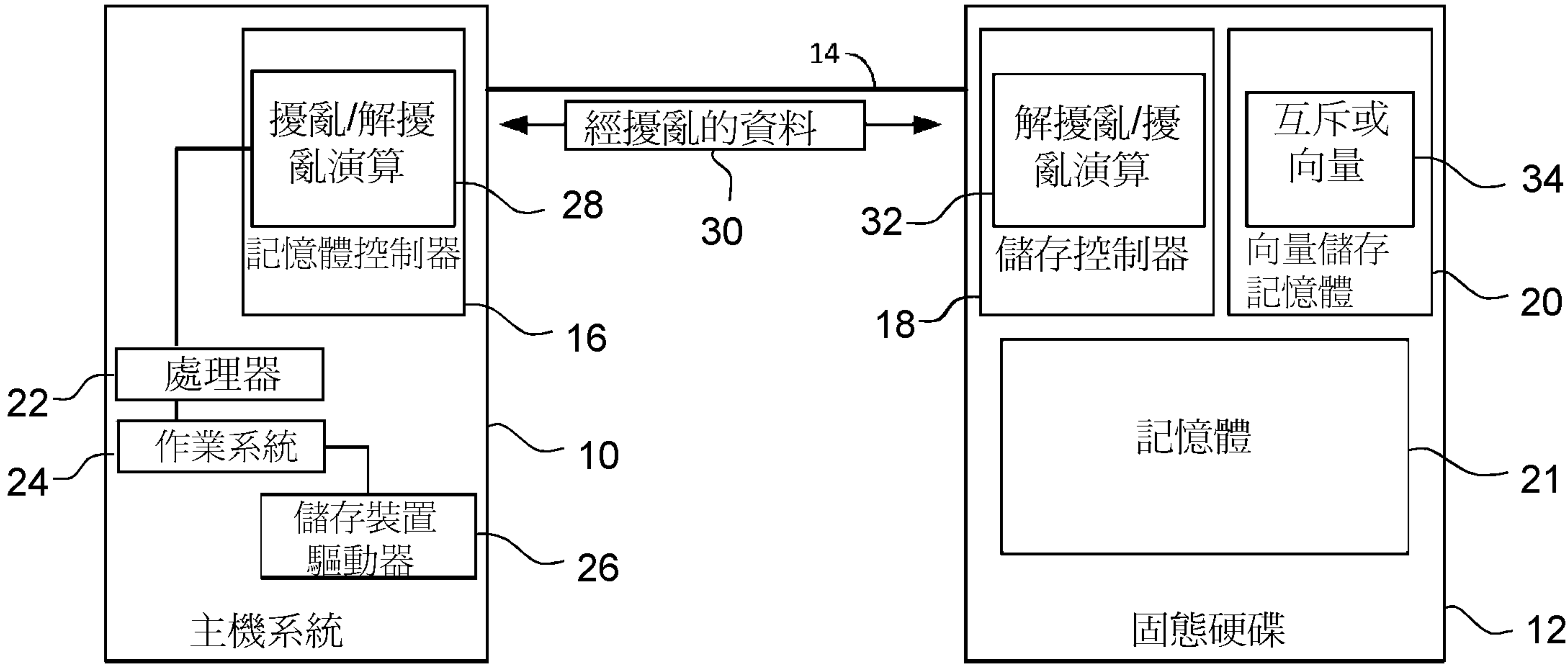
對所述記憶體裝置執行訓練模式以發現經所述主機系統使用的互斥或向量，以藉由下述方式擾亂所述資料：

輸入所有零訓練資料至對於所述記憶體裝置的所有記憶位置的擾亂演算，所述擾亂演算以產生透過所述記憶體通道傳輸至所述記憶體裝置的經擾亂的訓練資料，以致所述經擾亂的訓練資料相等於對應於所述記憶位置的所述互斥或向量；

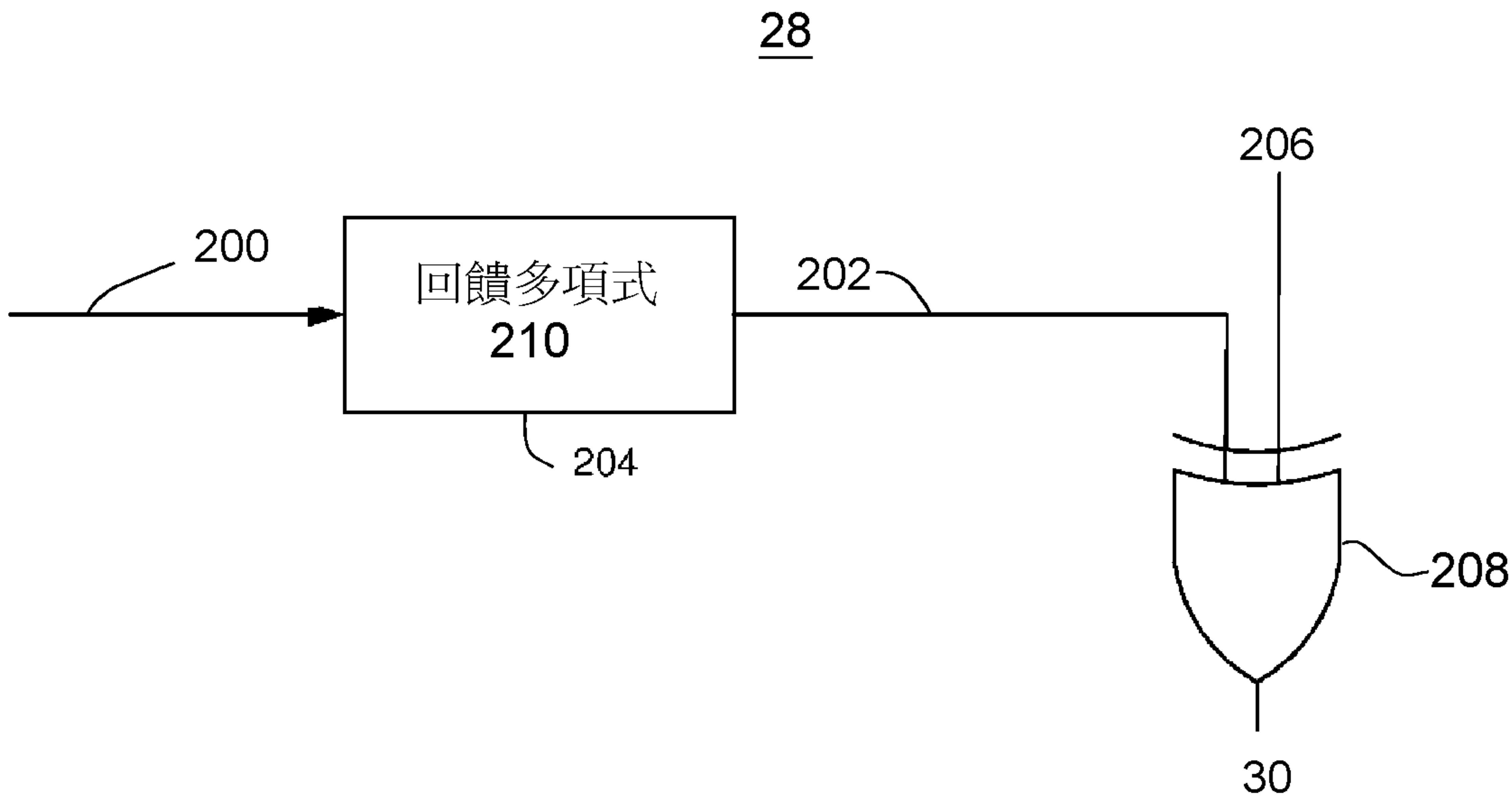
藉由所述記憶體裝置透過所述記憶體通道自所述擾亂演算接收所述經擾亂的訓練資料，且對於對應的所述記憶位置的每一者儲存所述經擾亂的訓練資料作為所述互斥或向量；以及

在所述訓練模式之後且在所述記憶體裝置的功能模式中，藉由所述記憶體裝置對於特定記憶位置透過所述記憶體通道接收經擾亂的資料，且使用對於所述特定記憶位置儲存的所述互斥或向量的一個互斥或向量，以在寫入至所述特定記憶位置之前解擾亂所述經擾亂的資料。

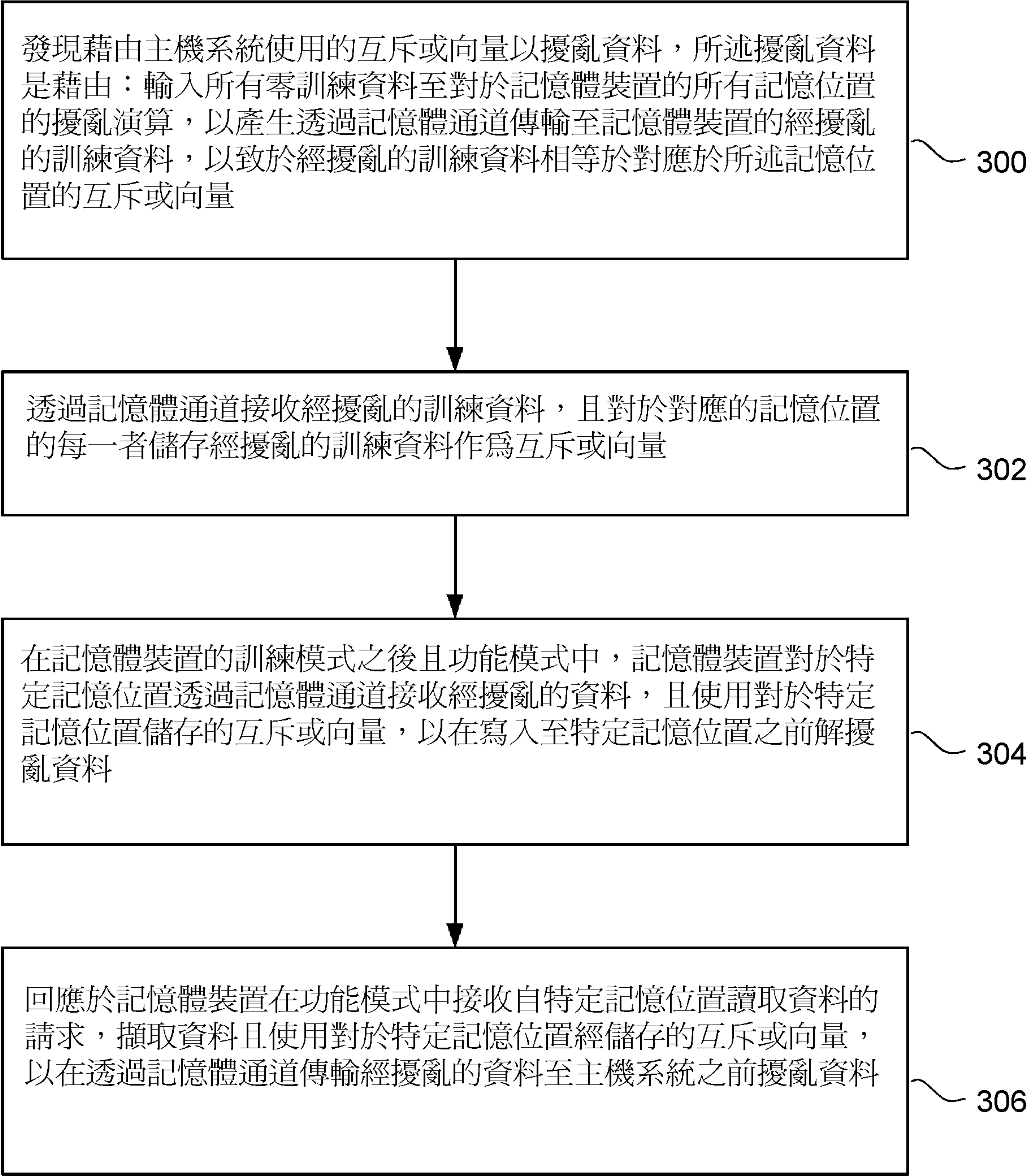
【發明圖式】



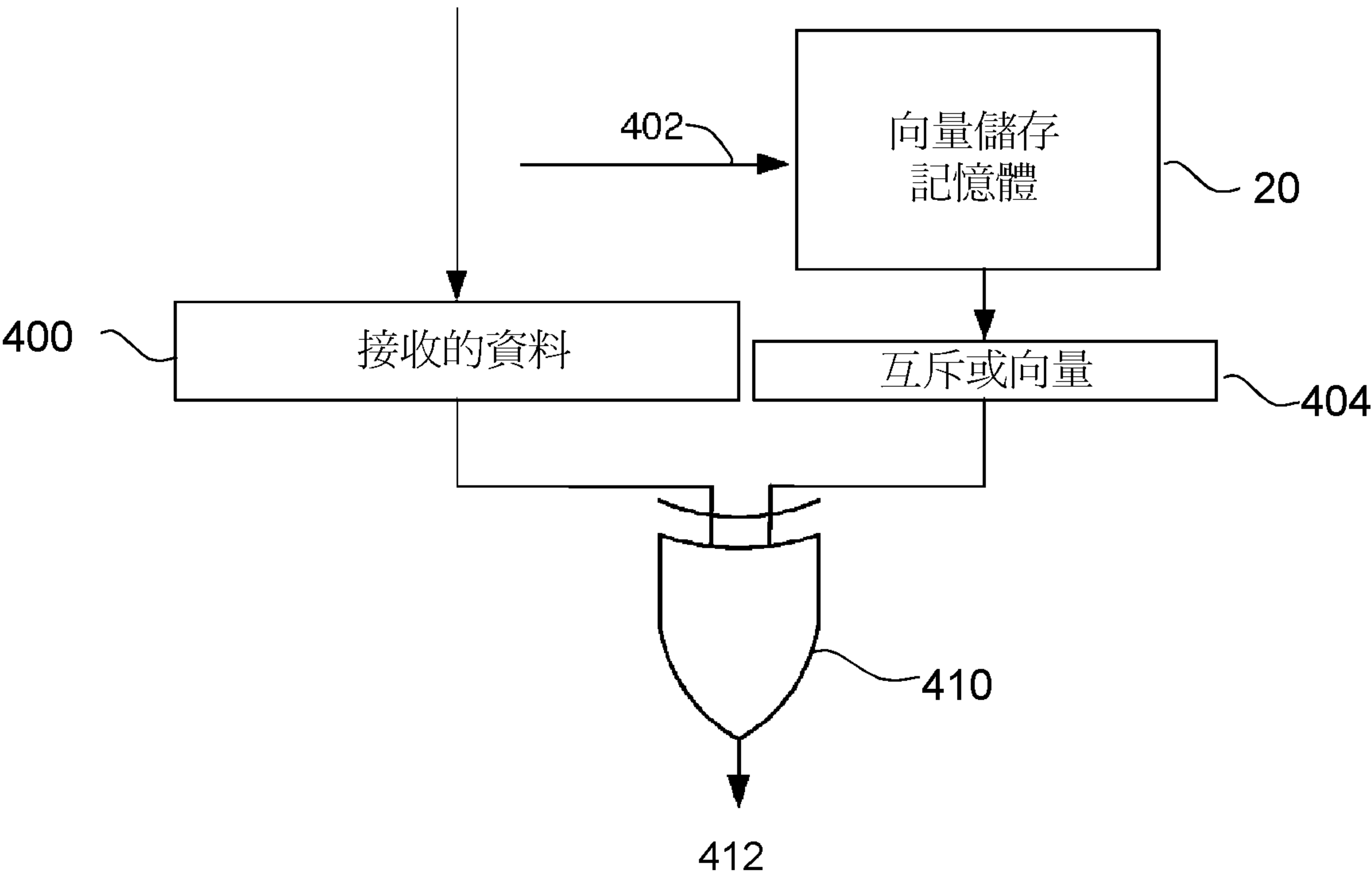
【圖1】



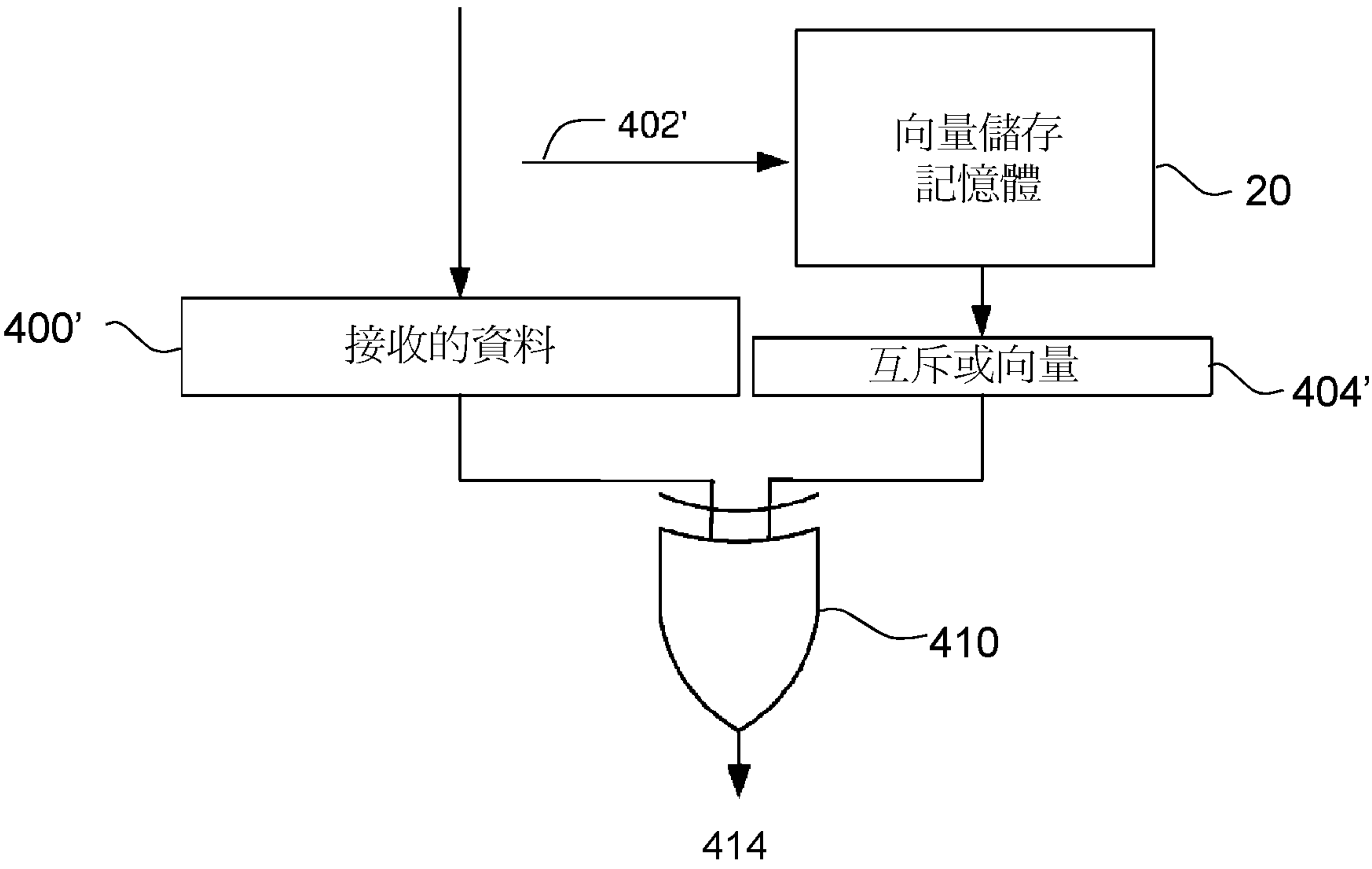
【圖2】



【圖3】



【圖4A】



【圖4B】