

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
22. Dezember 2011 (22.12.2011)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2011/157522 A1**

(51) Internationale Patentklassifikation:  
**H01L 33/48** (2010.01) **H01L 33/64** (2010.01)

(21) Internationales Aktenzeichen: PCT/EP2011/058583

(22) Internationales Anmeldedatum:  
25. Mai 2011 (25.05.2011)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
10 2010 023 815.5 15. Juni 2010 (15.06.2010) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme  
von US): **OSRAM OPTO SEMICONDUCTORS  
GMBH** [DE/DE]; Leibnizstraße 4, 93055 Regensburg  
(DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **ZITZLSPERGER,  
Michael** [DE/DE]; Schattenhofergasse 4, 93047 Regens-  
burg (DE). **JÄGER, Harald** [DE/DE]; Roter-Brach-Weg  
101, 93049 Regensburg (DE).

(74) Anwalt: **EPPING HERMANN FISCHER PATENT-  
ANWALTSGESELLSCHAFT MBH**; Ridlerstraße 55,  
80339 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für  
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,  
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY,  
BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM,  
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,  
GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KH, KN,  
KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA,  
MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG,  
NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC,  
SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN,  
TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für  
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,  
GH, GM, KE, LR, LS, MW, NA, SD, SL, SZ, TZ,  
UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD,  
RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY,  
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,  
IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,  
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,  
CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

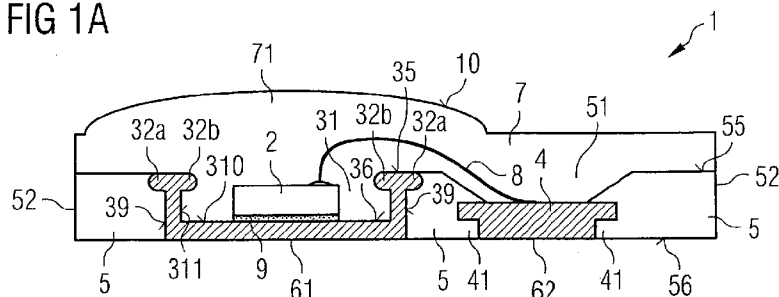
Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz  
3)

(54) Title: SURFACE-MOUNTABLE OPTOELECTRONIC COMPONENT AND METHOD FOR PRODUCING A SURFACE-MOUNTABLE OPTOELECTRONIC COMPONENT

(54) Bezeichnung : OBERFLÄCHENMONTIERBARES OPTOELEKTRONISCHES BAUELEMENT UND VERFAHREN  
ZUR HERSTELLUNG EINES OBERFLÄCHENMONTIERBAREN OPTOELEKTRONISCHEN BAUELEMENTS

FIG 1A



(57) Abstract: A surface-mountable optoelectronic component (1) having a radiation passage area (10), an optoelectronic semiconductor chip (2) and a chip carrier (3) is specified. The chip carrier (3) has a cavity (31) formed in it which contains the semiconductor chip (2). A moulding (5) surrounds the chip carrier (3) at least in regions, with the chip carrier (3) extending fully through the moulding (5) in a vertical direction which runs perpendicular to the radiation passage area (10). In addition, a method for producing a surface-mountable optoelectronic component is specified.

(57) Zusammenfassung: Es wird ein oberflächenmontierbares optoelektronisches Bauelement (1) mit einer Strahlungsdurchtrittsfläche (10), einem optoelektronischen Halbleiterchip (2) und einem Chipträger (3) angegeben. In dem Chipträger (3) ist eine Kavität (31) ausgebildet, in der der Halbleiterchip (2) angeordnet ist. Ein Formkörper (5) umgibt den Chipträger (3) zumindest bereichsweise, wobei sich der Chipträger (3) in einer senkrecht zur Strahlungsdurchtrittsfläche (10) verlaufenden vertikalen Richtung vollständig durch den Formkörper (5) hindurch erstreckt. Weiterhin wird ein Verfahren zur Herstellung eines oberflächenmontierbaren optoelektronischen Bauelements angegeben.



WO 2011/157522 A1

## Beschreibung

Oberflächenmontierbares optoelektronisches Bauelement und Verfahren zur Herstellung eines oberflächenmontierbaren optoelektronischen Bauelements

Es wird ein oberflächenmontierbares optoelektronisches Bauelement sowie ein Verfahren zur Herstellung eines solchen Bauelements angegeben.

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung 10 2010 023 815.5, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

Bei der Herstellung von oberflächenmontierbaren Halbleiterbauelementen (surface mounted device, SMD), beispielsweise Leuchtdioden, können die optoelektronischen Halbleiterchips in einem vorgefertigten Gehäuse mit einem metallischen Leiterraum platziert werden. Die Montage der Halbleiterchips erfolgt typischerweise durch Kleben mit Silberleitkleber, was die Wärmeableitung von Verlustwärme und damit die Leistungsfähigkeit der LEDs begrenzt.

Eine Aufgabe der vorliegenden Anmeldung ist es, ein oberflächenmontierbares Bauelement anzugeben, bei dem die im Betrieb erzeugte Verlustwärme effizient abgeführt werden kann und das weiterhin einfach, kostengünstig und zuverlässig herstellbar ist. Weiterhin soll ein Verfahren zur Herstellung eines solchen Bauelements angegeben werden.

Diese Aufgabe wird durch ein oberflächenmontierbares optoelektronisches Bauelement beziehungsweise ein Herstellungsverfahren mit den Merkmalen der unabhängigen

Patentansprüche gelöst. Ausgestaltungen und Weiterbildungen sind Gegenstand der abhängigen Patentansprüche.

Gemäß einer Ausführungsform weist ein oberflächenmontierbares optoelektronisches Bauelement eine Strahlungsdurchtrittsfläche, einen optoelektronischen Halbleiterchip und einen Chipträger auf. In dem Chipträger ist eine Kavität ausgebildet, in der der Halbleiterchip angeordnet ist. Ein Formkörper umgibt den Chipträger zumindest bereichsweise. Der Chipträger erstreckt sich in einer senkrecht zur Strahlungsdurchtrittsfläche verlaufenden vertikalen Richtung vollständig durch den Formkörper hindurch.

Die im Betrieb des Halbleiterchips erzeugte Verlustwärme kann somit vom Halbleiterchip direkt über den Chipträger aus dem Bauelement abgeführt werden. In vertikaler Richtung erstreckt sich der Chipträger zwischen einer der Strahlungsdurchtrittsfläche zugewandten Oberseite und einer Unterseite. Die Kavität ist zweckmäßigerweise in der Oberseite des Chipträgers ausgebildet.

Der Halbleiterchip ist vorzugsweise stoffschlüssig mit dem Chipträger verbunden. Bei einer stoffschlüssigen Verbindung werden die, bevorzugt vorgefertigten, Verbindungspartner mittels atomarer und/oder molekularer Kräfte zusammengehalten. Eine stoffschlüssige Verbindung kann beispielsweise mittels eines Verbindungsmittels, etwa eines Klebemittels oder eines Lots, erzielt werden. In der Regel geht eine Trennung der Verbindung mit einer Zerstörung des Verbindungsmittels, etwa einer Verbindungsschicht, und/oder zumindest eines der Verbindungspartner einher.

Vorzugsweise ist zwischen dem Chipträger und dem Halbleiterchip eine Lotschicht als Verbindungsschicht ausgebildet. Eine Lotschicht zeichnet sich durch eine besonders hohe Wärmeleitfähigkeit aus, so dass der thermische Widerstand zwischen Halbleiterchip und Chipträger verringert und somit die Wärmeableitung aus dem Halbleiterchip weitergehend verbessert ist.

Der Formkörper enthält vorzugsweise ein Kunststoffmaterial oder besteht aus einem Kunststoffmaterial. Ein solches Material ist bei der Herstellung des Bauelements einfach, zuverlässig und kostengünstig an den Chipträger anformbar.

Der Halbleiterchip ist vorzugsweise vollständig innerhalb der Kavität angeordnet. Das heißt, der Halbleiterchip ragt vorzugsweise nicht über die Oberseite des Chipträgers hinaus.

Zusätzlich zu dem optoelektronischen Halbleiterchip kann das Bauelement auch einen weiteren Halbleiterchip, insbesondere einen elektronischen oder optoelektronischen Halbleiterchip aufweisen. Der weitere Halbleiterchip kann in der Kavität oder in einer weiteren Kavität angeordnet sein.

In einer bevorzugten Ausgestaltung ist der Formkörper in vertikaler Richtung vollständig zwischen einer durch die Oberseite des Chipträgers vorgegebenen ersten Hauptebene und einer durch die Unterseite des Chipträgers vorgegebenen zweiten Hauptebene ausgebildet. Mit anderen Worten ist eine maximale Dicke des Formkörpers kleiner oder gleich der Dicke des Chipträgers. Unter „Dicke“ wird in diesem Zusammenhang die Ausdehnung in vertikaler Richtung verstanden.

Weiterhin bevorzugt schließt der Chipträger in vertikaler Richtung zumindest in einem an den Chipträger angrenzenden Bereich mit der Unterseite des Chipträgers und/oder mit der Oberseite des Chipträgers bündig ab. Weitergehend kann der Formkörper den Chipträger in lateraler Richtung vollständig umlaufen und insbesondere im gesamten Bereich um den Chipträger bündig mit der Oberseite und der Unterseite des Chipträgers abschließen.

In einer bevorzugten Ausgestaltung ist in dem Formkörper eine Kontaktstruktur angeordnet. Die Kontaktstruktur erstreckt sich vorzugsweise in vertikaler Richtung vollständig durch den Formkörper hindurch. Die Kontaktstruktur ist zweckmäßigerweise über eine Verbindungsleitung, etwa eine Drahtbond-Verbindung, mit dem Halbleiterchip elektrisch leitend verbunden. Mittels der Kontaktstruktur ist der Halbleiterchip von der der Strahlungsausstrittsfläche abgewandten Seite her extern elektrisch kontaktierbar.

Die Verbindungsleitung verläuft vorzugsweise bereichsweise zwischen der ersten Hauptebene und der Strahlungsdurchtrittsfläche. In vertikaler Richtung überragt die Verbindungsleitung also bereichsweise den Formkörper und weiterhin auch den Chipträger. Hierbei überbrückt die Verbindungsleitung in Aufsicht auf das Bauelement einen lateralen Abstand zwischen dem Chipträger und der Kontaktstruktur.

In einer weiteren bevorzugten Ausgestaltung bildet der Chipträger einen ersten Kontakt, über den der Halbleiterchip extern elektrisch kontaktierbar ist. In diesem Fall kann die Kontaktstruktur einen weiteren Kontakt bilden, wobei der erste Kontakt und der weitere Kontakt vorzugsweise auf der

der Strahlungsdurchtrittsfläche abgewandten Seite des Bauelements angeordnet sind.

Alternativ ist auch denkbar, dass der Chipträger nicht zur externen elektrischen Kontaktierung vorgesehen ist, sondern insbesondere der Wärmeableitung dient. In diesem Fall weist das Bauelement zweckmäßigerweise zumindest eine weitere Kontaktstruktur auf, so dass das Bauelement zumindest zwei externe elektrische Kontakte zur Verfügung stellt.

In einer bevorzugten Ausgestaltung weist eine Bodenfläche der Kavität eine erste Beschichtung auf. Die erste Beschichtung ist insbesondere dafür vorgesehen, eine Lötverbindung mit dem optoelektronischen Halbleiterchip zu vereinfachen. Mittels der ersten Beschichtung kann somit das Herstellen einer Verbindung zwischen dem Chipträger und dem Halbleiterchip mit einem geringen Wärmewiderstand vereinfacht werden. Vorzugsweise besteht die erste Beschichtung aus Gold oder aus einer metallischen Legierung, die Gold enthält.

In einer weiteren bevorzugten Ausgestaltung ist eine Seitenfläche der Kavität für im Betrieb des optoelektronischen Bauelements vom optoelektronischen Halbleiterchip zu erzeugende und/oder zu empfangende Strahlung reflektierend ausgebildet.

Insbesondere kann die Seitenfläche eine zweite Beschichtung aufweisen. Die zweite Beschichtung enthält vorzugsweise ein Metall oder eine metallische Legierung. Im sichtbaren Spektralbereich und im ultravioletten Spektralbereich zeichnen sich beispielsweise Silber, Aluminium, Rhodium und Chrom durch eine hohe Reflektivität aus. Im infraroten

Spektralbereich eignet sich beispielsweise Gold für die zweite Beschichtung.

Alternativ oder ergänzend kann der Chipträger auch einen Kunststoff enthalten. Zur Steigerung der Reflektivität kann in den Kunststoff ein Füllstoff, etwa Titandioxid, eingebracht sein.

In einer bevorzugten Ausgestaltung ist der optoelektronische Halbleiterchip in eine Umhüllung eingebettet. Die Umhüllung dient der Verkapselung des Halbleiterchips und schützt diesen vor widrigen äußeren Einflüssen, beispielsweise Feuchtigkeit oder Staub. Vorzugsweise bedeckt die Umhüllung auch den Formkörper zumindest bereichsweise. In vertikaler Richtung erstreckt sich die Umhüllung weiterhin bevorzugt über die erste Hauptebene des Formkörpers hinaus in Richtung Strahlungsdurchtrittsfläche. Insbesondere kann die Strahlungsdurchtrittsfläche mittels der Umhüllung gebildet sein. Die Umhüllung kann beispielsweise zumindest bereichsweise linsenförmig, etwa in Aufsicht auf das Bauelement konvex gekrümmt, ausgebildet sein. Die Umhüllung ist zweckmäßigerweise für die im optoelektronischen Halbleiterchip zu erzeugende und/oder zu empfangende Strahlung transparent oder zumindest transluzent ausgebildet.

In einer bevorzugten Weiterbildung weist der Chipträger eine Verankerungsstruktur auf, an die die Umhüllung und/oder der Formkörper angeformt ist. Die Verankerungsstruktur ist dafür vorgesehen, ein Ablösen der Umhüllung und/oder des Formkörpers vom Chipträger dauerhaft zu verhindern oder zumindest zu erschweren.

Beispielsweise kann der Chipträger von der Strahlungsaustrittsfläche aus gesehen eine Hinterschneidung aufweisen.

Insbesondere eine Verankerungsstruktur für den Formkörper kann als eine Wulst ausgebildet sein, die den Chipträger in lateraler Richtung vollständig oder zumindest bereichsweise umläuft.

Eine Verankerungsstruktur für die Umhüllung kann insbesondere in der Kavität ausgebildet sein oder an die Kavität angrenzen.

In einer weiteren bevorzugten Ausgestaltung schließen die Umhüllung und der Formkörper zumindest in einer entlang der Strahlungsdurchtrittsfläche verlaufenden Richtung bündig ab. Vorzugsweise schließen die Umhüllung und der Formkörper über den gesamten Umfang des Bauelements bündig miteinander ab. Ein derartiges Bauelement ist bei der Herstellung mittels Durchtrennens von Umhüllung und Formkörper in einem gemeinsamen Fertigungsschritt besonders einfach aus einer Matrix von nebeneinander angeordneten Bauelementbereichen vereinzelbar.

Bei einem Verfahren zur Herstellung eines oberflächenmontierbaren optoelektronischen Bauelements wird gemäß einer Ausführungsform ein Chipträger bereitgestellt, bei dem in einer Oberseite eine Kavität ausgebildet ist. In der Kavität wird ein optoelektronischer Halbleiterchip angeordnet und zweckmäßigerweise befestigt. Der Chipträger wird auf einem Hilfsträger angeordnet. Der Hilfsträger mit dem Chipträger wird in einer Umformungsform angeordnet, wobei die Kavität mittels der Umformungsform und der Oberseite des



Chipträgers dicht abgeschlossen ist. Die Umformungsform wird mit einer Formmasse befüllt, wobei die Formmasse außerhalb der Kavität zumindest bereichsweise an den Chipträger angeformt wird. Die Umformungsform wird entfernt. Der Hilfsträger wird entfernt.

Das Verfahren wird vorzugsweise in der angegebenen Reihenfolge der Herstellungsschritte durchgeführt. Es sind aber auch davon abweichende Reihenfolgen denkbar. Beispielsweise kann das Anordnen des Halbleiterchips in der Kavität auch erst nach dem Anformen der Formmasse an den Chipträger erfolgen.

Unter „dicht abgeschlossen“ wird in diesem Zusammenhang verstanden, dass die Formmasse beim Befüllen der Umformungsform nicht in die Kavität des Chipträgers eindringt. Vorzugsweise grenzen der Chipträger und die Umformungsform in einem die Kavität umlaufenden Bereich unmittelbar aneinander an.

Mit dem beschriebenen Verfahren kann eine Mehrzahl von optoelektronischen Bauelementen gleichzeitig hergestellt werden. Die nebeneinander angeordneten Bauelemente können, insbesondere mittels Durchtrennens der Formmasse, etwa mittels Sägens, vereinzelt werden. Dies erfolgt zweckmäßigerweise nach dem Entfernen der Umformungsform.

Der Chipträger ist zweckmäßigerweise freitragend ausgebildet. Das heißt, der Chipträger kann, insbesondere zusammen mit dem bereits auf dem Chipträger montierten optoelektronischen Halbleiterchip, einfach und zuverlässig auf dem Hilfsträger platziert werden.

In einer bevorzugten Ausgestaltung ist auf dem Hilfsträger eine Kontaktstruktur ausgebildet. Die Kontaktstruktur wird vorzugsweise als ein Leiterrahmen bereit gestellt.

Weiterhin bevorzugt ist die Kontaktstruktur auf dem Hilfsträger bereits vorgefertigt, insbesondere bevor der Chipträger auf dem Hilfsträger platziert wird.

In einer bevorzugten Weiterbildung ist die Kontaktstruktur in vertikaler Richtung strukturiert. Mittels dieser Strukturierung kann die Kontaktstruktur unterschiedliche Dicken aufweisen. Beim Anformen der Formmasse an die Kontaktstruktur kann dies eine verbesserte Verzahnung von Kontaktstruktur und Formkörper bewirken, wodurch die mechanische Stabilität des Bauelements verbessert wird.

Beim Befüllen der Umformungsform können die Kontaktstruktur und der Chipträger mittels der Formmasse für den Formkörper dauerhaft und stabil mechanisch miteinander verbunden werden.

Nach dem Entfernen der Umformungsform kann der Halbleiterchip mit einer Verbindungsleitung elektrisch leitend mit der Kontaktstruktur verbunden werden. Dies kann beispielsweise mittels eines Drahtbond-Verfahrens erfolgen.

In einer bevorzugten Ausgestaltung weist der Chipträger eine äußere Seitenfläche auf, die von einer Oberseite zu einer Unterseite des Chipträgers verläuft. Die äußere Seitenfläche wird von der Formmasse vorzugsweise vollständig umformt.

Der Formkörper wird vorzugsweise mittels Spritzgießens oder Spritzpressens hergestellt. Grundsätzlich eignen sich alle Herstellungsverfahren, mit denen die Umformungsform einfach und zuverlässig befüllt werden kann.

Nach dem Entfernen der Umformungsform wird der Halbleiterchip vorzugsweise mit einer Umhüllung versehen. Die Umhüllung kann den Formkörper zumindest bereichsweise, bevorzugt vollständig, bedecken. Bei der Vereinzelung der Bauelemente kann die Umhüllung zusammen mit dem Formkörper durchtrennt werden. So entsteht eine Mehrzahl von optoelektronischen Bauelementen, bei denen die Umhüllung und der Formkörper entlang einer Umrandung der Bauelemente bündig miteinander abschließen.

Das beschriebene Verfahren ist zur Herstellung eines weiter oben beschriebenen optoelektronischen Bauelements besonders geeignet. Im Zusammenhang mit dem Bauelement ausgeführte Merkmale können daher auch für das Verfahren herangezogen werden und umgekehrt.

Weitere Merkmale, Ausgestaltungen und Zweckmäßigkeiten ergeben sich aus der folgenden Beschreibung der Ausführungsbeispiele in Verbindung mit den Figuren.

Es zeigen:

Die Figuren 1A und 1B ein erstes Ausführungsbeispiel für ein oberflächenmontierbares optoelektronisches Bauelement in schematischer Aufsicht (Figur 1B) und zugehöriger Schnittansicht (Figur 1A);

Figur 2 ein zweites Ausführungsbeispiel für ein oberflächenmontierbares optoelektronisches Bauelement in schematischer Schnittansicht;

die Figuren 3A bis 3F ein Ausführungsbeispiel für ein Verfahren zur Herstellung eines optoelektronischen

Bauelements anhand von schematisch in Schnittansicht dargestellten Zwischenschritten; und  
Figur 4 ein Ausführungsbeispiel für einen Bauelementverbund zur Herstellung eines optoelektronischen Bauelements.

Gleiche, gleichartige oder gleich wirkende Elemente sind in den Figuren mit denselben Bezugszeichen versehen.

Die Figuren und die Größenverhältnisse der in den Figuren dargestellten Elemente untereinander sind nicht als maßstäblich zu betrachten. Vielmehr können einzelne Elemente zur besseren Darstellbarkeit und/oder zum besseren Verständnis übertrieben groß dargestellt sein.

In den Figuren 1A und 1B ist in schematischer Darstellung ein erstes Ausführungsbeispiel für ein oberflächenmontierbares optoelektronisches Bauelement 1 in schematischer Aufsicht (Figur 1B) und zugehöriger schematischer Schnittansicht entlang der Linie A-A' (Figur 1A) dargestellt.

Das oberflächenmontierbare optoelektronische Bauelement 1 weist einen Halbleiterchip 2 auf, der in einer Kavität 31 eines Chipträgers 3 angeordnet ist. Der Halbleiterchip 2 ist mittels einer Verbindungsschicht 9 an einer Bodenflächen 310 des Chipträgers 3 mechanisch stabil verbunden.

Die Verbindungsschicht 9 ist vorzugsweise als eine Lotschicht ausgeführt und bewirkt, insbesondere im Vergleich zu einer Klebeverbindung, eine besonders effiziente thermische Anbindung des Halbleiterchips an den Chipträger 3.

Die Kavität ist in einer einer Strahlungsdurchtrittsfläche 10 des Bauelements zugewandten Oberseite 35 des Chipträgers 3

ausgebildet. Auf der der Oberseite gegenüberliegenden Unterseite 36 bildet der Chipträger 3 einen zur externen elektrischen Kontaktierung vorgesehenen ersten Kontakt 61.

In lateraler Richtung, also in einer senkrecht zur vertikalen Richtung verlaufenden Richtung, ist der Chipträger 3 von einem Formkörper 5 umgeben. In vertikaler Richtung, also senkrecht zur Strahlungsdurchtrittsfläche 10 und somit parallel zu einer Hauptstrahlungsdurchtrittsrichtung, schließt der Formkörper 5 bündig mit der Oberseite 35 und mit der Unterseite 36 ab. Der Formkörper 5 ist an eine äußere Seitenfläche 39 des Chipträgers 3 angeformt und bedeckt die äußere Seitenfläche vollständig.

In dem Formkörper 5 ist weiterhin eine Kontaktstruktur 4 angeordnet. Die Kontaktstruktur 4 bildet auf der der Strahlungsdurchtrittsfläche 10 abgewandten Seite einen extern zugänglich weiteren Kontakt 62. Die Kontaktstruktur 4 ist mittels einer Verbindungsleitung 8 in Form einer Drahtbond-Verbindung mit dem Halbleiterchip 2 elektrisch leitend verbunden. Im Betrieb des Halbleiterchips können über den ersten Kontakt 61 und den weiteren Kontakt 62 Ladungsträger in den Halbleiterchip injiziert werden oder von diesem abfließen.

In lateraler Richtung ist die Kontaktstruktur 4 von dem Chipträger 3 beabstandet. Eine mechanisch stabile Verbindung zwischen Chipträger und Kontaktstruktur erfolgt lediglich über den Formkörper 5.

Der laterale Abstand zwischen dem Chipträger 3 und der Kontaktstruktur 4 wird durch die Verbindungsleitung 8 überbrückt. Die Verbindungsleitung ragt über die Oberseite 35

des Chipträgers und verläuft im Bereich zwischen dem Chipträger und der Kontaktstruktur 4 zwischen der Oberseite und der Strahlungsdurchtrittsfläche 10. Auf eine zusätzliche Ausnehmung im Formkörper 50 für die Verbindungsleitung kann somit verzichtet werden.

Im Bereich der Kontaktstruktur 4 weist der Formkörper 5 eine Ausnehmung 51 auf, so dass die Kontaktstruktur auf der der Strahlungsdurchtrittsfläche zugewandten Seite zum Anschließen der Verbindungsleitung 8 zugänglich ist.

Die Kontaktstruktur 4 weist weiterhin eine umlaufende Hinterschneidung 41 auf, bei denen die Dicke der Kontaktstruktur geringer ist als im Bereich des zweiten Kontakts 62. Die Hinterschneidung dient einer verbesserten Verzahnung zwischen dem Formkörper 5 und der Kontaktstruktur.

Die Kontaktstruktur 4 erstreckt sich in vertikaler Richtung vollständig durch den Formkörper hindurch. Somit ist die Kontaktstruktur seitens der Strahlungsaustrittsfläche 10 innerhalb des Bauelements 1 und auf der der Strahlungsaustrittsfläche abgewandten Seite extern elektrisch kontaktierbar. In vertikaler Richtung ist die Dicke der Kontaktstruktur vorzugsweise geringer als die Dicke des Chipträgers 3. Auf diese Weise kann der Materialbedarf für die Kontaktstruktur verringert werden.

Der Chipträger 3 weist eine Verankerungsstruktur 32 mit einer äußeren Verankerungsstruktur 32a auf. Die äußere Verankerungsstruktur entläuft entlang der äußeren Seitenfläche 39 des Chipträgers und dient der Verankerung des Chipträgers 3 in dem Formkörper 5.

Weiterhin ist an einer Seitenfläche 311 der Kavität 31 eine innere Verankerungsstruktur 32b ausgebildet.

Das optoelektronische Bauelement 1 weist weiterhin eine Umhüllung 7 auf, die den Halbleiterchip 2 verkapselt. In der Umhüllung ist weiterhin die als Drahtbond-Verbindung ausgebildete Verbindungsleitung 8 ausgebildet. Die Umhüllung dient somit insbesondere dem Schutz des Halbleiterchips und der Verbindungsleitung vor mechanischen Beschädigungen und weiteren widrigen äußeren Einflüssen wie Feuchtigkeit oder Staub.

Mittels der inneren Verankerungsstruktur 32b kann die mechanische Stabilität der Verbindung der Umhüllung 7 mit dem Chipträger 3 verbessert werden. Die Gefahr einer Ablösung der Umhüllung kann somit weitestgehend verringert werden.

Der Formkörper 5 erstreckt sich in vertikaler Richtung zwischen einer ersten Hauptebene 55 und einer zweiten Hauptebene 56. Diese Hauptebenen sind jeweils durch die Oberseite 35 beziehungsweise die Unterseite 36 des Chipträgers 3 vorgegeben.

Die Verbindungsleitung 8 erstreckt sich in vertikaler Richtung bereichsweise zwischen der ersten Hauptebene 55 und der Strahlungsausstrittsfläche 10. Die Verbindungsleitung überragt somit die erste Hauptebene.

Die Strahlungsausstrittsfläche 10 ist mittels der Umhüllung 7 gebildet. Ein Bereich der Umhüllung ist als eine Linse 71 für die im optoelektronischen Halbleiterchip im Betrieb zu erzeugende und/oder zu detektierende Strahlung ausgebildet.

Die Umhüllung 7 ist zweckmäßigerweise für die Strahlung transparent oder zumindest transluzent ausgebildet. Vorzugsweise enthält die Umhüllung ein Silikon, ein Epoxid oder eine Mischung aus Silikon und Epoxid oder besteht aus einem solchen Material oder einer Mischung aus einem solchen Material.

In der Umhüllung können weiterhin lichtstreuende oder reflektierende Partikel und/oder ein Lumineszenzkonversionsmaterial ausgebildet sein.

Das Material für den Formkörper 5 kann dagegen weitgehend unabhängig von seinen optischen Eigenschaften gewählt werden und insbesondere auch für die Strahlung absorbierend ausgebildet sein. Der Formkörper 5 enthält vorzugsweise einen Kunststoff oder besteht aus Kunststoff.

In lateraler Richtung ist der Formkörper 5 durch einen Rand 52 begrenzt. Entlang des Rands schließen der Formkörper 5 und die Umhüllung 7 bündig miteinander ab, vorzugsweise über den gesamten Umfang des Bauelements.

Der Chipträger 3 ist in diesem Ausführungsbeispiel aus einem elektrisch leitfähigen Material gebildet, vorzugsweise aus einem Metall, beispielsweise Kupfer, Aluminium, Silber, oder Gold, oder aus einer metallischen Legierung mit zumindest einem solchen Metall.

Von dem beschriebenen Ausführungsbeispiel abweichend kann der Chipträger 3 aber auch elektrisch isolierend ausgebildet sein. In diesem Fall weist das Bauelement 1 zweckmäßigerweise eine weitere Kontaktstruktur auf, so dass die Kontaktstruktur 4 und die weitere Kontaktstruktur (nicht explizit



dargestellt) zwei externe Kontakte für das Bauelement 1 bilden.

Für den Fall eines elektrisch isolierenden Chipträgers 3 kann beispielsweise eine Keramik, etwa Aluminiumnitrid oder Bornitrid oder ein Kunststoff, etwa ein Silikon, Anwendung finden. Zur Steigerung der Reflexion kann der Kunststoff gefüllt sein, beispielsweise mit Titandioxid. Eine Keramik kann sich durch eine hohe thermische Leitfähigkeit auszeichnen.

Der Halbleiterchip 2 ist vollständig innerhalb der Kavität 31 des Chipträgers 3 ausgebildet. Er ragt also nicht über die Oberseite 35 des Chipträgers hinaus.

Der optoelektronische Halbleiterchip 2 kann beispielsweise als ein LED-Chip, als ein Laserchip oder ein Strahlungsdetektorchip ausgebildet sein.

Vorzugsweise enthält der Halbleiterchip ein III-V-Halbleitermaterial. III-V-Halbleitermaterialien sind zur Strahlungserzeugung im ultravioletten ( $\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{N}$ ) über den sichtbaren ( $\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{N}$ , insbesondere für blaue bis grüne Strahlung, oder  $\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{P}$ , insbesondere für gelbe bis rote Strahlung) bis in den infraroten ( $\text{Al}_x \text{In}_y \text{Ga}_{1-x-y} \text{As}$ ) Spektralbereich besonders geeignet. Hierbei gilt jeweils  $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$  und  $x + y \leq 1$ , insbesondere mit  $x \neq 1$ ,  $y \neq 1$ ,  $x \neq 0$  und/oder  $y \neq 0$ . Mit III-V-Halbleitermaterialien, insbesondere aus den genannten Materialsystemen, können weiterhin bei der Strahlungserzeugung hohe interne Quanteneffizienzen erzielt werden.

Ein zweites Ausführungsbeispiel für ein oberflächenmontierbares optoelektronisches Bauelement ist in Figur 2 schematisch in Schnittansicht dargestellt. Dieses zweite Ausführungsbeispiel entspricht im Wesentlichen dem im Zusammenhang mit Figur 1 beschriebenen ersten Ausführungsbeispiel.

Im Unterschied hierzu ist die Kavität 31 des Chipträgers 3 reflektorartig ausgebildet. Eine Seitenfläche 311 der Kavität 31 weist vorzugsweise einen Winkel von einschließlich  $20^\circ$  bis einschließlich  $70^\circ$  zur Bodenfläche 310 der Kavität auf.

Der Chipträger 3 ist als ein beschichteter Körper, beispielsweise als ein beschichteter Kupfer-Körper, ausgeführt.

Die Bodenfläche 310 ist mittels einer ersten Beschichtung 33 gebildet. Die erste Beschichtung ist vorzugsweise für eine vereinfachte Herstellung einer Lotverbindung zwischen dem Chipträger 3 und dem Halbleiterchip 2 ausgebildet. Vorzugsweise besteht die erste Beschichtung aus Gold oder einer Gold-haltigen Legierung.

Die Seitenfläche 311 ist mittels einer zweiten Beschichtung 34 gebildet. Die zweite Beschichtung 34 weist vorzugsweise für eine im Halbleiterchip im Betrieb zu erzeugende und/oder zu detektierende Strahlung eine hohe Reflektivität, vorzugsweise 60 % oder mehr, auf. Vorzugsweise enthält die zweite Beschichtung ein Metall oder eine metallische Legierung. Beispielsweise zeichnen sich Silber, Aluminium, Rhodium oder Chrom durch eine hohe Reflektivität im sichtbaren und im ultravioletten Spektralbereich aus. Gold

eignet sich insbesondere für Strahlung im infraroten Spektralbereich.

Die beschriebene mehrschichtige Ausgestaltung des Chipträgers 3 kann auch bei dem im Zusammenhang mit Figur 1 beschriebenen ersten Ausführungsbeispiel Anwendung finden.

Die Verankerungsstruktur 32 dient in diesem Ausführungsbeispiel lediglich der Verankerung des Chipträgers 3 im Formkörper 5. Wie im Zusammenhang mit Figur 1A beschrieben kann jedoch vom beschriebenen Ausführungsbeispiel abweichend auch für die Umhüllung 7 eine Verankerungsstruktur vorgesehen sein.

Ein Ausführungsbeispiel für ein Verfahren zur Herstellung eines oberflächenmontierbaren optoelektronischen Bauelements ist in den Figuren 3A bis 3F anhand von schematisch in Schnittansicht dargestellten Zwischenschritten gezeigt. Zur verbesserten Darstellung ist in den Figuren 3A bis 3F lediglich ein Teil eines Bauelementverbunds dargestellt, aus dem bei der Herstellung ein Bauelement hervorgeht. Eine Aufsicht auf einen Bauelementverbund 11 vor der Vereinzelung in Bauelemente ist in Figur 4 in Aufsicht dargestellt.

Wie in Figur 3A gezeigt, wird ein Chipträger 3 bereitgestellt, der eine Oberseite 35 und eine Unterseite 36 aufweist. Seitens der Oberseite 35 ist eine Kavität 31 in dem Chipträger 3 ausgebildet. Weiterhin wird ein optoelektronischer Halbleiterchip 2 bereitgestellt. Der optoelektronische Halbleiterchip 2 wird in der Kavität 31 des Chipträgers 3 mittels einer Verbindungsschicht 9 elektrisch leitend und mechanisch stabil verbunden. Wie im Zusammenhang mit Figur 2 beschrieben, weist der Chipträger 3 zumindest im

Bereich einer Bodenfläche 310 der Kavität 31 eine Beschichtung auf, so dass der Halbleiterchip 2 auf den Chipträger gelötet werden kann.

Der Chipträger 3 mit dem Halbleiterchip 2 wird auf einem Hilfsträger 15 angeordnet. Als Hilfsträger eignet sich beispielsweise eine Kunststofffolie, die vorzugsweise zumindest auf der dem Chipträger 3 zugewandten Seite adhäsive Eigenschaften hat.

Auf dem Hilfsträger 15 ist weiterhin eine Kontaktstruktur 4 angeordnet. Die Kontaktstruktur ist vorzugsweise bereits vor der Befestigung des Halbleiterchips 2 an dem Hilfsträger auf dem Hilfsträger ausgebildet.

Der Hilfsträger mit dem Chipträger 3 und der Kontaktstruktur 4 wird in einer Umformungsform 59 angeordnet (Figur 3D). Der Chipträger 3 und die Umformungsform 59 sind derart aneinander angepasst, dass die Oberseite des Chipträgers 35 und die Umformungsform 59 unmittelbar aneinander angrenzen und die Kavität 31 dicht umschließen. Beim Befüllen der Umformungsform 59 mit einer Formmasse 50 wird die Formmasse somit an den Chipträger 3 angeformt, ohne in die Kavität 31 einzudringen.

Im Bereich der Kontaktstruktur 4 weist die Umformungsform 59 eine Erhebung 591 auf. Die Erhebung 591 grenzt unmittelbar an die Kontaktstruktur 4 an, so dass die Kontaktstruktur 4 im Bereich der Erhebung frei von dem Material für die Formmasse bleibt. Das Befüllen der Umformungsform 59 erfolgt vorzugsweise mittels eines Gieß- oder Spritzverfahrens, beispielsweise mittels Spritzgießens oder Spritzpressens.

Nach einem Aushärten oder zumindest einem Anhärten der Formmasse 50 kann die Umformungsform 59 entfernt werden. Mittels des so entstandenen Formkörpers 5 ist nun die Kontaktstruktur 4 mit dem Chipträger 3 mechanisch stabil verbunden.

Nach dem Entfernen der Umformungsform kann auch der Hilfsträger 15 entfernt werden.

Der Halbleiterchip 2 und die Kontaktstruktur 4 werden mit einer Verbindungsleitung 8, beispielsweise einer Drahtbond-Verbindung elektrisch leitend miteinander verbunden (Figur 3E).

Nach dem Herstellen der elektrischen Verbindung kann der Halbleiterchip 2 und der Formkörper 5 mit einer Umhüllung 7 versehen werden. Die Umhüllung kann mittels eines weiteren Spritzgussverfahrens oder eines Spritzpressverfahrens hergestellt werden.

Die Umhüllung 7 ist vorzugsweise derart ausgebildet, dass sie den Halbleiterchip und die Verbindungsleitung 8 vollständig bedeckt. Weiterhin ist vorzugsweise der gesamte Formkörper 5 von der Umhüllung bedeckt.

Nach dem Ausbilden der Umhüllung kann der Bauelementverbund 11 mittels Durchtrennens des Formkörpers 5 und der Umhüllung 7, beispielsweise mittels Durchsägens, in einzelne Bauelemente vereinzelt werden.

Das Verfahren wurde exemplarisch anhand der Herstellung eines Bauelements beschrieben, das wie im Zusammenhang mit Figur 2 beschrieben ausgeführt ist (Figur 3F). Selbstverständlich

eignet sich das Verfahren auch für die Herstellung eines Bauelements gemäß dem anhand der Figuren 1A und 1B beschriebenen ersten Ausführungsbeispiel.

In Figur 4 ist ein Bauelementverbund 11 vor der Vereinzelung in Bauelemente in Aufsicht schematisch dargestellt.

Auf dem Hilfsträger 15 ist ein Kontaktstrukturverbund 40 ausgebildet. In dem Kontaktstrukturverbund sind die einzelnen Kontaktstrukturen 4 für die späteren Bauelemente mittels Stegen 42 miteinander verbunden. Der Kontaktstrukturverbund bildet somit einen zusammenhängenden Verbund für die Kontaktstrukturen 4. Der Kontaktstrukturverbund kann beispielsweise als ein Blech für einen Leiterraum ausgebildet sein. Das Blech kann beispielsweise gestanzt, geprägt oder geätzt sein. Insbesondere kann das Blech Kupfer enthalten oder aus Kupfer bestehen. Auch ein Verbundmaterial, etwa ein so genanntes „flex substrate“, oder eine starre oder flexible gedruckte Leiterplatte (printed circuit board, PCB) kann Anwendung finden.

Beim Vereinzeln des Bauelementverbunds 11 werden die einzelnen Bauelementbereiche 11a mit jeweils zumindest einem Halbleiterchip 2, einem Chipträger 3 und einer Kontaktstruktur 4 entlang der gestrichelt dargestellten Trennlinien 12 vereinzelt.

Bei dem beschriebenen Verfahren können die optoelektronischen Halbleiterchips 2 bereits vor dem Ausbilden des Formkörpers 5 an den Chipträgern 3 befestigt werden. Von dem beschriebenen Ausführungsbeispiel abweichend ist jedoch auch denkbar, die Halbleiterchips erst nach dem Anformen des Formkörpers 5 an den Chipträger 3 in dem Chipträger 3 zu befestigen.

In beiden Fällen kann die Herstellung der elektrisch leitenden Verbindung zwischen dem Halbleiterchip 2 und dem Chipträger 3 mittels einer Lotverbindung erfolgen. Zur Vereinfachung der Lotverbindung ist es bereits ausreichend, lediglich die Bodenfläche 310 der Kavität 31 des Chipträgers 3 mit einer Beschichtung zu versehen.

Die Kontaktstruktur 4 ist dagegen nicht für eine Lotverbindung vorgesehen und muss deshalb keine besonderen Anforderungen hinsichtlich einer Verbindbarkeit mit einem Lot erfüllen. Somit kann der Halbleiterchip 2 mittels einer Lotverbindung montiert werden, ohne dass eine großflächige Vergoldung eines Leiterrahmens erfolgen muss. Vielmehr reicht es aus, lediglich die vergleichsweise kleine Fläche des Chipträgers 3 beziehungsweise dessen Bodenfläche mit einer solchen Beschichtung zu versehen. Dadurch können bei der Herstellung Ressourcen und somit Kosten eingespart werden, ohne die Zuverlässigkeit des Herstellungsverfahrens zu beeinträchtigen.

Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder den Ausführungsbeispielen angegeben ist.

## Patentansprüche

1. Oberflächenmontierbares optoelektronisches Bauelement (1) mit

- einer Strahlungsdurchtrittsfläche (10);
- einem optoelektronischen Halbleiterchip (2);
- einem Chipträger (3), in dem eine Kavität (31), in der der optoelektronische Halbleiterchip (2) angeordnet ist, ausgebildet ist; und
- einem Formkörper (5), der den Chipträger (3) zumindest bereichsweise umgibt;

wobei sich der Chipträger (3) in einer senkrecht zur Strahlungsdurchtrittsfläche (10) verlaufenden vertikalen Richtung vollständig durch den Formkörper hindurch erstreckt.

2. Oberflächenmontierbares optoelektronisches Bauelement nach Anspruch 1,

bei dem der Formkörper in vertikaler Richtung vollständig zwischen einer durch eine Oberseite (35) des Chipträgers vorgegebenen ersten Hauptebene (55) und einer durch eine Unterseite (36) des Chipträgers vorgegebenen zweiten Hauptebene (56) ausgebildet ist und der Formkörper im Bereich der Kontaktstruktur eine Ausnehmung (51) aufweist.

3. Oberflächenmontierbares optoelektronisches Bauelement nach Anspruch 2,

bei dem in dem Formkörper eine Kontaktstruktur (4) angeordnet ist, die sich in vertikaler Richtung vollständig durch den Formkörper hindurch erstreckt, wobei die Kontaktstruktur über eine Verbindungsleitung (8) mit dem Halbleiterchip elektrisch leitend verbunden ist und die Verbindungsleitung bereichsweise zwischen der ersten Hauptebene und der Strahlungsdurchtrittsfläche verläuft.



4. Oberflächenmontierbares optoelektronisches Bauelement nach Anspruch 3,

bei dem der Chipträger einen ersten Kontakt (61) und die Kontaktstruktur einen weiteren Kontakt (62) bilden, wobei der erste Kontakt und der weitere Kontakt auf der der Strahlungsaustrittsfläche abgewandten Seite des Bauelements angeordnet sind.

5. Oberflächenmontierbares optoelektronisches Bauelement nach einem der Ansprüche 1 bis 4,

bei dem eine Seitenfläche (311) der Kavität für im Betrieb des optoelektronischen Bauelements vom optoelektronischen Halbleiterchip zu erzeugende und/oder zu empfangende Strahlung reflektierend ausgebildet ist.

6. Oberflächenmontierbares optoelektronisches Bauelement nach Anspruch 5,

bei dem eine Bodenfläche (310) der Kavität eine erste Beschichtung aufweist und die Seitenfläche der Kavität eine zweite Beschichtung aufweist, wobei die erste Beschichtung Gold enthält und die zweite Beschichtung Silber, Aluminium, Rhodium oder Chrom enthält.

7. Oberflächenmontierbares optoelektronisches Bauelement nach einem der Ansprüche 1 bis 6,

bei dem der optoelektronische Halbleiterchip in eine Umhüllung (7) eingebettet ist, wobei die Umhüllung den Formkörper zumindest bereichsweise bedeckt.

8. Oberflächenmontierbares optoelektronisches Bauelement nach Anspruch 7,

bei dem der Chipträger eine Verankerungsstruktur (32, 32a, 32b) aufweist, an die die Umhüllung und/oder der Formkörper angeformt ist.

9. Oberflächenmontierbares optoelektronisches Bauelement nach Anspruch 7 oder 8, bei dem die Umhüllung und der Formkörper zumindest in einer entlang der Strahlungsdurchtrittsfläche verlaufenden Richtung bündig abschließen.

10. Verfahren zur Herstellung eines oberflächenmontierbaren optoelektronischen Bauelements (1) mit den Schritten:

- a) Bereitstellen eines Chipträgers (3), bei dem in einer Oberseite (35) eine Kavität (31) ausgebildet ist;
- b) Anordnen eines optoelektronischen Halbleiterchips in der Kavität (31);
- c) Anordnen des Chipträgers (3) auf einem Hilfsträger (15);
- d) Anordnen des Hilfsträgers (15) mit dem Chipträger (3) in einer Umformungsform (59), wobei die Kavität (31) mittels der Umformungsform (59) und der Oberseite (35) des Chipträgers (3) dicht abgeschlossen ist;
- e) Befüllen der Umformungsform (59) mit einer Formmasse (50), wobei die Formmasse (50) außerhalb der Kavität (31) zumindest bereichsweise an den Chipträger (3) angeformt wird;
- f) Entfernen der Umformungsform (59); und
- g) Entfernen des Hilfsträgers (15).

11. Verfahren nach Anspruch 10, bei dem auf dem Hilfsträger eine Kontaktstruktur (4) ausgebildet ist und der Chipträger und die Kontaktstruktur in Schritt e) mittels des Formkörpers mechanisch miteinander verbunden werden.

12. Verfahren nach Anspruch 10 oder 11,  
bei dem der Chipträger eine äußere Seitenfläche (39)  
aufweist, die von der Oberseite (35) zu einer Unterseite (36)  
des Chipträgers verläuft, wobei die äußere Seitenfläche  
vollständig von der Formmasse umformt wird.

13. Verfahren nach einem der Ansprüche 10 bis 12,  
bei dem der Formkörper mittels Spritzgießens oder  
Spritzpressens hergestellt wird.

14. Verfahren nach einem der Ansprüche 10 bis 13,  
bei dem der Halbleiterchip nach Schritt e) mit einer  
Umhüllung (7) versehen wird, wobei die Umhüllung den  
Formkörper vollständig überdeckt.

15. Verfahren nach einem der Ansprüche 10 bis 14, bei dem ein  
optoelektronisches Bauelement gemäß einem der Ansprüche 1 bis  
9 hergestellt wird.

FIG 1A

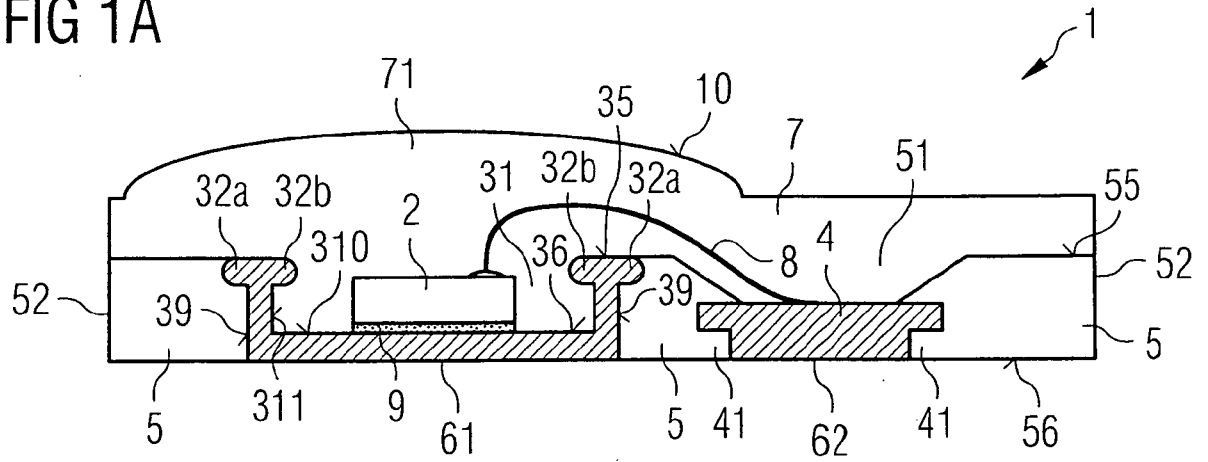


FIG 1B

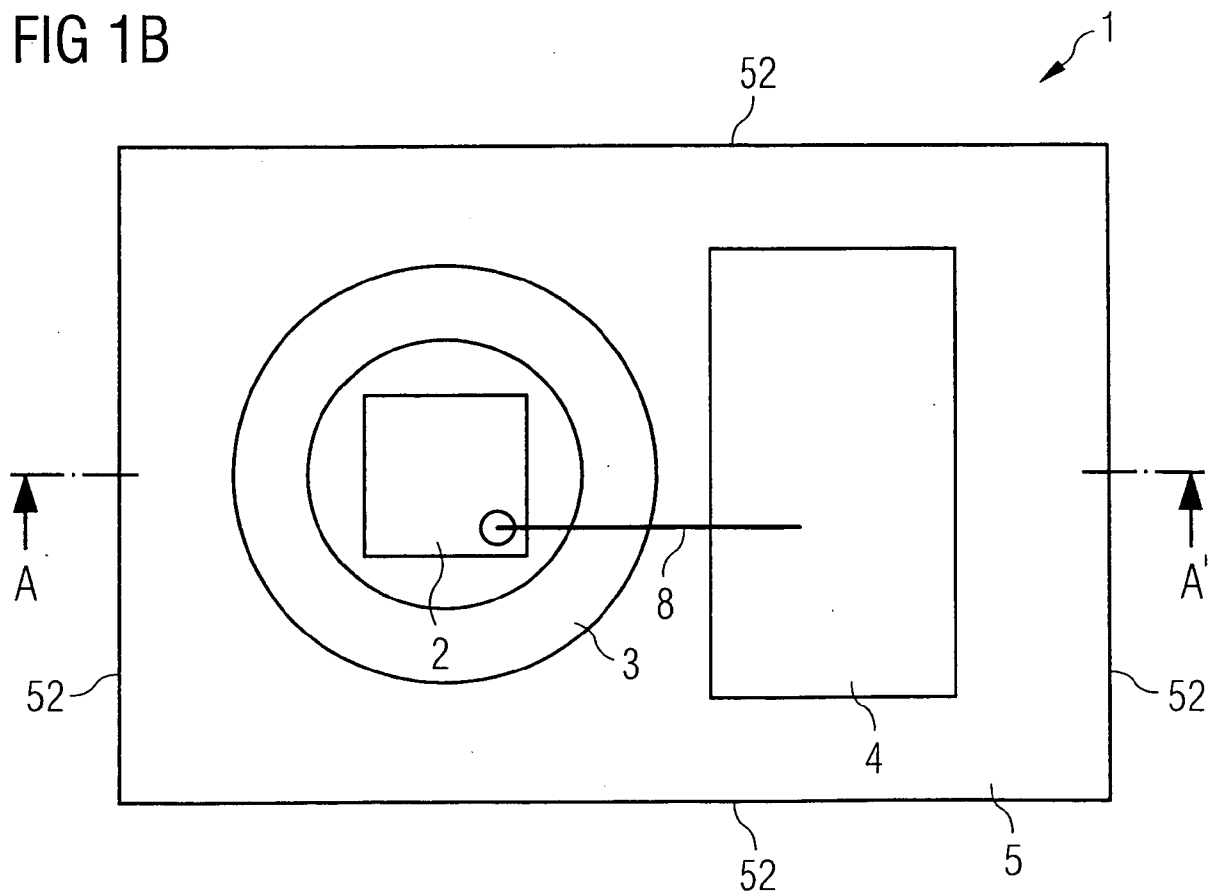


FIG 2

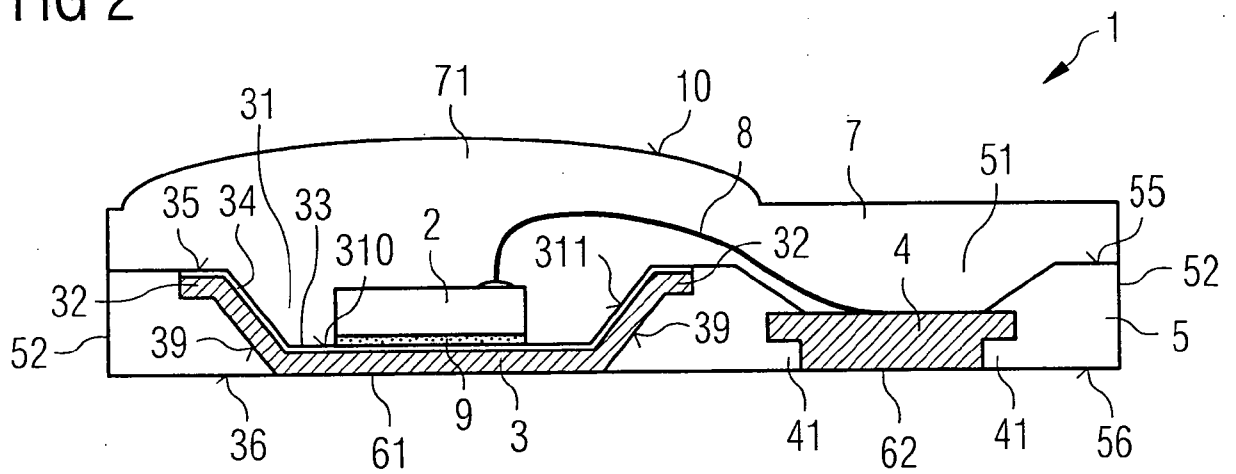


FIG 3A

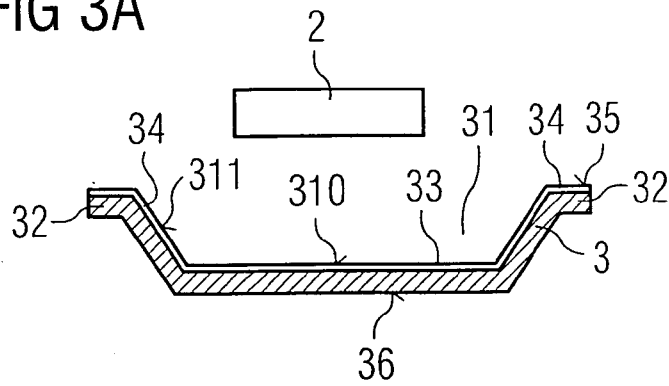


FIG 3B

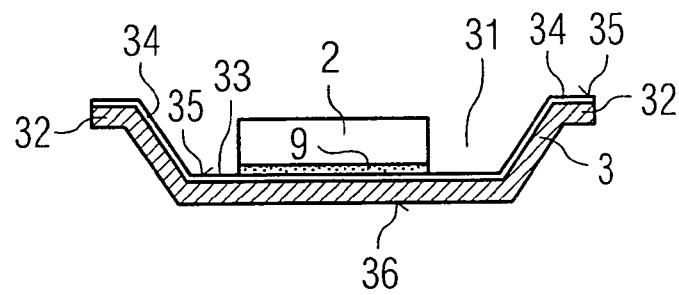


FIG 3C

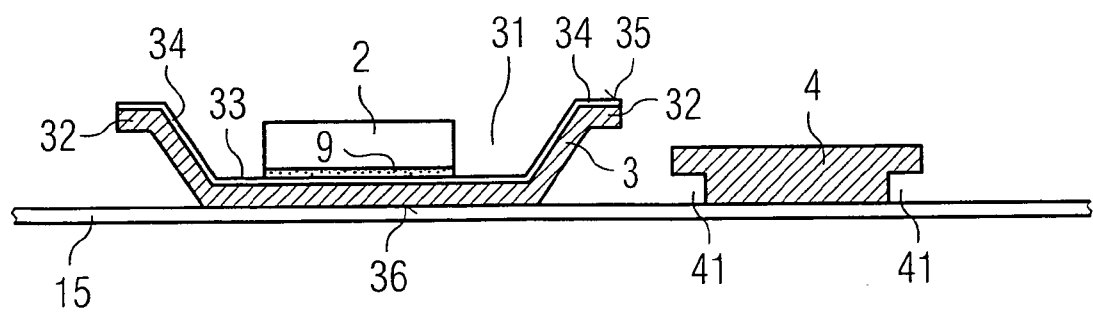


FIG 3D

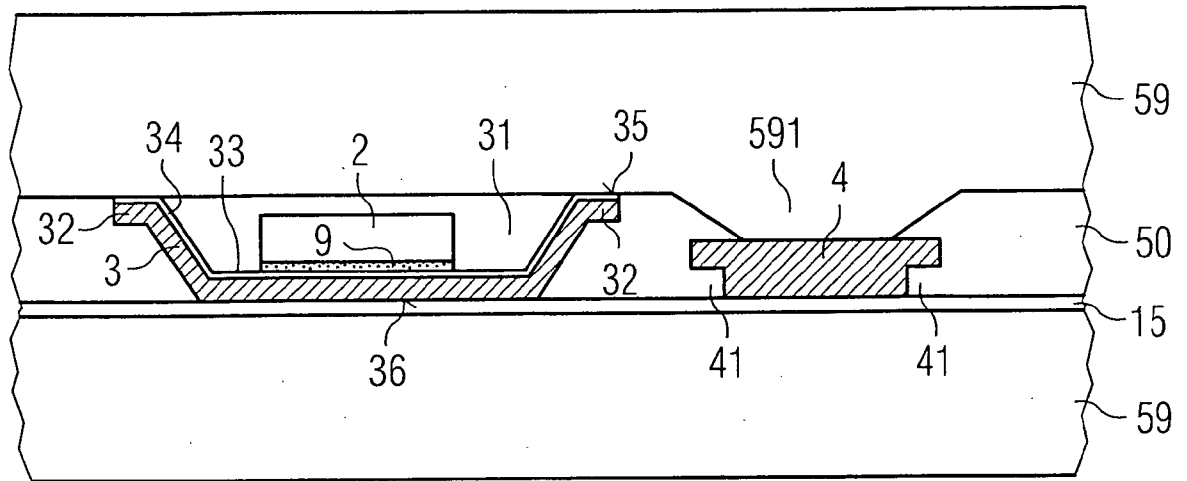


FIG 3E

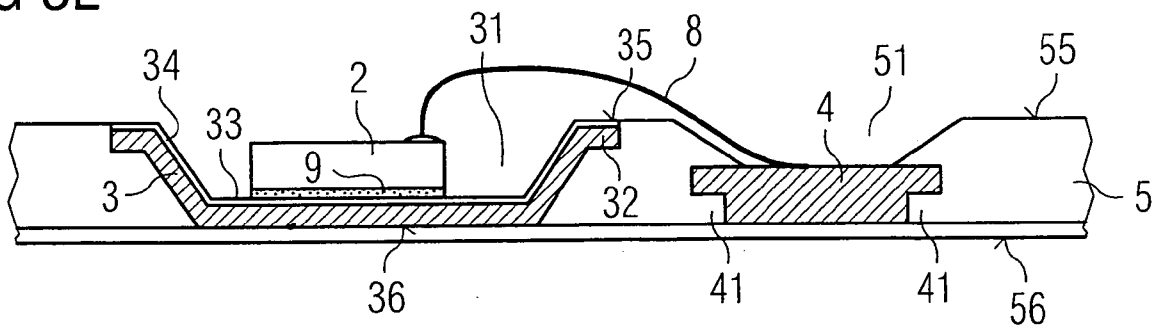


FIG 3F

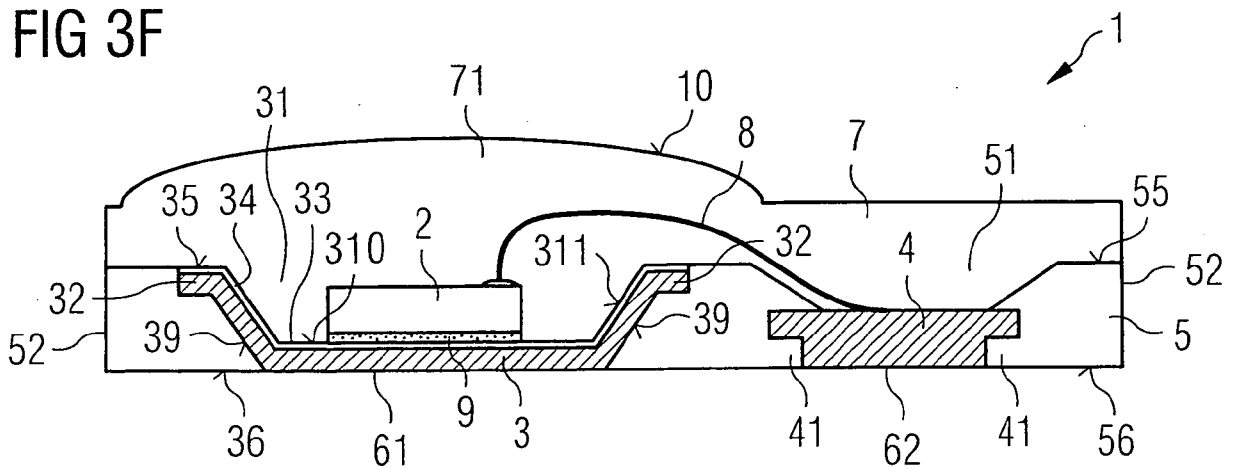
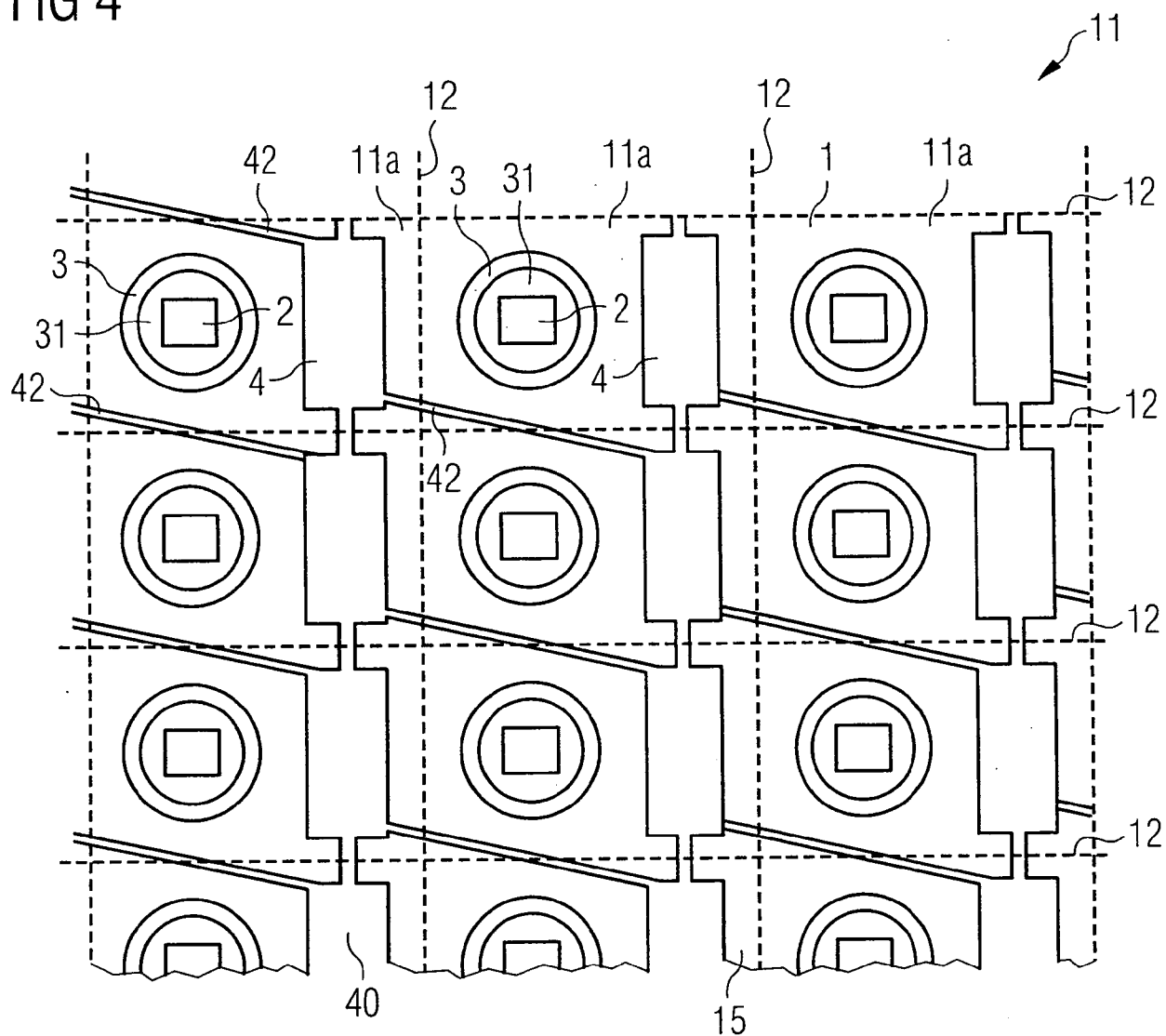


FIG 4





## INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2011/058583

A. CLASSIFICATION OF SUBJECT MATTER  
INV. H01L33/48 H01L33/64  
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 10 2008 038748 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 18 February 2010 (2010-02-18)	1,5,7,9
Y	paragraph [0060] - paragraph [0081];	2-4,6,8
A	figures 1-4D paragraph [0003] - paragraph [0051] -----	10-15
X	WO 97/12386 A2 (SIEMENS AG [DE]; ARNDT KARLHEINZ [DE]; BRUNNER HERBERT [DE]; SCHELLHOR) 3 April 1997 (1997-04-03)	1,5
Y	page 4, line 5 - page 7, line 4; figures	2-4,6,8
A	1a-2b -----	7,9-15
A	DE 10 2008 053489 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 29 April 2010 (2010-04-29) paragraph [0058] - paragraph [0115]; figures 1-11 -----	1-15
	-/--	



Further documents are listed in the continuation of Box C.



See patent family annex.

\* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance  
"E" earlier document but published on or after the international filing date  
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)  
"O" document referring to an oral disclosure, use, exhibition or other means  
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention  
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone  
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.  
"&" document member of the same patent family

Date of the actual completion of the international search

15 July 2011

Date of mailing of the international search report

22/07/2011

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040,  
Fax: (+31-70) 340-3016

Authorized officer

Albrecht, Claus

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/EP2011/058583

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	DE 10 2005 041064 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 1 March 2007 (2007-03-01) paragraph [0075] - paragraph [0123]; figures 1A-10 -----	1-15
A	DE 102 29 067 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 22 January 2004 (2004-01-22) paragraph [0025] - paragraph [0042]; figures 1-2 -----	1-15
A	EP 1 253 650 A2 (AGILENT TECHNOLOGIES INC [US] AVAGO TECH ECBU IP SG PTE LTD [SG]) 30 October 2002 (2002-10-30) paragraph [0017] - paragraph [0049]; figures 2-24 -----	1-15

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2011/058583

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 102008038748 A1	18-02-2010	WO 2010017790 A1	18-02-2010
WO 9712386 A2	03-04-1997	DE 19549818 B4	18-03-2010
		DE 59609374 D1	25-07-2002
		EP 1199753 A2	24-04-2002
		EP 0852816 A2	15-07-1998
		US 6459130 B1	01-10-2002
DE 102008053489 A1	29-04-2010	WO 2010048926 A1	06-05-2010
DE 102005041064 A1	01-03-2007	CN 101300688 A	05-11-2008
		WO 2007025515 A1	08-03-2007
		EP 1920470 A1	14-05-2008
		JP 2009506556 A	12-02-2009
		KR 20080042911 A	15-05-2008
		US 2009212316 A1	27-08-2009
DE 10229067 A1	22-01-2004	JP 2004040099 A	05-02-2004
		US 2009026482 A1	29-01-2009
		US 2004089898 A1	13-05-2004
		US 2010327307 A1	30-12-2010
EP 1253650 A2	30-10-2002	CN 1383221 A	04-12-2002
		JP 2003031850 A	31-01-2003
		US 2002163006 A1	07-11-2002

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
 INV. H01L33/48 H01L33/64  
 ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)  
 H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 10 2008 038748 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 18. Februar 2010 (2010-02-18)	1,5,7,9
Y	Absatz [0060] - Absatz [0081]; Abbildungen	2-4,6,8
A	1-4D Absatz [0003] - Absatz [0051] -----	10-15
X	WO 97/12386 A2 (SIEMENS AG [DE]; ARNDT KARLHEINZ [DE]; BRUNNER HERBERT [DE]; SCHELLHOR) 3. April 1997 (1997-04-03)	1,5
Y	Seite 4, Zeile 5 - Seite 7, Zeile 4;	2-4,6,8
A	Abbildungen 1a-2b -----	7,9-15
A	DE 10 2008 053489 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 29. April 2010 (2010-04-29) Absatz [0058] - Absatz [0115]; Abbildungen 1-11 -----	1-15
	-/-	

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen ☒ Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

15. Juli 2011

Absendedatum des internationalen Recherchenberichts

22/07/2011

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2  
 NL - 2280 HV Rijswijk  
 Tel. (+31-70) 340-2040,  
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Albrecht, Claus

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	DE 10 2005 041064 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 1. März 2007 (2007-03-01) Absatz [0075] - Absatz [0123]; Abbildungen 1A-10	1-15
A	DE 102 29 067 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 22. Januar 2004 (2004-01-22) Absatz [0025] - Absatz [0042]; Abbildungen 1-2	1-15
A	EP 1 253 650 A2 (AGILENT TECHNOLOGIES INC [US] AVAGO TECH ECBU IP SG PTE LTD [SG]) 30. Oktober 2002 (2002-10-30) Absatz [0017] - Absatz [0049]; Abbildungen 2-24	1-15

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2011/058583

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 102008038748 A1	18-02-2010	WO 2010017790 A1	18-02-2010
WO 9712386 A2	03-04-1997	DE 19549818 B4	18-03-2010
		DE 59609374 D1	25-07-2002
		EP 1199753 A2	24-04-2002
		EP 0852816 A2	15-07-1998
		US 6459130 B1	01-10-2002
DE 102008053489 A1	29-04-2010	WO 2010048926 A1	06-05-2010
DE 102005041064 A1	01-03-2007	CN 101300688 A	05-11-2008
		WO 2007025515 A1	08-03-2007
		EP 1920470 A1	14-05-2008
		JP 2009506556 A	12-02-2009
		KR 20080042911 A	15-05-2008
		US 2009212316 A1	27-08-2009
DE 10229067 A1	22-01-2004	JP 2004040099 A	05-02-2004
		US 2009026482 A1	29-01-2009
		US 2004089898 A1	13-05-2004
		US 2010327307 A1	30-12-2010
EP 1253650 A2	30-10-2002	CN 1383221 A	04-12-2002
		JP 2003031850 A	31-01-2003
		US 2002163006 A1	07-11-2002