

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4795264号
(P4795264)

(45) 発行日 平成23年10月19日(2011.10.19)

(24) 登録日 平成23年8月5日(2011.8.5)

(51) Int.Cl. F I
HO 4 N 1/21 (2006.01) HO 4 N 1/21
HO 4 N 1/387 (2006.01) HO 4 N 1/387

請求項の数 7 (全 13 頁)

| | | | |
|-----------|-------------------------------|-----------|-----------------------------|
| (21) 出願番号 | 特願2007-27371 (P2007-27371) | (73) 特許権者 | 000001007 |
| (22) 出願日 | 平成19年2月6日(2007.2.6) | | キヤノン株式会社 |
| (65) 公開番号 | 特開2008-193529 (P2008-193529A) | | 東京都大田区下丸子3丁目30番2号 |
| (43) 公開日 | 平成20年8月21日(2008.8.21) | (74) 代理人 | 100076428 |
| 審査請求日 | 平成22年2月2日(2010.2.2) | | 弁理士 大塚 康德 |
| | | (74) 代理人 | 100112508 |
| | | | 弁理士 高柳 司郎 |
| | | (74) 代理人 | 100115071 |
| | | | 弁理士 大塚 康弘 |
| | | (74) 代理人 | 100116894 |
| | | | 弁理士 木村 秀二 |
| | | (72) 発明者 | 高坂 三千聡 |
| | | | 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内 |

最終頁に続く

(54) 【発明の名称】 走査変換装置及び走査変換方法

(57) 【特許請求の範囲】

【請求項 1】

入力画像をバンド単位で分割し、分割された入力画像のデータをメモリアクセス単位で副走査方向にバッファに格納し、該バッファに格納されたデータを画素単位で副走査方向に読み出す走査変換装置であって、

1画素のビット数を p 、前記メモリアクセス単位のビット数を m 、前記 p 及び前記 m の公倍数を c とすると、主走査方向に c ビットの画像データを m ビットずつ副走査方向に y ライン分前記バッファに格納した後に、 p ビットの画素データを副走査方向に前記バッファより読み出すことを特徴とする走査変換装置。

【請求項 2】

前記入力画像のデータは、点順次フォーマットのデータであることを特徴とする請求項1に記載の走査変換装置。

【請求項 3】

前記主走査方向の1ラインのデータ量は、前記メモリアクセス単位の整数倍であることを特徴とする請求項1又は2に記載の走査変換装置。

【請求項 4】

前記1画素は、RGB又はYCbCrの3色のデータで構成されていることを特徴とする請求項1乃至3の何れか1項に記載の走査変換装置。

【請求項 5】

前記バッファより画素単位で読み出す際に、読み出す画素の色を識別するための第1の

10

20

カウンタと、

前記読み出す画素の主走査方向の位置を識別するための第2のカウンタと、

前記読み出す画素の副走査方向の位置を識別するための第3のカウンタと、

前記第1及び第2のカウンタのカウント値を加算する第1の加算手段と、

前記第1の加算手段で加算された値の上位ビット及び前記主走査方向のライン数で決定されるオフセット値と前記第3のカウンタのカウント値とを加算する第2の加算手段と、

前記第1の加算手段で加算された値の下位ビットと前記第2の加算手段で加算された値とにより前記バッファの読み出しアドレスを演算するアドレス演算手段とを有することを特徴とする請求項4に記載の走査変換装置。

【請求項6】

10

入力画像をバンド単位で分割し、分割された入力画像のデータをメモリアクセス単位で副走査方向にバッファに格納し、該バッファに格納されたデータを画素単位で副走査方向に読み出す走査変換装置にて実行される走査変換方法であって、

1画素のビット数を p 、前記メモリアクセス単位のビット数を m 、前記 p 及び前記 m の公倍数を c とすると、主走査方向に c ビットの画像データを m ビットずつ副走査方向に y ライン分前記バッファに格納した後に、 p ビットの画素データを副走査方向に前記バッファより読み出すことを特徴とする走査変換方法。

【請求項7】

入力画像をバンド単位で分割し、分割された入力画像のデータをメモリアクセス単位で副走査方向にバッファに格納し、該バッファに格納されたデータを画素単位で副走査方向に読み出す走査変換手順をコンピュータに実行させるためのプログラムであって、

20

1画素のビット数を p 、前記メモリアクセス単位のビット数を m 、前記 p 及び前記 m の公倍数を c とすると、主走査方向に c ビットの画像データを m ビットずつ副走査方向に y ライン分前記バッファに格納した後に、 p ビットの画素データを副走査方向に前記バッファより読み出す手順をコンピュータに実行させるためのプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、入力画像をバンド単位で分割し、分割された入力画像のデータをメモリアクセス単位で副走査方向にバッファに格納し、該バッファに格納されたデータを画素単位で副走査方向に読み出す走査変換する走査変換装置及び走査変換方法に関する。

30

【背景技術】

【0002】

スキャナ、プリンタを統合的に制御してコピーを行う装置では、スキャナで読み取った画像データを印刷に適した画像データに変換する画像処理部を備えている。この画像処理部においては、フィルタ等の周囲の画素を参照する画像処理を行うための構成要件として、一般的に処理対象の画像データを数ライン分保持するバッファを備えている。しかし、画像データのサイズが増加するに伴い、バッファのラインサイズも増加するため、画像データのサイズが増加する都度、画像処理部を作り直す必要があった。

【0003】

40

そこで、処理対象の画像データを副走査方向に所定の（バンド）単位で分割し、バンド毎に走査変換（H-V変換）を行い、後段の画像処理部へ伝達する方法が開示されている（例えば、特許文献1参照）。この方法をクロスバンド方式と呼ぶ。このクロスバンド方式を用いることにより、ラインサイズに依存しない、限られたサイズのバッファを用いて任意サイズの画像データの処理が可能となる。

【0004】

一方、上述の画像処理部では、走査変換するために、内部にバッファを備えているが、そのバッファはコストとデータ転送効率の観点から、バンドのライン数×メモリアクセス単位×2のダブルバッファで構成される。

【特許文献1】特許第3733826号

50

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、メモリアクセス単位を基本とするダブルバッファにて走査変換を行った場合、以下に述べるような問題がある。

【0006】

例えば、メモリアクセス単位が128ビットであるときに、1画素が24ビットで隙間なくメモリに格納されていた場合、そのメモリアクセス単位と画素の境界は必ずしも一致しないので、バッファを跨いで格納される画素が存在する。また、1ラインのデータ量もそのメモリアクセス単位とは必ずしも一致しないので、各ラインの先頭もマチマチとなり、走査変換が非常に複雑になるという欠点があった。

10

【0007】

RGB点順次フォーマットで格納された画像データについても同様の問題が発生する。図8は、1画素48ビット(RGB各色16ビット)のRGB点順次フォーマット画像をバッファに格納した状態を示す図である。図8に示すように、RGB点順次フォーマット画像は、高さ24ラインでバンド分割されたバンド画像としてメモリアクセス単位256ビットでバッファに格納される。

【0008】

図9は、図8に示すメモリアクセス単位である256ビット幅の分割画像Aの格納状態を示す図である。また、図10は、図8に示すメモリアクセス単位である256ビット幅の分割画像Bの格納状態を示す図である。この例では、1ラインのデータ量をメモリアクセス単位(256ビット)としているので、図10に示すように、6カラム目の緑データ(G00__05~G23__05)と青データ(B00__05~B23__05)は、第2のバッファに含まれる。

20

【0009】

しかし、上述の緑データと青データは、図9に示す第1のバッファに含まれる赤データ(R00__05~R23__05)と共に処理する必要がある。そのため、第1のバッファデータを取得した際に、この赤データを入力ライン数だけ内部レジスタ等に保持しておく必要がある。

【0010】

即ち、点順次画像を走査変換する場合、バッファにおける先頭カラムのデータが何色から始まるのか、バッファ上の最終カラムのデータが何色まであるのかを管理し、かつ、バッファをまたぐ画素データを保持しなければならないという問題があった。

30

【0011】

また、一旦、点順次画像を線順次画像又は面順次画像に構成し直す操作が必要であり、そのために無駄なアクセスやバッファが更に必要になるという問題もあった。

【0012】

本発明は、上記課題を解決するためになされたもので、メモリアクセス単位に合わせてバッファを切り替えることを目的とする。

【課題を解決するための手段】

40

【0013】

本発明は、入力画像をバンド単位で分割し、分割された入力画像のデータをメモリアクセス単位で副走査方向にバッファに格納し、該バッファに格納されたデータを画素単位で副走査方向に読み出す走査変換装置であって、1画素のビット数をp、前記メモリアクセス単位のビット数をm、前記p及び前記mの公倍数をcとすると、主走査方向にcビットの画像データをmビットずつ副走査方向にyライン分前記バッファに格納した後に、pビットの画素データを副走査方向に前記バッファより読み出すことを特徴とする。

【0014】

また、本発明は、入力画像をバンド単位で分割し、分割された入力画像のデータをメモリアクセス単位で副走査方向にバッファに格納し、該バッファに格納されたデータを画素

50

単位で副走査方向に読み出す走査変換装置にて実行される走査変換方法であって、1画素のビット数を p 、前記メモリアクセス単位のビット数を m 、前記 p 及び前記 m の公倍数を c とすると、主走査方向に c ビットの画像データを m ビットずつ副走査方向に y ライン分前記バッファに格納した後に、 p ビットの画素データを副走査方向に前記バッファより読み出すことを特徴とする。

【発明の効果】

【0015】

本発明によれば、メモリアクセス単位に合わせてバッファを切り替えることで、1画素のビット数の整数倍がメモリアクセス単位に一致しない場合においても、簡単に走査変換が可能となる。

【0016】

特に、点順次画像を処理する際はバッファにおける先頭カラムのデータが何色から始まるのか、バッファにおける最終カラムのデータが何色まであるのかを管理する必要がなくなり、各点順次フォーマット特有の処理を設ける必要がなくなる。若しくは、点順次画像を線順次画像または面順次画像に構成し直す処理及び、その処理に必要なバッファが不要となる。

【発明を実施するための最良の形態】

【0017】

以下、図面を参照しながら発明を実施するための最良の形態について詳細に説明する。

【0018】

図1は、本実施形態における走査変換装置の構成の一例を示す図である。図1に示すように、走査変換装置は、バンド分割部101、画像データ格納部102、アドレス演算部103は、ピクセルデータ取得部104で構成されている。

【0019】

ここで、バンド分割部101は図2に示すように、入力画像を所定の高さ（バンド単位）でバンド画像に分割し、所定のメモリアクセス幅で副走査方向に画像を順次転送する。画像データ格納部102は、バンド分割部101から所定のメモリアクセス単位で転送される点順次フォーマットの画像データをバッファの先頭から所定のライン数だけ順次格納する。

【0020】

尚、画像データ格納部102は、効率的にデータ転送を行うために、第1のバッファと第2のバッファとを含むダブルバッファで構成されている。第1のバッファに入力される画像データを格納している間は、第2のバッファから画像データを取得して出力を行い、逆に、第2のバッファに入力される画像データを格納している間は、第1のバッファから画像データを取得して出力を行う。

【0021】

アドレス演算部103は、ピクセルデータ取得部104が画像データ格納部102から画像データを取得する際の読み出しアドレスを演算によって求める。読み出しアドレスの演算に関しては更に後述する。画像データ格納部102のバッファに所定のデータが格納された後、ピクセルデータ取得部104はアドレス演算部103から取得したアドレスに基づき、バッファからピクセルデータを取得する。

【0022】

次に、画像データ格納部102のバッファに画像データを格納する処理に関して詳しく説明する。以下の説明では、例えばメモリアクセス単位を256ビット、1画素のビット数を48ビット、RGBの3色（RGB16ビット点順次と呼ぶ）で構成されているものとするが、メモリアクセス単位や1画素のビット数を特に限定するものではない。

ここで、メモリアクセス単位の256ビットと、1画素のビット数の48ビットの公倍数として、768を用いると、図3に示す301のように、主走査方向16画素分の画素データがバッファに格納される。これにより、第1のバッファには分割画像データA～Cが格納され、第1のバッファと第2バッファとを跨いで格納される画素がなくなり、また

10

20

30

40

50

各ラインの先頭も揃う。

【 0 0 2 3 】

このとき、図 1 に示すバンド分割部 1 0 1 は、画像データ格納部 1 0 2 の内部バッファが画像データに対してどのように割り当てられようとも、固定的にメモリアクセス単位のビット数を所定のバンド高さ分ずつ繰り返し転送すれば良い。したがって、バンド分割部 1 0 1 は 1 画素のビット数とメモリアクセス単位のビット数の関係によらず、一定の処理を行うように構成することができる。

【 0 0 2 4 】

次に、バッファから画素データを画素単位で副操作方向に読み出す処理に関して詳しく説明する。

10

【 0 0 2 5 】

図 3 に示す 3 0 2 の例は、主走査方向 1 6 画素分の画素データが格納されたバッファの模式図である。3 0 2 では、1 画素のデータは 2 4 ビットであり、R G B 各色がそれぞれ 8 ビットの 3 色で構成されているものとする。

【 0 0 2 6 】

尚、画素データを格納するバッファは、概念的には図 3 に示す 3 0 1 のように、1 回のメモリアクセスビット数 m と 1 画素を構成するデータのビット数 p の公倍数 c に相当するバッファ幅を持つように意識される。しかし、実際に、このように画像データの 1 画素のデータビット数に応じてメモリの扱い方を変えてしまうと、画像データフォーマット毎にアドレス計算処理を実装しなければならず、処理が煩雑になってしまう。

20

【 0 0 2 7 】

そこで、本実施形態では、概念的には、図 3 に示す 3 0 1 のような画素格納方法を意識しながらも、実アドレスとしては、常に 3 0 2 のように横幅を 1 回のメモリアクセス単位のビット数とするメモリとして扱う。これにより、アドレス計算方法を簡素化することができる。

【 0 0 2 8 】

図 3 に示す 3 0 2 のようにメモリを扱う場合、分割画像データ A と分割画像データ B の境界における R G B データは連続アドレスではないことが分かる。例えば、R 0 5 及び G 0 5 と B 0 5 とは同じピクセルのデータであるが、アドレスが連続ではないため、通常の走査変換処理ではうまく対応できない。

30

【 0 0 2 9 】

そのため、一般的には、分割画像データ A と分割画像データ B の境界であるということと取得色とを判断し、所定のオフセット値を付加するなどしてデータ取得アドレスを算出する。本実施形態では、分割画像データの境界における次色データまでのオフセット値：ADR_OFFSET を後述するアドレス演算に組み込むことにより、分割画像データの境界を意識することなくアドレス演算ができるようになる。以下に、アドレス演算方法を詳細に説明する。

【 0 0 3 0 】

以下、[] は演算対象のビット位置を示す。例えば、Z[2:6] とあった場合は、演算対象のビットが 2 から 6 ビット目であることを示す。また、Z[1:0] & '0' とあった場合は、変数 Z の 0 ビット目の後ろに " 0 " を付け加えるという意味である。例えば、Z = 3 は 2 進数で「11」と表されることから W=Z[1:0] & '0' とあった場合は、0 ビット目と 1 ビット目の値である「11」に 0 を追加することで「110」となり、結果として W の値は 6 となる。

40

【 0 0 3 1 】

ADR_X[6:0] = (X[5:0]) + color_count[1:0] ... (式 1)

Y_OFFSET[7:0] = line_in_num[4:0] × ADR_X[6:5] ... (式 2)

RAM_ADR[11:0] = (Y_OFFSET[7:0] + Y[4:0]) & ADR_X[4:0] ... (式 3)

ここで、X は水平方向出力カウンタであり、1 回のカウンタアップ毎に 1 画素のデータが占めるアドレス数だけ加算される（各色毎にカウンタアップされるカウンタである）。例えば、1 アドレス 8 ビットのメモリを実装し、ここに R G B 各色 8 ビットで構成される

50

1画素24ビットのデータを格納して処理する場合、Xは1画素毎に3加算される。

【0032】

また、Yは垂直方向出力カウンタ、color_countは出力色数カウンタである。Y_OFFSETは分割画像データの境界における次色データまでのオフセット値である。line_in_numは設定された入力ライン数である。ADR_Xは水平方向出力カウンタ×出力色数カウンタの値を保持する変数である。RAM_ADRはRGBデータを取得する際にアクセスするアドレスである。

【0033】

上記式1～式3は、1画素がRGBやYCbCr等3つのデータで構成され、なおかつ、画素データの格納メモリが1アドレスに対して2のべき乗のビット数を割り当てるように構成されている限り、普遍のアドレス計算式である。また、メモリが1アドレス何ビットであるかに応じて、求められたRAM_ADRを単純にシフトすることにより、メモリの実装に合わせたアドレスを得ることが可能である。

10

【0034】

例えば、1画素がRGB各色16ビットの3つのデータで構成され、なおかつ、メモリが1アドレス8ビットとして実装されている場合、次式によりアドレスが求められる。

【0035】

$RAM_ADR_{16}[12:0] = RAM_ADR[11:0] \& '0'$

次に、1画素がRGB各色16ビットのデータで構成されている点順次画像データフォーマットを処理する場合の走査変換方法を説明する。

20

【0036】

まず、バンド画像データをバッファに格納する処理を説明する。以下の説明では、所定のバンド画像をDMAコントローラがメモリアクセス単位256ビットで順次転送すると仮定する。メモリアクセス単位256ビットと1画素のビット数48ビットの最小公倍数は768ビットであるため、バッファには主走査方向16(768/48)画素分の画像データを格納しなければならない。そのため、画像データ格納部102は、画像データを256ビット単位で取得する際に、256ビット単位の3つのデータをメモリに格納する度に格納ラインカウンタを1ずつインクリメントしていく。このようにすることで主走査方向16画素分のデータをバッファに格納する。

【0037】

30

図4は、本実施形態における画像データをバッファに格納する処理を示すフローチャートである。まず、ステップS401では、格納ラインカウンタstore_line_counterを0に初期化する。次に、ステップS402では、内部ラインカウンタinside_line_counterを0にリセットする。ステップS403では、画像データを格納するアドレスを示すaddrにメモリの先頭アドレスを代入する。

【0038】

次に、ステップS404では、store_line_counterが設定されたバンド分割高さライン数よりも小さいか否かを判定する。ここで、store_line_counterがバンド分割高さライン数以上であれば、この処理を終了する。

【0039】

40

また、store_line_counterがバンド分割高さライン数より小さければステップS405へ処理を進め、32バイトの画像データを取得する。次に、ステップS406では、取得した画像データをaddrが示すアドレスに格納する。ステップS407では、inside_line_counterを1だけインクリメントする。次に、ステップS408で、inside_line_counterが3以上か否かを判定し、3以上であればステップS409へ処理を進め、inside_line_counterを0にリセットする。

【0040】

ここで、判定条件として用いた3は、本実施形態の前提条件とした、バッファの横並び個数($c/m = 768/256 = 3$)の値である。

【0041】

50

次に、ステップ S 4 1 0 では、sore_line_counter を 1 だけインクリメントし、ステップ S 4 1 1 へ処理を進める。また、ステップ S 4 0 8 で、inside_line_counter が 3 未満であれば、ステップ S 4 1 1 へ処理を進め、addr にメモリアクセス単位である 3 2 バイト (2 5 6 ビット) を加え、上述のステップ S 4 0 4 に戻る。

【 0 0 4 2 】

そして、画像データを第 1 のバッファに格納し終えた後、第 2 のバッファに対して同様の処理を行い、画像データを格納する。

【 0 0 4 3 】

上述の処理により、R G B 1 6 ビット点順次画像の場合は図 5 に示すように、バッファに画像データが格納される。即ち、1 6 カラム分のデータが格納される。また、R G B 8 ビット点順次画像の場合は図 6 に示すように、バッファに画像データが格納される。即ち、3 2 カラム分のデータが格納される。したがって、第 1 のバッファと第 2 のバッファの境界をまたいで R G B データが格納されることがなくなる。

【 0 0 4 4 】

次に、バッファからピクセルデータを取得する処理を説明する。ピクセルデータ取得部 1 0 4 が副走査方向に走査変換を行い、ピクセルデータを取得する。

【 0 0 4 5 】

図 7 は、本実施形態におけるピクセルデータ取得部 1 0 4 の処理を示すフローチャートである。ここでは、R G B 1 6 ビット又は R G B 8 ビットの点順次画像データを扱う場合を例に挙げて説明する。また、1 画素の色数を 1 とすることで、モノクロとして処理することも可能である。

【 0 0 4 6 】

まず、ステップ S 7 0 1 では、出力カラム数をカウントする x_counter と出力ライン数をカウントする y_counter を 0 に初期化する。ステップ S 7 0 2 では、x_counter がメモリに格納されている点順次画像のカラム数よりも小さいか否かを判定する。ここで、x_counter が点順次画像のカラム数よりも小さければステップ S 7 0 3 へ処理を進めるが、点順次画像のカラム数以上であれば、この処理を終了する。

【 0 0 4 7 】

このステップ S 7 0 3 では、y_counter がバンド高さライン数よりも小さいか否かを判定する。ここで、y_counter がバンド高さライン数よりも小さければステップ S 7 0 4 へ処理を進め、バンド高さライン数以上であればステップ S 7 1 6 へ処理を進める。

【 0 0 4 8 】

このステップ S 7 0 4 では、出力色数を順次カウントする color_count を 1 画素の色数で初期化する。次に、ステップ S 7 0 5 では、color_count が 0 より大きいと判定する。ここで、color_count が 0 より大きければステップ S 7 0 6 へ処理を進め、0 以下であればステップ S 7 1 5 へ処理を進める。

【 0 0 4 9 】

このステップ S 7 0 6 では、ピクセルデータを取得するためにアクセスするメモリ上のアドレスを上記アドレス算出式 1 ~ 式 3 を用いて求める。次に、ステップ S 7 0 7 では、取得したアドレスにアクセスしてデータを取得する。データを取得する際は、R G B 1 6 ビット点順次データを扱っている場合は 2 バイトを取得し、R G B 8 ビット点順次データを扱っている場合は 1 バイトを取得する。

【 0 0 5 0 】

次に、ステップ S 7 0 8 で、color_count が 3 か否かを判定し、3 の場合はステップ S 7 0 9 へ処理を進めるが、3 でない場合はステップ S 7 1 0 へ処理を進める。

【 0 0 5 1 】

このステップ S 7 0 9 では、取得したデータを R データとして保持し、次のステップ S 7 1 4 へ処理を進める。また、ステップ S 7 1 0 では、color_count が 2 か否かを判定し、2 であればステップ S 7 1 1 へ処理を進めるが、2 でなければステップ S 7 1 2 へ処理を進める。

10

20

30

40

50

【 0 0 5 2 】

このステップ S 7 1 1 では、取得したデータを G データとして保持し、次のステップ S 7 1 4 へ処理を進める。また、ステップ S 7 1 2 では、取得したデータを B データとして保持する。そして、ステップ S 7 1 3 では、保持している R G B データをピクセルデータとして出力する。

【 0 0 5 3 】

ステップ S 7 1 4 では、color_count を 1 だけデクリメントし、ステップ S 7 0 5 に戻り、上述の処理を繰り返す。

【 0 0 5 4 】

上述のステップ S 7 0 5 で N O と判定された場合のステップ S 7 1 5 では、y_counter を 1 だけインクリメントし、ステップ S 7 0 3 に戻り、上述の処理を繰り返す。

10

【 0 0 5 5 】

上述のステップ S 7 0 3 で N O と判定された場合のステップ S 7 1 6 では、x_counter を 3 インクリメントする。そして、ステップ S 7 1 7 では、y_counter を 0 に初期化し、ステップ S 7 0 2 に戻り、上述の処理を繰り返す。

【 0 0 5 6 】

本実施形態によれば、メモリアクセス単位のビット数と 1 画素のビット数との公倍数に基づきバッファを設定することで、第 1 のバッファと第 2 バッファとを跨いで格納される画素がなくなる。

【 0 0 5 7 】

20

[変形例]

本実施形態では、色（色空間）の種類を R G B の 3 色としたが、Y C b C r の 3 色としても良い。また、本発明は、特に色（色空間）の種類を特定しない。

【 0 0 5 8 】

また、上述したアドレス算出用の式 1 ~ 式 3 の基本形は、以下に示す式 4 ~ 式 6 であり、式 4 ~ 式 6 において参照している各変数のビット位置やビット数はメモリアクセス単位や扱う色数によって異なる。しかし、各メモリアクセス単位及び扱う色数によって適切なビット位置及びビット数を指定することで対応可能である。

【 0 0 5 9 】

$ADR_X = X + color_count \quad \dots (式 4)$

30

$Y_OFFSET = line_in_num \times ADR_X \quad \dots (式 5)$

$RAM_ADR = (Y_OFFSET + Y) \& ADR_X \quad \dots (式 6)$

本実施形態においては、式 1 ~ 式 3 はメモリアクセス単位が 2 5 6 ビットで扱う色数が 3 色の場合を例として説明したが、本発明は特にそれらを限定しているわけではない。

【 0 0 6 0 】

例えば、メモリアクセス単位が 1 2 8 ビットの場合、上記式 4 ~ 式 6 は以下に示す式 7 ~ 式 9 のようになる。

【 0 0 6 1 】

$ADR_X[6:0] = (X[5:0]) + color_count[1:0] \quad \dots (式 7)$

$Y_OFFSET[7:0] = line_in_num[4:0] \times ADR_X[6:4] \quad \dots (式 8)$

40

$RAM_ADR[11:0] = (Y_OFFSET[7:0] + Y[4:0]) \& ADR_X[3:0] \quad \dots (式 9)$

[他の実施形態]

上述の実施形態の機能を実現するソフトウェアのプログラムコードを記録した記録媒体を、システム或いは装置に供給し、そのシステム或いは装置のコンピュータ（C P U 又は M P U）が記録媒体に記録されたプログラムコードを読み出し実行する。これによっても、本発明の目的が達成されることは言うまでもない。この場合、記録媒体から読み出されたプログラムコード自体が上述の実施形態の機能を実現することとなり、そのプログラムコードを記録した記録媒体は本発明を構成することになる。

【 0 0 6 2 】

プログラムコードを供給するための記録媒体としては、例えばフレキシブルディスク、

50

ハードディスク、光ディスク、光磁気ディスク、ＣＤ－ＲＯＭ、ＣＤ－Ｒ、磁気テープ、不揮発性のメモリカード、ＲＯＭ、ＤＶＤなどを用いることができる。

【００６３】

また、コンピュータが読出したプログラムコードを実行することにより、前述した実施形態の機能が実現されるだけでなく、次の場合も含まれることは言うまでもない。即ち、プログラムコードの指示に基づき、コンピュータ上で稼働しているＯＳ（オペレーティングシステム）などが実際の処理の一部又は全部を行い、その処理により前述した実施形態の機能が実現される場合である。

【００６４】

更に、記録媒体から読出されたプログラムコードがコンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書込む。その後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるＣＰＵなどが実際の処理の一部又は全部を行い、その処理により前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【図面の簡単な説明】

【００６５】

【図１】本実施形態における走査変換装置の構成の一例を示す図である。

【図２】図１に示すバンド分割部１０１の処理を説明するための図である。

【図３】図１に示す画像データ格納部１０２の処理を説明するための図である。

【図４】本実施形態における画像データをバッファに格納する処理を示すフローチャートである。

【図５】ＲＧＢ１６ビット点順次画像をバッファに格納した状態を示す図である。

【図６】ＲＧＢ８ビット点順次画像をバッファに格納した状態を示す図である。

【図７】本実施形態におけるピクセルデータ取得部１０４の処理を示すフローチャートである。

【図８】１画素４８ビット（ＲＧＢ各色１６ビット）のＲＧＢ点順次フォーマット画像をバッファに格納した状態を示す図である。

【図９】図８に示すメモリアクセス単位である２５６ビット幅の分割画像Ａの格納状態を示す図である。

【図１０】図８に示すメモリアクセス単位である２５６ビット幅の分割画像Ｂの格納状態を示す図である。

【符号の説明】

【００６６】

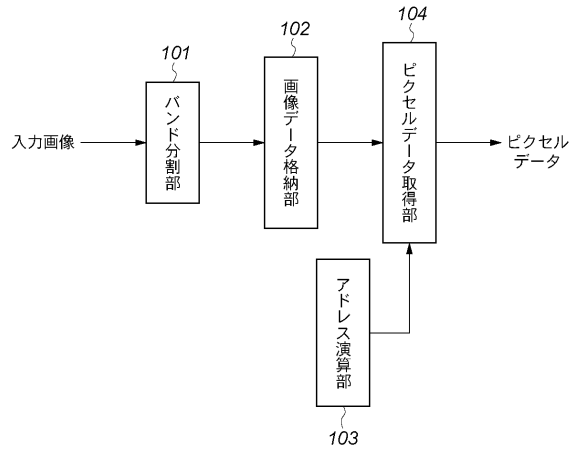
- １０１ バンド分割部
- １０２ 画像データ格納部
- １０３ アドレス演算部
- １０４ ピクセルデータ取得部

10

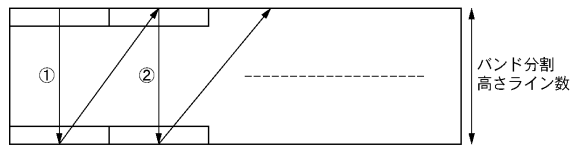
20

30

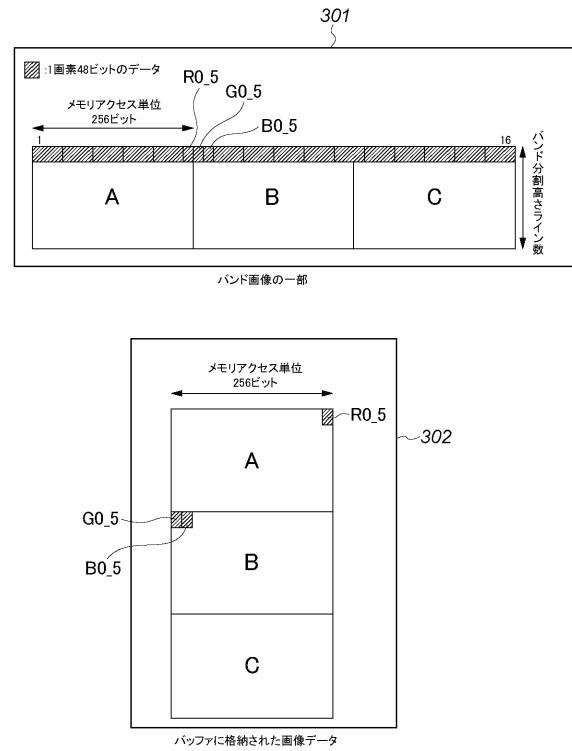
【図 1】



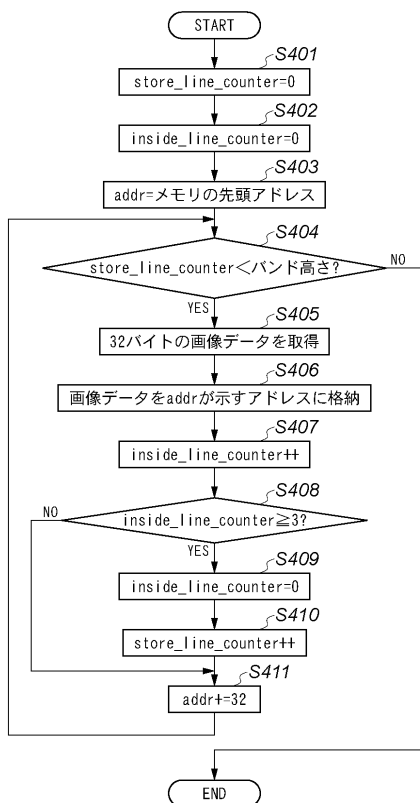
【図 2】



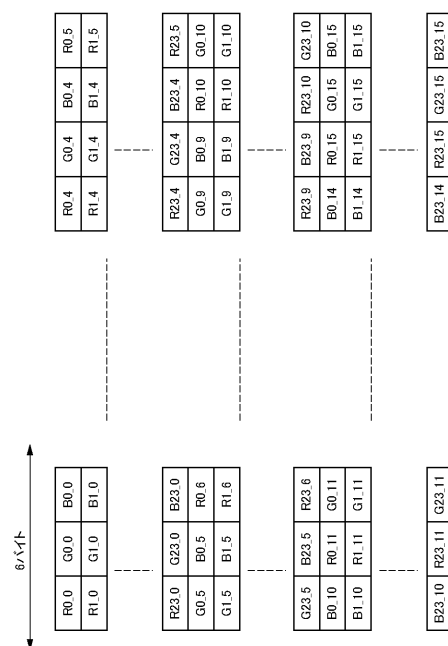
【図 3】



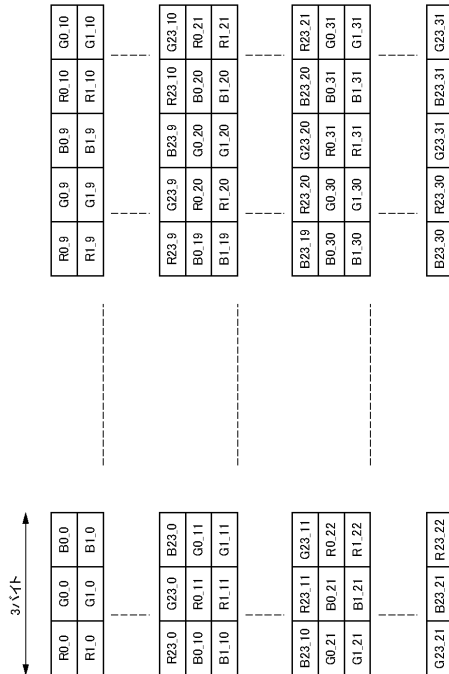
【図 4】



【図 5】



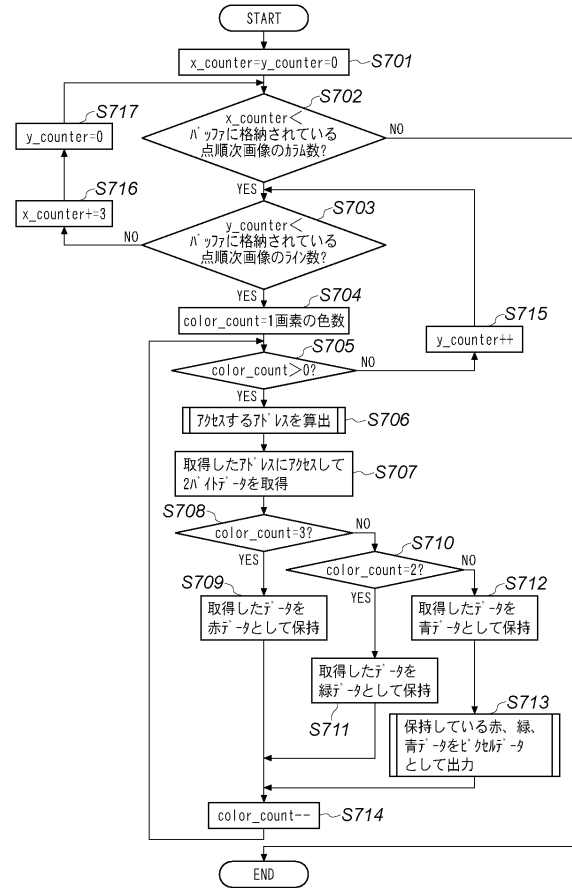
【 図 6 】



【 図 8 】



【 図 7 】



【 図 9 】

| | -00 | +02 | +04 | +06 | +08 | +0A | +0D | +0E | +10 | +12 | +14 | +16 | +18 | +1A | +1C | +1E |
|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|
| 0x0000 | R00.00 | G00.00 | E00.00 | R00.01 | G00.01 | E00.01 | R00.02 | G00.02 | E00.02 | R00.03 | G00.03 | E00.00 | R00.04 | G00.04 | E00.04 | R00.05 |
| 0x0020 | R01.00 | G01.00 | E01.00 | R01.01 | G01.01 | E01.01 | R01.02 | G01.02 | E01.02 | R01.03 | G01.03 | E01.03 | R01.04 | G01.04 | E01.04 | R01.05 |
| ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... |
| 0x00E0 | R23.00 | G23.00 | E23.00 | R23.01 | G23.01 | E23.01 | R23.02 | G23.02 | E23.02 | R23.03 | G23.03 | E23.03 | R23.04 | G23.04 | E23.04 | R23.05 |

【図 10】

| | 6カラム目 | | 7カラム目 | | 8カラム目 | | 9カラム目 | | 10カラム目 | | 11カラム目 | |
|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|--------|
| 0x0000 | G00_05 | B00_05 | R00_06 | G00_06 | B00_06 | R00_07 | G00_07 | B00_07 | R00_08 | G00_08 | B00_08 | R00_09 |
| 0x0020 | G01_05 | B01_05 | R01_06 | G01_06 | B01_06 | R01_07 | G01_07 | B01_07 | R01_08 | G01_08 | B01_08 | R01_09 |
| ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... | ... |
| 0x02E0 | G23_05 | B23_05 | R23_06 | G23_06 | B23_06 | R23_07 | G23_07 | B23_07 | R23_08 | G23_08 | B23_08 | R23_09 |

フロントページの続き

(72)発明者 石川 尚
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 松永 隆志

(56)参考文献 特開平04-252562(JP,A)
特開2006-109374(JP,A)

(58)調査した分野(Int.Cl., DB名)
H04N 1/21
H04N 1/387