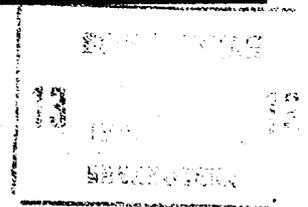




4(51) G 01 R 31/28

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ И АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3673948/24-21

(22) 12.12.83

(46) 30.11.85. Бюл. № 44

(71) Пензенский филиал Всесоюзного
научно-исследовательского техноло-
гического института приборостроения

(72) Д.Г.Добровинская, И.А.Ерасов
и В.С.Пункевич

(53) 621.317 (088.8)

(56) Интегральные микросхемы:

Справочник/Под ред. Б.В.Тарабрина.
М.: Радио и связь, 1984, с.102,109.

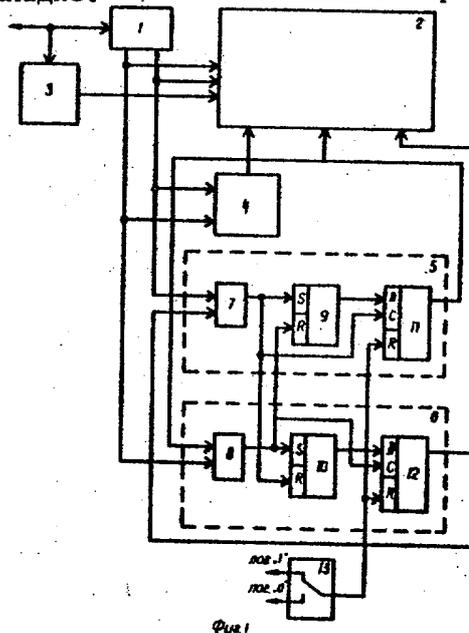
Авторское свидетельство СССР №
938221, кл. G 01 R 31/28, 1982.

Авторское свидетельство СССР
№ 917144, кл. G 01 R 31/28, 1982.

(54) ЛОГИЧЕСКИЙ ПРОБНИК

(57) Изобретение относится к конт-
рольно-измерительной технике и мо-
жет быть использовано при наладке.

контроле и диагностике цифровых
устройств, выполненных на интег-
ральных микросхемах. Цель изобре-
тения - повышение достоверности конт-
роля путем селекции помех. Устрой-
ство содержит блок 1 компараторов,
блок 2 логической обработки и ин-
дикации, блок 3 обнаружения третье-
го состояния, блок 4 контроля дли-
тельности фронта, два селектора по-
мех 5 и 6, выполненных на одновиб-
раторах 7 и 8, RS -триггерах 9 и 10,
D-триггерах 11 и 12, и ключ 13.
Поставленная цель достигается вве-
дением ключа 13 и двух селекторов
помех 5 и 6 и соответствующими функ-
циональными межэлементными связями.
Работа устройства поясняется по
временным диаграммам, приведенным
в описании изобретения. 2 ил.



(19) SU (11) 1195308 A

Изобретение относится к контрольно-измерительной технике и может быть использовано при наладке, контроле и диагностике цифровых устройств, выполненных на интегральных микросхемах.

Цель изобретения - повышение достоверности контроля за счет селекции помех.

На фиг.1 представлена блок-схема предлагаемого устройства; на фиг.2 - временные диаграммы.

Пробник содержит блок 1 компараторов, блок 2 логической обработки и индикации, блок 3 обнаружения третьего состояния, блок 4 контроля и длительности фронта, два селектора помех 5 и 6, выполненных на одновибраторах 7 и 8, RS-триггерах 9 и 10, D-триггерах 11 и 12, и ключ 13. Выходы блока 1 компараторов соединены с первым и вторым входами блока 2 логической обработки и индикации, третий вход которого соединен с выходом блока 3 обнаружения третьего состояния, четвертый, пятый и шестой входы соединены соответственно с выходами блока 4 контроля длительности фронта и первого 5 и второго 6 селекторов помех. Первые входы одновибраторов 7 и 8 соединены с выходами блока 1 компараторов, вторые входы - с пятым и шестым входами блока 2 логической обработки и индикации, а выходы - с 5-входами RS-триггеров 9 и 10, выходы которых соединены с D-входами D-триггеров 11 и 12, R-входы которых соединены с ключом 13.

Логический пробник работает следующим образом.

В исходном состоянии ключ 13 обеспечивает подачу на R-входы триггеров 11 и 12 уровня логической единицы, устанавливая таким образом триггеры 11 и 12 в нулевое состояние.

Блок 1 компараторов анализирует входной сигнал, сравнивая его с пороговыми значениями логического нуля и логической единицы, и вырабатывает на двух своих выходах различные логические уровни. Если уровень входного сигнала находится выше уровня логической единицы, то на обоих выходах блока 1 компараторов устанавливается уровень логической

единицы, если уровень входного сигнала меньше уровня логического нуля, то на этих двух выходах устанавливается уровень логического нуля, а при уровне входного сигнала больше логического нуля и меньше логической единицы на первом и втором выходах блока 1 компараторов устанавливаются уровни логического нуля и логической единицы соответственно.

При наличии контакта входа пробника с испытуемой логической цепью (за исключением, когда выходной элемент в испытуемой цепи находится в третьем, высокоимпедансном состоянии) блок 3 обнаружения третьего состояния выдает на вход блока 2 логической обработки и индикации сигнал, соответствующий наличию контакта с испытуемой цепью, тем самым разрешая работу блока 2 логической обработки и индикации. Блоки 3 и 4 выполнены аналогично прототипу. В случае отсутствия контакта с испытуемой цепью (третье состояние) сигнал с блока 3 обнаружения третьего состояния останавливает работу и включает соответствующий индикатор блока 2 логической обработки и индикации, который анализирует выходные уровни, поступающие на его входы с блока 1 компараторов, и включает соответствующие индикаторы, показывающие, в какой зоне значений находится входной сигнал пробника. Кроме того, блок 2 логической обработки и индикации обеспечивает подсчет количества изменений входного сигнала и соответствующую этому подсчету индикацию. Блок 2 выполнен аналогично соответствующему блоку в прототипе, где используется элемент 6 ИЛИ.

При поступлении на вход пробника фронта импульса, который по длительности больше, чем эталонное значение длительности фронта импульса в испытуемом устройстве, срабатывает блок 4 контроля длительности фронта, сигнал с выхода которого останавливает работу и включает соответствующий индикатор блока 2 логической обработки и индикации.

На фиг.2 приняты следующие обозначения: вход А пробника; первый выход В блока 1 компараторов; второй выход С блока 1 компараторов; выход D одновибратора 7; выход E

одновибратора 8; выход F ключа 13; выход G триггера 9; выход H триггера 11; выход J триггера 10; выход K триггера 12.

Блок I компараторов выполнен таким образом, что в исходном состоянии (до подключения входа пробника к исследуемой цепи) уровень сигнала на входе пробника находится выше уровня логического нуля, но ниже уровня логической единицы, что соответствует наличию уровней логического нуля на первом и логической единицы на втором выходах блока I компараторов.

На фиг. 2а приведена временная диаграмма работы пробника в случае подключения его в логическую цепь, состояние которой в данный момент времени соответствует логической единице. Перепад (фронт) сигнала из логического нуля в логическую единицу на первом выходе блока I компараторов приводит к срабатыванию одновибратора 7. Импульс с выхода одновибратора 7 устанавливает триггеры 9 и 10 в состояние логической единицы и логического нуля соответственно. Триггеры 11 и 12 установлены в состояние логического нуля уровнем логической единицы на их R-входах, подаваемым через ключ 13. Время переключения ключа 13 определяет начало контроля исследуемой цепи на предмет обнаружения и селекции помех с помощью предлагаемого пробника. Изменение сигнала на входе пробника из состояния логической единицы в состояние логического нуля приводит к появлению на первом и втором выходах блока I компараторов уровней логического нуля. Наличие перепада сигнала на втором выходе блока I компараторов из состояния логической единицы в состояние логического нуля приводит к срабатыванию одновибратора 8, что в свою очередь приводит к установке на выходах триггеров 9 и 10 уровней логического нуля и логической единицы соответственно. Кроме того, подтверждается состояние логического нуля на выходе триггера 12, так как к моменту прихода переднего фронта импульса с одновибратора 8 на С-вход триггера 12 на его D-входе еще присутствовал уровень логического нуля. При следующем изменении входного сигнала пробника срабатывает одно-

вибратор 7, импульс с выхода которого устанавливает триггеры 9 и 10 в состояние логической единицы и логического нуля соответственно. При появлении помехи на уровне логической единицы на входе пробника появляется импульс (по длительности равный времени нахождения входного сигнала между уровнями логического нуля и логической единицы) на первом выходе блока I компараторов, что приводит к срабатыванию одновибратора 7.

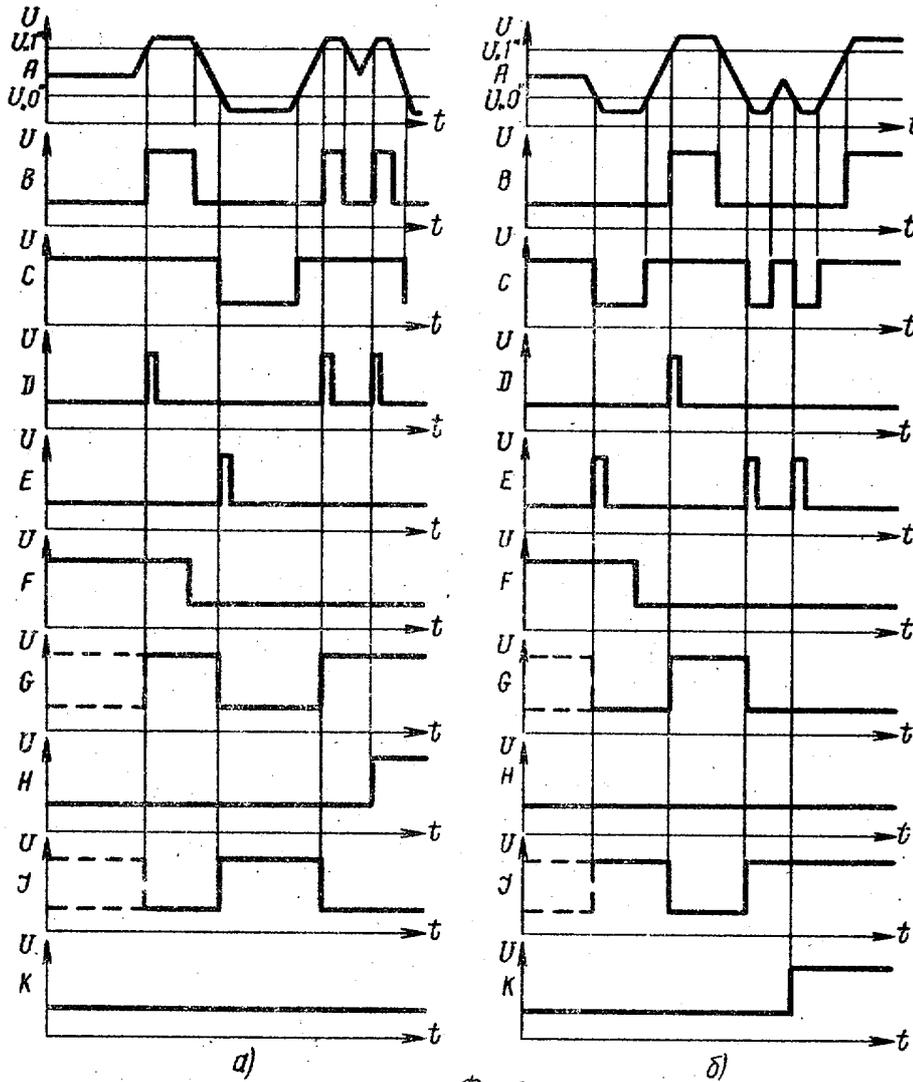
Импульс с выхода одновибратора 7 подтверждает предыдущее состояние триггеров 9 и 10, а также переключает триггер 11 в состояние логической единицы. Уровень логической единицы с выхода триггера 11 останавливает работу и включает соответствующий наличию помехи на уровне логической единицы входного сигнала индикатор блока 2. Одновременно этот же сигнал с выхода триггера 11 подается на управляющий вход одновибратора 8 и запрещает его работу. Обнаружение и селекция помехи на уровне логического нуля входного сигнала осуществляется аналогичным образом. Временные диаграммы, поясняющие работу пробника в этом случае, приведены на фиг. 2б.

Формула изобретения

Логический пробник, содержащий блок логической обработки и индикации, блок компараторов, блок обнаружения третьего состояния, блок контроля длительности фронта, первый и второй входы которого соединены соответственно с первым и вторым выходами блока компараторов и с первым и вторым входами блока логической обработки и индикации, третий вход которого соединен с выходом блока обнаружения третьего состояния, вход которого соединен с входом блока компараторов и с входом устройства, выход блока контроля длительности фронта соединен с четвертым входом блока логической обработки и индикации, о т л и ч а ю щ и й с я тем, что, с целью повышения достоверности контроля за счет селекции помех, в него введены ключ и два селектора помех, каждый из которых содержит одновибратор, RS-триггер

и D-триггер, R-вход которого через ключ соединен с источником логического нуля и логической единицы, выходы D-триггеров первого и второго селектора помех соединены соответственно с пятым и шестым входами блока логической обработки и индикации, первые входы одновибраторов первого и второго селектора помех соединены соответственно с первым и вторым выходами блока компараторов, вторые входы с шестым и пятым

входами блока логической обработки и индикации соответственно, а выходы - с 5-входами соответствующих RS-триггеров, выходы которых соединены с D-входами соответствующих D-триггеров, C-входы которых соединены с выходами соответствующих одновибраторов, R-входы RS-триггеров первого и второго селекторов помех соединены с выходами одновибраторов соответственно второго и первого селекторов помех.



Фиг.2

Составитель Н.Помякшева
 Редактор С.Лисина Техред А.Ач Корректор И.Муска

Заказ 7412/51 Тираж 747 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д.4/5

Филиал ИПИ "Патент", г.Ужгород, ул. Проектная, 4