

219403

| | |
|------|----------|
| 申請日期 | 82-03-17 |
| 案號 | 82101956 |
| 類別 | H1H 3/24 |



A4
C4

(以上各欄由本局填註)

發明專利說明書
~~新~~型

(請先閱讀背面之注意事項再填寫本頁各欄)

| | | |
|--------|---------------|------------------------------------|
| 一、發明名稱 | 中文 | 封止電極及使用該電極之突波吸收器 |
| | 英文 | |
| 二、發明人 | 姓名 | (1)田中芳幸 (2)伊藤隆明 (3)阿部政利 |
| | 籍貫 (國籍) | 日本國 |
| | 住、居所 | (1)日本國埼玉縣秩父郡橫濱町橫瀨 2270 (2)(3)同上 |
| 三、申請人 | 姓名 (名稱) | 三菱總合材料股份有限公司 |
| | 籍貫 (國籍) | 日本國 |
| | 住、居所 (事務所) | 日本國東京都千代田區大手町 1 - 5 - 1 |
| | 代表人 姓名 | 藤村正哉 |

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

本發明係關於，封裝在玻璃管之封止電極及使用此電極之突波吸收器。進一步詳述之，係關於在玻璃管內真空密封(hermetic seal)微間隙式突波吸收元件之突波吸收器。

這一類突波吸收器被使用來保護電話機、傳真機、電話交換機、數據機等通信機器之電子零件，使其免受雷電突波之傷害。這種突波吸收器，係在收容微間隙式突波吸收元件之玻璃管之兩端安裝封止電極，在玻璃管內封入稀有氣體、氮氣等惰性氣體後，用碳加熱器等加熱裝置以高溫加熱，將封止電極封裝在玻璃管而製成。

一般來講，因為要防止玻璃管在封裝時因熱收縮而發生龜裂，而在其素體使用熱膨脹係數與玻璃差不多大之金屬，而且，為了使封裝時對玻璃之親和性良好，而在與玻璃管接觸之部分設有氧化膜。以高溫對封止電極加熱時，電極素體之金屬可介由氧化膜而與玻璃融和以封裝封止電極，將玻璃管內保持成氣密狀態。

傳統上，對軟質玻璃之封止電極之素體多使用鐵-鎳-鉻合金，Dumet wire等。例如在日本國特開昭55-128283號公報揭示有，使用Dumet wire作為封止玻璃管內收容有微間隙式突波吸收元件之軟質玻璃管兩端之封止電極之素體。同時，對硬質玻璃或陶瓷則使用鉻或鐵-鎳合金。

另一方面，在玻璃管內氣密方式收容微間隙式突波吸收元件之傳統之突波吸收器，因封止電極沒有促進電子放射之作用，因此，動作時電弧放電在通過陶瓷素體表面之

五、發明說明(2)

導電性皮膜及微間隙後，很難到達封止電極。因此，在微間隙附近形成電弧放電之時間很長，會因電弧放電使導電性皮膜及微間隙劣化，並對突波吸收器之壽命特性或突波耐量等特性造成不良影響。

本發明之目的在提供，能夠在惰性氣體環境中，以比較低之溫度完成封裝，在玻璃管之封裝性很好，而且有促進電子放射作用之封止電極。

本發明之另一目的在提供，能夠很容易焊接引線之封止電極。

本發明之其他目的在提供，封裝時及電弧放電時之導電性皮膜及微間隙不易劣化，突波耐量很高，壽命長之突波吸收器。

爲了達成上述目的，本發明之封裝在玻璃管之第1封止電極係如第1圖及第4圖所示，備有，由含有鐵及鎳之合金製成之電極素體11a，以及，形成在電極素體11a兩面上之厚度一定之銅薄膜11b或21b。

同時，本發明之封裝在玻璃管內之第2封止電極，係如第6圖或第9圖所示，備有，由含有鐵及鎳之合金製成之電極素體11a，以及，分別設在與玻璃管10接觸部分之素體11a表面，及面向玻璃管10內部之素體11a表面之一定厚度之銅薄膜11b或21b。

同時，本發明之突波吸收器係如第1圖所示，備有，玻璃管10，收容在此玻璃管10內，在用導電性皮膜13a被覆在圓柱狀之陶瓷素體13b之周面形成微間隙13c，並在

五、發明說明(3)

陶瓷素體 13b 兩端具有一對蓋體電極 13d 之突波吸收元件 13，以封裝在此玻璃管 10 兩端之狀態固定突波吸收元件 13，且以電氣方式連接在一對蓋體電極 13d 之封止電極 11、12，以及，充滿在由此等封止電極 11、12 與玻璃管 10 形成之空間內之惰性氣體 14。

本發明之玻璃管係由，例如硼矽酸玻璃等之硬質玻璃，或例如鉛玻璃、蘇打石灰玻璃等之軟質玻璃製成。也可適用於熱膨脹係數較硬質玻璃為大之軟質玻璃。同時，電極素體係由鐵-鎳合金、鐵-鎳-鉻合金、鐵-鎳-鈷合金等之含有鐵及鎳之熱膨脹係數較玻璃為低之合金製成。電極素體係形成為一定形狀。為了整合電極素體之熱膨脹係數與玻璃管之熱膨脹係數，以熱膨脹係數很大之銅薄膜被覆電極素體。亦即，電極素體之熱膨脹係數與玻璃管之熱膨脹係數之差很大時，加大銅薄膜之厚度，其差小時使銅薄膜較小。

本發明之將銅薄膜被覆在電極素體，係依銅薄膜所需要之厚度程度，以(1)電鍍、高頻濺射、真空蒸着等之薄膜形成技術而直接形成在電極素體之表面之方法，或(2)使銅薄膜密接在電極素體之含鐵與鎳之合金之板材表面，以高溫用機械方式壓延之敷層法 (cladding) 為之。以敷層法在板材設銅薄膜時，係將板材沖壓成圓板後，再以抽拉加工，使接觸於玻璃管之部分成為銅薄膜。

將封止電極使用在突波吸收器時，可將沖壓成之圓板以抽拉加工成形為帽狀。採上述(1)之方法時，在成形為帽

五、發明說明(4)

狀後形成銅薄膜，採上述(2)之方法時，是在銅薄膜密接後成形為帽狀。不僅接觸於玻璃管之部分，面向玻璃管內部之部分也形成銅薄膜。在此銅薄膜之表面形成有工作函數很小之 Cu_2O 膜，以提高對玻璃之親和性，且促進電子放射特性。此 Cu_2O 膜可藉氧化銅薄膜而容易形成。銅薄膜設在電極素體素體之一面時，銅薄膜係設在需要 Cu_2O 膜之電極素體之表面，亦即至少設在接觸玻璃管之素體表面及面向玻璃管內部之素體表面上。

對鐵-鎳合金與銅薄膜之整個之厚度與銅薄膜厚度之比率，在以上述(1)之電鍍等之薄膜形成技術被覆銅薄膜時，該比率以 30.~45.% 為佳，若以上述(2)之敷層法在板材被覆銅薄膜時，則以 40.~80.% 為佳。比率未滿上述下限值時熱膨脹係數會比玻璃小很多，另一方面，超過上述上限值時，熱膨脹係數則會比玻璃大很多，均不理想。

同時，鐵-鎳合金中之鎳之比率以 35.~55.% 為佳。尤其是以鍍銅方式形成銅薄膜時，鐵 58.% 與鎳 42.% 之合金最理想。

這種結構之封止電極，以一定之厚度，在此合金與玻璃之間夾裝熱膨脹係數較含有鐵與鎳之合金為大之銅，^比便可以使含鐵及鎳之合金之熱膨脹係數接近玻璃之熱膨脹係數，封裝時，不會因玻璃管之熱收縮而產生龜裂。

同時，因為在封止電極之表面形成銅薄膜與 Cu_2O 膜之兩層，封裝時對玻璃之親和性較佳，可以與 Dumet 線一樣在比較低溫而且惰性氣體之環境中封裝，不容易產生因

五、發明說明(5)

熱應力而使導電性皮膜及微間隙劣化。同時因 Cu_2O 之工作函數小，其電子放射之促進作用，電弧放電容易從突波吸收元件之導電性皮膜移至離開較遠之封止電極間，解除放電引起之導電性皮膜之熱損傷。

而且，爲了在封止電極之外面接續引線，在電極素體外面也形成銅薄膜時，若在封裝後用鹽酸洗淨封止電極之外面，便可簡單地去除封裝時形成之銅薄膜上之氧化膜（ Cu_2O 膜），很容易焊接引線。

茲參照附圖，詳細說明本發明之實施例連同比較例。

實施例 1

如第 1 圖及第 2 圖所示，在圓筒形之玻璃管 10 之兩端封裝封止電極 11、12。第 1 圖詳細表示上端之封止電極 11。本例之玻璃管 10 係一種軟質玻璃之鉛玻璃。而封止電極 11 係由鐵 58% 與鎳 42% 之合金製成之電極素體 11a，被覆在電極素體 11a 之一定厚度之銅薄膜 11b，及形成在銅薄膜 11b 表面之 Cu_2O 膜 11c 所構成。將電極素體 11a 形成爲容易插入玻璃管 10 之帽狀以後，電極素體 11a 整體鍍銅，在素體表面形成一定厚度之銅薄膜 11b。接著將形成有銅薄膜 11b 之電極素體 11a 置於高溫之氧氣環境下，然後快速冷卻，而在銅薄膜 11b 表面形成 Cu_2O 膜 11c。

在玻璃管 10 內收容有微間隙式之突波吸收元件 13。此突波吸收元件 13，係在被覆導電性皮膜 13a 之圓柱狀陶瓷素體 13b 周面，用雷射形成數 $10 \mu\text{m}$ 之微間隙 13c 後，在陶瓷素體兩端壓入蓋體電極 13d 而製成。

五、發明說明(6)

同時，突波吸收器 20 係以下述方法製成。首先將突波吸收元件 13 放進玻璃管 10 內，在玻璃管 10 之一端安裝封止電極 11。將封止電極 11 之凹部 11d 嵌合於突波吸收元件 13 之蓋體電極 13d。接著在玻璃管 10 之另一端同樣安裝與封止電極 11 相同構造之封止電極 12。藉此，突波吸收元件 13 之一對蓋體電極 13d 以電氣方式連接在封止電極 11、12。接著將此裝配體放進設有碳加熱器之封裝室（未示），令封裝室呈負壓，抽掉玻璃管內部之空氣後，向封裝室供應惰性氣體，例如氬氣，將此氬氣導入玻璃管內。在此狀態下藉碳加熱器對玻璃管 10 及封止電極 11、12 加熱。介由 Cu_2O 膜，使附加有銅薄膜之電極素體 11a 之周緣與玻璃管 10 親和，將封止電極 11 封裝在玻璃管 10。藉此製成封裝有氬氣 14 之突波吸收器 20。由於有 Cu_2O 膜之存在，此封止電極 11、12 可在大約 700°C 之低溫下完成封裝。

在封裝於玻璃管 10 兩端之封止電極 11、12 之各外面焊接引線 15 及 16。為了使焊接性良好，可用鹽酸洗淨封止電極外面，去除在封裝時形成於封止電極外面之銅薄膜上之氧化膜（ Cu_2O 膜）。此項氧化膜可很容易去除，並很容易焊接引線 15 及 16。

為了檢查銅薄膜 11b 對電極素體 11a 與玻璃管 10 之熱膨脹係數之調整度，改變電極素體 11a（鐵-鎳合金）之厚度(A)與銅薄膜 11b 之厚度（B、C），以目視方式確認封裝後之玻璃管 10 是否發生龜裂。具體上是改變銅薄膜之厚度（B、C）及鐵-鎳合金之厚度(A)，使銅薄膜之厚度

五、發明說明(7)

(B + C) 對整個封止電極之厚度 (A + B + C) 之比率為(P) 為 20. %、30. %、45. %、50. % 及 60. %。

其結果示於表 1 及第 3 圖，在第 3 圖，縱軸表示熱膨脹係數，橫軸表示比率(P)。縱軸之記號 E 為鐵 58. % 與鎳 42. % 之合金之熱膨脹係數，記號 G 為鉛玻璃之熱膨脹係數。由此等結果可獲知，銅薄膜 11b 之厚度為整個封止電極之厚度之 30. ~ 45. % 時最合適。

表 1

| | | | | | |
|--------------------------------------|-----|-----|-----|-----|-----|
| 銅薄膜之厚度 (B+C) [μm] | 40 | 60 | 90 | 100 | 120 |
| Fe-Ni 合金之厚度 (A) [μm] | 160 | 140 | 110 | 100 | 80 |
| $P = (B + C) / (A + B + C)$ [%] | 20 | 30 | 45 | 50 | 60 |
| 產生龜裂 | 有 | 無 | 無 | 有 | 有 |

比較例 1

電極素體使用鎳 42. % - 鉻 6. % - 鐵 52. % 之合金，在電極素體形成 Cr_2O_3 作為封止電極。使用此封止電極及與實施例一樣之玻璃管及突波吸收元件，製成填充氬氣之突波吸收器。這時之封裝溫度為 900 °C 以上。

測量此比較例 1 之突波吸收器，與上述比率(P) 為 45. %

五、發明說明(8)

之實施例 1 之突波吸收器之各突波耐量及壽命。其結果示於表 2。突波耐量係使用 JEC-212 (日本電氣學會, 電氣規格調查會標準規格) 所規定之 (8 × 20.) μ 秒之突波電流進行測量。而壽命係反覆施加 IEC-Pub、60-2 所規定之 (1.2 × 50.) μ 秒之 10. KV 之突波電壓, 檢查突波吸收性能之開始劣化之次數。從表 2 可看出, 實施例 1 之突波吸收器之封裝溫度較比較例 1 之突波吸收器低 200 °C 以上, 而且突波耐量很大, 壽命較長。

表 2

| | 實施例 1 | 比較例 1 |
|------|--------------------|----------------------------|
| 電極素體 | Fe 58% - Ni 42% 合金 | Ni 42% - Cr 6% - Fe 52% 合金 |
| 封裝溫度 | 700 °C | 900 °C 以上 |
| 突波耐量 | 5000 A | 3000 A |
| 壽命 | 3000 次後仍不劣化 | 3000 次後仍不劣化 |

實施例 2

如第 4 圖及第 5 圖所示, 本例之封止電極 11. 及 12. 之電極素體 11a 與實施例 1 相同, 其銅薄膜 21b 係藉敷層法形成在電極素體 11a 之雙面。即, 先以機械方式在鐵 - 鎳合金之板材兩面壓接銅薄膜。接着將此板材沖壓成一定直徑

五、發明說明(9)

之圓板後，將此圓板抽拉加工成帽狀。然後將帽狀之成形體置於高溫之氧氣環境下，接着快速冷卻之，在銅薄膜 21b 表面形成 Cu_2O 膜 21c。

玻璃管 10 內收容有微間隙式之突波吸收元件 13。此項突波吸收器 13 係在被覆導電性皮膜 13a 之長 5.5 mm，直徑 1.7 mm 之圓柱狀陶瓷素體 13b 之周面，形成與實施例 1 一樣之微間隙 13c 後，在陶瓷素體兩端壓入厚度 0.2 mm 之蓋體電極 13d 而製成。

然後與實施例 1 一樣製成突波吸收器 20，在封止電極 11 及 12 之各外面，與實施例 1 一樣焊接引線 15 及 16。

爲了檢查藉銅薄膜 21b 調整電極素體 11a 與玻璃管 10 之熱膨脹係數之調整度，改變電極素體 11a (鐵-鎳合金) 之厚度(A)與銅薄膜 21b 之厚度(B、C)之比率，測量敷層材在 0 ~ 400 °C 時之熱膨脹係數。具體言之，係改變銅薄膜之厚度(B、C)及鐵-鎳合金之厚度(A)，使銅薄膜之厚度(B + C)對整個封止電極厚度(A + B + C)之比率(P)成爲 0%、30%、40%、50%、60%、70%、80%、90% 及 100%。

其結果示於表 3。從表 3 之結果可以清楚看出，對使用作爲封止電極之敷層材之整個厚度之銅薄膜 21b 之厚度在敷層材整體厚度之 40. ~ 80. % 時最爲合適。同時，因爲此封止電極係在敷層材之兩面密接銅薄膜再加以壓延而構成，因此不必區別上面與下面，可提高製造之效率。

五、發明說明(10.)

表 3

| 銅薄膜之厚度 之比率(%) $P = \frac{B+C}{A+B+C} \times 100$ | 熱膨脹係數 〔 $\times 10^{-7} / ^\circ\text{C}$ 〕 |
|--|--|
| 0 | 59.5 |
| 30 | 74.8 |
| 40 | 78.0 |
| 50 | 88.0 |
| 60 | 94.5 |
| 70 | 106.4 |
| 80 | 122.4 |
| 90 | 145.2 |
| 100 | 180.2 |
| 玻 璃 | 95.8 |

比較例 2

電極素體使用鎳 42% - 鉻 6% - 鐵 52% 之合金，在電極素體形成 Cr_2O_3 作為封止電極。使用此封止電極與實施例 2 一樣之玻璃管及突波吸收元件，製成填充氬氣之突波吸收器。這時之封裝溫度為 810°C 。

測量此比較例 2 之突波吸收器，與上述之比率(P)為 60% 之實施例 2 之突波吸收器之突波耐量。並將比較例 2 與

五、發明說明(11.)

實施例 2 之封止電極各 100 個封裝於同一玻璃管，調查其封裝率。其結果示於表 4。突波耐量使用 JEC-212 (日本電氣學會，電氣規格調查會標準規格) 所規定之 (8 × 20) μ 秒之突波電流加以測量。從表 4 可以看出，實施例 2 之突波吸收器之封裝溫度較比較例 2 之突波吸收器之封裝溫度低 100 °C 以上，而且突波耐量較大。同時，實施例 2 之封裝率也較比較例 2 良好。

表 4

| | 實施例 2 | 比較例 2 |
|--------|--------------------|-----------------------------|
| 電極素體 | Fe58 % - Ni42 % 合金 | Ni42 % - Cr 6 % - Fe52 % 合金 |
| 封裝溫度 | 700 °C | 810 °C |
| 封裝率 | 100 % | 60 % |
| 放電開始電壓 | 300 V | 300 V |
| 脈衝回應電壓 | 500 V | 500 V |
| 突波耐量 | 7 KA | 5 KA |

實施例 3

如第 6 圖及第 7 圖所示，本例之封止電極 11. 及 12. 之電極素體 11a 與實施例 1 相同。其銅薄膜 11b 係藉鍍銅法形成在電極素體 11a 之一個面上。亦即，藉鍍銅法將電極素

五、發明說明(12)

體 11a 形成爲可插入玻璃管 10 內之帽狀後，在接觸玻璃管 10 部分之素體表面，及面向玻璃管 10 內部之素體表面形成一定厚度之銅薄膜 11b。接著將形成有銅薄膜 11b 之電極素體 11a 置於高溫之氧氣環境下，然後快速冷卻之，在銅薄膜 11b 表面形成 Cu_2O 膜 11c。

在玻璃管 10 內收容有，與實施例 1 相同之微間隙式之突波吸收元件 13。

而與實施例 1 一樣製成突波吸收器 20。

爲了檢查藉銅薄膜 11b 調整電極素體 11a 與玻璃管 10 之熱膨脹係數之調整度，改變電極素體 11a (鐵 - 鎳合金) 之厚度(A)與銅薄膜 11b 之厚度(B)，藉目視確認封裝後之玻璃管 10 是否發生龜裂。具體上是，改變銅薄膜之厚度(B)及鐵 - 鎳合金之厚度(A)，使銅薄膜之厚度(B)對整個封止電極之厚度(A + B)之比率(P)爲 20%、30%、45%、50% 及 60%。

其結果示於表 5 及表 8。在表 8，縱軸爲熱膨脹係數，橫軸爲比率(P)。同時，縱軸之記號 E 爲鐵 58% 與鎳 42% 之合金之熱膨脹係數，記號 F 係銅之熱膨脹係數，記號 G 係鉛玻璃之熱膨脹係數。由此等結果可看出，最合適之銅薄膜 11b 之厚度爲封止電極整體厚度之 30% ~ 45%。

五、發明說明 (13.)

表 5

| | | | | | |
|----------------------------------|-----|-----|-----|-----|-----|
| 銅薄膜之厚度(B) [μm] | 40 | 60 | 90 | 100 | 120 |
| Fe-Ni 合金之厚度(A) [μm] | 160 | 140 | 110 | 100 | 80 |
| $P = B / (A + B)$ [%] | 20 | 30 | 45 | 50 | 60 |
| 產生龜裂 | 有 | 無 | 無 | 有 | 有 |

比較例 3

電極素體使用鎳 42% - 鉻 6% - 鐵 52% 之合金，在電極素體形成 Cr_2O_3 作為封止電極。使用此封止電極與實施例 3 一樣之玻璃管及突波吸收元件，製成填充有氬氣之突波吸收器。這時之封裝溫度為 900 °C 以上。

測量此比較例 3 之突波吸收器，及上述比率 (P) 為 45% 之實施例 3 之突波吸收器之各突波耐量及壽命。其結果示於表 6。突波耐量係使用 JEC-212 (電氣學會，電氣規格調查會標準規格) 所規定之 (8 × 20.) μ 秒之突波電流測量。而壽命係反覆施加 IEC-Pub. 60-2 所規定之 (1.2 × 50.) μ 秒之 10. KV 之突波電壓，檢查突波吸收性能之劣化。從表 6 可以看出，實施例 3 之突波吸收器之封裝溫度較比較例 3 之封裝溫度低 200 °C 以上，而且突波耐量較大，壽命較長。

五、發明說明(14,)

表 6

| | 實 施 例 3 | 比 較 例 3 |
|------|-----------------|------------------------|
| 電極素體 | Fe58% - Ni42%合金 | Ni42% - Cr6% - Fe52%合金 |
| 封裝溫度 | 700 °C | 900 °C 以上 |
| 突波耐量 | 5000 A | 3000 A |
| 壽 命 | 3000 | 3000 |

實施例 4

如第 9 圖及第 10 圖所示，本例之封止電極 11 及 12 之電極素體 11a 與實施例 1 相同，其銅薄膜 21b 與實施例 2 一樣採敷層法，但與實施例 2 不同，僅形成在電極素體 11a 之一個面上。而與實施例 1 一樣製成突波吸收器。

爲了檢查藉銅薄膜 21b 調整電極素體 11a 與玻璃管 10 之熱膨脹係數之調整度，改變電極素體 11a (鐵 - 鎳合金) 之厚度(A)與銅薄膜 11b 之厚度(B)之比率，測量由鐵 - 鎳合金與銅薄膜構成之敷層材在 0 ~ 400 °C 之熱膨脹係數。具體上是，改變銅薄膜之厚度(B)及鐵 - 鎳合金之厚度(A)，使銅薄膜之厚度(B)對封止電極整體之厚度(A + B)之比率(P)爲 0%、30%、40%、50%、60%、70%、80%、90% 及 100%。

其結果示於表 7。從表 7 之結果可看出，對使用在封止電極之敷層材之整個厚度之銅薄膜 21b 之厚度，以敷層

五、發明說明 (15.)

材整個厚度之 40. % ~ 80. % 最爲合適。

表 7

| 銅薄膜之厚度 之比率 (%) $P = \frac{B}{A+B} \times 100$ | 熱膨脹係數 [$\times 10^{-7} / ^\circ\text{C}$] |
|---|--|
| 0 | 59.5 |
| 30 | 74.8 |
| 40 | 78.0 |
| 50 | 88.0 |
| 60 | 94.5 |
| 70 | 106.4 |
| 80 | 122.4 |
| 90 | 145.2 |
| 100 | 180.2 |
| 玻 璃 | 95.8 |

此
表
3
扣
同

比較例 4

電極素體使用鎳 42. % - 鉻 6. % - 鐵 52. % 之合金，其電極素體形成 Cr_2O_3 作爲封止電極。使用此封止電極與實施例 4 相同之玻璃管及突波吸收元件，製成填充氬氣之突波吸收器。這時之封裝溫度爲 810°C 。

五、發明說明 (16.)

分別測量比較例 4 之突波吸收器，與上述之比率 (P) 為 60% 之實施例 4 之突波吸收器之開始放電電壓，脈衝回應電壓及突波耐量。並分別將比較例 4 與實施例 4 之封止電極各 100 個封裝於同樣之玻璃管，檢查其封裝率。其結果示於表 8。突波耐量使用 JEC-212 (電氣學會，電氣規格調查會標準規格) 所規定之 (8 × 20) μ 秒之突波電流進行測量。從表 8 可以看出，實施例 4 之突波吸收器之封裝溫度較比較例 4 之封裝溫度低 100 °C 以上，而且突波耐量較大。同時實施例 4 之封裝率較比較例 4 好很多。

表 8

| | 實施例 4 | 比較例 4 |
|--------|------------------|-------------------------|
| 電極素體 | Fe58% - Ni42% 合金 | Ni42% - Cr6% - Fe52% 合金 |
| 封裝溫度 | 700 °C | 810 °C |
| 封裝率 | 100 % | 60 % |
| 放電開始電壓 | 300 V | 300 V |
| 脈衝回應電壓 | 500 V | 500 V |
| 突波耐量 | 7 KA | 5 KA |

從以上所述之實施例 1 ~ 4 與比較例 1 ~ 4 之各項對比可以清楚，本發明之突波吸收器有下列特長。

(1) 藉改變銅薄膜之厚度之比率，使電極素體加上銅薄膜之封止電極之熱膨脹係數接近玻璃之熱膨脹係數時，可

五、發明說明 (17.)

防止封裝時玻璃管發生龜裂。

(2)傳統上，鐵 - 鎳合金之氧化膜太厚，必須利用焊接用火炎，在惰性氣體環境中無法封裝，但本發明則縱使是鐵 - 鎳合金，因銅薄膜上之 Cu_2O 膜之存在，可在惰性氣體環境中，用碳加熱器封裝。

(3)本發明之突波吸收器因銅薄膜上有 Cu_2O_3 ，封止電極與玻璃之親和性非常好，因此可以較傳統之突波吸收器之封止電極低 $100 \sim 200^\circ\text{C}$ 之溫度封裝其封止電極，因此，本發明之突波吸收器很少會有玻璃軟化引起之變形，而且可緩和玻璃管內部之微間隙式突波吸收元件之導電性皮膜之熱應力。同時可封止大口徑之放電管型突波吸收器。

(4)本發明之封止電極內面之 Cu_2O 膜有促進電子放射之作用，加上突波電壓時，在微間隙附近開始之電弧放電，會很容易在離開微間隙及導電性皮膜之封止電極間進行。

因上述 (3) 及 (4)，導電性皮膜不會有熱損傷，可加大突波吸收器之突波耐量，同時可延長壽命。

(5)如實施例 1 及 2，在電極素體之兩面形成銅薄膜，封裝後在封裝電極之外面接續引線時，若用鹽酸洗淨封止電極外面，封裝時形成之銅薄膜上之氧化膜 (Cu_2O 膜) 可簡單去除掉，而得很容易焊接引線。

本發明之封止電極，可利用作為在玻璃管內填充惰性氣體之封止電極，特別是對封止在收容微間隙式突波吸收元件之玻璃管兩端之封止電極有用。

五、發明說明 (18.)

圖式之簡單說明

第 1 圖係本發明實施例之突波吸收器之主要部分截面圖，其封止電極之銅薄膜係用鍍銅法形成在電極素體之兩面上；

第 2 圖係其外觀透視圖；

第 3 圖係表示，對電極素體之厚度與銅薄膜厚度之總厚度，改變銅薄膜厚度之比率時之封止電極之熱膨脹係數之變化；

第 4 圖係本發明實施例之突波吸收器之主要部分截面圖，其封止電極之銅薄膜係用敷層法 (cladding) 形成在電極素體之兩面上；

第 5 圖係其外觀透視圖；

第 6 圖係本發明實施例之突波吸收器之主要部分截面圖，其封止電極之銅薄膜，係利用鍍銅方式形成在電極素體之一個面上；

第 7 圖係其外觀透視圖；

第 8 圖係表示，對電極素體之厚度與銅薄膜厚度之總厚度，改變銅薄膜厚度之比率時之封止電極之熱膨脹係數之變化；

第 9 圖係本發明實施例之突波吸收器之主要部分截面圖，其封止電極之銅薄膜，係利用敷層法形成在電極素體之一個面上；

第 10 圖係其外觀透視圖。

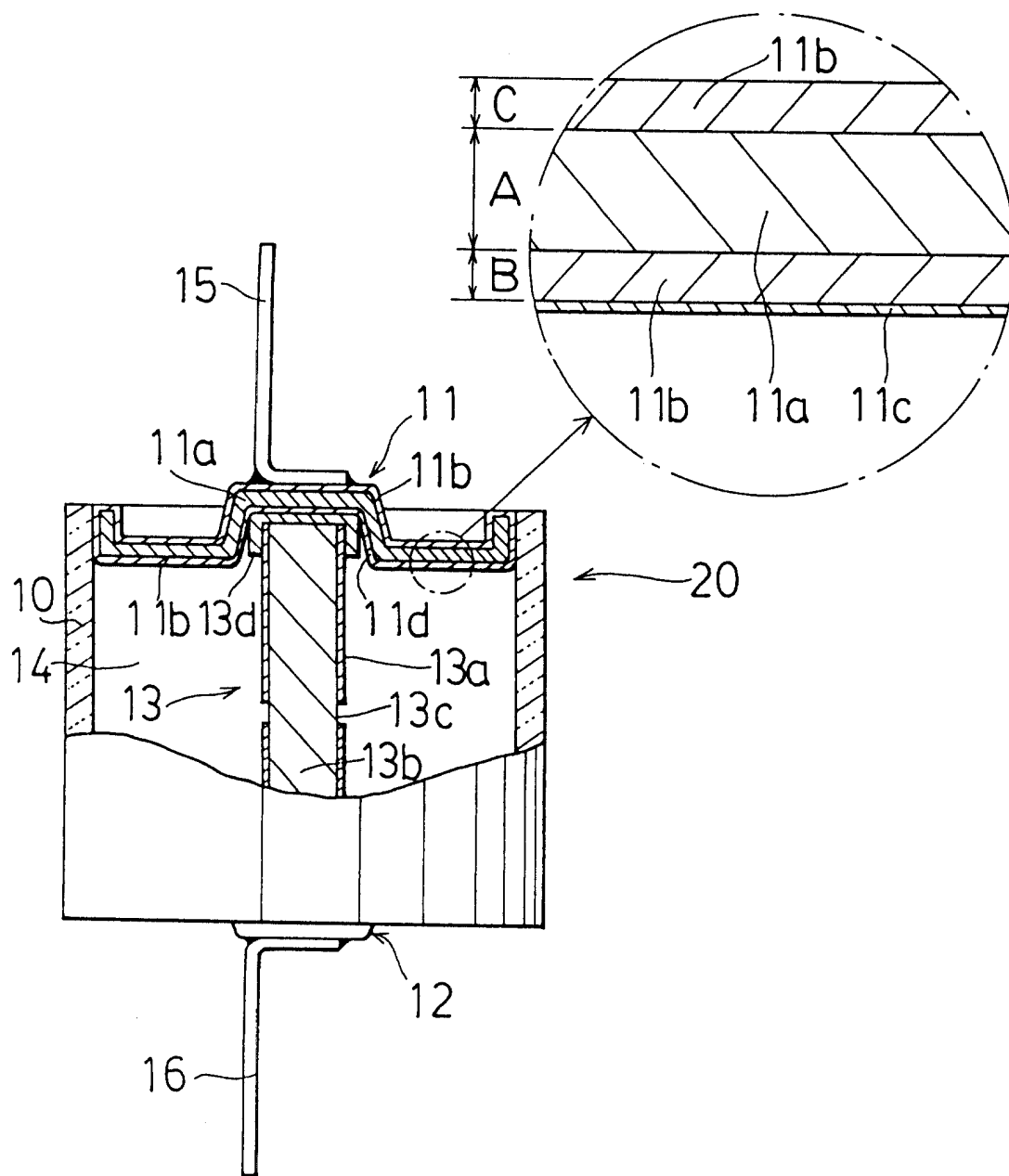
四、中文發明摘要(發明之名稱：封止電極及使用該電極之突波吸收器)

本發明揭示一種封止電極及使用該電極之突波吸收器，係在玻璃管 10 內放進突波吸收元件 13，而以充滿惰性氣體 14 之狀態藉封止電極 11、12 封止玻璃管，製成突波吸收器。封止電極由含有鐵及鎳之合金製成電極素體 11a，以及，形成在電極素體之兩面，或僅形成在接觸於玻璃管或面向玻璃管內部之一面，有一定厚度之銅薄膜 11b 或 21b 所構成。最好在銅薄膜之表面形成 Cu_2O 膜 11c。此封止電極可在惰性氣體之環境中進行封止，對玻璃管之封裝性良好，而且可提進電子之放射。在電極素體兩面形成銅薄膜時，可很容易在封止電極之外面焊接引線。同時，藉此封止電極封止之突波吸收器，在封裝時及電弧放電時，導電性皮膜及微間隙不易劣化，突波耐量很高、壽命很長。

英文發明摘要(發明之名稱：)

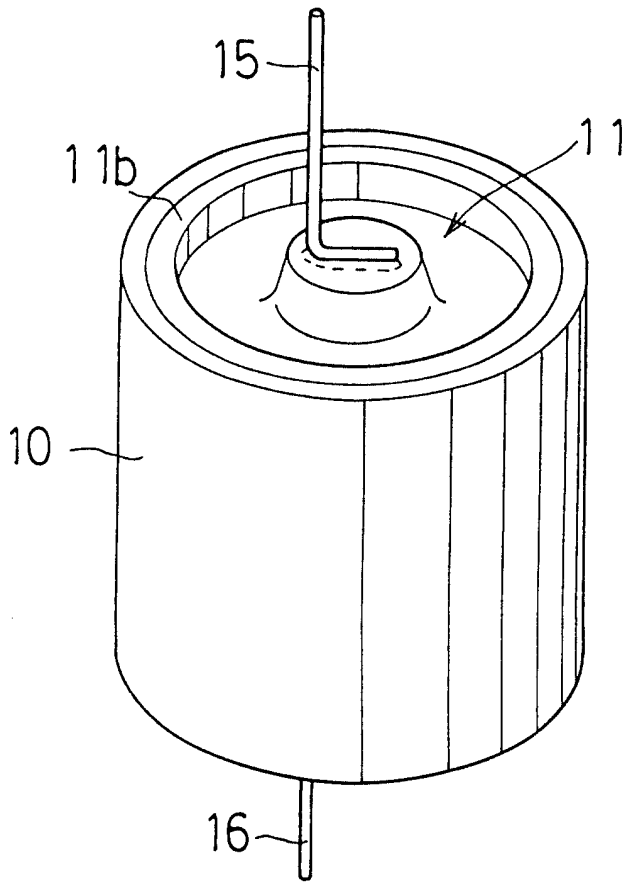
附註：本案已向日本國(地區)申請專利、申請日期：1992/2/27 案號：Hei 4-76356
 1992/2/27 Hei 4-76357
 1992/8/21 Hei 4-245705
 1992/8/21 Hei 4-245706

第 1 圖

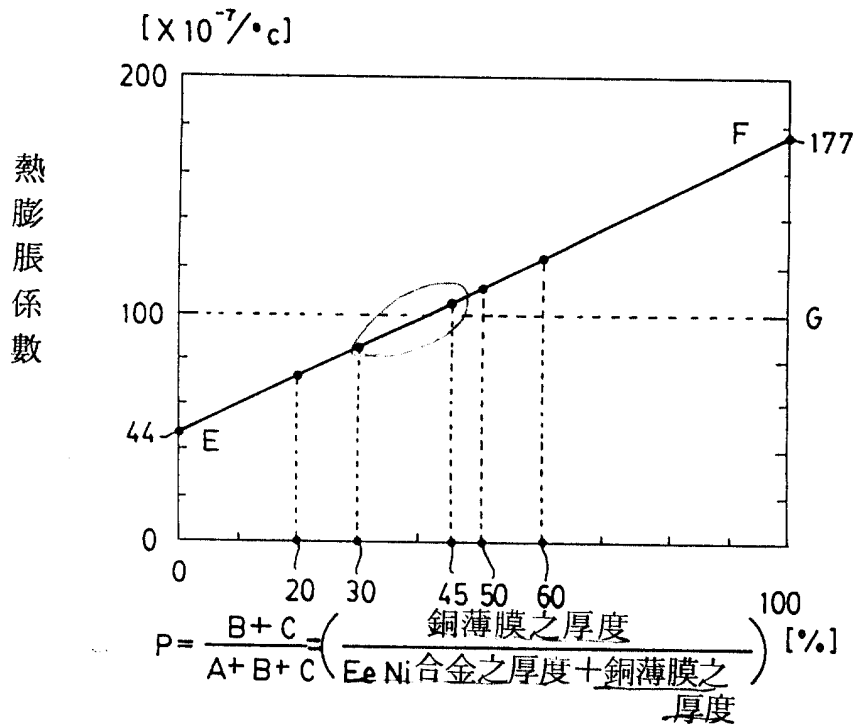


219403

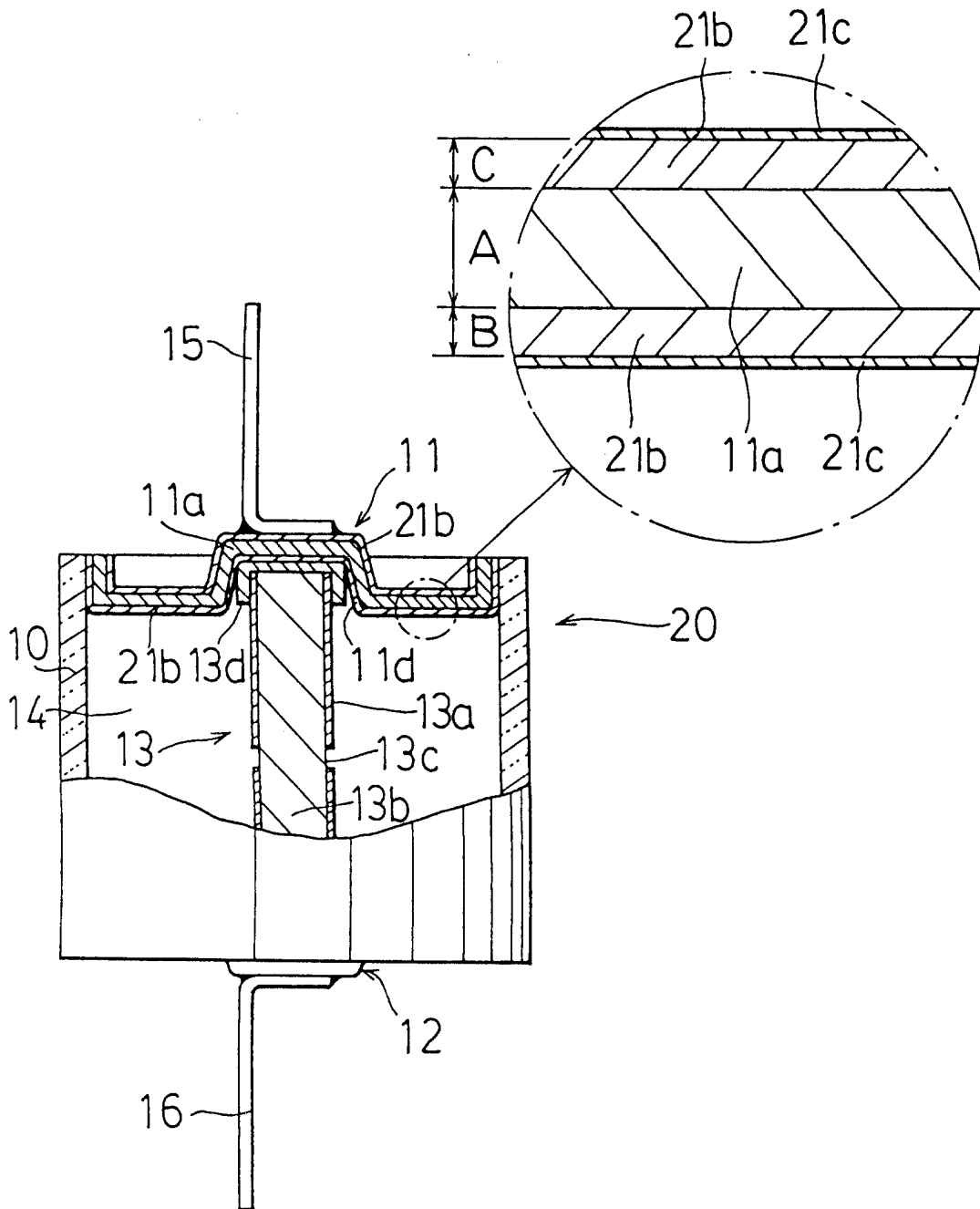
第 2 圖



第 3 圖

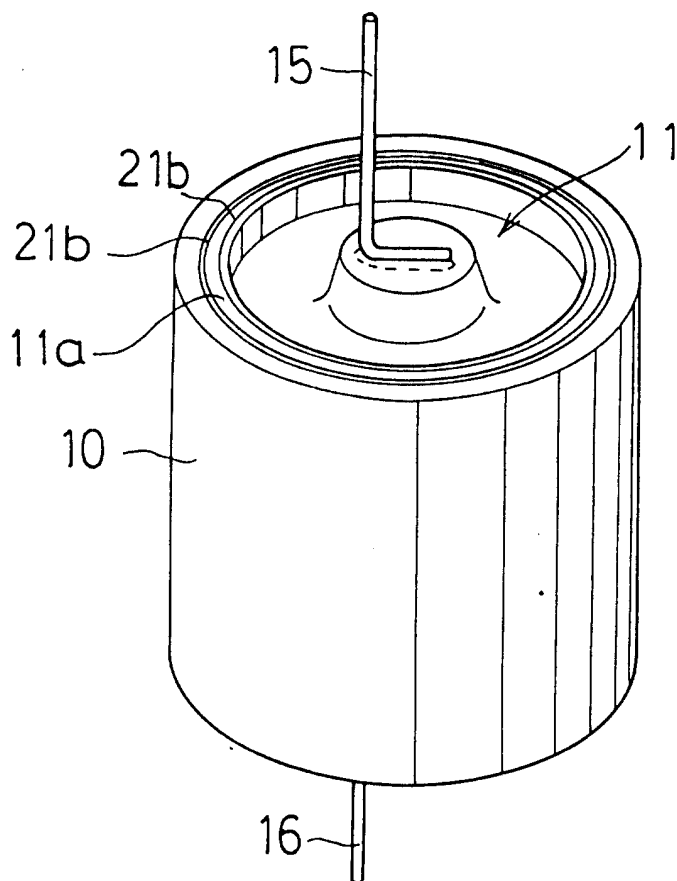


第 4 圖

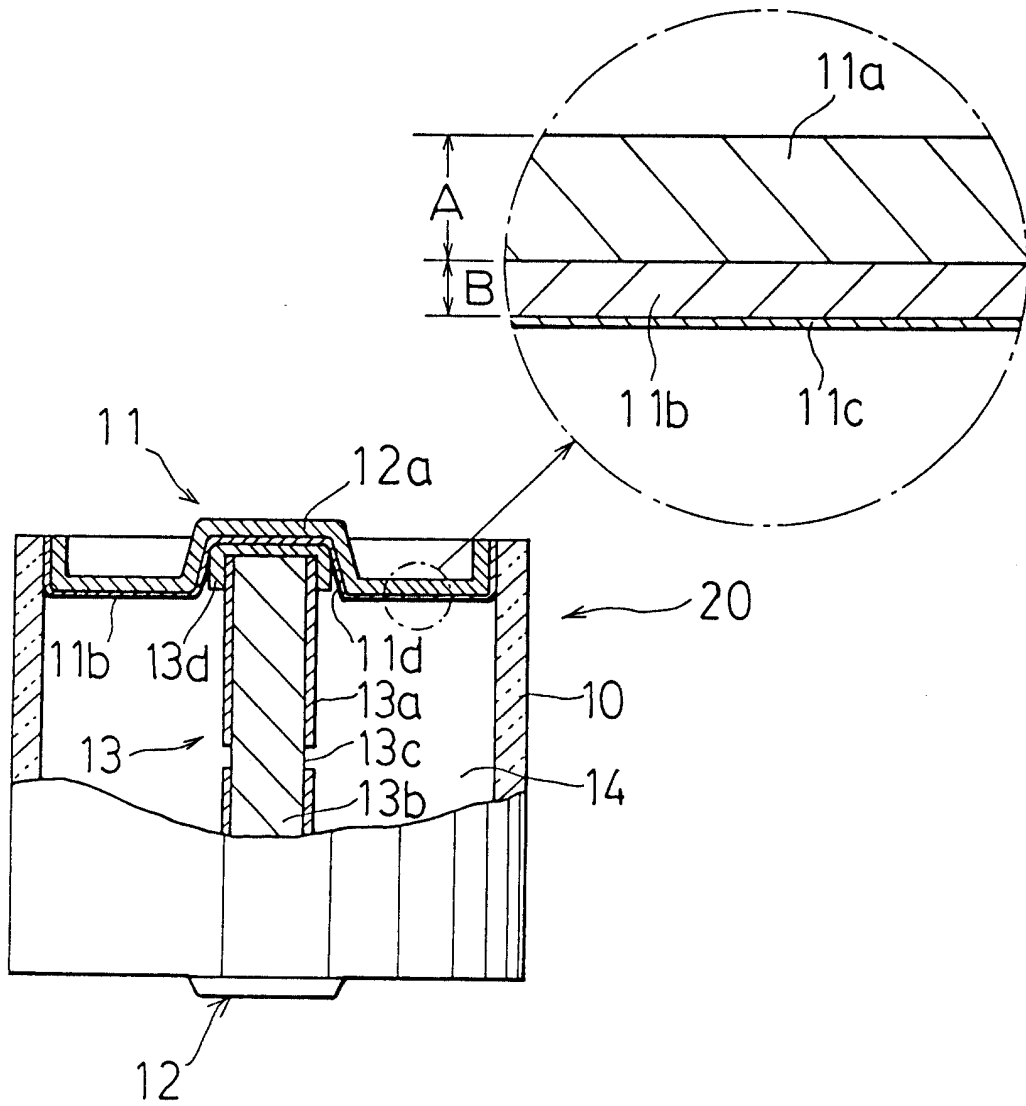


212493

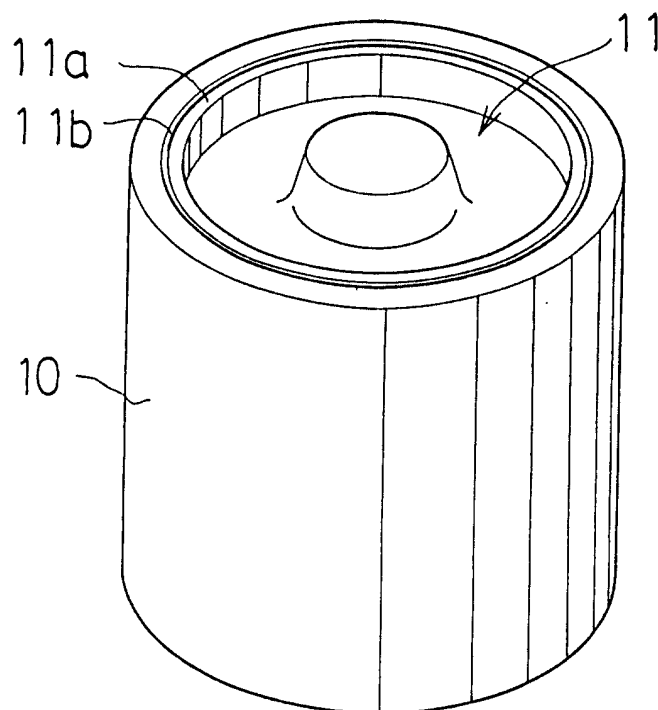
第 5 圖



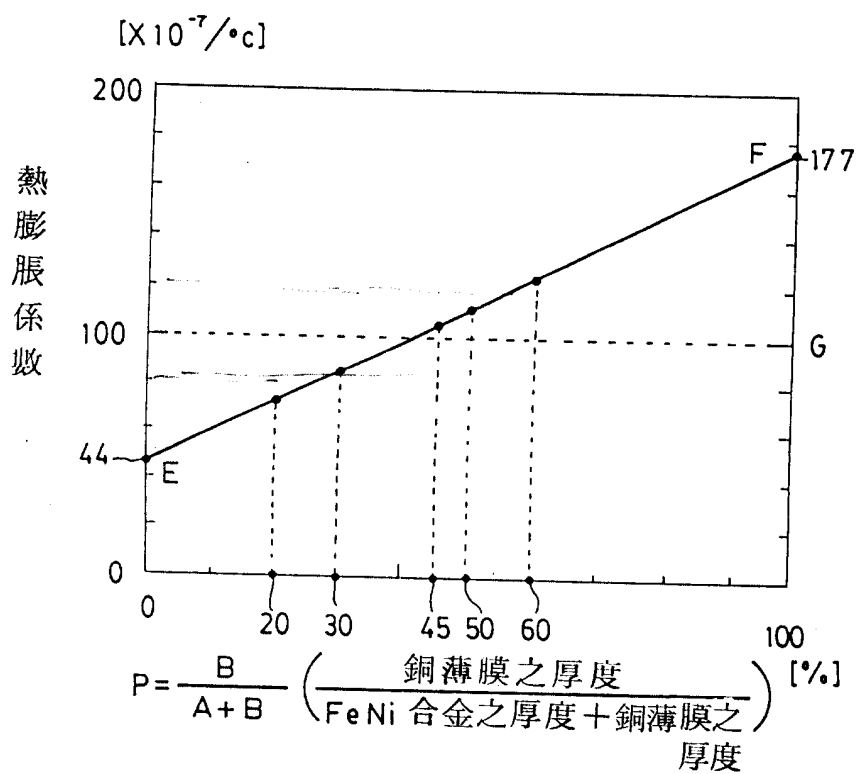
第 6 圖



第 7 圖

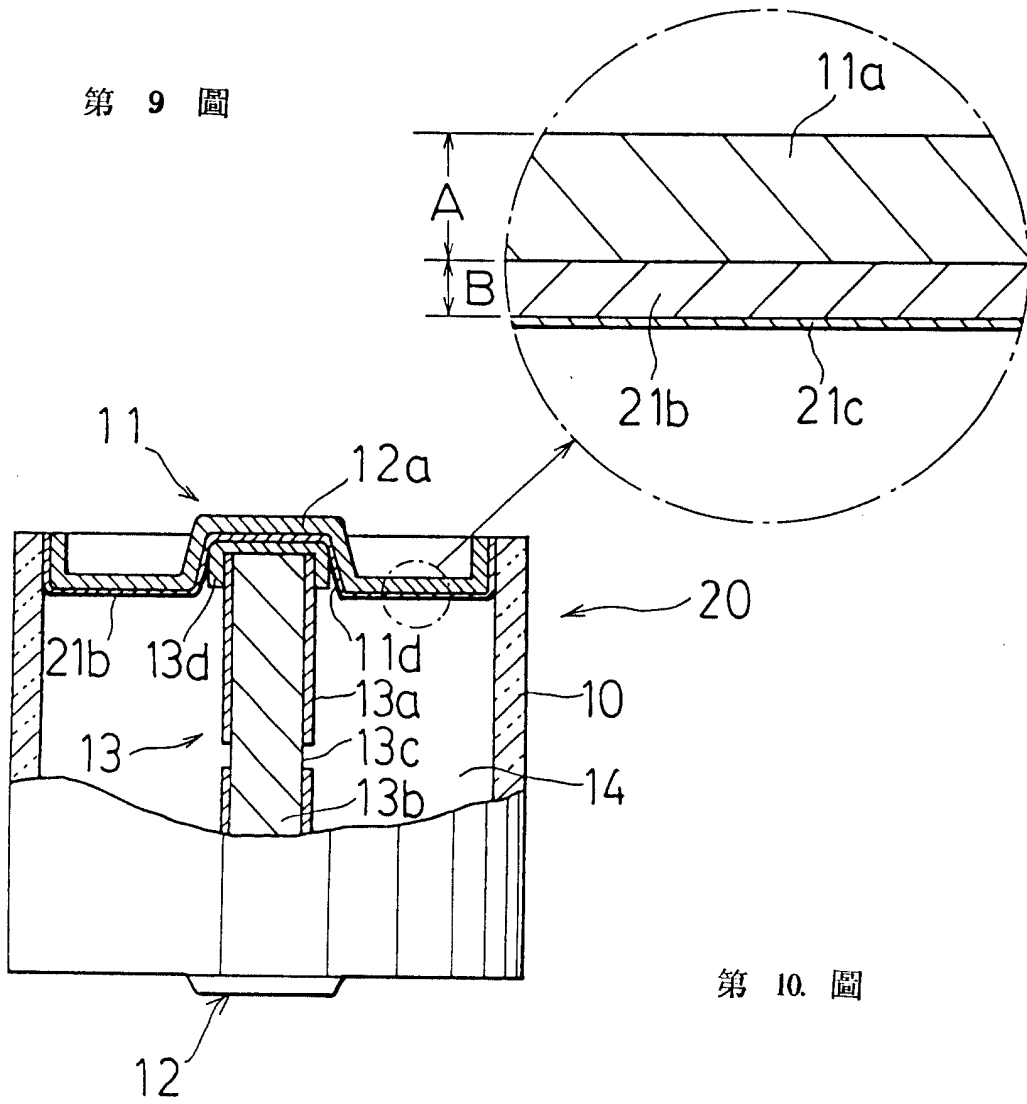


第 8 圖

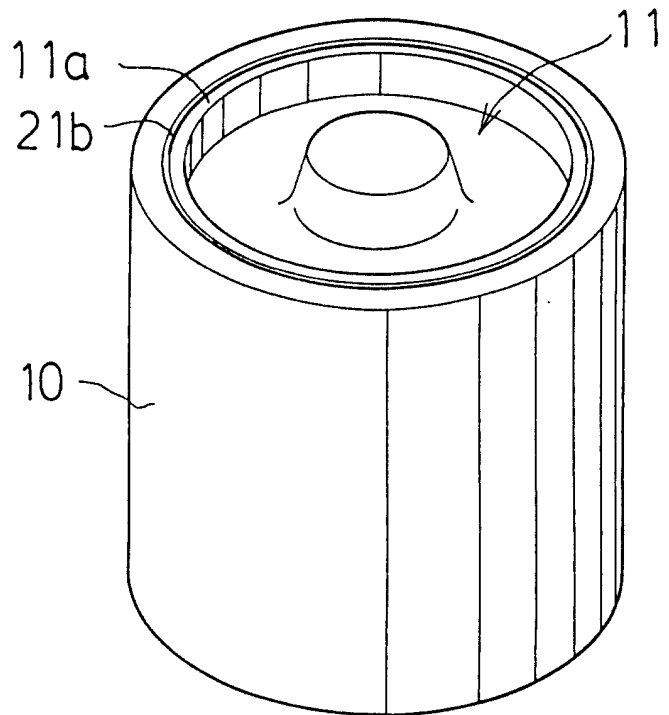


219403

第 9 圖



第 10 圖



82年10月8日

A8
B8
C8
D8

219403

第 82101956 號專利申請案

修正申請專利範圍

1. 一種供封裝在玻璃管內之封止電極，備有：

銲含量 35~55% 之鐵-銲合金製電極素體及被覆狀地形成於該電極素體表面上之銅薄膜，其中該銅薄膜之厚度比率為上述電極素體之厚度及上述銅薄膜之厚度之合計值之 30~45%，且在面向上述玻璃管(10)之內部之上述銅薄膜之表面係形成有 Cu_2O 膜者。

2. 如申請專利範圍第 1 項之封止電極，其中該 Cu_2O 膜係由銅薄膜氧化而成。

3. 如申請專利範圍第 1 項之封止電極，其中該薄膜係密接壓延在電極體之兩面上者。

4. 一種供封裝在玻璃管內之封止電極，備有：

鐵-銲合金製成之電極素體及形成於上述電極素體之兩面之銅薄膜，其中該銅薄膜之厚度比率為上述電極素體之厚度及上述銅薄膜之厚度之合計值之 40~85%，而該玻璃管係由硬質或軟質玻璃製成，同時該銅薄膜係藉敷層方式密接壓延於上述電極素體表面，且在該銅薄膜之表面形成有 Cu_2O 膜者。

(請先閱讀背面之注意事項再行繪製)

裝

訂

線

5. 如申請專利範圍第4項之封止電極，其中該鐵-鎳合金之含鎳比率為35~55重量%。

6. 如申請專利範圍第4項之封止電極，其中該 Cu_2O 膜係由銅薄膜氧化而形成。

7. 一種供封裝在玻璃管內之封止電極，備有：

鎳含量35~55%之鐵-鎳合金製電極素體，形成於與上述玻璃管接觸部份之上述素體表面及面向上述玻璃管內部之上述素體表面之銅薄膜及藉氧化形成於該銅薄膜表面之 Cu_2O 膜，其中該玻璃管係由硬質或軟質玻璃製成且該銅薄膜之厚度比率為上述電極素體之厚度及上述銅薄膜之厚度之合計值之30~45%者。

8. 如申請專利範圍第7項之封止電極，其中該銅薄膜係藉電鍍或密接壓延形成於，與玻璃管接觸部份之電極素體表面及面向上述玻璃管內部之上述電極素體表面者。

9. 一種供封裝在玻璃管內之封止電極，備有：

鐵-鎳合金製成之電極素體、藉敷層法密接壓延形成於與上述玻璃管接觸部份之上述素體表面及面向上述玻璃管內部之上述素體表面之銅薄膜及藉氧化形成於該銅薄膜表面之 Cu_2O 膜，其中該玻璃管係由硬質或軟質玻璃製成，且該銅薄膜之厚度比率為上述電極素體之厚度及上述銅薄

膜之厚度之合計值之40~80%者。

10. 如申請專利範圍第9項之封止電極，其中該鐵-鎳合金之鎳含量比率為35~55重量%。

11. 一種突波吸收器，備有，

玻璃管(10)；

收容在上述玻璃管內，在用導電性皮膜被覆之圓柱狀之陶瓷素體之周面形成微間隙，並在上述陶瓷素體之兩端具有一對蓋體電極之突波吸收元件；

以封裝於上述玻璃管(10)兩端之狀態固定上述突波吸收元件，且以電氣方式連接在上述一對蓋體電極之申請專利範圍第1項乃至第10項所述之封止電極；以及

填充在由上述封止電極及上述玻璃管(10)形成之空間內之惰性氣體(14)。

(請先閱讀背面之注意事項再行繪製)

裝

訂

線