



(21)申請案號：100118809

(22)申請日：中華民國 100 (2011) 年 05 月 27 日

(51)Int. Cl. : H04N5/374 (2011.01)

H04N5/341 (2011.01)

(30)優先權：2010/05/28 日本  
2010/05/28 日本

2010-122890  
2010-122886

(71)申請人：濱松赫德尼古斯股份有限公司 (日本) HAMAMATSU PHOTONICS K.K. (JP)  
日本

(72)發明人：杉山行信 SUGIYAMA, YUKINOBU (JP) ; 淨法寺佑 JOBOJI, TASUKU (JP)

(74)代理人：陳長文

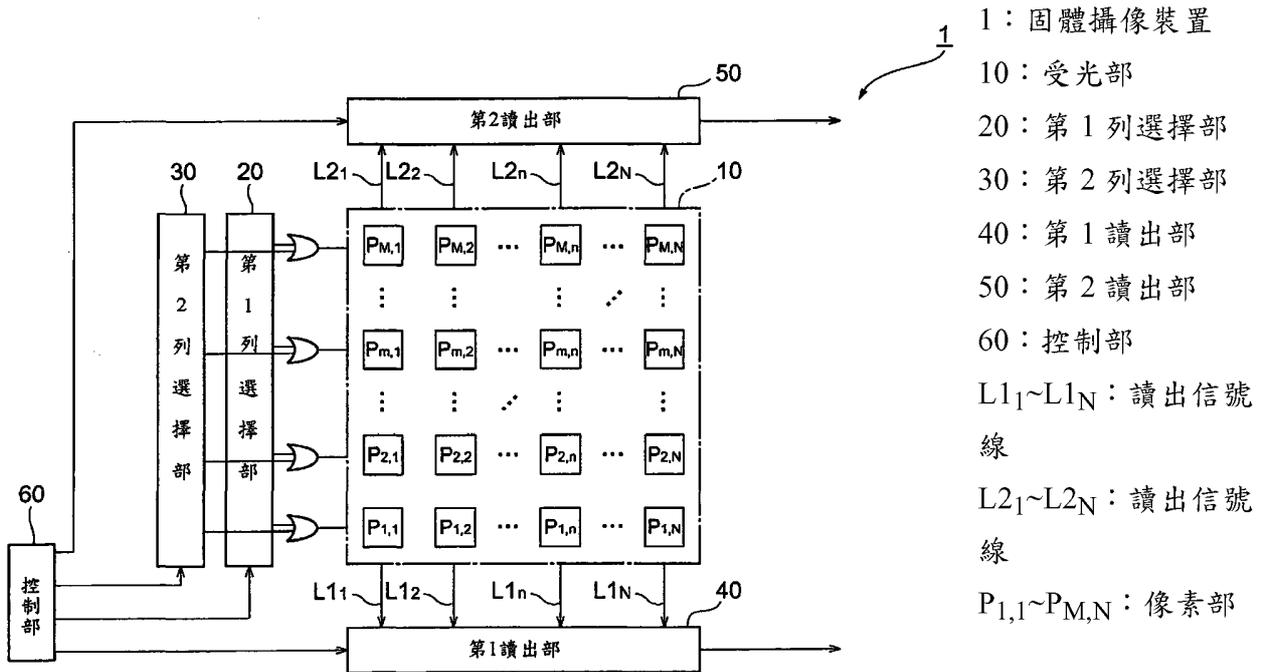
申請實體審查：無 申請專利範圍項數：10 項 圖式數：23 共 78 頁

(54)名稱

固體攝像裝置

(57)摘要

本發明之固體攝像裝置 1 包含受光部 10、第 1 列選擇部 20、及第 2 列選擇部 30 等。第 1 列選擇部 20 係對於受光部 10 中之任意第  $m_1$  列之各像素部，使光電二極體之接合電容部放電，將對應於光電二極體中所產生之電荷之量之資料向讀出信號線  $L_{1n}$  輸出。第 2 列選擇部 30 係對於受光部 10 中之任意第  $m_2$  列之各像素部，使光電二極體之接合電容部放電，將對應於光電二極體中所產生之電荷之量之資料向讀出信號線  $L_{2n}$  輸出。固體攝像裝置 1 係對於受光部 10 中之任意第  $m_3$  列之各像素部，使光電二極體之接合電容部放電，使光電二極體中所產生之電荷儲存於電荷儲存部。 $m_1$ 、 $m_2$  彼此不同。





(21)申請案號：100118809

(22)申請日：中華民國 100 (2011) 年 05 月 27 日

(51)Int. Cl. : H04N5/374 (2011.01)

H04N5/341 (2011.01)

(30)優先權：2010/05/28 日本  
2010/05/28 日本

2010-122890  
2010-122886

(71)申請人：濱松赫德尼古斯股份有限公司 (日本) HAMAMATSU PHOTONICS K.K. (JP)  
日本

(72)發明人：杉山行信 SUGIYAMA, YUKINOBU (JP) ; 淨法寺佑 JOBOJI, TASUKU (JP)

(74)代理人：陳長文

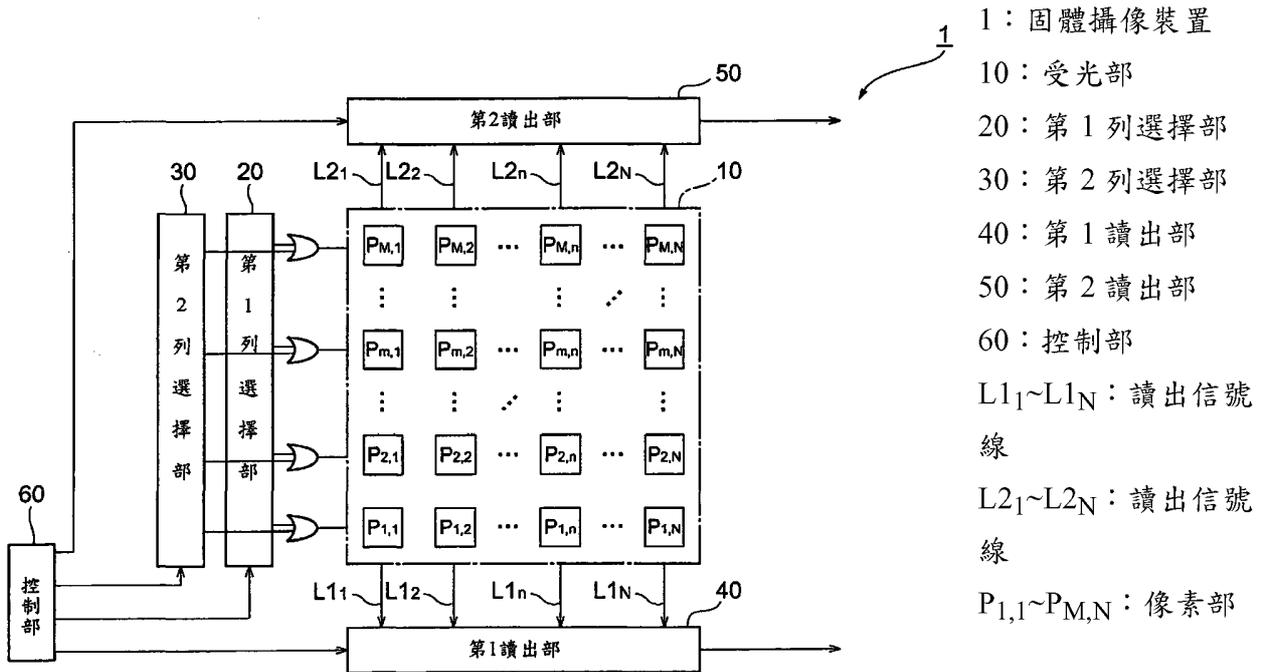
申請實體審查：無 申請專利範圍項數：10 項 圖式數：23 共 78 頁

(54)名稱

固體攝像裝置

(57)摘要

本發明之固體攝像裝置 1 包含受光部 10、第 1 列選擇部 20、及第 2 列選擇部 30 等。第 1 列選擇部 20 係對於受光部 10 中之任意第  $m_1$  列之各像素部，使光電二極體之接合電容部放電，將對應於光電二極體中所產生之電荷之量之資料向讀出信號線  $L1_n$  輸出。第 2 列選擇部 30 係對於受光部 10 中之任意第  $m_2$  列之各像素部，使光電二極體之接合電容部放電，將對應於光電二極體中所產生之電荷之量之資料向讀出信號線  $L2_n$  輸出。固體攝像裝置 1 係對於受光部 10 中之任意第  $m_3$  列之各像素部，使光電二極體之接合電容部放電，使光電二極體中所產生之電荷儲存於電荷儲存部。 $m_1$ 、 $m_2$  彼此不同。



## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種固體攝像裝置。

### 【先前技術】

固體攝像裝置包含：受光部，其以M列N行地二維排列有分別包含光電二極體及電荷儲存部之 $M \times N$ 個像素部 $P_{1,1} \sim P_{M,N}$ ；列選擇部，其對於受光部之各像素部 $P_{m,n}$ ，在某期間內使光電二極體中所產生之電荷儲存於電荷儲存部，並且逐列輸出對應於各像素部 $P_{m,n}$ 之該儲存電荷量之資料；及讀出部，其輸入自受光部之各像素部 $P_{m,n}$ 輸出之資料，並輸出與各像素部 $P_{m,n}$ 之光電二極體中之產生電荷量對應之資料；又，有時進而包含對自該讀出部輸出之資料進行AD(Analog to Digital, 類比數位)轉換並輸出數位值之AD轉換部。

此種固體攝像裝置可檢測出到達至受光部之各像素部 $P_{m,n}$ 之光之強度而進行攝像。又，近年來，不僅使用此種固體攝像裝置進行攝像，亦嘗試使用其進行光通信。例如，專利文獻1所揭示之發明之固體攝像裝置包含自各像素部讀出資料之複數個機構，可藉由利用其中之第1讀出機構針對每個像素部讀出資料而進行攝像，又，可藉由利用第2讀出機構將自特定之1個或2個以上之像素部之光電二極體產生之電流信號累加並輸出而接收光信號。

先前技術文獻

專利文獻

專利文獻1：日本專利第3995959號公報

【發明內容】

發明所欲解決之問題

於專利文獻1所揭示之發明之固體攝像裝置中，因藉由第1讀出機構而讀出之資料為圖像資料，故第1讀出機構之資料讀出之速度例如為數十fps(frame per second，圖框/秒)。與此相對，因藉由第2讀出機構而讀出之資料為通信資料，故第2讀出機構之資料讀出之速度例如為數十kbps(kilo bit per second，千位元/秒)。

本發明者發現此種進行攝像及光通信之固體攝像裝置中會產生如下之問題。專利文獻1所揭示之發明之固體攝像裝置意圖亦用於存在光信號源移動之可能性之情形。於該情形時，根據藉由第1讀出機構而讀出之圖像資料，特定光信號源之位置，並藉由第2讀出機構將來自位於該圖像中之所特定之位置之像素部的資料作為通信資料而讀出。

於如此追蹤光信號源之位置之情形時，某像素部於某時刻 $t$ 以前藉由第1讀出機構讀出圖像資料，而於該時刻 $t$ 以後藉由第2讀出機構讀出通信資料。或者，某像素部於某時刻 $t$ 以前不藉由第1讀出機構及第2讀出機構之任一者讀出資料，而於該時刻 $t$ 以後藉由第2讀出機構讀出通信資料。即，於該像素部中，時刻 $t$ 以前之電荷儲存時間長於時刻 $t$ 以後之電荷儲存時間。然而，因於時刻 $t$ 後最初由第2讀出機構所讀出之通信資料相當於在時刻 $t$ 前最後在較長期間內儲存之電荷之量，故存在成為錯誤之值之情形。從而，

固體攝像裝置無法正確地接收來自光信號源之光信號。

本發明係為解決上述問題點而完成者，其目的在於提供一種即便於追蹤光信號源之位置之情形時亦可正確地接收來自光信號源之光信號的光通信用之固體攝像裝置。

### 解決問題之技術手段

本發明之固體攝像裝置之特徵在於包含：(1)受光部，其以M列N行地二維排列有 $M \times N$ 個像素部 $P_{1,1} \sim P_{M,N}$ ，該像素部 $P_{1,1} \sim P_{M,N}$ 各自包含產生對應於入射光量之量之電荷的光電二極體、儲存該電荷之電荷儲存部、用以輸出與電荷儲存部中之儲存電荷量對應之資料的第1開關、及用以輸出與電荷儲存部中之儲存電荷量對應之資料的第2開關；(2)第1列選擇部，其選擇受光部中之任意第m1列，並對該第m1列之各像素部 $P_{m1,n}$ 輸出控制信號，藉此使光電二極體之接合電容部放電，使光電二極體中所產生之電荷儲存於電荷儲存部，且藉由關閉第1開關而使對應於電荷儲存部中之儲存電荷量之資料向讀出信號線 $L1_n$ 輸出；(3)第2列選擇部，其選擇受光部中之與第m1列不同之任意第m2列，並對該第m2列之各像素部 $P_{m2,n}$ 輸出控制信號，藉此使光電二極體之接合電容部放電，使光電二極體中所產生之電荷儲存於電荷儲存部，且藉由關閉第2開關而使對應於電荷儲存部中之儲存電荷量之資料向讀出信號線 $L2_n$ 輸出；(4)第1讀出部，其與N根讀出信號線 $L1_1 \sim L1_N$ 連接，輸入自藉由第1列選擇部所選擇之受光部中之第m1列之各像素部 $P_{m1,n}$ 向讀出信號線 $L1_n$ 輸出之資料，並輸出與第m1列之各

像素部  $P_{m1,n}$  之光電二極體中所產生之電荷之量對應之資料；及(5)第2讀出部，其與  $N$  根讀出信號線  $L2_1 \sim L2_N$  連接，輸入自藉由第2列選擇部所選擇之受光部中之第  $m2$  列之各像素部  $P_{m2,n}$  向讀出信號線  $L2_n$  輸出之資料，並輸出與第  $m2$  列之各像素部  $P_{m2,n}$  之光電二極體中所產生之電荷之量對應之資料。進而，本發明之固體攝像裝置之特徵在於：選擇受光部中之任意第  $m3$  列，並對該第  $m3$  列之各像素部  $P_{m3,n}$  輸出控制信號，藉此使光電二極體之接合電容部放電，第1列選擇部及第1讀出部、與第2列選擇部及第2讀出部彼此並行動作。其中， $M$ 、 $N$  為2以上之整數， $m1$ 、 $m2$  為1以上  $M$  以下且彼此不同之整數， $m3$  為1以上  $M$  以下之整數， $n$  為1以上  $N$  以下之整數。

於本發明之固體攝像裝置中，藉由第1列選擇部，選擇受光部中之任意第  $m1$  列，於該第  $m1$  列之各像素部  $P_{m1,n}$  中，使光電二極體之接合電容部放電，將光電二極體中所產生之電荷儲存於電荷儲存部，藉由關閉第1開關而使對應於電荷儲存部中之儲存電荷量之資料向讀出信號線  $L1_n$  輸出。與各讀出信號線  $L1_n$  連接之第1讀出部中，輸入自藉由第1列選擇部所選擇之受光部中之第  $m1$  列之各像素部  $P_{m1,n}$  向讀出信號線  $L1_n$  輸出之資料，並輸出與第  $m1$  列之各像素部  $P_{m1,n}$  之光電二極體中所產生之電荷之量對應之資料。

另一方面，藉由第2列選擇部，選擇受光部中之任意第  $m2$  列，於該第  $m2$  列之各像素部  $P_{m2,n}$  中，使光電二極體之

接合電容部放電，將光電二極體中所產生之電荷儲存於電荷儲存部，藉由關閉第2開關而使對應於電荷儲存部中之儲存電荷量之資料向讀出信號線 $L2_n$ 輸出。與各讀出信號線 $L2_n$ 連接之第2讀出部中，輸入自藉由第2列選擇部所選擇之受光部中之第 $m2$ 列之各像素部 $P_{m2,n}$ 向讀出信號線 $L2_n$ 輸出之資料，並輸出與第 $m2$ 列之各像素部 $P_{m2,n}$ 之光電二極體中所產生之電荷之量對應之資料。

藉由第1列選擇部及第2列選擇部，選擇受光部中彼此不同之列。而且，第1列選擇部及第1讀出部、與第2列選擇部及第2讀出部彼此並行動作。藉此，例如藉由第1列選擇部及第1讀出部獲得圖像資料，藉由第2列選擇部及第2讀出部獲得通信資料。

又，於本發明之固體攝像裝置中，選擇受光部中之任意第 $m3$ 列，於該第 $m3$ 列之各像素部 $P_{m3,n}$ 中，使光電二極體之接合電容部放電。

於本發明之固體攝像裝置中，較佳為第1列選擇部或第2列選擇部選擇受光部中之與第 $m1$ 列及第 $m2$ 列不同之任意第 $m3$ 列，並對該第 $m3$ 列之各像素部 $P_{m3,n}$ 輸出控制信號，藉此使光電二極體之接合電容部放電。其中， $m1$ 、 $m2$ 、 $m3$ 為1以上 $M$ 以下且彼此不同之整數。於本發明之固體攝像裝置中，藉由第1列選擇部或第2列選擇部，選擇受光部中之與第 $m1$ 列及第 $m2$ 列不同之任意第 $m3$ 列，於該第 $m3$ 列之各像素部 $P_{m3,n}$ 中，使光電二極體之接合電容部放電。

本發明之固體攝像裝置較佳為進而包含切換機構，其切

換第1列選擇部與第2列選擇部，將藉由對受光部中之第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出控制信號而使光電二極體之接合電容部放電之列選擇部設為第1列選擇部及第2列選擇部之任一者。

本發明之固體攝像裝置較佳為：(a)第1列選擇部包含 $M$ 個閃鎖電路，於其中之第 $m_1$ 閃鎖電路中所保持之資料為有效值時，對第 $m_1$ 列之各像素部 $P_{m_1,n}$ 輸出控制信號；(b)第2列選擇部包含 $M$ 個閃鎖電路，於其中之第 $m_2$ 閃鎖電路中所保持之資料為有效值時，對第 $m_2$ 列之各像素部 $P_{m_2,n}$ 輸出控制信號；(c)第1列選擇部及第2列選擇部中之任一系列選擇部於另一列選擇部之 $M$ 個閃鎖電路中之第 $m_3$ 閃鎖電路中所保持之資料為非有效值時，對第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出控制信號。

本發明之固體攝像裝置較佳為第1列選擇部及第2列選擇部各自之 $M$ 個閃鎖電路按列順序級聯連接而構成移位暫存器，藉由將 $M$ 位元之資料串列輸入至該移位暫存器中之初段之閃鎖電路，而由各閃鎖電路保持資料。

本發明之固體攝像裝置較佳為：(a)第1列選擇部對於與其中所含之 $M$ 個閃鎖電路中保持資料為有效值之閃鎖電路對應之複數列，以固定時間間隔依序輸出控制信號；(b)第2列選擇部對於與其中所含之 $M$ 個閃鎖電路中保持資料為有效值之閃鎖電路對應之複數列，以固定時間間隔依序輸出控制信號。

本發明之固體攝像裝置較佳為進而包含第3列選擇部，

其選擇受光部中之任意第  $m3$  列，並對該第  $m3$  列之各像素部  $P_{m3,n}$  輸出控制信號，藉此使光電二極體之接合電容部放電。於本發明之固體攝像裝置中，藉由第 3 列選擇部，選擇受光部中之任意第  $m3$  列，於該第  $m3$  列之各像素部  $P_{m3,n}$  中，使光電二極體之接合電容部放電。

本發明之固體攝像裝置較佳為：(a) 第 1 列選擇部包含  $M$  個閃鎖電路，於其中之第  $m1$  閃鎖電路中所保持之資料為有效值時，對第  $m1$  列之各像素部  $P_{m1,n}$  輸出控制信號；(b) 第 2 列選擇部包含  $M$  個閃鎖電路，於其中之第  $m2$  閃鎖電路中所保持之資料為有效值時，對第  $m2$  列之各像素部  $P_{m2,n}$  輸出控制信號；(c) 第 3 列選擇部包含  $M$  個閃鎖電路，於其中之第  $m3$  閃鎖電路中所保持之資料為有效值時，對第  $m3$  列之各像素部  $P_{m3,n}$  輸出控制信號。

本發明之固體攝像裝置較佳為第 1 列選擇部、第 2 列選擇部及第 3 列選擇部各自之  $M$  個閃鎖電路按列順序級聯連接而構成移位暫存器，藉由將  $M$  位元之資料串列輸入至該移位暫存器中之初段之閃鎖電路，而由各閃鎖電路保持資料。

本發明之固體攝像裝置較佳為：(a) 第 1 列選擇部對於與其中所包含之  $M$  個閃鎖電路中保持資料為有效值之閃鎖電路對應之複數列，以固定時間間隔依序輸出控制信號；(b) 第 2 列選擇部對於與其中所包含之  $M$  個閃鎖電路中保持資料為有效值之閃鎖電路對應之複數列，以固定時間間隔依序輸出控制信號。

## 發明之效果

本發明之固體攝像裝置即便於追蹤光信號源之位置之情形時亦可正確地接收來自光信號源之光信號。

### 【實施方式】

以下，參照隨附圖式，對用以實施本發明之形態進行詳細說明。再者，於圖式之說明中對同一要素賦予同一符號，並省略重複之說明。

#### (第1實施形態)

圖1係表示第1實施形態之固體攝像裝置1之概略構成之圖。該圖所示之固體攝像裝置1包括受光部10、第1列選擇部20、第2列選擇部30、第1讀出部40、第2讀出部50及控制部60。

受光部10包含 $M \times N$ 個像素部 $P_{1,1} \sim P_{M,N}$ 。 $M \times N$ 個像素部 $P_{1,1} \sim P_{M,N}$ 具有共同之構成，且二維排列成 $M$ 列 $N$ 行。各像素部 $P_{m,n}$ 位於第 $m$ 列第 $n$ 行。此處， $M$ 、 $N$ 為2以上之整數， $m$ 為1以上 $M$ 以下之各整數， $n$ 為1以上 $N$ 以下之各整數。

各像素部 $P_{m,n}$ 包含產生對應於入射光量之量之電荷之光電二極體、及儲存該電荷之電荷儲存部。各像素部 $P_{m,n}$ 可根據自第1列選擇部20或第2列選擇部30經由控制信號線所接收之各種控制信號，使光電二極體之接合電容部放電，將光電二極體中所產生之電荷儲存於電荷儲存部，並向讀出信號線 $L1_n$ 或讀出信號線 $L2_n$ 輸出對應於該電荷儲存部中之儲存電荷量之資料。

第1列選擇部20選擇受光部10中之任意第 $m1$ 列，並對該

第 $m_1$ 列之各像素部 $P_{m_1,n}$ 輸出控制信號，藉此使光電二極體之接合電容部放電，將光電二極體中所產生之電荷儲存於電荷儲存部，並使對應於該電荷儲存部中之儲存電荷量之資料向讀出信號線 $L1_n$ 輸出。

第2列選擇部30選擇受光部10中之任意第 $m_2$ 列，並對該第 $m_2$ 列之各像素部 $P_{m_2,n}$ 輸出控制信號，藉此使光電二極體之接合電容部放電，將光電二極體中所產生之電荷儲存於電荷儲存部，並使對應於該電荷儲存部中之儲存電荷量之資料向讀出信號線 $L2_n$ 輸出。

又，第1列選擇部20選擇受光部10中之任意第 $m_3$ 列，並對該第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出控制信號，藉此使光電二極體之接合電容部放電，將光電二極體中所產生之電荷儲存於電荷儲存部。

此處， $m_1$ 、 $m_2$ 、 $m_3$ 為1以上 $M$ 以下且彼此不同之整數。第1列選擇部20與第2列選擇部30選擇受光部10中彼此不同之列。第1列選擇部20及第2列選擇部30各自所選擇之列數為任意，但資料之輸出係逐列依序進行。

第1讀出部40係與 $N$ 根讀出信號線 $L1_1 \sim L1_N$ 連接，輸入自藉由第1列選擇部20所選擇之受光部10中之第 $m_1$ 列之各像素部 $P_{m_1,n}$ 向讀出信號線 $L1_n$ 輸出之資料，並輸出與第 $m_1$ 列之各像素部 $P_{m_1,n}$ 之光電二極體中所產生之電荷之量對應的資料。

第2讀出部50係與 $N$ 根讀出信號線 $L2_1 \sim L2_N$ 連接，輸入自藉由第2列選擇部30所選擇之受光部10中之第 $m_2$ 列之各像

素部  $P_{m2,n}$  向讀出信號線  $L2_n$  輸出之資料，並輸出與第  $m2$  列之各像素部  $P_{m2,n}$  之光電二極體中所產生之電荷之量對應的資料。

控制部 60 藉由對第 1 列選擇部 20、第 2 列選擇部 30、第 1 讀出部 40 及第 2 讀出部 50 各自之動作進行控制，而控制固體攝像裝置 1 整體之動作。藉由控制部 60 進行控制，可使第 1 列選擇部 20 及第 1 讀出部 40、與第 2 列選擇部 30 及第 2 讀出部 50 彼此並行動作。

圖 2 係表示第 1 實施形態之固體攝像裝置 1 之第 1 讀出部 40 及第 2 讀出部 50 之構成之圖。於該圖中，針對受光部 10 代表性地表示有  $M \times N$  個像素部  $P_{1,1} \sim P_{M,N}$  中第  $m$  列第  $n$  行之像素部  $P_{m,n}$ ，又，針對第 1 讀出部 40 及第 2 讀出部 50 各者，表示有與該像素部  $P_{m,n}$  相關之構成要素。

第 1 讀出部 40 包含  $N$  個保持部  $41_1 \sim 41_N$ 、第 1 行選擇部 42 及差運算部 43。 $N$  個保持部  $41_1 \sim 41_N$  具有共同之構成。各保持部  $41_n$  經由讀出信號線  $L1_n$  而與受光部 10 中之第  $n$  行之  $M$  個像素部  $P_{1,n} \sim P_{M,n}$  連接，可輸入自藉由第 1 列選擇部 20 所選擇之第  $m1$  列之像素部  $P_{m1,n}$  向讀出信號線  $L1_n$  輸出之資料，並保持該資料，且輸出該保持之資料。各保持部  $41_n$  較佳為輸入並保持重疊有雜訊成分之信號成分之資料，且輸入並保持僅為雜訊成分之資料。

$N$  個保持部  $41_1 \sim 41_N$  可根據自第 1 行選擇部 42 接收之各種控制信號，以相同時序對資料進行取樣並保持，且依序輸出該保持之資料。差運算部 43 輸入自  $N$  個保持部  $41_1 \sim 41_N$  各

者依序輸出之資料，自重疊有雜訊成分之信號成分之資料中減去僅為雜訊成分之資料，而輸出對應於信號成分之資料。差運算部 43 可將對應於信號成分之資料作為類比資料輸出，亦可具有 AD 轉換功能而輸出數位資料。如此，第 1 讀出部 40 可輸出與第  $m_1$  列之各像素部  $P_{m_1,n}$  之光電二極體中所產生之電荷之量對應之資料。

第 2 讀出部 50 包含  $N$  個保持部  $51_1 \sim 51_N$ 、第 2 行選擇部 52 及差運算部 53。 $N$  個保持部  $51_1 \sim 51_N$  具有共同之構成。各保持部  $51_n$  經由讀出信號線  $L_{2,n}$  而與受光部 10 中之第  $n$  行之  $M$  個像素部  $P_{1,n} \sim P_{M,n}$  連接，可輸入自藉由第 2 列選擇部 20 所選擇之第  $m_2$  列之像素部  $P_{m_2,n}$  向讀出信號線  $L_{2,n}$  輸出之資料，並保持該資料，且輸出該保持之資料。各保持部  $51_n$  較佳為輸入並保持重疊有雜訊成分之信號成分之資料，且輸入並保持僅為雜訊成分之資料。

$N$  個保持部  $51_1 \sim 51_N$  可根據自第 2 行選擇部 52 接收之各種控制信號，以相同時序對資料進行取樣並保持，且依序輸出該保持之資料。差運算部 53 輸入自  $N$  個保持部  $51_1 \sim 51_N$  各者依序輸出之資料，自重疊有雜訊成分之信號成分之資料中減去僅為雜訊成分之資料，而輸出對應於信號成分之資料。差運算部 53 可將對應於信號成分之資料作為類比資料輸出，亦可具有 AD 轉換功能而輸出數位資料。如此，第 2 讀出部 50 可輸出與第  $m_2$  列之各像素部  $P_{m_2,n}$  之光電二極體中所產生之電荷之量對應之資料。

圖 3 係表示第 1 實施形態之固體攝像裝置 1 之像素部  $P_{m,n}$  及

保持部 $41_n$ 之電路構成之圖。於該圖中，亦針對受光部10代表性地表示有 $M \times N$ 個像素部 $P_{1,1} \sim P_{M,N}$ 中第 $m$ 列第 $n$ 行之像素部 $P_{m,n}$ ，又，針對第1讀出部40，表示有與該像素部 $P_{m,n}$ 相關之保持部 $41_n$ 。再者，保持部 $51_n$ 之構成與保持部 $41_n$ 之構成相同。

各像素部 $P_{m,n}$ 為APS(Active Pixel Sensor，主動像素感測)方式，包含光電二極體PD及6個MOS(Metal Oxide Semiconductor，金屬氧化物半導體)電晶體T1、T2、T3、T4<sub>1</sub>、T4<sub>2</sub>、T5。如該圖所示，電晶體T1、T2及光電二極體PD依序串列連接，對電晶體T1之汲極端子輸入有基準電壓，光電二極體PD之陽極端子接地。電晶體T1與電晶體T2之連接點經由電晶體T5而連接於電晶體T3之閘極端子。

對電晶體T3之汲極端子輸入有基準電壓。電晶體T3之源極端子與電晶體T4<sub>1</sub>、T4<sub>2</sub>各自之汲極端子連接。各像素部 $P_{m,n}$ 之電晶體T4<sub>1</sub>之源極端子連接於讀出信號線L1<sub>n</sub>。各像素部 $P_{m,n}$ 之電晶體T4<sub>2</sub>之源極端子連接於讀出信號線L2<sub>n</sub>。於讀出信號線L1<sub>n</sub>及讀出信號線L2<sub>n</sub>分別連接有恆定電流源。

各像素部 $P_{m,n}$ 之輸送用之電晶體T2之閘極端子係與控制信號線LT<sub>m</sub>連接，輸入自第1列選擇部20或第2列選擇部30輸出之Trans(m)信號。各像素部 $P_{m,n}$ 之重置用之電晶體T1之閘極端子係與控制信號線LR<sub>m</sub>連接，輸入自第1列選擇部20或第2列選擇部30輸出之Reset(m)信號。各像素部 $P_{m,n}$ 之

保持用之電晶體T5之閘極端子係與控制信號線LH<sub>m</sub>連接，輸入自第1列選擇部20或第2列選擇部30輸出之Hold(m)信號。

各像素部P<sub>m,n</sub>之輸出選擇用之電晶體T4<sub>1</sub>之閘極端子係與控制信號線LA1<sub>m</sub>連接，輸入自第1列選擇部20輸出之Address1(m)信號。各像素部P<sub>m,n</sub>之輸出選擇用之電晶體T4<sub>2</sub>之閘極端子係與控制信號線LA2<sub>m</sub>連接，輸入自第2列選擇部30輸出之Address2(m)信號。該等控制信號(Reset(m)信號、Trans(m)信號、Hold(m)信號、Address1(m)信號、Address2(m)信號)係對第m列之N個像素部P<sub>m,1</sub>~P<sub>m,N</sub>共同地輸入。

控制信號線LT<sub>m</sub>、控制信號線LR<sub>m</sub>及控制信號線LH<sub>m</sub>係針對每列設置，發送指示第m列之各像素部P<sub>m,n</sub>中之光電二極體PD之接合電容部及電荷儲存部各者之放電以及電荷儲存部之電荷儲存的控制信號(Reset(m)信號、Trans(m)信號、Hold(m)信號)。Reset(m)信號係自第1列選擇部20輸出之Reset1(m)信號與自第2列選擇部30輸出之Reset2(m)信號之邏輯和。Trans(m)信號係自第1列選擇部20輸出之Trans1(m)信號與自第2列選擇部30輸出之Trans2(m)信號之邏輯和。又，Hold(m)信號係自第1列選擇部20輸出之Hold1(m)信號與自第2列選擇部30輸出之Hold2(m)信號之邏輯和。

控制信號線LA1<sub>m</sub>及控制信號線LA2<sub>m</sub>係針對每列設置，發送指示向第m列之各像素部P<sub>m,n</sub>之讀出信號線L1<sub>n</sub>或讀出

信號線  $L2_n$  之資料輸出的控制信號 (Address1(m) 信號、Address2(m) 信號)。各控制信號線  $LA1_m$  連接於第 1 列選擇部 20。各控制信號線  $LA2_m$  連接於第 2 列選擇部 30。Address1(m) 信號與 Address2(m) 信號不會同時變為高位準，從而電晶體  $T4_1$  與電晶體  $T4_2$  不會同時變為導通狀態。

於 Reset(m) 信號、Trans(m) 信號及 Hold(m) 信號為高位準時，光電二極體 PD 之接合電容部放電，又，連接於電晶體 T3 之閘極端子之擴散區域 (電荷儲存部) 放電。於 Trans(m) 信號為低位準時，將光電二極體 PD 中所產生之電荷儲存於接合電容部。若 Reset(m) 信號為低位準且 Trans(m) 信號及 Hold(m) 信號為高位準，則將儲存於光電二極體 PD 之接合電容部之電荷輸送至與電晶體 T3 之閘極端子連接之擴散區域 (電荷儲存部) 並加以儲存。

於 Address1(m) 信號為高位準時，將與連接於電晶體 T3 之閘極端子之擴散區域 (電荷儲存部) 中所儲存之電荷量對應之資料 (重疊有雜訊成分之信號成分之資料) 經過電晶體  $T4_1$  而向讀出信號線  $L1_n$  輸出，並向第 1 讀出部 40 之保持部  $41_n$  輸入。即，電晶體  $T4_1$  作為用以將對應於電荷儲存部中之儲存電荷量之資料向讀出信號線  $L1_n$  輸出之第 1 開關而發揮作用。再者，於電荷儲存部處於放電狀態時，僅為雜訊成分之資料經過電晶體  $T4_1$  而向讀出信號線  $L1_n$  輸出。

於 Address2(m) 信號為高位準時，將與連接於電晶體 T3 之閘極端子之擴散區域 (電荷儲存部) 中所儲存之電荷量對應之資料 (重疊有雜訊成分之信號成分之資料) 經過電晶體

T4<sub>2</sub>而向讀出信號線L2<sub>n</sub>輸出，並向第2讀出部50之保持部51<sub>n</sub>輸入。即，電晶體T4<sub>2</sub>作為用以將對應於電荷儲存部中之儲存電荷量之資料向讀出信號線L2<sub>n</sub>輸出之第2開關而發揮作用。再者，於電荷儲存部處於放電狀態時，僅為雜訊成分之資料經過電晶體T4<sub>2</sub>而向讀出信號線L2<sub>n</sub>輸出。

各保持部41<sub>n</sub>包含2個電容元件C<sub>1</sub>、C<sub>2</sub>及4個開關SW<sub>11</sub>、SW<sub>12</sub>、SW<sub>21</sub>、SW<sub>22</sub>。於該保持部41<sub>n</sub>中，開關SW<sub>11</sub>及開關SW<sub>12</sub>串列連接且設置於讀出信號線L1<sub>n</sub>與配線Hline\_s1之間，電容元件C<sub>1</sub>之一端連接於開關SW<sub>11</sub>與開關SW<sub>12</sub>之間之連接點，電容元件C<sub>1</sub>之另一端接地。又，開關SW<sub>21</sub>及開關SW<sub>22</sub>串列連接且設置於讀出信號線L1<sub>n</sub>與配線Hline\_n1之間，電容元件C<sub>2</sub>之一端連接於開關SW<sub>21</sub>與開關SW<sub>22</sub>之間之連接點，電容元件C<sub>2</sub>之另一端接地。

於該保持部41<sub>n</sub>中，開關SW<sub>11</sub>根據自第1行選擇部42供給之set\_s1信號之位準進行開閉。開關SW<sub>21</sub>根據自第1行選擇部42供給之set\_n1信號之位準進行開閉。set\_s1信號及set\_n1信號對N個保持部41<sub>1</sub>~41<sub>N</sub>共同地輸入。開關SW<sub>12</sub>、SW<sub>22</sub>根據自第1行選擇部42供給之hshift1(n)信號之位準進行開閉。

於該保持部41<sub>n</sub>中，在set\_n1信號由高位準轉變為低位準而開關SW<sub>21</sub>打開時自像素部P<sub>m,n</sub>向讀出信號線L1<sub>n</sub>輸出之雜訊成分，於此以後藉由電容元件C<sub>2</sub>作為電壓值out\_n1(n)而保持。於set\_s1信號由高位準轉變為低位準而開關SW<sub>11</sub>打開時自像素部P<sub>m,n</sub>向讀出信號線L1<sub>n</sub>輸出之重疊有雜訊成分

之信號成分，於此以後藉由電容元件  $C_1$  作為電壓值  $out\_s1(n)$  而保持。而且，若  $hshift1(n)$  信號變為高位準，則開關  $SW_{12}$  關閉，藉由電容元件  $C_1$  保持之電壓值  $out\_s1(n)$  向配線  $Hline\_s1$  輸出，又，開關  $SW_{22}$  關閉，藉由電容元件  $C_2$  保持之電壓值  $out\_n1(n)$  向配線  $Hline\_n1$  輸出。該等電壓值  $out\_s1(n)$  與電壓值  $out\_n1(n)$  之差表示與像素部  $P_{m,n}$  之光電二極體 PD 中所產生之電荷之量對應的電壓值。

圖 4 係表示第 1 實施形態之固體攝像裝置 1 之差運算部 43 之電路構成之圖。再者，差運算部 53 之構成與差運算部 43 之構成相同。如該圖所示，差運算部 43 包含放大器  $A_1 \sim A_3$ 、開關  $SW_1$ 、 $SW_2$ 、及電阻器  $R_1 \sim R_4$ 。放大器  $A_3$  之反轉輸入端子經由電阻器  $R_1$  而與緩衝放大器  $A_1$  之輸出端子連接，且經由電阻器  $R_3$  而與自身之輸出端子連接。放大器  $A_3$  之非反轉輸入端子經由電阻器  $R_2$  而與緩衝放大器  $A_2$  之輸出端子連接，且經由電阻器  $R_4$  而與接地電位連接。緩衝放大器  $A_1$  之輸入端子經由配線  $Hline\_s1$  而與  $N$  個保持部  $41_1 \sim 41_N$  連接，且經由開關  $SW_1$  而與接地電位連接。緩衝放大器  $A_2$  之輸入端子經由配線  $Hline\_n1$  而與  $N$  個保持部  $41_1 \sim 41_N$  連接，且經由開關  $SW_2$  與接地電位連接。

差運算部 43 之開關  $SW_1$ 、 $SW_2$  由自第 1 行選擇部 42 供給之  $hreset1$  信號控制而進行開閉動作。藉由開關  $SW_1$  關閉，重置輸入至緩衝放大器  $A_1$  之輸入端子之電壓值。藉由開關  $SW_2$  關閉，重置輸入至緩衝放大器  $A_2$  之輸入端子之電壓值。當開關  $SW_1$ 、 $SW_2$  打開時，自  $N$  個保持部  $41_1 \sim 41_N$  中之

任意保持部  $41_n$  向配線 Hline\_s1、Hline\_n1 輸出之電壓值 out\_s1(n)、out\_n1(n) 輸入至緩衝放大器  $A_1$ 、 $A_2$  之輸入端子。若將緩衝放大器  $A_1$ 、 $A_2$  各自之放大率設為 1，且設為 4 個電阻器  $R_1 \sim R_4$  各自之電阻值彼此相等，則自差運算部 43 之輸出端子輸出之電壓值表示經過配線 Hline\_s1 及配線 Hline\_n1 各者而輸入之電壓值之差，且為已除去雜訊成分者。

圖 5 係表示第 1 實施形態之固體攝像裝置 1 之第 1 列選擇部 20 及第 2 列選擇部 30 之構成之圖。如該圖所示，第 1 列選擇部 20 包含構成第 1 移位暫存器之  $M$  個控制信號生成電路  $21_1 \sim 21_M$ 、及構成第 2 移位暫存器之  $M$  個門鎖電路  $22_1 \sim 22_M$ 。又，第 2 列選擇部 30 包含構成第 1 移位暫存器之  $M$  個控制信號生成電路  $31_1 \sim 31_M$ 、及構成第 2 移位暫存器之  $M$  個門鎖電路  $32_1 \sim 32_M$ 。

第 1 列選擇部 20 中所包含之  $M$  個控制信號生成電路  $21_1 \sim 21_M$  各者具有共同之構成且依序級聯連接。即，各控制信號生成電路  $21_m$  之輸入端子 I 連接於前段之控制信號生成電路  $21_{m-1}$  之輸出端子 O (此處， $m$  為 2 以上  $M$  以下之各整數)。初段之控制信號生成電路  $21_1$  之輸入端子 I 輸入於時脈 VCLK1 所指示之某時序為高位準而之後為低位準之 vshift1(0) 信號。各控制信號生成電路  $21_m$  與時脈 VCLK1 同步動作，輸入基本控制信號 1，當藉由對應之門鎖電路  $22_m$  保持之資料 row\_sell\_data[m] 為高位準時，於特定之時序將 Reset1(m) 信號、Trans1(m) 信號、Hold1(m) 信號及

Address1(m)信號作為高位準而輸出。

M個閃鎖電路 $22_1 \sim 22_M$ 各者為D正反器且依序級聯連接。即，各閃鎖電路 $22_m$ 之輸入端子D連接於前段之閃鎖電路 $22_{m-1}$ 之輸出端子Q(此處，m為2以上M以下之各整數)。初段之閃鎖電路 $22_1$ 之輸入端子D串列地輸入M位元之資料row\_sell\_data[M:1]。各閃鎖電路 $22_m$ 可藉由與時脈row\_sell\_clk同步動作，而保持資料row\_sell\_data[m]。各閃鎖電路 $22_m$ 將所保持之資料row\_sell\_data[m]向對應之控制信號生成電路 $21_m$ 供給。

第1列選擇部20係自控制部60供給有vshift1(0)信號、時脈VCLK1、基本控制信號1、M位元之資料row\_sell\_data[M:1]及時脈row\_sell\_clk。

第2列選擇部30中所包含之M個控制信號生成電路 $31_1 \sim 31_M$ 各者具有共同之構成且依序級聯連接。即，各控制信號生成電路 $31_m$ 之輸入端子I連接於前段之控制信號生成電路 $31_{m-1}$ 之輸出端子O(此處，m為2以上M以下之各整數)。初段之控制信號生成電路 $31_1$ 之輸入端子I輸入於時脈VCLK2所指示之某時序為高位準而之後為低位準之vshift2(0)信號。各控制信號生成電路 $31_m$ 係與時脈VCLK2同步動作，輸入基本控制信號2，當藉由對應之閃鎖電路 $32_m$ 保持之資料row\_sel2\_data[m]為高位準時，於特定之時序將Reset2(m)信號、Trans2(m)信號、Hold2(m)信號及Address2(m)信號作為高位準而輸出。

M個閃鎖電路 $32_1 \sim 32_M$ 各者為D正反器且依序級聯連接。

即，各門鎖電路 $32_m$ 之輸入端子D連接於前段之門鎖電路 $32_{m-1}$ 之輸出端子Q(此處， $m$ 為2以上 $M$ 以下之各整數)。初段之門鎖電路 $32_1$ 之輸入端子D串列地輸入 $M$ 位元之資料 $row\_sel2\_data[M:1]$ 。各門鎖電路 $32_m$ 可藉由與時脈 $row\_sel2\_clk$ 同步動作，而保持資料 $row\_sel2\_data[m]$ 。各門鎖電路 $32_m$ 將所保持之資料 $row\_sel2\_data[m]$ 向對應之控制信號生成電路 $31_m$ 供給，並亦向控制信號生成電路 $21_m$ 供給。

第2列選擇部30係自控制部60供給有 $vshift2(0)$ 信號、時脈 $VCLK2$ 、基本控制信號2、 $M$ 位元之資料 $row\_sel2\_data[M:1]$ 及時脈 $row\_sel2\_clk$ 。

圖6係表示第1實施形態之固體攝像裝置1之第1列選擇部20之控制信號生成電路 $21_m$ 之構成之圖。各控制信號生成電路 $21_m$ 包含D正反器210、邏輯反轉電路211、邏輯積電路212~217、邏輯和電路218、219、邏輯積電路221及邏輯反轉電路222。各控制信號生成電路 $21_m$ 輸入 $All\_reset1$ 信號、 $Reset1$ 信號、 $Trans1$ 信號、 $Hold1$ 信號及 $Address1$ 信號作為圖5中所說明之基本控制信號1。

各控制信號生成電路 $21_m$ 之D正反器210輸入自前段之控制信號生成電路 $21_{m-1}$ 輸出之 $vshift1(m-1)$ 信號，於時脈 $VCLK1$ 所指示之時序保持該資料，並輸出該保持之資料。

各控制信號生成電路 $21_m$ 之邏輯積電路212輸入自對應之門鎖電路 $22_m$ 輸出之資料 $row\_sel1\_data[m]$ ，且亦輸入自D正反器210輸出之資料，並輸出該等之邏輯積之資料。

各控制信號生成電路 $21_m$ 之邏輯積電路213輸入自對應之門鎖電路 $22_m$ 輸出之資料 $row\_sel1\_data[m]$ 藉由邏輯反轉電路211進行邏輯反轉之資料，且亦輸入自前段之控制信號生成電路 $21_{m-1}$ 輸出之 $vshift1(m-1)$ 信號之資料，並輸出該等之邏輯積之資料。

各控制信號生成電路 $21_m$ 之邏輯和電路218輸入邏輯積電路212及邏輯積電路213各自之資料，並將該等之邏輯和之資料作為 $vshift1(m)$ 信號而輸出。

各控制信號生成電路 $21_m$ 之邏輯積電路214輸入係自第2列選擇部30之對應之門鎖電路 $32_m$ 輸出之資料 $row\_sel2\_data[m]$ 藉由邏輯反轉電路222進行邏輯反轉之資料，且亦輸入Reset1信號之資料，並將該等之邏輯積之資料作為Reset1(m)信號而輸出。

各控制信號生成電路 $21_m$ 之邏輯積電路215輸入自第2列選擇部30之對應之門鎖電路 $32_m$ 輸出之資料 $row\_sel2\_data[m]$ 藉由邏輯反轉電路222進行邏輯反轉之資料，且亦輸入Trans1信號之資料，並將該等之邏輯積之資料作為Trans1(m)信號而輸出。

各控制信號生成電路 $21_m$ 之邏輯積電路221輸入自對應之門鎖電路 $22_m$ 輸出之資料 $row\_sel1\_data[m]$ ，且亦輸入All\_reset1信號之資料，並輸出該等之邏輯積之資料。

各控制信號生成電路 $21_m$ 之邏輯和電路219輸入邏輯積電路221之輸出資料，且亦輸入邏輯積電路212之輸出資料，並輸出該等之邏輯和之資料。

各控制信號生成電路 $21_m$ 之邏輯積電路216輸入邏輯和電路219之輸出資料，且亦輸入Hold1信號之資料，並將該等之邏輯積之資料作為Hold1(m)信號而輸出。

各控制信號生成電路 $21_m$ 之邏輯積電路217輸入Address1信號之資料，且亦輸入邏輯積電路212之輸出資料，並將該等之邏輯積之資料作為Address1(m)信號而輸出。

圖7係表示第1實施形態之固體攝像裝置1之第2列選擇部30之控制信號生成電路 $31_m$ 之構成之圖。各控制信號生成電路 $31_m$ 包含D正反器310、邏輯反轉電路311、邏輯積電路312~317、邏輯和電路318、319及邏輯積電路321。各控制信號生成電路 $31_m$ 輸入All\_reset2信號、Reset2信號、Trans2信號、Hold2信號及Address2信號作為圖5中所說明之基本控制信號2。

各控制信號生成電路 $31_m$ 之D正反器310輸入自前段之控制信號生成電路 $31_{m-1}$ 輸出之vshift2(m-1)信號，於時脈VCLK2所指示之時序保持該資料，並輸出該保持之資料。

各控制信號生成電路 $31_m$ 之邏輯積電路312輸入自對應之門鎖電路 $32_m$ 輸出之資料row\_sel2\_data[m]，且亦輸入自D正反器310輸出之資料，並輸出該等之邏輯積之資料。

各控制信號生成電路 $31_m$ 之邏輯積電路313輸入自對應之門鎖電路 $32_m$ 輸出之資料row\_sel2\_data[m]藉由邏輯反轉電路311進行邏輯反轉之資料，且亦輸入自前段之控制信號生成電路 $31_{m-1}$ 輸出之vshift2(m-1)信號之資料，並輸出該等之邏輯積之資料。

各控制信號生成電路31<sub>m</sub>之邏輯和電路318輸入邏輯積電路312及邏輯積電路313各自之資料，並將該等之邏輯和之資料作為vshift2(m)信號而輸出。

各控制信號生成電路31<sub>m</sub>之邏輯積電路314輸入自對應之門鎖電路32<sub>m</sub>輸出之資料row\_sel2\_data[m]，且亦輸入Reset2信號之資料，並將該等之邏輯積之資料作為Reset2(m)信號而輸出。

各控制信號生成電路31<sub>m</sub>之邏輯積電路315輸入自對應之門鎖電路32<sub>m</sub>輸出之資料row\_sel2\_data[m]，亦輸入Trans2信號之資料，並將該等之邏輯積之資料作為Trans2(m)信號而輸出。

各控制信號生成電路31<sub>m</sub>之邏輯積電路321輸入自對應之門鎖電路32<sub>m</sub>輸出之資料row\_sel2\_data[m]，且亦輸入All\_reset2信號之資料，並輸出該等之邏輯積之資料。

各控制信號生成電路31<sub>m</sub>之邏輯和電路319輸入邏輯積電路321之輸出資料，且亦輸入邏輯積電路312之輸出資料，並輸出該等之邏輯和之資料。

各控制信號生成電路31<sub>m</sub>之邏輯積電路316輸入邏輯和電路319之輸出資料，且亦輸入Hold2信號之資料，並將該等之邏輯積之資料作為Hold2(m)信號而輸出。

各控制信號生成電路31<sub>m</sub>之邏輯積電路317輸入Address2信號之資料，且亦輸入邏輯積電路312之輸出資料，並將該等之邏輯積之資料作為Address2(m)信號而輸出。

對應於第1列選擇部20應選擇之第m1列而將資料

row\_sel1\_data[m1]設為高位準。又，對應於第2列選擇部30應選擇之第m2列而將資料row\_sel2\_data[m2]設為高位準。為了使第1列選擇部20所選擇之第m1列與第2列選擇部30所選擇之第m2列彼此不同，對於各m值，資料row\_sel1\_data[m]及資料row\_sel2\_data[m]必需不均為高位準，至少一者為低位準。

於具有圖6所示之構成之第1列選擇部20中，當M個閃鎖電路22<sub>1</sub>~22<sub>M</sub>中之第m1閃鎖電路22<sub>m1</sub>中所保持之資料row\_sel1\_data[m1]為高位準(此時，資料row\_sel2\_data[m1]必然為低位準)時，與此對應之控制信號生成電路21<sub>m1</sub>可對第m1列之各像素部P<sub>m1,n</sub>將控制信號(Reset1(m1)信號、Trans1(m1)信號、Hold1(m1)信號)於特定之時序作為高位準而輸出，又，亦可將Address1(m1)信號於特定之時序作為高位準而輸出。

又，於第1列選擇部20中，與M個閃鎖電路22<sub>1</sub>~22<sub>M</sub>中之保持資料row\_sel1\_data[m]為低位準之閃鎖電路對應之控制信號生成電路可將自前段到達之vshift1信號直接向後段輸出。即，M個閃鎖電路22<sub>1</sub>~22<sub>M</sub>中僅保持資料row\_sel1\_data[m]為高位準之閃鎖電路構成實質上之移位暫存器。因此，第1列選擇部20可對於與M個閃鎖電路22<sub>1</sub>~22<sub>M</sub>中保持資料row\_sel1\_data[m]為高位準之閃鎖電路對應之列，以固定時間間隔(時脈VCLK1之週期)依序輸出控制信號。

於具有圖7所示之構成之第2列選擇部30中，當M個閃鎖

電路  $32_1 \sim 32_M$  中之第  $m_2$  閃鎖電路  $32_{m_2}$  中所保持之資料  $row\_sel2\_data[m_2]$  為高位準(此時，資料  $row\_sel1\_data[m_2]$  必然為低位準)時，與此對應之控制信號生成電路  $31_{m_2}$  可對第  $m_2$  列之各像素部  $P_{m_2,n}$  將控制信號(Reset2( $m_2$ )信號、Trans2( $m_2$ )信號、Hold2( $m_2$ )信號)於特定之時序作為高位準而輸出，又，亦可將Address2( $m_2$ )信號於特定之時序作為高位準而輸出。

又，於第2列選擇部30中，與M個閃鎖電路  $32_1 \sim 32_M$  中保持資料  $row\_sel2\_data[m]$  為低位準之閃鎖電路對應之控制信號生成電路可將自前段到達之  $vshift2$  信號直接向後段輸出。即，M個閃鎖電路  $32_1 \sim 32_M$  中僅保持資料  $row\_sel2\_data[m]$  為高位準之閃鎖電路構成實質上之移位暫存器。因此，第2列選擇部30可對於與M個閃鎖電路  $32_1 \sim 32_M$  中保持資料  $row\_sel2\_data[m]$  為高位準之閃鎖電路對應之列，以固定時間間隔(時脈VCLK2之週期)依序輸出控制信號。

進而，於第1列選擇部20之M個閃鎖電路  $22_1 \sim 22_M$  中之第  $m_3$  閃鎖電路  $22_{m_3}$  中所保持之資料  $row\_sel1\_data[m_3]$  為低位準、且第2列選擇部30之M個閃鎖電路  $32_1 \sim 32_M$  中之第  $m_3$  閃鎖電路  $32_{m_3}$  中所保持之資料  $row\_sel2\_data[m_3]$  亦為低位準時，第1列選擇部20之對應之控制信號生成電路  $21_{m_3}$  可對該第  $m_3$  列之各像素部  $P_{m_3,n}$  將控制信號(Reset1( $m_3$ )信號、Trans1( $m_3$ )信號)於特定之時序作為高位準而輸出，而不將Hold1( $m_3$ )信號及Address1( $m_3$ )信號於特定之時序作為高位準而輸出。

即，第1列選擇部20將受光部10之第1列~第M列中不為第1列選擇部20所選擇之第m1列及第2列選擇部30所選擇之第m2列之任一者的所有列作為第m3列而選擇，並對該第m3列之各像素部 $P_{m3,n}$ 輸出控制信號，藉此可使光電二極體PD之接合電容部放電，將光電二極體中所產生之電荷儲存於電荷儲存部。

其次，與比較例(圖8、圖9)進行對比，對第1實施形態之固體攝像裝置1之動作之實施例(圖10、圖11)進行說明。於比較例中，第1列選擇部及第2列選擇部之任一者均不會對受光部10中之與第m1列及第m2列不同之任意第m3列之各像素部 $P_{m3,n}$ 亦使光電二極體之接合電容部放電。於實施例及比較例之任一者中均為使說明簡化而設為 $M=N=8$ 。

圖8係說明於比較例之動作之情形時藉由第1讀出部40及第2讀出部50各者而讀出資料之受光部10中之像素部的圖。於比較例中，在某時刻t以前，如圖8(a)所示，受光部10之像素部 $P_{5,3}$ 及像素部 $P_{5,4}$ 各自之通信資料藉由第1列選擇部及第1讀出部而讀出(圖8(a)中之區域A)，受光部10之像素部 $P_{3,2}$ ~像素部 $P_{3,5}$ 、像素部 $P_{4,2}$ ~像素部 $P_{4,5}$ 、像素部 $P_{6,2}$ ~像素部 $P_{6,5}$ 及像素部 $P_{7,2}$ ~像素部 $P_{7,5}$ 各自之圖像資料藉由第2列選擇部及第2讀出部而讀出(圖8(a)中之區域B)。

而且，於比較例中，在該時刻t以後，如圖8(b)所示，受光部10之像素部 $P_{4,4}$ 及像素部 $P_{4,5}$ 各自之通信資料藉由第1列選擇部及第1讀出部而讀出(圖8(b)中之區域A)，受光部10之像素部 $P_{2,3}$ ~像素部 $P_{2,6}$ 、像素部 $P_{3,3}$ ~像素部 $P_{3,6}$ ，像素

部 $P_{5,3}$ ~像素部 $P_{5,6}$ 及像素部 $P_{6,3}$ ~像素部 $P_{6,6}$ 各自之圖像資料藉由第2列選擇部及第2讀出部而讀出(圖8(b)中之區域B)。

即，於比較例中，以某時刻 $t$ 為邊界，藉由第1讀出部或第2讀出部而讀出之受光部10之像素部之區域A、B向列方向及行方向各者偏移1像素。

圖9係比較例之動作時之時序圖。於圖9中，自上而下依序表示有受光部10中之第8列~第1列各自之像素部之動作、第1讀出部40之保持部41之資料輸入動作、自第1讀出部40之資料輸出動作、第2讀出部50之保持部51之資料輸入動作、及自第2讀出部50之資料輸出動作。

於圖9中，「轉1」表示藉由於像素部中將電晶體T2及電晶體T5設為導通狀態，而將光電二極體PD之接合電容部之電荷輸送至FD區域(連接於電晶體T3之閘極端子之擴散區域(電荷儲存部))。「轉2」表示藉由於像素部中將電晶體T4<sub>1</sub>或電晶體T4<sub>2</sub>設為導通狀態，而將對應於電荷儲存部中之儲存電荷量之資料向保持部41或保持部51輸送。「初始化」表示藉由於像素部中將電晶體T1及電晶體T2設為導通狀態，使光電二極體PD之接合電容部之電荷放電而進行初始化。「儲存」表示藉由於像素部中將電晶體T1設為斷開狀態，而將光電二極體PD中所產生之電荷儲存於接合電容部。

如該圖所示，於比較例中，由於在時刻 $t$ 之後最初由第1讀出部40所讀出之像素部 $P_{4,4}$ 及像素部 $P_{4,5}$ 各自之通信資料相當於在時刻 $t$ 之前最後在較長期間內儲存之電荷之量，

故而存在成為錯誤之值之情形。因此，無法正確地接收來自光信號源之光信號。

另一方面，於該比較例中，由於在時刻 $t$ 之後最初由第2讀出部50所讀出之第2列之像素部 $P_{2,3} \sim P_{2,6}$ 各自之圖像資料相當於在時刻 $t$ 之前最後在較原來長之期間內儲存之電荷之量，故而存在成為錯誤之值之情形。又，在時刻 $t$ 之後最初由第2讀出部50所讀出之第5列之像素部 $P_{5,3} \sim P_{5,6}$ 各自之圖像資料相當於在時刻 $t$ 之前最後在較原來短之期間內儲存之電荷之量，故而存在成為錯誤之值之情形。然而，因該等資料並非通信資料而為圖像資料，故存在即便資料錯誤亦無故障之情形，或者，因對於該錯誤之資料可使用鄰接列之資料進行內插，故不會成為較大之問題。

圖10係說明於實施例之動作之情形時藉由第1讀出部40及第2讀出部50各者而讀出資料之受光部10中之像素部的圖。於實施例中，在某時刻 $t$ 以前，如圖10(a)所示，受光部10之像素部 $P_{5,3}$ 及像素部 $P_{5,4}$ 各自之通信資料藉由第1列選擇部及第1讀出部而讀出(圖10(a)中之區域A)，受光部10之像素部 $P_{2,2} \sim$ 像素部 $P_{2,5}$ 、像素部 $P_{3,2} \sim$ 像素部 $P_{3,5}$ 、像素部 $P_{7,2} \sim$ 像素部 $P_{7,5}$ 及像素部 $P_{8,2} \sim$ 像素部 $P_{8,5}$ 各自之圖像資料藉由第2列選擇部及第2讀出部而讀出(圖10(a)中之區域B)。又，藉由第1列選擇部20，第1列、第4列及第6列各自之各像素部之光電二極體PD之接合電容部於與第5列之各像素部之光電二極體PD之接合電容部相同之時序進行初始化。

而且，於實施例中，在該時刻 $t$ 以後，如圖10(b)所示，

受光部10之像素部 $P_{4,4}$ 及像素部 $P_{4,5}$ 各自之通信資料藉由第1列選擇部及第1讀出部而讀出(圖10(b)中之區域A)，受光部10之像素部 $P_{1,3}$ ~像素部 $P_{1,6}$ 、像素部 $P_{2,3}$ ~像素部 $P_{2,6}$ 、像素部 $P_{6,3}$ ~像素部 $P_{6,6}$ 及像素部 $P_{7,3}$ ~像素部 $P_{7,6}$ 各自之圖像資料藉由第2列選擇部及第2讀出部而讀出(圖10(b)中之區域B)。又，藉由第1列選擇部20，第3列、第5列及第8列各自之各像素部之光電二極體PD之接合電容部於與第4列之各像素部之光電二極體PD之接合電容部相同之時序進行初始化。

即，於實施例中，以某時刻 $t$ 為邊界，藉由第1讀出部或第2讀出部而讀出之受光部10之像素部之區域A、B向列方向及行方向各者偏移1像素，又，藉由第1列選擇部20僅進行光電二極體PD之接合電容部之初始化之列向下偏移1列。

圖11係實施例之動作時之時序圖。於圖11中，自上而下依序表示有受光部10中之第8列~第1列各自之像素部之動作、第1讀出部40之保持部41之資料輸入動作、自第1讀出部40之資料輸出動作、第2讀出部50之保持部51之資料輸入動作、及自第2讀出部50之資料輸出動作。圖11中之「轉1」、「轉2」、「初始化」及「儲存」分別與圖9中者相同。

如該圖所示，於實施例中，在時刻 $t$ 之後最初由第1讀出部40所讀出之像素部 $P_{4,4}$ 及像素部 $P_{4,5}$ 各自之通信資料相當於在時刻 $t$ 前在與時刻 $t$ 後相同之期間內儲存之電荷之量。

因此，可正確地接收來自光信號源之光信號。如此，第1實施形態之固體攝像裝置1即便於追蹤光信號源之位置之情形時，亦可正確地接收來自光信號源之光信號。

另一方面，於該實施例中，在時刻 $t$ 之後最初由第2讀出部50所讀出之第1列及第6列之各像素部之圖像資料相當於在時刻 $t$ 之前最後在較原來短之期間內儲存之電荷之量，因此存在成為錯誤之值之情形。然而，因該等資料並非通信資料而為圖像資料，故存在即便資料錯誤亦無故障之情形，或者，因對於該錯誤之資料可使用鄰接列之資料進行內插，故不會成為較大之問題。

再者，第1實施形態之固體攝像裝置1可以各種態樣實施動作。例如，亦可使第1列選擇部20選擇受光部10中之第奇數列，第2列選擇部30選擇受光部10中之第偶數列。於該情形時，根據藉由第2列選擇部30及第2讀出部50而讀出之第偶數列之圖像資料特定光信號源之位置，藉由第1列選擇部20及第1讀出部40將來自位於該圖像中之所特定之位置的任意第奇數列之像素部之資料作為通信資料而讀出。於該情形時，第1列選擇部20對藉由第1讀出部40而讀出通信資料之列以外的第奇數列之各像素部之光電二極體PD之接合電容部進行初始化。

#### (第2實施形態)

其次對第2實施形態進行說明。於第1實施形態之固體攝像裝置1中，可使第 $m$ 3列之各像素部 $P_{m3,n}$ 之光電二極體PD之接合電容部放電者僅為第1列選擇部20。與此相對，於

第2實施形態之固體攝像裝置2中，可切換第1列選擇部20A及第2列選擇部20B，將藉由對受光部10中之第m3列之各像素部 $P_{m3,n}$ 輸出控制信號而使光電二極體PD之接合電容部放電之列選擇部設為第1列選擇部20A及第2列選擇部30A之任一者。

圖12係表示第2實施形態之固體攝像裝置2之概略構成之圖。與圖1所示之第1實施形態之固體攝像裝置1之概略構成比較，則該圖12所示之第2實施形態之固體攝像裝置2在如下方面不同：包含第1列選擇部20A代替第1列選擇部20；包含第2列選擇部30A代替第2列選擇部30；及包含控制部60A代替控制部60。受光部10、第1讀出部40及第2讀出部50分別與第1實施形態者相同。

控制部60A藉由對第1列選擇部20A、第2列選擇部30A、第1讀出部40及第2讀出部50各自之動作進行控制，而控制固體攝像裝置2整體之動作。藉由控制部60A予以控制，第1列選擇部20A及第1讀出部40、與第2列選擇部30A及第2讀出部50可彼此並行動作。

圖13係表示第2實施形態之固體攝像裝置2之第1列選擇部20A及第2列選擇部30A之構成之圖。如該圖所示，第1列選擇部20包含構成第1移位暫存器之M個控制信號生成電路 $23_1\sim 23_M$ 、及構成第2移位暫存器之M個門鎖電路 $22_1\sim 22_M$ 。又，第2列選擇部30包含構成第1移位暫存器之M個控制信號生成電路 $33_1\sim 33_M$ 、及構成第2移位暫存器之M個門鎖電路 $32_1\sim 32_M$ 。

第1列選擇部20中所含之M個控制信號生成電路 $23_1 \sim 23_M$ 各者具有共同之構成且依序級聯連接。即，各控制信號生成電路 $23_m$ 之輸入端子I連接於前段之控制信號生成電路 $23_{m-1}$ 之輸出端子O(此處，m為2以上M以下之各整數)。初段之控制信號生成電路 $23_1$ 之輸入端子I輸入於時脈VCLK1所指示之某時序為高位準而之後為低位準之vshift1(0)信號。各控制信號生成電路 $23_m$ 係與時脈VCLK1同步動作，輸入基本控制信號1，當藉由對應之閃鎖電路 $22_m$ 所保持之資料row\_sell\_data[m]為高位準時，於特定之時序將Reset1(m)信號、Trans1(m)信號、Hold1(m)信號及Address1(m)信號作為高位準而輸出。

M個閃鎖電路 $22_1 \sim 22_M$ 各者為D正反器且依序級聯連接。即，各閃鎖電路 $22_m$ 之輸入端子D連接於前段之閃鎖電路 $22_{m-1}$ 之輸出端子Q(此處，m為2以上M以下之各整數)。初段之閃鎖電路 $22_1$ 之輸入端子D串列地輸入M位元之資料row\_sell\_data[M:1]。各閃鎖電路 $22_m$ 藉由與時脈row\_sell\_clk同步動作，而可保持資料row\_sell\_data[m]。各閃鎖電路 $22_m$ 將所保持之資料row\_sell\_data[m]向對應之控制信號生成電路 $23_m$ 供給，且亦向控制信號生成電路 $33_m$ 供給。

第1列選擇部20自控制部60A供給有vshift1(0)信號、時脈VCLK1、基本控制信號1、M位元之資料row\_sell\_data[M:1]及時脈row\_sell\_clk。

第2列選擇部30中所包含之M個控制信號生成電路 $33_1 \sim 33_M$ 各者具有共同之構成且依序級聯連接。即，各控

制信號生成電路 $33_m$ 之輸入端子I連接於前段之控制信號生成電路 $33_{m-1}$ 之輸出端子O(此處， $m$ 為2以上 $M$ 以下之各整數)。初段之控制信號生成電路 $33_1$ 之輸入端子I輸入於時脈VCLK2所指示之某時序為高位準而之後為低位準之vshift2(0)信號。各控制信號生成電路 $33_m$ 係與時脈VCLK2同步地實施動作，輸入基本控制信號2，當藉由對應之門鎖電路 $32_m$ 所保持之資料row\_sel2\_data[m]為高位準時，於特定之時序將Reset2(m)信號、Trans2(m)信號、Hold2(m)信號及Address2(m)信號作為高位準而輸出。

$M$ 個門鎖電路 $32_1\sim 32_M$ 各者為D正反器且依序級聯連接。即，各門鎖電路 $32_m$ 之輸入端子D連接於前段之門鎖電路 $32_{m-1}$ 之輸出端子Q(此處， $m$ 為2以上 $M$ 以下之各整數)。初段之門鎖電路 $32_1$ 之輸入端子D串列地輸入 $M$ 位元之資料row\_sel2\_data[M:1]。各門鎖電路 $32_m$ 可藉由與時脈row\_sel2\_clk同步地實施動作，而保持資料row\_sel2\_data[m]。各門鎖電路 $32_m$ 將所保持之資料row\_sel2\_data[m]向對應之控制信號生成電路 $33_m$ 供給，且亦向控制信號生成電路 $23_m$ 供給。

第2列選擇部30自控制部60A供給有vshift2(0)信號、時脈VCLK2、基本控制信號2、 $M$ 位元之資料row\_sel2\_data[M:1]及時脈row\_sel2\_clk。

圖14係表示第2實施形態之固體攝像裝置2之第1列選擇部20A之控制信號生成電路 $23_m$ 之構成之圖。各控制信號生成電路 $23_m$ 包含D正反器210、邏輯反轉電路211、邏輯積電

路212~217、邏輯和電路218、219、邏輯積電路221、邏輯反轉電路222、223、邏輯積電路224、225及邏輯和電路226。各控制信號生成電路23<sub>m</sub>輸入All\_reset1信號、Reset1信號、Trans1信號、Hold1信號、Address1信號及Reset\_sel信號作為圖13中所說明之基本控制信號1。

與圖6所示之第1實施形態之控制信號生成電路21<sub>m</sub>之構成進行比較，則該圖14所示之第2實施形態之控制信號生成電路23<sub>m</sub>在進而包含邏輯反轉電路223、邏輯積電路224、225及邏輯和電路226之方面不同。

各控制信號生成電路23<sub>m</sub>之邏輯積電路224輸入自第2列選擇部30A之對應之門鎖電路32<sub>m</sub>輸出之資料row\_sel2\_data[m]藉由邏輯反轉電路222進行邏輯反轉之資料，且亦輸入Reset\_sel信號，並輸出該等之邏輯積之資料。

各控制信號生成電路23<sub>m</sub>之邏輯積電路225輸入自對應之門鎖電路22<sub>m</sub>輸出之資料row\_sel1\_data[m]，且亦輸出Reset\_sel信號藉由邏輯反轉電路223進行邏輯反轉之資料，並輸出該等之邏輯積之資料。

各控制信號生成電路23<sub>m</sub>之邏輯和電路226輸入邏輯積電路224之輸出資料，且亦輸入邏輯積電路225之輸出資料，並輸出該等之邏輯和之資料。即，該邏輯和電路226於Reset\_sel信號為高位準時輸出資料row\_sel2\_data[m]之邏輯反轉資料，於Reset\_sel信號為低位準時輸出資料row\_sel1\_data[m]。

各控制信號生成電路23<sub>m</sub>之邏輯積電路214輸入邏輯和電路226之輸出資料，且亦輸入Reset1信號之資料，並將該等之邏輯積之資料作為Reset1(m)信號而輸出。

各控制信號生成電路23<sub>m</sub>之邏輯積電路215輸入邏輯和電路226之輸出資料，且亦輸入Trans1信號之資料，並將該等之邏輯積之資料作為Trans1(m)信號而輸出。

圖15係表示第2實施形態之固體攝像裝置2之第2列選擇部30A之控制信號生成電路33<sub>m</sub>之構成之圖。各控制信號生成電路33<sub>m</sub>包含D正反器310、邏輯反轉電路311、邏輯積電路312~317、邏輯和電路318、319、邏輯積電路321、邏輯反轉電路322、323、邏輯積電路324、325及邏輯和電路326。各控制信號生成電路33<sub>m</sub>輸入All\_reset2信號、Reset2信號、Trans2信號、Hold2信號、Address2信號及Reset\_sel信號作為圖13中所說明之基本控制信號2。

與圖7所示之第1實施形態之控制信號生成電路31<sub>m</sub>之構成進行比較，則該圖15所示之第2實施形態之控制信號生成電路33<sub>m</sub>在進而包含邏輯反轉電路322、323、邏輯積電路324、325及邏輯和電路326之方面不同。

各控制信號生成電路33<sub>m</sub>之邏輯積電路324輸入自第1列選擇部20A之對應之門鎖電路22<sub>m</sub>輸出之資料row\_sel1\_data[m]藉由邏輯反轉電路322進行邏輯反轉之資料，且亦輸入Reset\_sel信號，並輸出該等之邏輯積之資料。

各控制信號生成電路33<sub>m</sub>之邏輯積電路325輸入自對應之

門鎖電路 32<sub>m</sub> 輸出之資料 row\_sel2\_data[m]，且亦輸入 Reset\_sel 信號藉由邏輯反轉電路 323 進行邏輯反轉之資料，並輸出該等之邏輯積之資料。

各控制信號生成電路 33<sub>m</sub> 之邏輯和電路 326 輸入邏輯積電路 324 之輸出資料，且亦輸入邏輯積電路 325 之輸出資料，並輸出該等之邏輯和之資料。即，該邏輯和電路 326 於 Reset\_sel 信號為高位準時輸出資料 row\_sel1\_data[m] 之邏輯反轉資料，於 Reset\_sel 信號為低位準時輸出資料 row\_sel2\_data[m]。

各控制信號生成電路 33<sub>m</sub> 之邏輯積電路 314 輸入邏輯和電路 326 之輸出資料，且亦輸入 Reset2 信號之資料，並將該等之邏輯積之資料作為 Reset2(m) 信號而輸出。

各控制信號生成電路 33<sub>m</sub> 之邏輯積電路 315 輸入邏輯和電路 326 之輸出資料，且亦輸入 Trans2 信號之資料，並將該等之邏輯積之資料作為 Trans2(m) 信號而輸出。

具有圖 13~圖 15 所示之構成之第 1 列選擇部 20A 及第 2 列選擇部 30A 可根據 Reset\_sel 信號為高位準及低位準之哪一者，而使哪一方承擔藉由對受光部 10 之第 m3 列之各像素部 P<sub>m3,n</sub> 輸出控制信號而使光電二極體 PD 之接合電容部放電之功能。

於 Reset\_sel 信號為高位準時，第 2 實施形態之第 1 列選擇部 20A 具有與第 1 實施形態之第 1 列選擇部 20 相同之功能，第 2 實施形態之第 2 列選擇部 30A 具有與第 1 實施形態之第 2 列選擇部 30 相同之功能。即，第 1 列選擇部 20A 具有藉由對

受光部10中之第m3列之各像素部 $P_{m3,n}$ 輸出控制信號而使光電二極體PD之接合電容部放電之功能。因此，於該情形時，第2實施形態之固體攝像裝置2可與第1實施形態之固體攝像裝置1同樣地實施動作。

另一方面，於Reset\_sel信號為低位準時，第2列選擇部30A具有藉由對受光部10之第m3列之各像素部 $P_{m3,n}$ 輸出控制信號而使光電二極體PD之接合電容部放電之功能。除該點以外，第2實施形態之固體攝像裝置2可與第1實施形態之固體攝像裝置1同樣地實施動作。

(第3實施形態)

其次，對第3實施形態進行說明。於第1實施形態之固體攝像裝置1及第2實施形態之固體攝像裝置2中，使第m3列之各像素部 $P_{m3,n}$ 之光電二極體PD之接合電容部放電者，為第1列選擇部或第2列選擇部。與此相對，於第3實施形態之固體攝像裝置3中，進而包含藉由對受光部10之第m3列之各像素部 $P_{m3,n}$ 輸出控制信號而使光電二極體PD之接合電容部放電之第3列選擇部。如此，代替第1列選擇部或第2列選擇部，藉由第3列選擇部亦可使第m3列之各像素部 $P_{m3,n}$ 之光電二極體PD之接合電容部放電。

圖16係表示第3實施形態之固體攝像裝置3之概略構成之圖。與圖1所示之第1實施形態之固體攝像裝置1之概略構成相比較，該圖16所示之第3實施形態之固體攝像裝置3在進而包含第3列選擇部70之方面不同。受光部10、第1列選擇部20、第2列選擇部30、第1讀出部40、第2讀出部50及

控制部60各者與第1實施形態及第2實施形態者相同。

第3列選擇部70代替第1實施形態及第2實施形態中之第1列選擇部20或第2列選擇部，選擇受光部10之任意第 $m_3$ 列，並對該第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出控制信號，藉此使光電二極體之接合電容部放電，將光電二極體中所產生之電荷儲存於電荷儲存部。

此處， $m_1$ 、 $m_2$ 為1以上 $M$ 以下且彼此不同之整數。 $m_3$ 為1以上 $M$ 以下之整數。第1列選擇部20及第2列選擇部30選擇受光部10中彼此不同之列。第1列選擇部20及第2列選擇部30各自所選擇之列數為任意，但資料之輸出係逐列依序進行。第3列選擇部70所選擇之列數亦為任意。

控制部60藉由對第1列選擇部20、第2列選擇部30、第3列選擇部70、第1讀出部40及第2讀出部50各自之動作進行控制，而控制固體攝像裝置3整體之動作。藉由控制部60進行控制，第1列選擇部20及第1讀出部40、與第2列選擇部30及第2讀出部50可彼此並行動作。

圖17係與圖2同樣地表示第3實施形態之固體攝像裝置3之第1讀出部40及第2讀出部50之構成之圖。圖17之說明因與上述圖2之說明相同故予以省略。

圖18係與圖3同樣地表示第3實施形態之固體攝像裝置3之像素部 $P_{m,n}$ 及保持部 $41_n$ 之電路構成之圖。圖18之說明因與上述圖3之說明相同故予以省略。

再者，於圖18中，Reset( $m$ )信號係自第1列選擇部20輸出之Reset1( $m$ )信號、自第2列選擇部30輸出之Reset2( $m$ )信

號、及自第3列選擇部70輸出之Reset3(m)信號之邏輯和。  
又，Trans(m)信號係自第1列選擇部20輸出之Trans1(m)信號、自第2列選擇部30輸出之Trans2(m)信號、及自第3列選擇部70輸出之Trans3(m)信號之邏輯和。

圖19係與圖5同樣表示第3實施形態之固體攝像裝置3之第1列選擇部20、第2列選擇部30及第3列選擇部70之構成之圖。再者，第1列選擇部20及第2列選擇部30之說明因與上述圖5之說明相同故予以省略。第3列選擇部70包含構成移位暫存器之M個閃鎖電路72<sub>1</sub>~72<sub>M</sub>、M個邏輯積電路73<sub>1</sub>~73<sub>M</sub>、及M個邏輯積電路74<sub>1</sub>~74<sub>M</sub>。

第3列選擇部70中所包含之M個閃鎖電路72<sub>1</sub>~72<sub>M</sub>各者為D正反器且依序級聯連接。即，各閃鎖電路72<sub>m</sub>之輸入端子D連接於前段之閃鎖電路72<sub>m-1</sub>之輸出端子Q(此處，m為2以上M以下之各整數)。初段之閃鎖電路72<sub>1</sub>之輸入端子D串列地輸入M位元之資料row\_sel3\_data[M:1]。各閃鎖電路72<sub>m</sub>可藉由與時脈row\_sel3\_clk同步地實施動作，而保持資料row\_sel3\_data[m]。

第3列選擇部70中所包含之各邏輯積電路73<sub>m</sub>輸入自閃鎖電路72<sub>m</sub>輸出之資料row\_sel3\_data[m]，且亦輸入Trans3信號之資料，並將該等之邏輯積之資料作為Trans3(m)而輸出。各邏輯積電路74<sub>m</sub>輸入自閃鎖電路72<sub>m</sub>輸出之資料row\_sel3\_data[m]，且亦輸入Reset3信號之資料，並將該等之邏輯積之資料作為Reset3(m)而輸出。

第3列選擇部70自控制部60供給有Trans3信號、Reset3信

號、M位元之資料row\_sel3\_data[M:1]及時脈row\_sel3\_clk。

第3列選擇部70於M個門鎖電路72<sub>1</sub>~72<sub>M</sub>中之第m3門鎖電路72<sub>m3</sub>中所保持之資料row\_sel3\_data[m3]為高位準時，可對第m3列之各像素部P<sub>m3,n</sub>將控制信號(Reset3(m3)信號、Trans3(m3)信號)於特定之時序作為高位準而輸出。

圖20係與圖6同樣地表示第3實施形態之固體攝像裝置3之第1列選擇部20之控制信號生成電路21<sub>m</sub>之構成之圖。於圖20中，在各控制信號生成電路21<sub>m</sub>不包含邏輯反轉電路222之方面與圖6之構成不同。即，如下所示，邏輯積電路214、215之輸入不同。其他構成之說明因與上述圖6之說明相同故予以省略。

各控制信號生成電路21<sub>m</sub>之邏輯積電路214輸入自對應之門鎖電路22<sub>m</sub>輸出之資料row\_sel1\_data[m]，且亦輸入Reset1信號之資料，並將該等之邏輯積之資料作為Reset1(m)信號而輸出。

各控制信號生成電路21<sub>m</sub>之邏輯積電路215輸入自對應之門鎖電路22<sub>m</sub>輸出之資料row\_sel1\_data[m]，且亦輸入Trans1信號之資料，並將該等之邏輯積之資料作為Trans1(m)信號而輸出。

如上述般，對應於第1列選擇部20應選擇之第m1列而將資料row\_sel1\_data[m1]設為高位準。對應於第2列選擇部30應選擇之第m2列而將資料row\_sel2\_data[m2]設為高位準。又，對應於第3列選擇部70應選擇之第m3列而將資料

row\_sel3\_data[m3]設為高位準。為使第1列選擇部20所選擇之第m1列與第2列選擇部30所選擇之第m2列彼此不同，對於各m值，資料row\_sel1\_data[m]及資料row\_sel2\_data[m]必需不均為高位準，至少一者為低位準。

而且，如上述般，第1列選擇部20於M個閃鎖電路22<sub>1</sub>~22<sub>M</sub>中之第m1閃鎖電路22<sub>m1</sub>中所保持之資料row\_sel1\_data[m1]為高位準時，可對第m1列之各像素部P<sub>m1,n</sub>將Reset1(m1)信號、Trans1(m1)信號、Hold1(m1)信號及Address1(m1)於特定之時序作為高位準而輸出。第2列選擇部30於M個閃鎖電路32<sub>1</sub>~32<sub>M</sub>中之第m2閃鎖電路32<sub>m2</sub>中所保持之資料row\_sel2\_data[m2]為高位準時，可對第m2列之各像素部P<sub>m2,n</sub>將Reset2(m2)信號、Trans2(m2)信號、Hold2(m2)信號及Address2(m2)信號於特定之時序作為高位準而輸出。又，第3列選擇部70於M個閃鎖電路72<sub>1</sub>~72<sub>M</sub>中之第m3閃鎖電路72<sub>m3</sub>中所保持之資料row\_sel3\_data[m3]為高位準時，可對第m3列之各像素部P<sub>m3,n</sub>將Reset3(m3)信號及Trans3(m3)信號於特定之時序作為高位準而輸出。

其次，與上述比較例(圖8、圖9)進行對比而對第3實施形態之固體攝像裝置3之動作之實施例(圖8、圖21)進行說明。於該實施例中亦設為M=N=8。

於實施例之動作之情形時，藉由第1讀出部40及第2讀出部50各者而讀出資料之受光部10中之像素部與圖8所示者相同。然而，於實施例中，藉由第3列選擇部70，在時刻t以後藉由第1列選擇部及第1讀出部而讀出資料之受光部10

之第4列之各像素部之光電二極體PD的接合電容部於較時刻 $t$ 提前僅第1讀出部之資料讀出週期之時刻進行初始化。藉此，受光部10之第4列之各像素部之資料於較緊接時刻 $t$ 之前之初始化時以後以固定時間間隔被讀出。

圖21係實施例之動作時之時序圖。於圖21中，自上而下依序表示有受光部10中之第8列~第1列各自之像素部之動作、第1讀出部40之保持部41之資料輸入動作、自第1讀出部40之資料輸出動作、第2讀出部50之保持部51之資料輸入動作、及自第2讀出部50之資料輸出動作。圖21中之「轉1」、「轉2」、「初始化」及「儲存」分別與圖9中者相同。

如該圖所示，於實施例中，在時刻 $t$ 之後最初由第1讀出部40所讀出之像素部 $P_{4,4}$ 及像素部 $P_{4,5}$ 各自之通信資料相當於在時刻 $t$ 之前在與時刻 $t$ 後相同之期間內儲存之電荷之量。因此，可正確地接收來自光信號源之光信號。如此，本實施形態之固體攝像裝置1即便於追蹤光信號源之位置之情形時，亦可正確地接收來自光信號源之光信號。

另一方面，於該實施例中，亦為在時刻 $t$ 之後最初由第2讀出部50所讀出之第2列像素部 $P_{2,3}$ ~ $P_{2,6}$ 各自之圖像資料相當於在時刻 $t$ 之前最後在較原來長之期間內儲存之電荷之量，因此存在成為錯誤之值之情形。又，於時刻 $t$ 之後最初由第2讀出部50所讀出之第5列之像素部 $P_{5,3}$ ~ $P_{5,6}$ 各自之圖像資料相當於在時刻 $t$ 之前最後在較原來短之期間內儲存之電荷之量，因此存在成為錯誤之值之情形。然而，因

該等資料並非通信資料而為圖像資料，故存在即便資料錯誤亦無故障之情形，或者，因對於該錯誤資料可使用鄰接列之資料進行內插，故不會成為較大之問題。

再者，第3實施形態之固體攝像裝置3可以各種態樣實施動作。例如，亦可使第1列選擇部20選擇受光部10中之第奇數列，第2列選擇部30選擇受光部10中之第偶數列。於該情形時，根據藉由第2列選擇部30及第2讀出部50而讀出之第偶數列之圖像資料，特定光信號源之位置，並藉由第1列選擇部20及第1讀出部40將來自位於該圖像中之所特定之位置的任意第奇數列之像素部之資料作為通信資料而讀出。於該情形時，第3列選擇部70於讀出開始之前將應新讀出資料之第m3列之各像素部之光電二極體PD之接合電容部進行初始化。

又，第3實施形態之固體攝像裝置3亦可進行如圖22及圖23所示之動作。

圖22係說明於另一實施例之動作之情形時藉由第1讀出部40及第2讀出部50各者而讀出資料之受光部10中之像素部的圖。於該實施例中，在某時刻 $t_1$ 以前，如圖22(a)所示，受光部10之像素部 $P_{5,3}$ 及像素部 $P_{5,4}$ 各自之通信資料藉由第1列選擇部及第1讀出部而讀出(圖22(a)中之區域A)，受光部10之像素部 $P_{6,6}$ 及像素部 $P_{6,7}$ 各自之通信資料藉由第2列選擇部及第2讀出部而讀出(圖22(a)中之區域B)。

自時刻 $t_1$ 至時刻 $t_2$ 為止，如圖22(b)所示，受光部10之像素部 $P_{4,2}$ 及像素部 $P_{4,3}$ 各自之通信資料藉由第1列選擇部及

第1讀出部而讀出(圖22(b)中之區域A)，受光部10之像素部 $P_{6,6}$ 及像素部 $P_{6,7}$ 各自之通信資料藉由第2列選擇部及第2讀出部而讀出(圖22(b)中之區域B)。而且，於時刻 $t_2$ 以後，如圖22(c)所示，受光部10之像素部 $P_{4,2}$ 及像素部 $P_{4,3}$ 各自之通信資料藉由第1列選擇部及第1讀出部而讀出(圖22(c)中之區域A)，受光部10之像素部 $P_{7,6}$ 及像素部 $P_{7,7}$ 各自之通信資料藉由第2列選擇部及第2讀出部而讀出(圖22(c)中之區域B)。

即，於該實施例中，存在可彼此獨立地移動之2個光信號源，來自一光信號源之光信號之資料藉由第1列選擇部及第1讀出部而讀出，來自另一光信號源之光信號之資料藉由第2列選擇部及第2讀出部而讀出。

圖23係另一實施例之動作時之時序圖。於圖23中，自上而下依序表示有受光部10中之第8列~第1列各自之像素部之動作、第1讀出部40之保持部41之資料輸入動作、自第1讀出部40之資料輸出動作、第2讀出部50之保持部51之資料輸入動作、及自第2讀出部50之資料輸出動作。圖23中之「轉1」、「轉2」、「初始化」及「儲存」分別與圖9中者相同。如該圖所示，第1讀出部之資料讀出與第2讀出部之資料讀出之週期彼此相同，但相位不同。

藉由第1列選擇部及第1讀出部而讀出資料之列以時刻 $t_1$ 為邊界發生變化，於時刻 $t_1$ 之後最初由第1讀出部所讀出之像素部 $P_{4,2}$ 及像素部 $P_{4,3}$ 各自之通信資料相當於在時刻 $t_1$ 前在與時刻 $t_1$ 後相同之期間內儲存之電荷之量。又，藉由第2

列選擇部及第2讀出部而讀出資料之列以時刻 $t_2$ 為邊界發生變化，於時刻 $t_2$ 之後最初由第2讀出部所讀出之像素部 $P_{7,6}$ 及像素部 $P_{7,7}$ 各自之通信資料相當於在時刻 $t_2$ 前在與時刻 $t_2$ 後相同之期間內儲存之電荷之量。因此，可正確地接收分別來自2個光信號源之光信號。如此，本實施形態之固體攝像裝置1即便於追蹤2個光信號源各自之位置之情形時，亦可正確地接收來自各光信號源之光信號。

### 產業上之可利用性

於光通信用之固體攝像裝置中，可用於即便在追蹤光信號源之位置之情形時亦正確地接收來自光信號源之光信號之用途。

### 【圖式簡單說明】

圖1係表示第1實施形態之固體攝像裝置1之概略構成之圖。

圖2係表示第1實施形態之固體攝像裝置1之第1讀出部40及第2讀出部50之構成之圖。

圖3係表示第1實施形態之固體攝像裝置1之像素部 $P_{m,n}$ 及保持部 $41_n$ 之電路構成之圖。

圖4係表示第1實施形態之固體攝像裝置1之差運算部43之電路構成之圖。

圖5係表示第1實施形態之固體攝像裝置1之第1列選擇部20及第2列選擇部30之構成之圖。

圖6係表示第1實施形態之固體攝像裝置1之第1列選擇部20之控制信號生成電路 $21_m$ 之構成之圖。

圖7係表示第1實施形態之固體攝像裝置1之第2列選擇部30之控制信號生成電路31<sub>m</sub>之構成之圖。

圖8(a)、(b)係說明於比較例之動作之情形時藉由第1讀出部40及第2讀出部50各者讀出資料之受光部10中之像素部的圖。

圖9係比較例之動作時之時序圖。

圖10(a)、(b)係說明於實施例之動作之情形時藉由第1讀出部40及第2讀出部50各者讀出資料之受光部10中之像素部的圖。

圖11係表示實施例之動作時之時序圖。

圖12係表示第2實施形態之固體攝像裝置2之概略構成之圖。

圖13係表示第2實施形態之固體攝像裝置2之第1列選擇部20A及第2列選擇部30A之構成之圖。

圖14係表示第2實施形態之固體攝像裝置2之第1列選擇部20A之控制信號生成電路23<sub>m</sub>之構成之圖。

圖15係表示第2實施形態之固體攝像裝置2之第2列選擇部30A之控制信號生成電路33<sub>m</sub>之構成之圖。

圖16係表示第3實施形態之固體攝像裝置3之概略構成之圖。

圖17係表示第3實施形態之固體攝像裝置3之第1讀出部40及第2讀出部50之構成之圖。

圖18係表示第3實施形態之固體攝像裝置3之像素部P<sub>m,n</sub>及保持部41<sub>n</sub>之電路構成之圖。

圖 19 係表示第 3 實施形態之固體攝像裝置 3 之第 1 列選擇部 20、第 2 列選擇部 30 及第 3 列選擇部 70 之構成之圖。

圖 20 係表示第 3 實施形態之固體攝像裝置 3 之第 1 列選擇部 20 之控制信號生成電路 21<sub>m</sub> 之構成之圖。

圖 21 係實施例之動作時之時序圖。

圖 22(a)~(c) 係說明於另一實施例之動作之情形時藉由第 1 讀出部 40 及第 2 讀出部 50 各者讀出資料之受光部 10 中之像素部的圖。

圖 23 係另一實施例之動作時之時序圖。

**【主要元件符號說明】**

1、2、3	固體攝像裝置
10	受光部
20、20A	第 1 列選擇部
21 <sub>1</sub> ~21 <sub>M</sub>	控制信號生成電路
22 <sub>1</sub> ~22 <sub>M</sub>	閃鎖電路
23 <sub>1</sub> ~23 <sub>M</sub>	控制信號生成電路
30、30A	第 2 列選擇部
31 <sub>1</sub> ~31 <sub>M</sub>	控制信號生成電路
32 <sub>1</sub> ~32 <sub>M</sub>	閃鎖電路
33 <sub>1</sub> ~33 <sub>M</sub>	控制信號生成電路
40	第 1 讀出部
41 <sub>1</sub> ~41 <sub>N</sub>	保持部
42	第 1 列選擇部
43	差運算部

50	第2讀出部
$51_1 \sim 51_N$	保持部
52	第1列選擇部
53	差運算部
60、60A	控制部
70	第3列選擇部
$72_1 \sim 72_M$	閃鎖電路
$L1_1 \sim L1_N$ 、 $L2_1 \sim L2_N$	讀出信號線
$LT_1 \sim LT_M$ 、 $LR_1 \sim LR_M$ 、	控制信號線
$LH_1 \sim LH_M$ 、 $LA1_1 \sim LA1_M$ 、	
$LA2_1 \sim LA2_M$	
$P_{1,1} \sim P_{M,N}$	像素部

# 發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 100118809

※申請日： 100. 5. 27

※IPC 分類：H04N 5/374 (2011.01)

H04N 5/341 (2011.01)

一、發明名稱：(中文/英文)

固體攝像裝置

二、中文發明摘要：

本發明之固體攝像裝置1包含受光部10、第1列選擇部20、及第2列選擇部30等。第1列選擇部20係對於受光部10中之任意第m1列之各像素部，使光電二極體之接合電容部放電，將對應於光電二極體中所產生之電荷之量之資料向讀出信號線L1<sub>n</sub>輸出。第2列選擇部30係對於受光部10中之任意第m2列之各像素部，使光電二極體之接合電容部放電，將對應於光電二極體中所產生之電荷之量之資料向讀出信號線L2<sub>n</sub>輸出。固體攝像裝置1係對於受光部10中之任意第m3列之各像素部，使光電二極體之接合電容部放電，使光電二極體中所產生之電荷儲存於電荷儲存部。m1、m2彼此不同。

三、英文發明摘要：

## 七、申請專利範圍：

### 1. 一種固體攝像裝置，其特徵在於包含：

受光部，其以M列N行地二維排列有 $M \times N$ 個像素部 $P_{1,1} \sim P_{M,N}$ ，該像素部 $P_{1,1} \sim P_{M,N}$ 各自包含產生對應於入射光量之量之電荷的光電二極體、儲存該電荷之電荷儲存部、用以輸出與上述電荷儲存部中之儲存電荷量對應之資料之第1開關、及用以輸出與上述電荷儲存部中之儲存電荷量對應之資料之第2開關；

第1列選擇部，其選擇上述受光部中之任意第m1列，並對該第m1列之各像素部 $P_{m1,n}$ 輸出控制信號，藉此使上述光電二極體之接合電容部放電，使上述光電二極體中所產生之電荷儲存於上述電荷儲存部，且藉由關閉上述第1開關而使對應於上述電荷儲存部中之儲存電荷量之資料向讀出信號線 $L1_n$ 輸出；

第2列選擇部，其選擇上述受光部中之與第m1列不同之任意第m2列，並對該第m2列之各像素部 $P_{m2,n}$ 輸出控制信號，藉此使上述光電二極體之接合電容部放電，使上述光電二極體中所產生之電荷儲存於上述電荷儲存部，且藉由關閉上述第2開關而使對應於上述電荷儲存部中之儲存電荷量之資料向讀出信號線 $L2_n$ 輸出；

第1讀出部，其與N根讀出信號線 $L1_1 \sim L1_N$ 連接，輸入自藉由上述第1列選擇部所選擇之上述受光部中之第m1列之各像素部 $P_{m1,n}$ 向讀出信號線 $L1_n$ 輸出之資料，並輸出與第m1列之各像素部 $P_{m1,n}$ 之上述光電二極體中所產生之

電荷之量對應之資料；及

第2讀出部，其與N根讀出信號線 $L_{2_1} \sim L_{2_N}$ 連接，輸入自藉由上述第2列選擇部所選擇之上述受光部中之第 $m_2$ 列之各像素部 $P_{m_2,n}$ 向讀出信號線 $L_{2_n}$ 輸出之資料，並輸出與第 $m_2$ 列之各像素部 $P_{m_2,n}$ 之上述光電二極體中所產生之電荷之量對應之資料；且

選擇上述受光部中之任意第 $m_3$ 列，並對該第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出控制信號，藉此使上述光電二極體之接合電容部放電；

上述第1列選擇部及上述第1讀出部、與上述第2列選擇部及上述第2讀出部彼此並行動作(其中， $M$ 、 $N$ 為2以上之整數， $m_1$ 、 $m_2$ 為1以上 $M$ 以下且彼此不同之整數， $m_3$ 為1以上 $M$ 以下之整數， $n$ 為1以上 $N$ 以下之整數)。

2. 一種固體攝像裝置，其特徵在於：上述第1列選擇部或上述第2列選擇部選擇上述受光部中之與第 $m_1$ 列及第 $m_2$ 列不同之任意第 $m_3$ 列，並對該第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出控制信號，藉此使上述光電二極體之接合電容部放電(其中， $m_1$ 、 $m_2$ 、 $m_3$ 為1以上 $M$ 以下且彼此不同之整數)。
3. 如請求項2之固體攝像裝置，其中進而包含切換機構，該切換機構切換上述第1列選擇部與上述第2列選擇部，將藉由對上述受光部中之第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出控制信號而使上述光電二極體之接合電容部放電之列選擇部設為上述第1列選擇部及上述第2列選擇部之任一者。

4. 如請求項2之固體攝像裝置，其中上述第1列選擇部包含M個閃鎖電路，於其中之第m1閃鎖電路中所保持之資料為有效值時，對第m1列之各像素部 $P_{m1,n}$ 輸出上述控制信號；

上述第2列選擇部包含M個閃鎖電路，於其中之第m2閃鎖電路中所保持之資料為有效值時，對第m2列之各像素部 $P_{m2,n}$ 輸出上述控制信號；

上述第1列選擇部及上述第2列選擇部中之任一系列選擇部於另一列選擇部之M個閃鎖電路中之第m3閃鎖電路中所保持之資料為非有效值時，對第m3列之各像素部 $P_{m3,n}$ 輸出上述控制信號。

5. 如請求項4之固體攝像裝置，其中上述第1列選擇部及上述第2列選擇部各自之M個閃鎖電路按列順序級聯連接而構成移位暫存器，藉由將M位元之資料串列輸入至該移位暫存器中之初段之閃鎖電路，而由各閃鎖電路保持資料。

6. 如請求項4之固體攝像裝置，其中上述第1列選擇部對於與其中所含之M個閃鎖電路中保持資料為有效值之閃鎖電路對應之複數列，以固定時間間隔依序輸出上述控制信號；

上述第2列選擇部對於與其中所含之M個閃鎖電路中保持資料為有效值之閃鎖電路對應之複數列，以固定時間間隔依序輸出上述控制信號。

7. 一種固體攝像裝置，其特徵在於進而包含第3列選擇

部，該第3列選擇部選擇上述受光部中之任意第 $m_3$ 列，並對該第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出控制信號，藉此使上述光電二極體之接合電容部放電。

8. 如請求項7之固體攝像裝置，其中上述第1列選擇部包含 $M$ 個閃鎖電路，於其中之第 $m_1$ 閃鎖電路中所保持之資料為有效值時，對第 $m_1$ 列之各像素部 $P_{m_1,n}$ 輸出上述控制信號；

上述第2列選擇部包含 $M$ 個閃鎖電路，於其中之第 $m_2$ 閃鎖電路中所保持之資料為有效值時，對第 $m_2$ 列之各像素部 $P_{m_2,n}$ 輸出上述控制信號；

上述第3列選擇部包含 $M$ 個閃鎖電路，於其中之第 $m_3$ 閃鎖電路中所保持之資料為有效值時，對第 $m_3$ 列之各像素部 $P_{m_3,n}$ 輸出上述控制信號。

9. 如請求項8之固體攝像裝置，其中上述第1列選擇部、上述第2列選擇部及上述第3列選擇部各自之 $M$ 個閃鎖電路按列順序級聯連接而構成移位暫存器，藉由將 $M$ 位元之資料串列輸入至該移位暫存器中之初段之閃鎖電路，而由各閃鎖電路保持資料。

10. 如請求項8之固體攝像裝置，其中上述第1列選擇部對於與其中所包含之 $M$ 個閃鎖電路中保持資料為有效值之閃鎖電路對應之複數列，以固定時間間隔依序輸出上述控制信號；

上述第2列選擇部對於與其中所包含之 $M$ 個閃鎖電路中保持資料為有效值之閃鎖電路對應之複數列，以固定時間間隔依序輸出上述控制信號。

八、圖式：

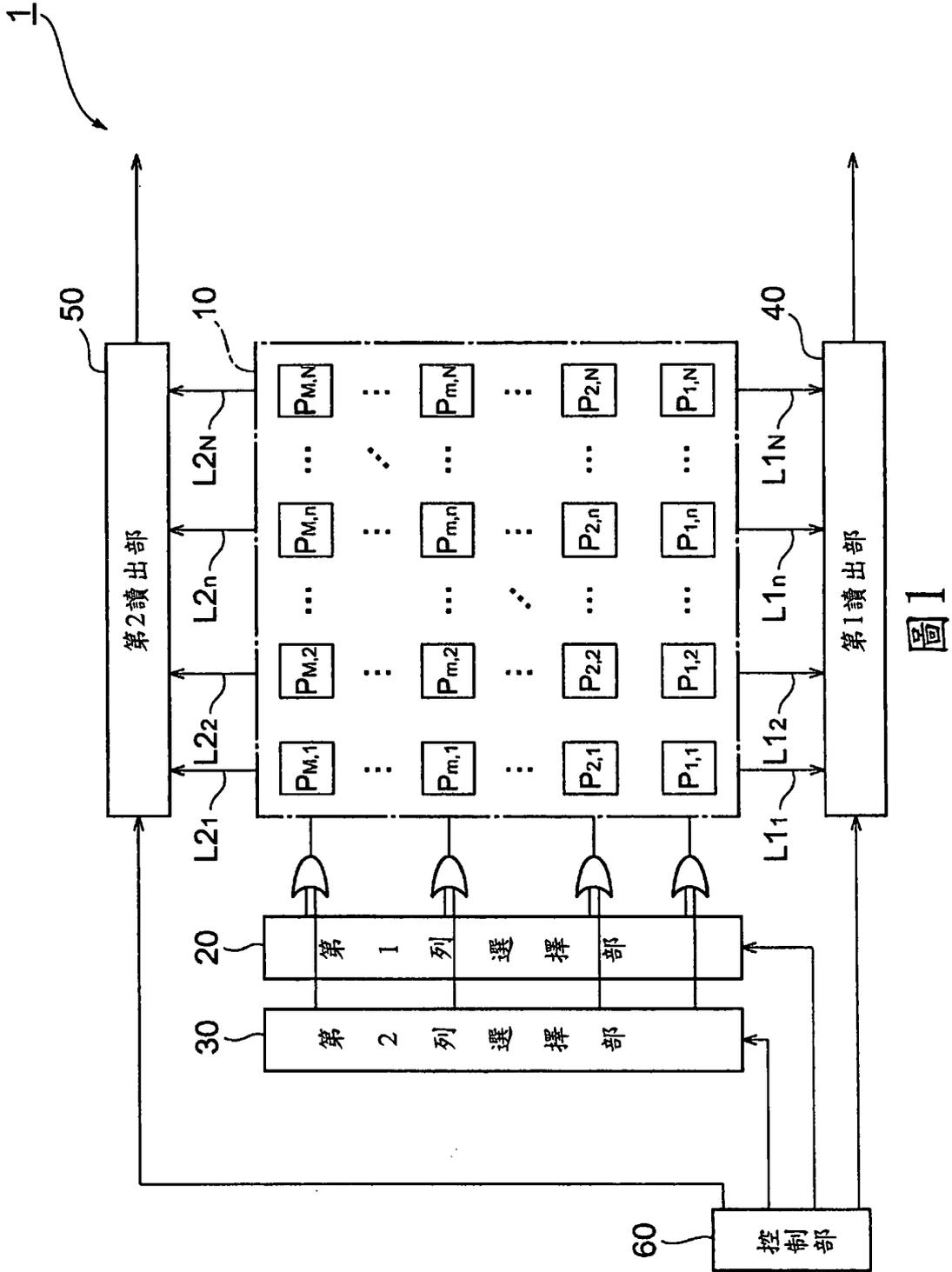


圖1

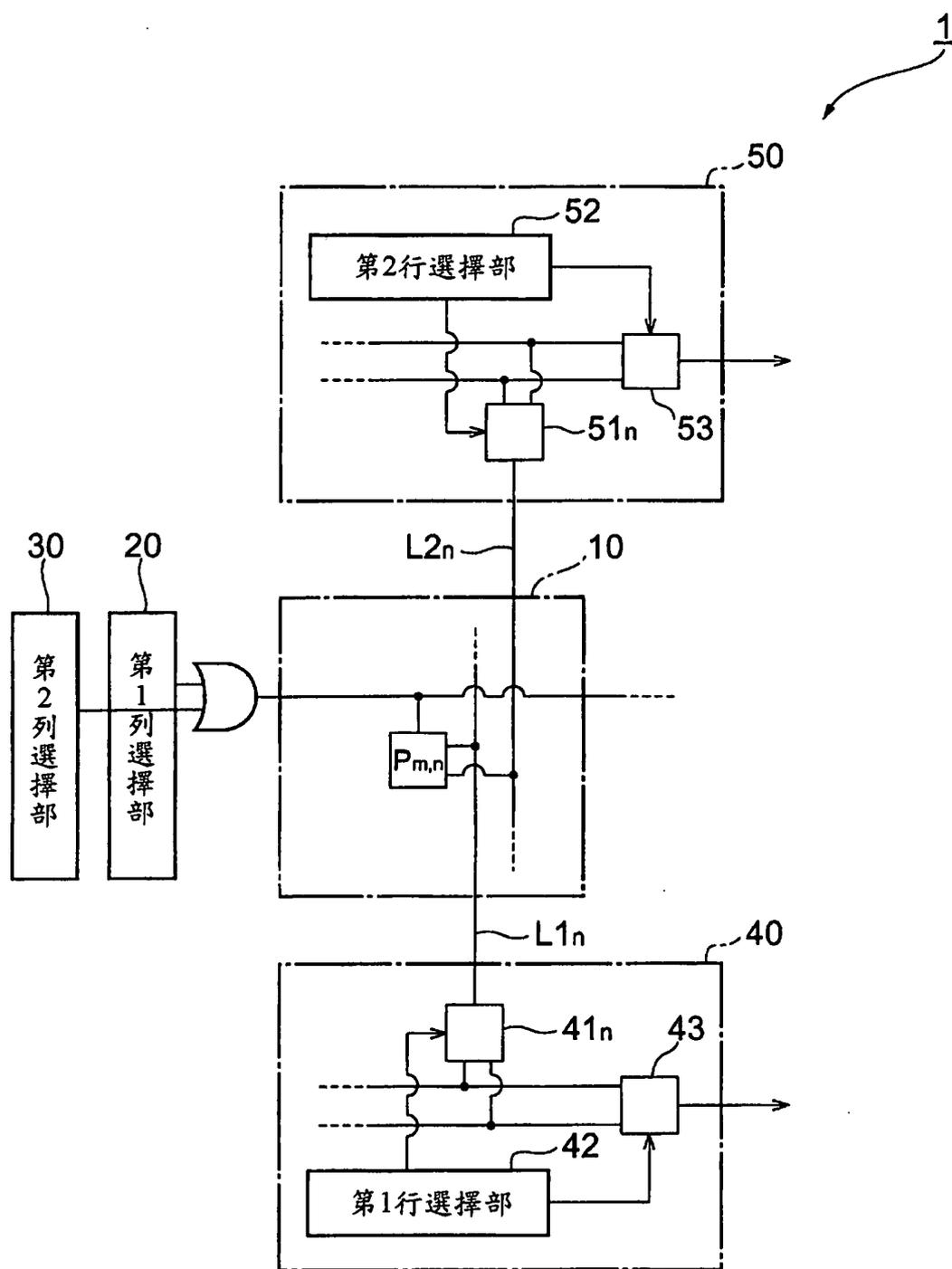


圖2

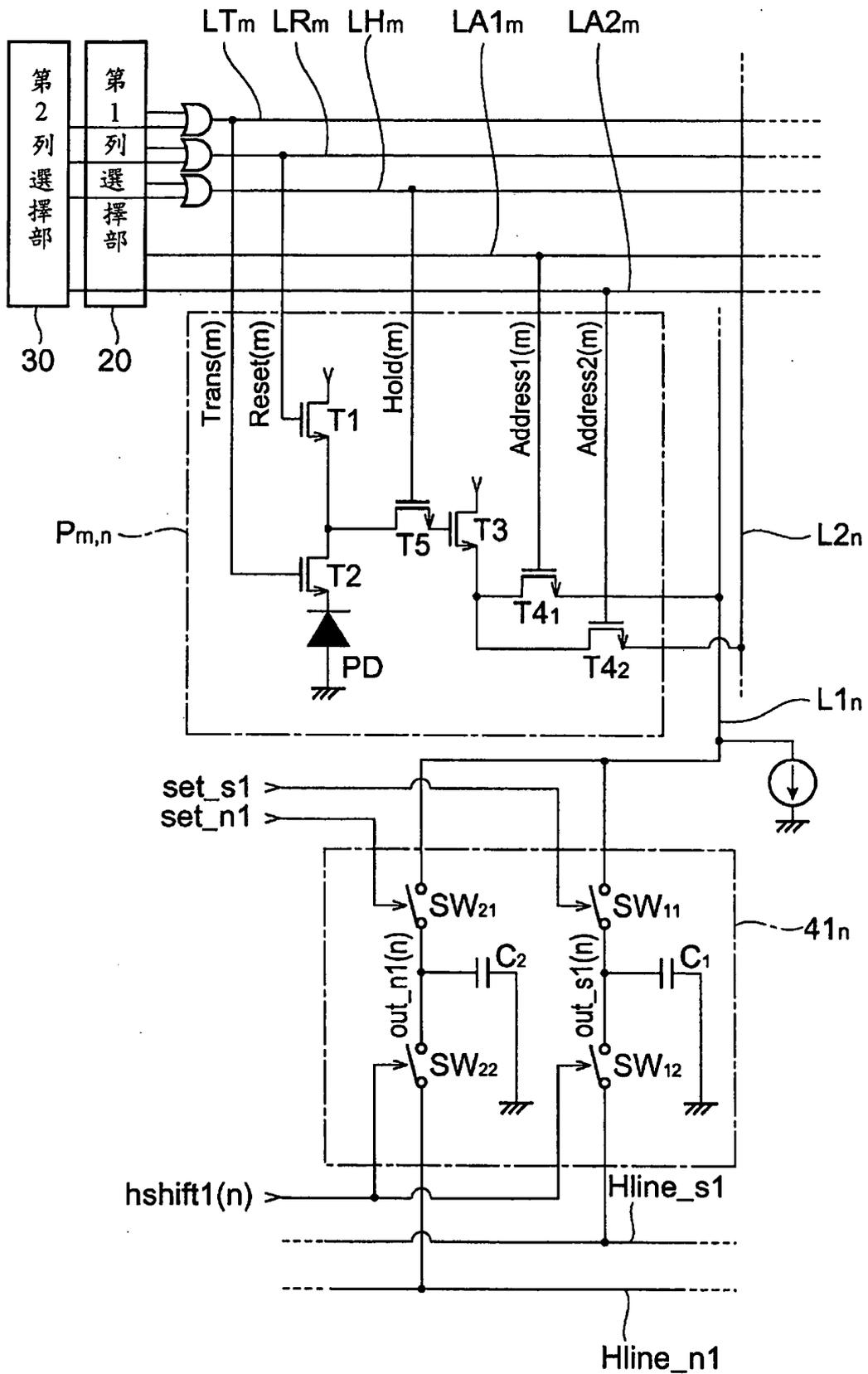


圖3

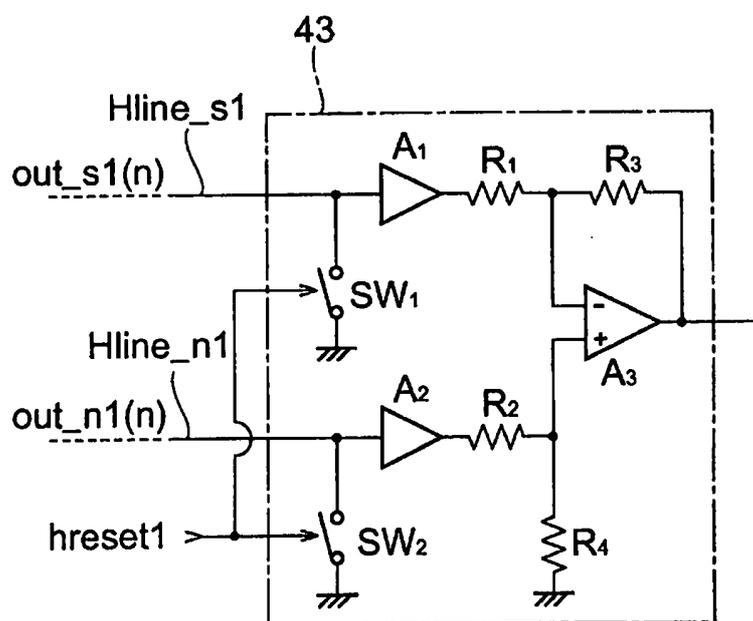


圖 4

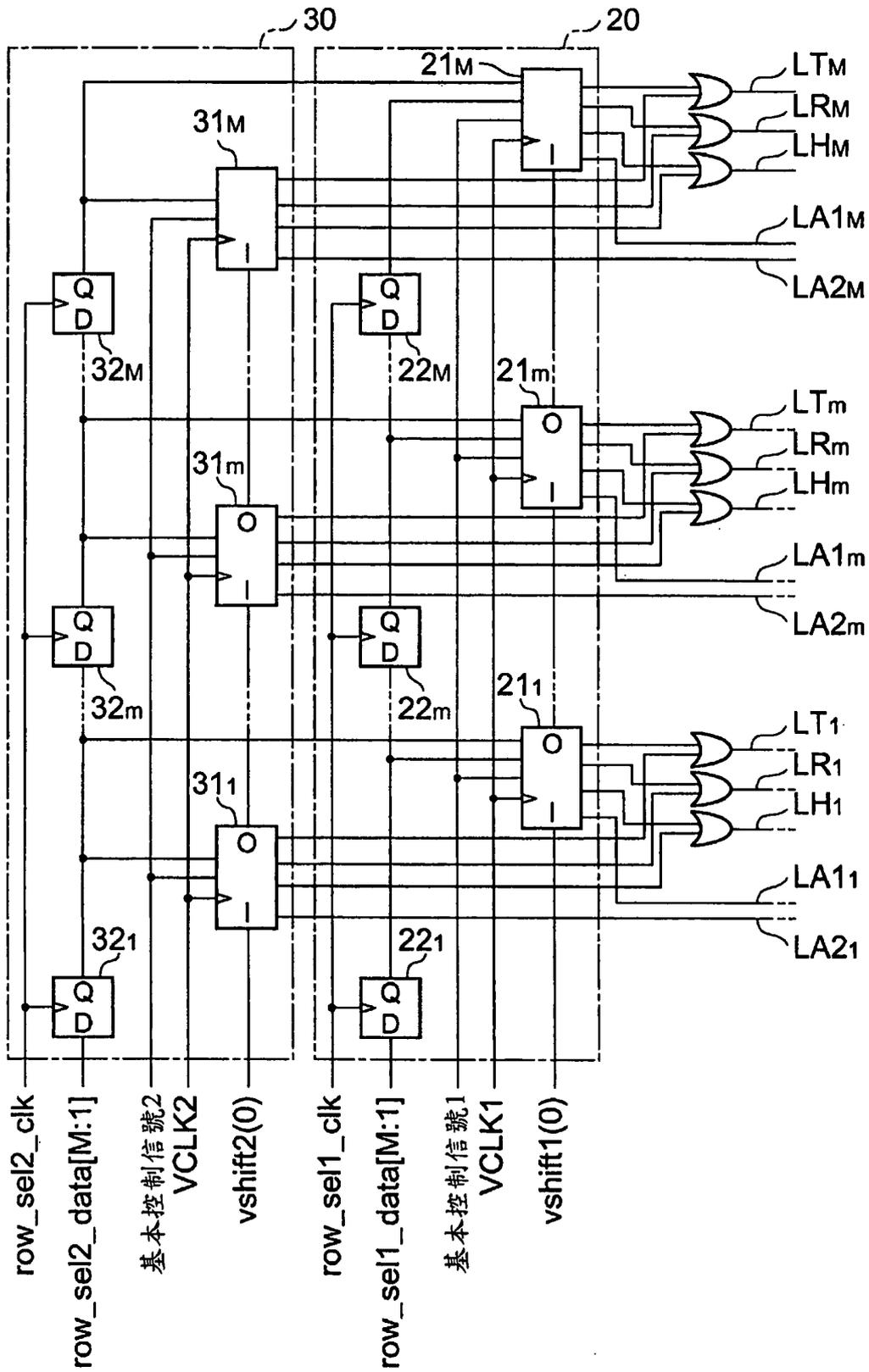


圖 5

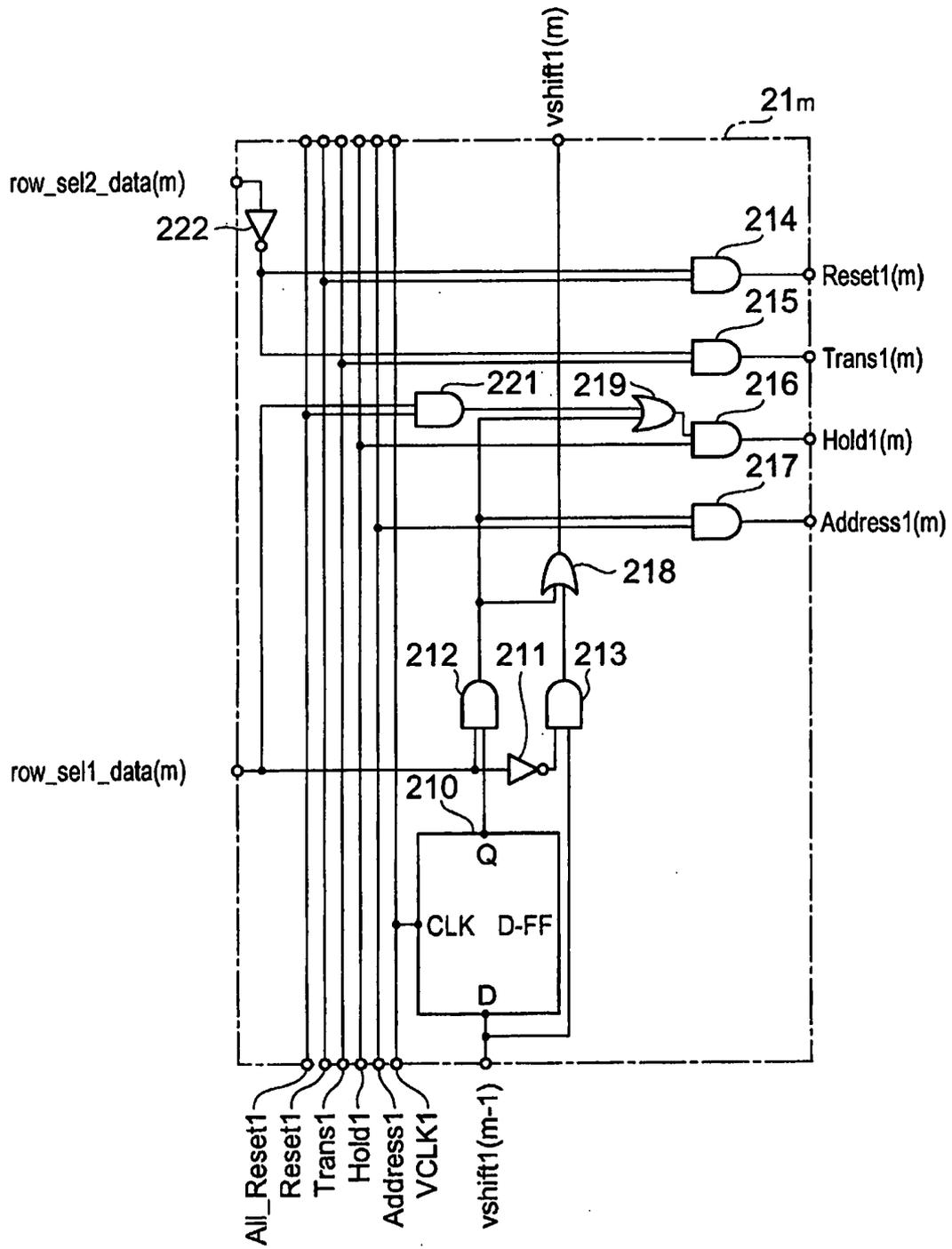


圖 6

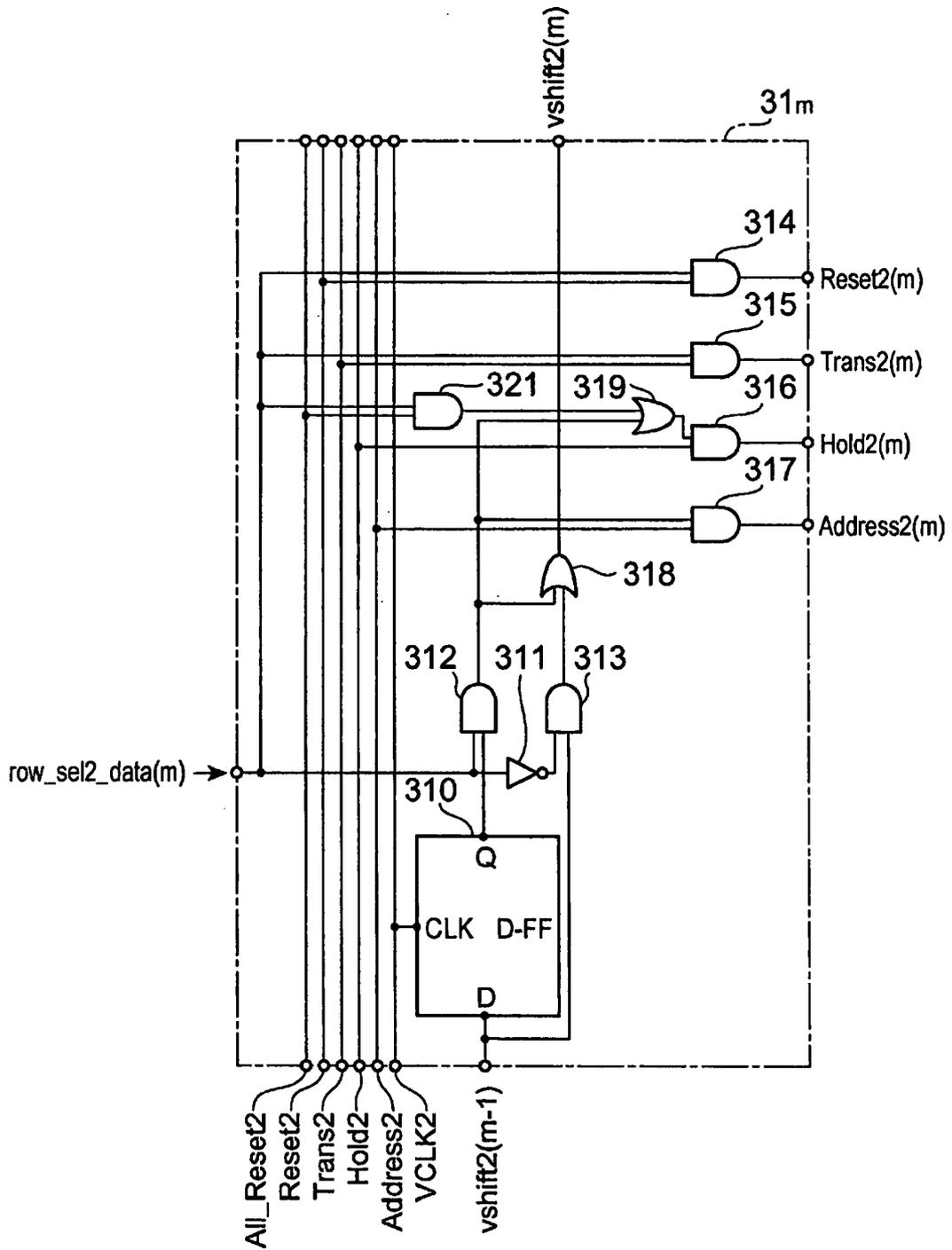
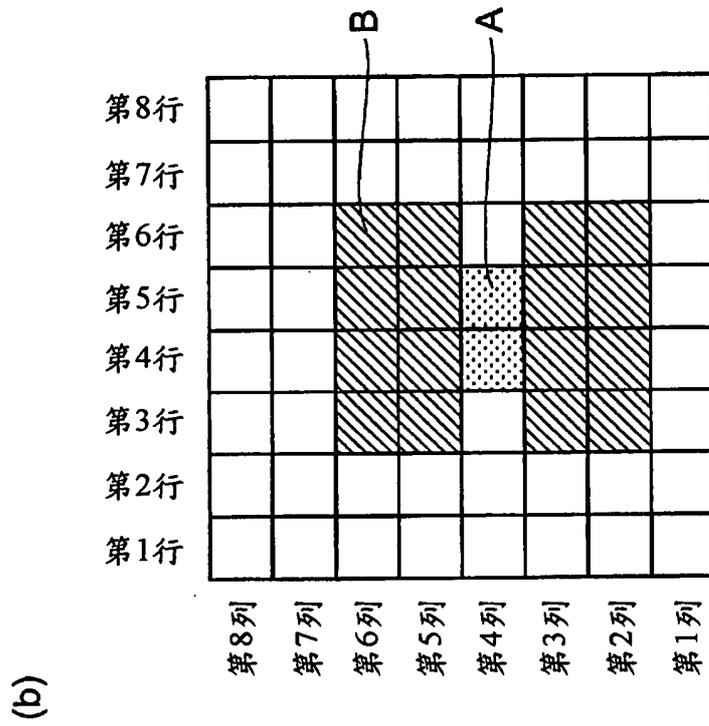
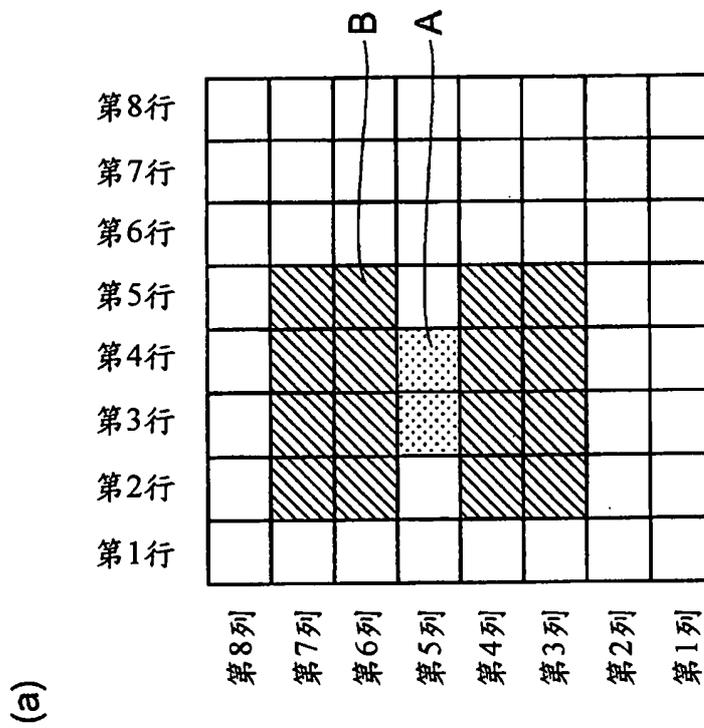


圖 7



(b)



(a)

圖8

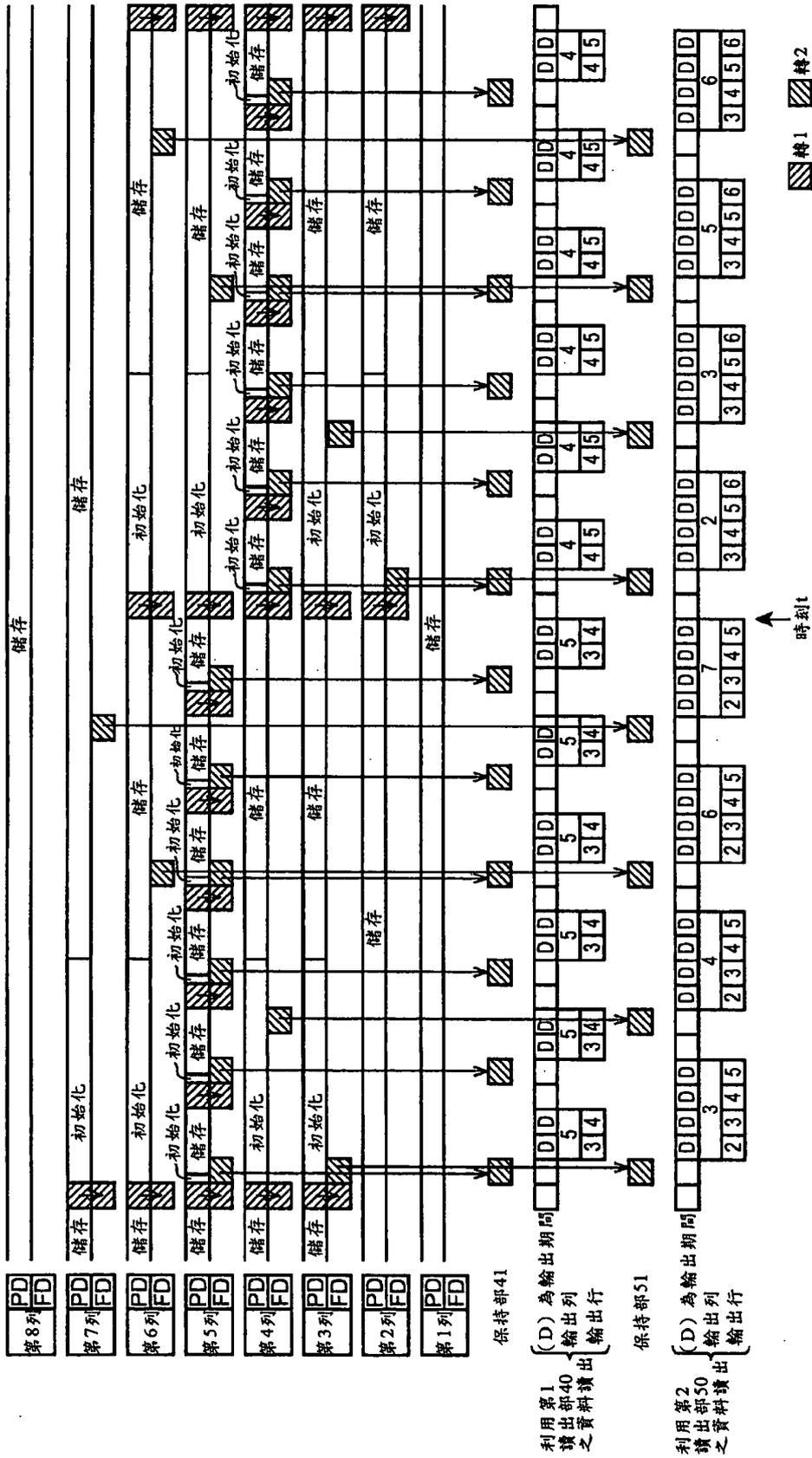


圖9

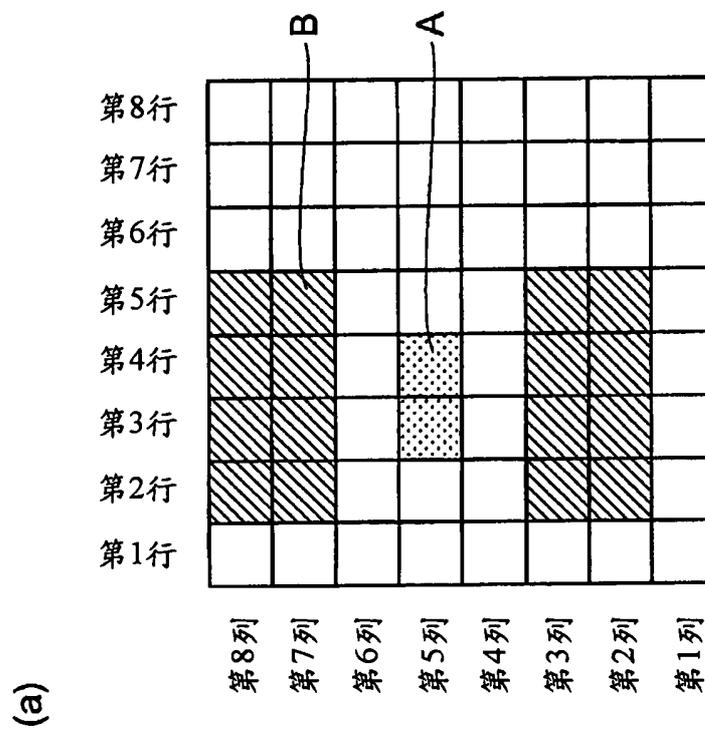
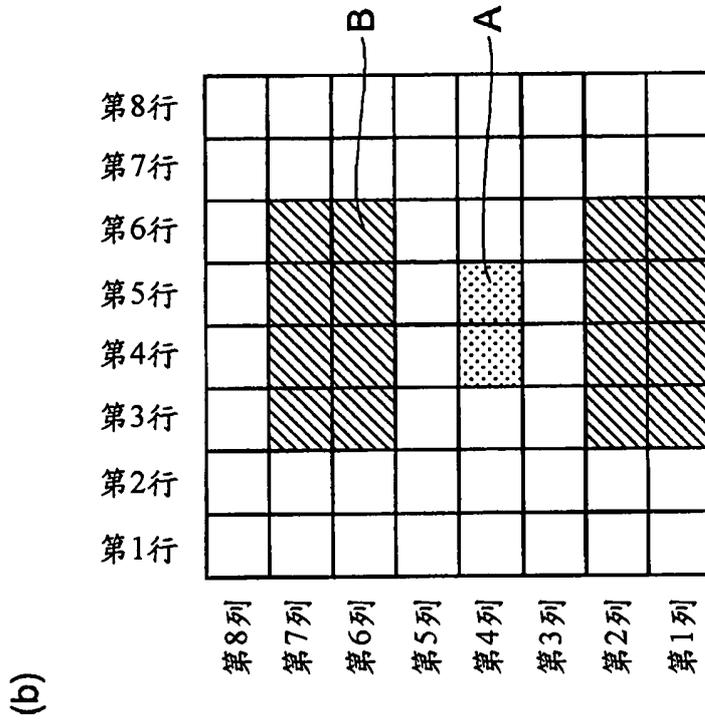


圖10



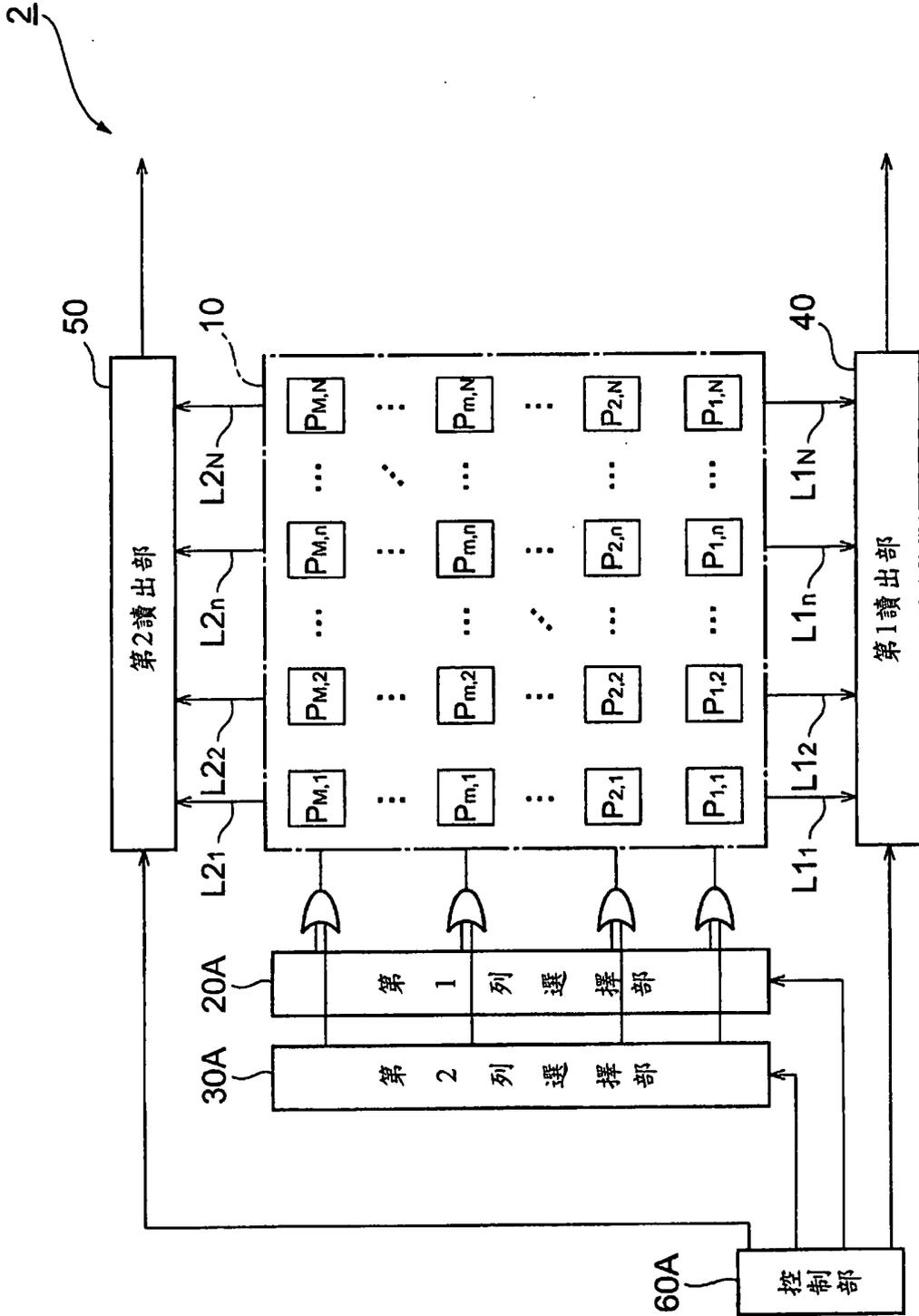


圖12

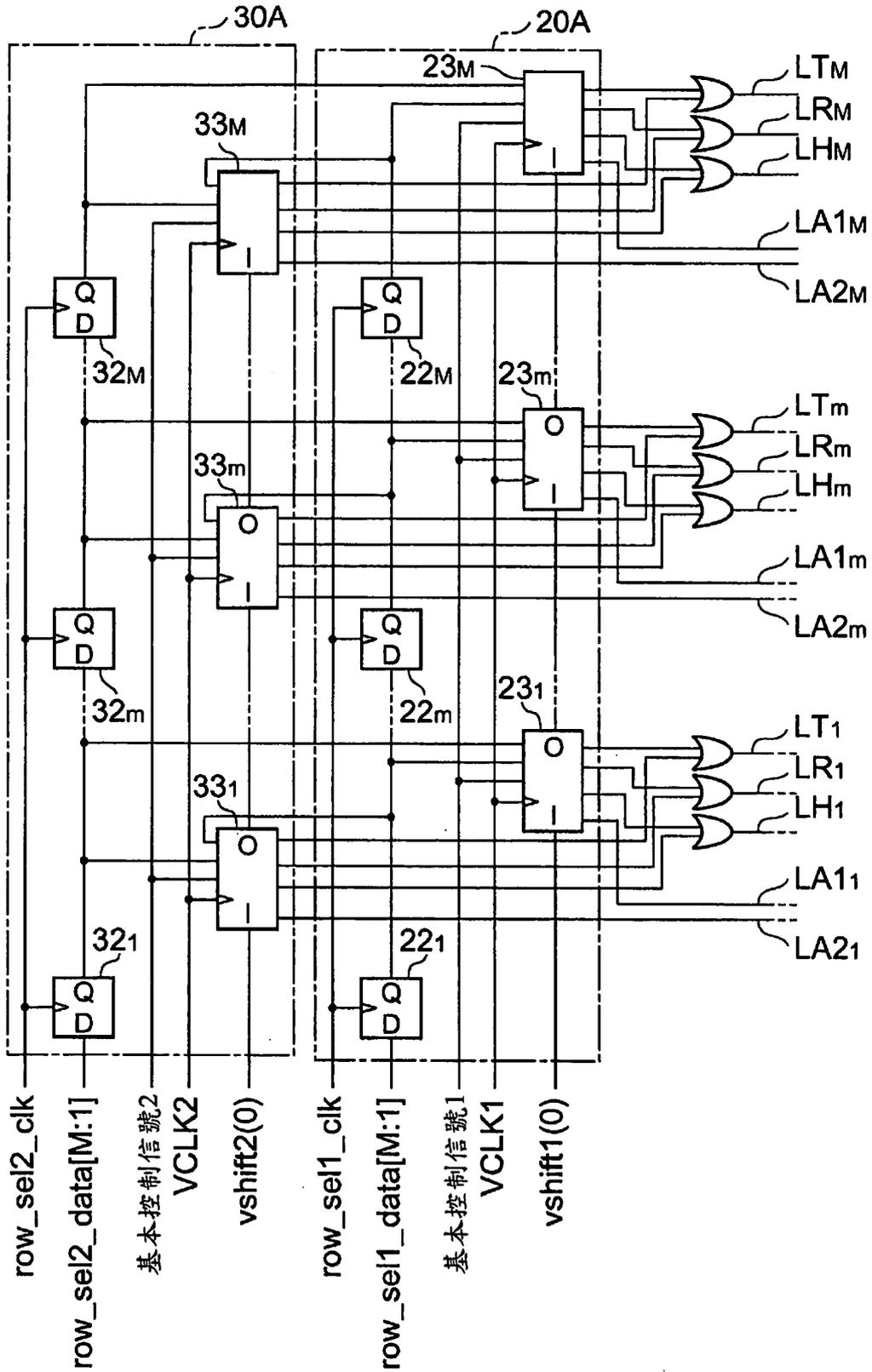
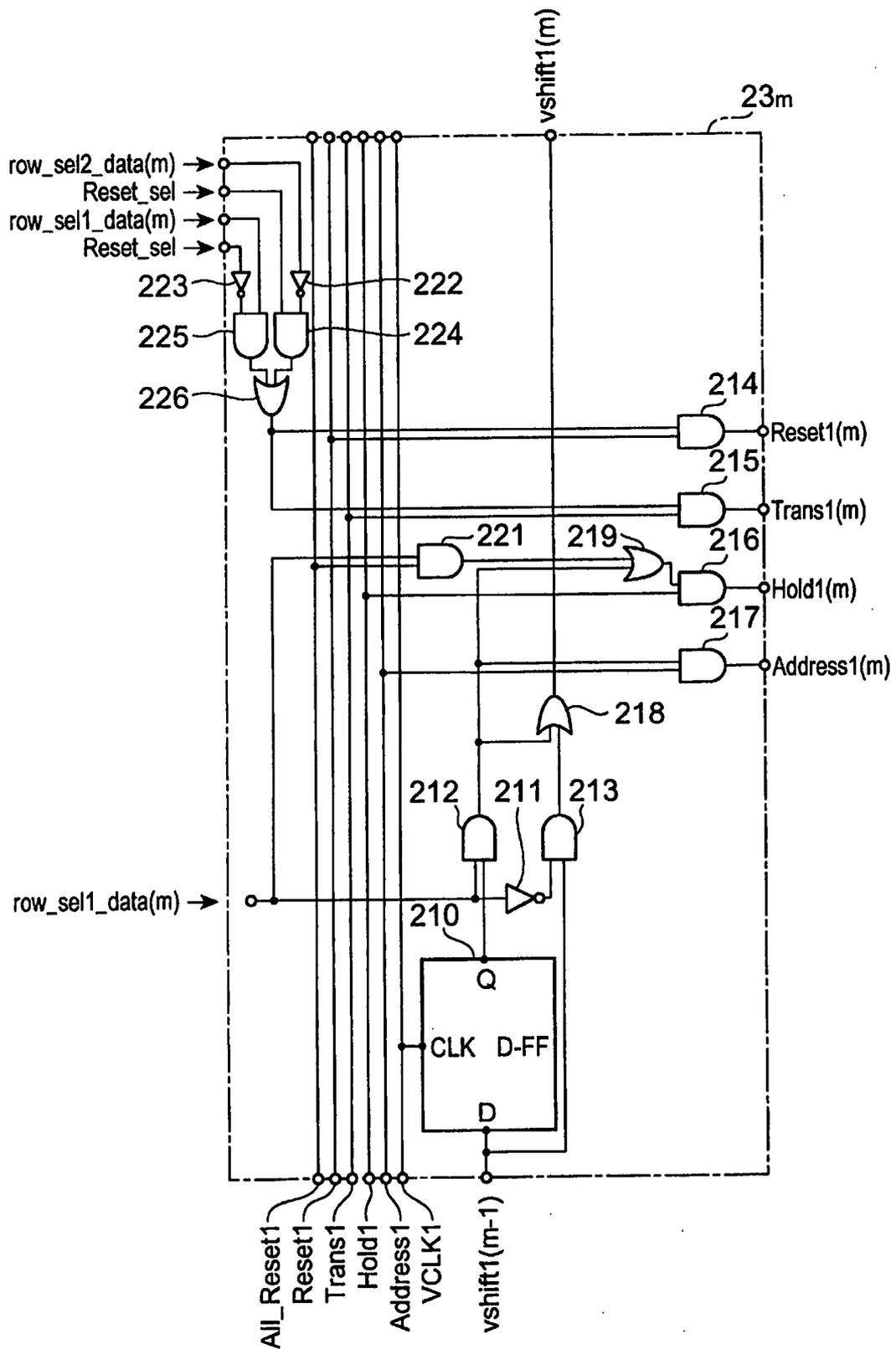
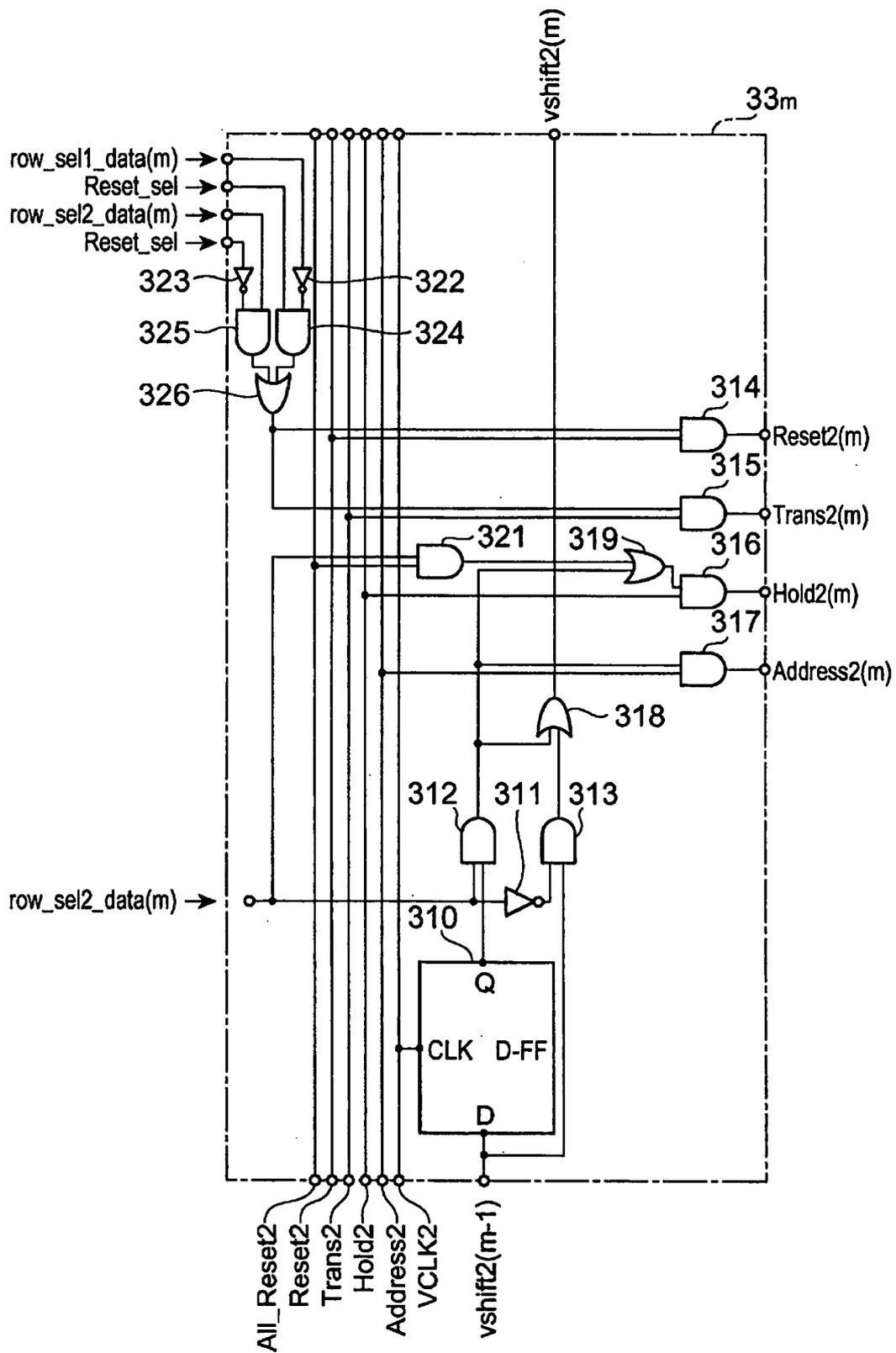


圖 13



14



15

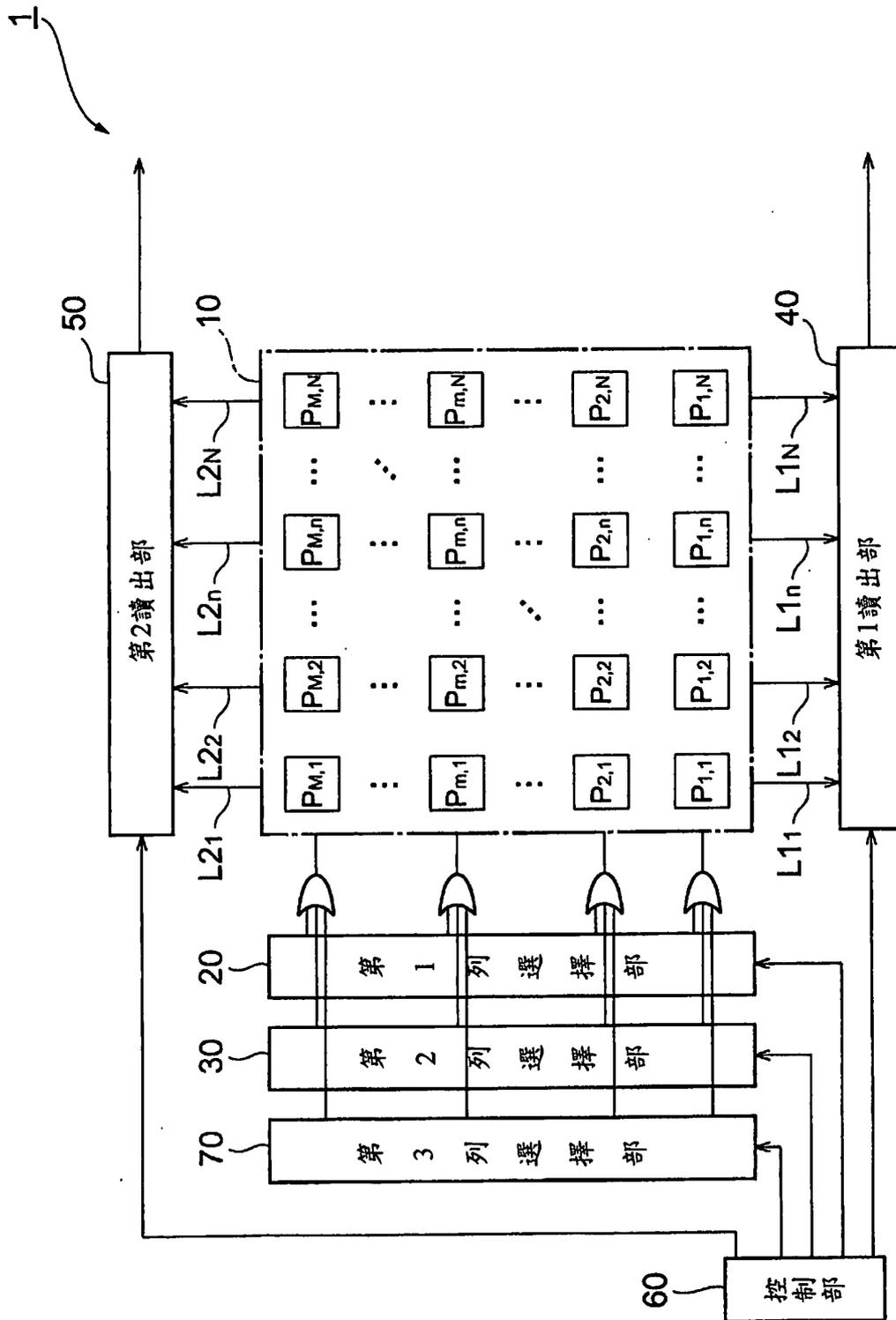


圖 16

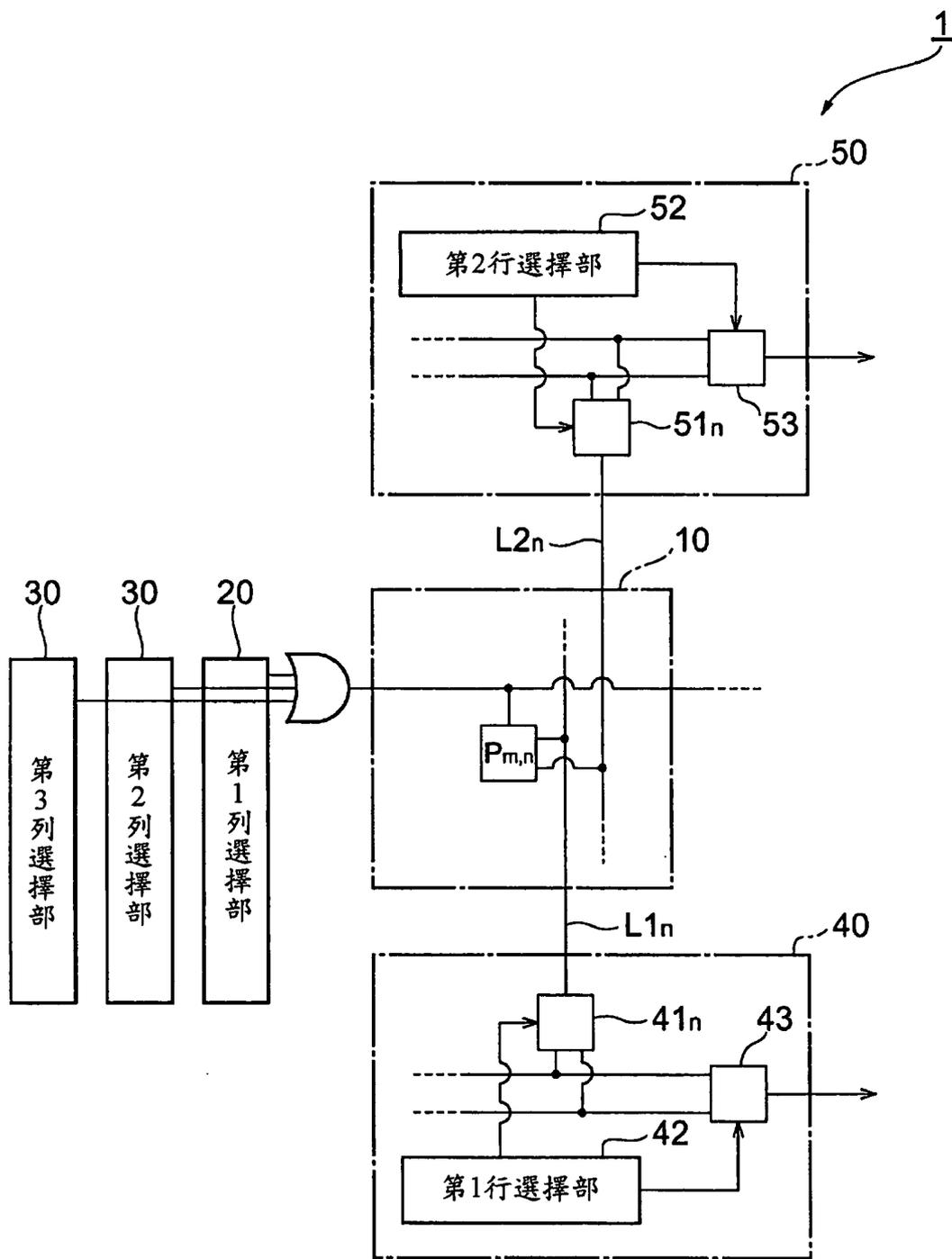


圖17

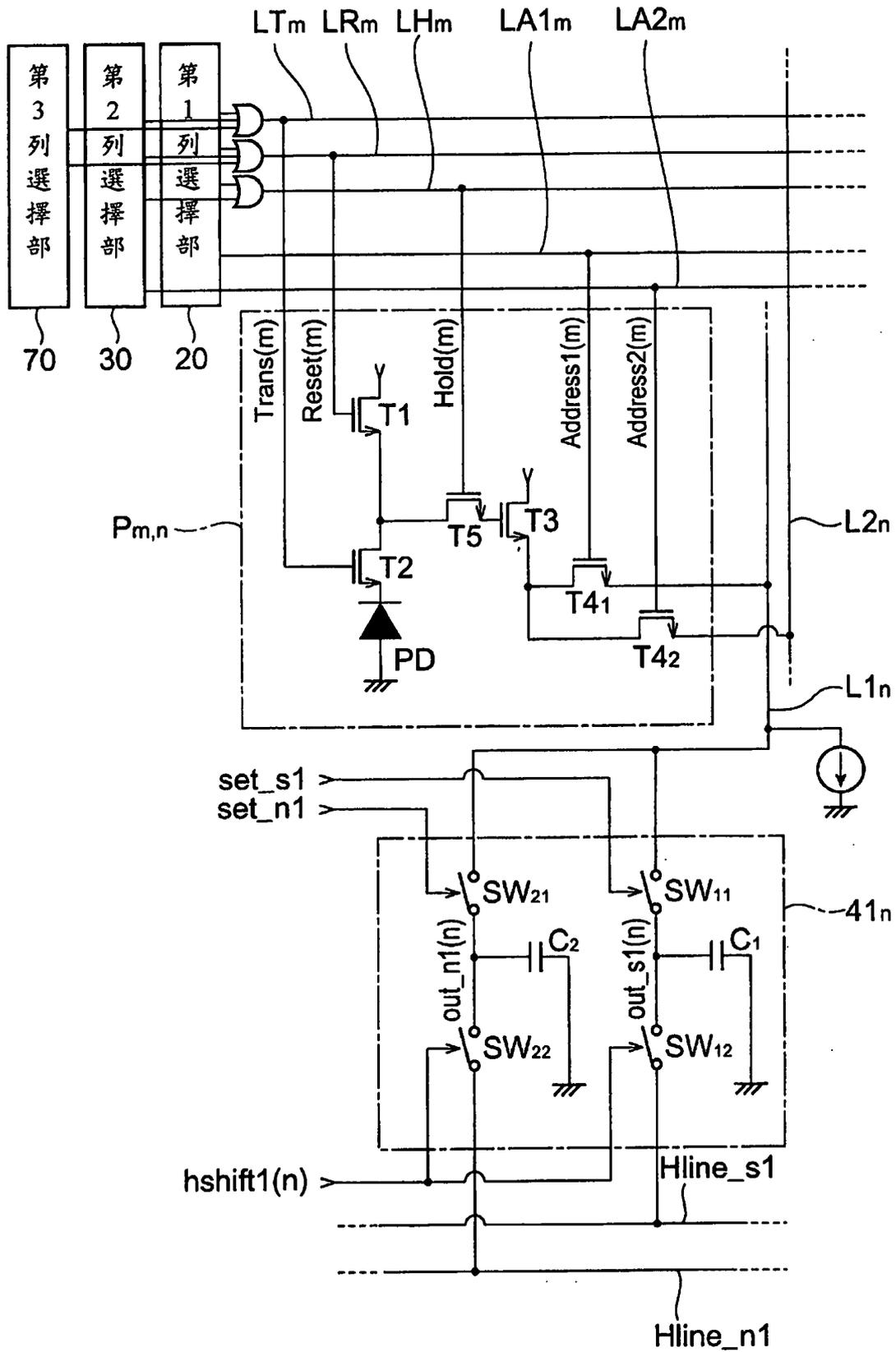


圖 18

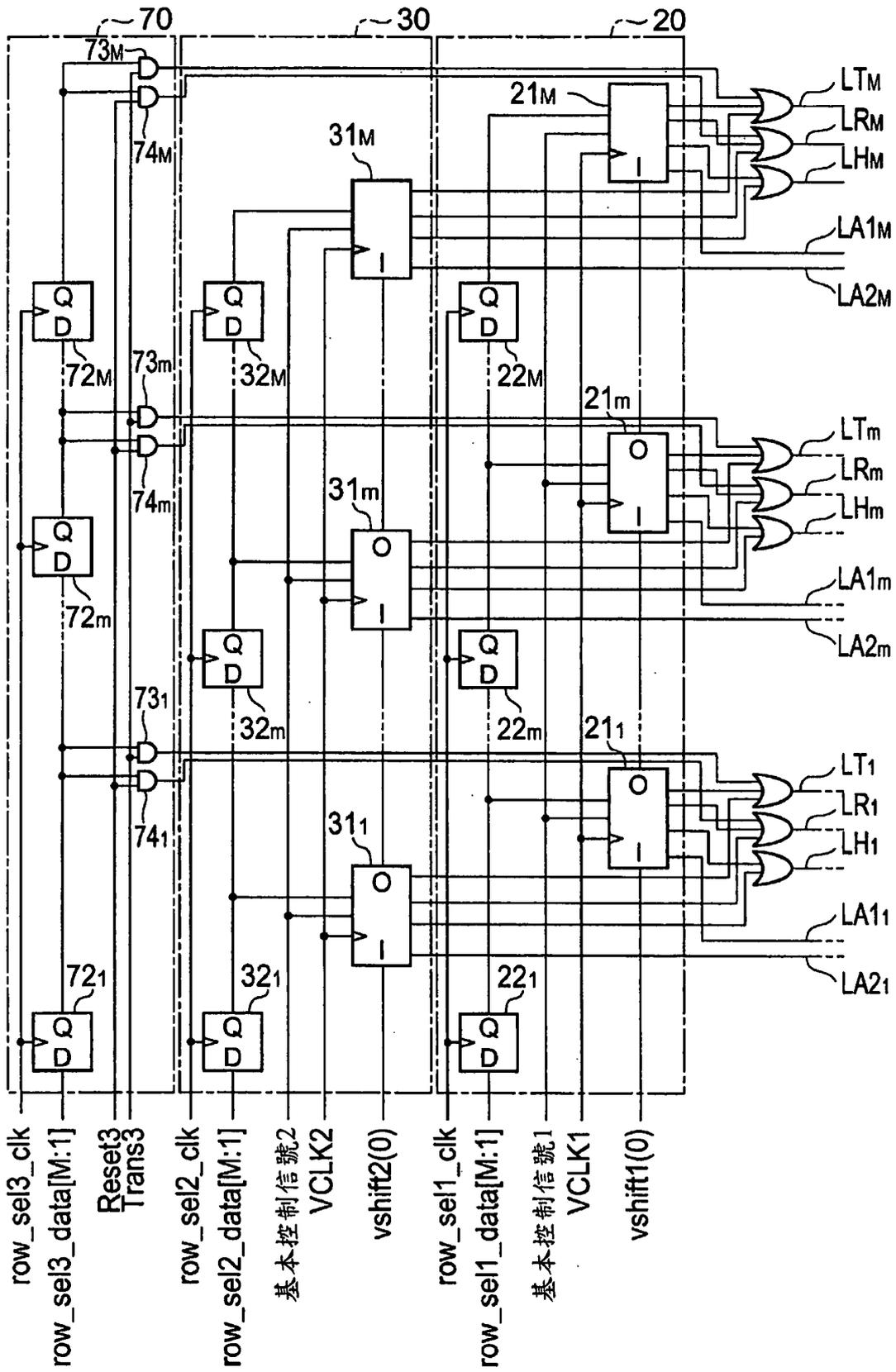


圖 19



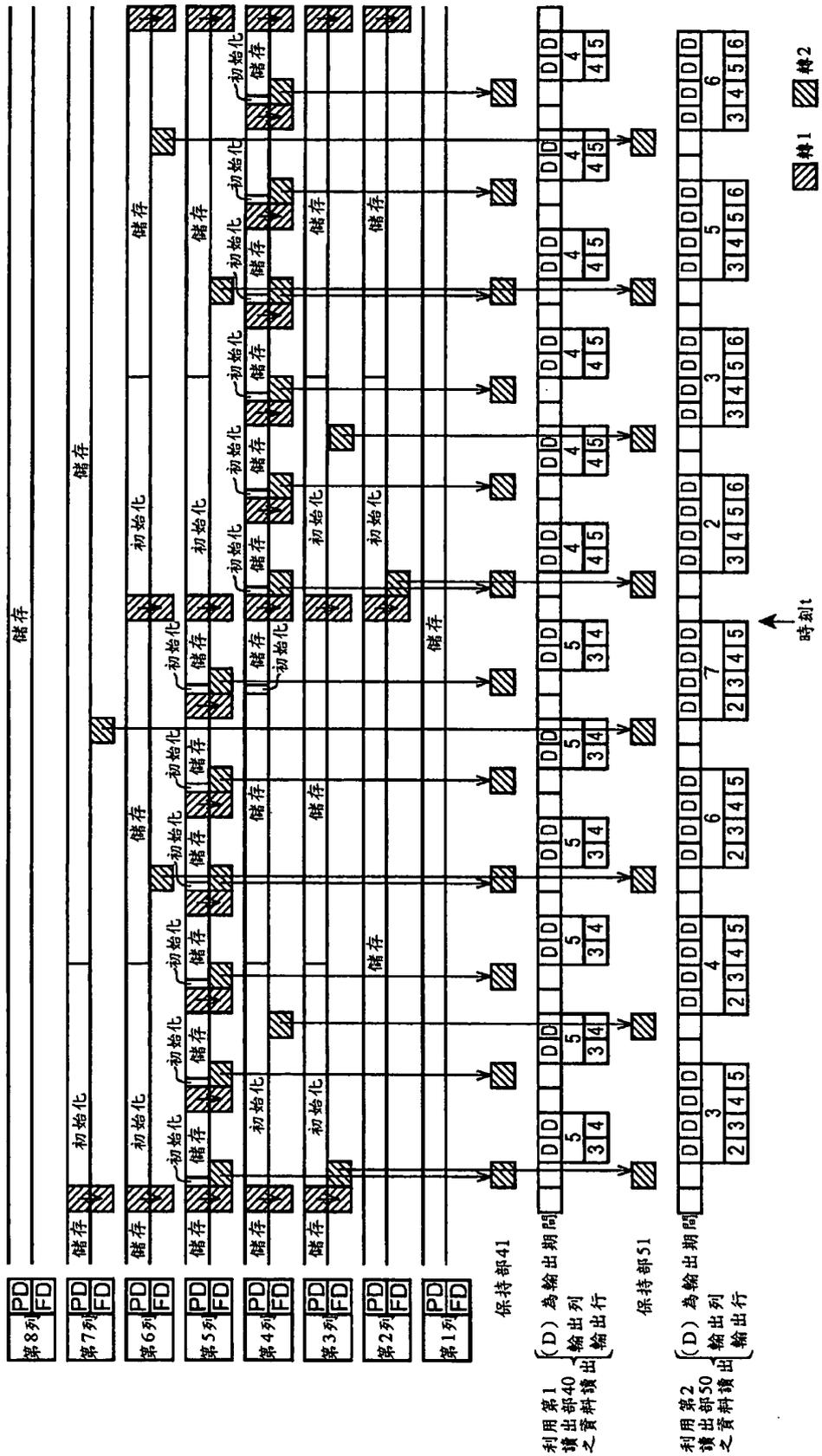


圖21

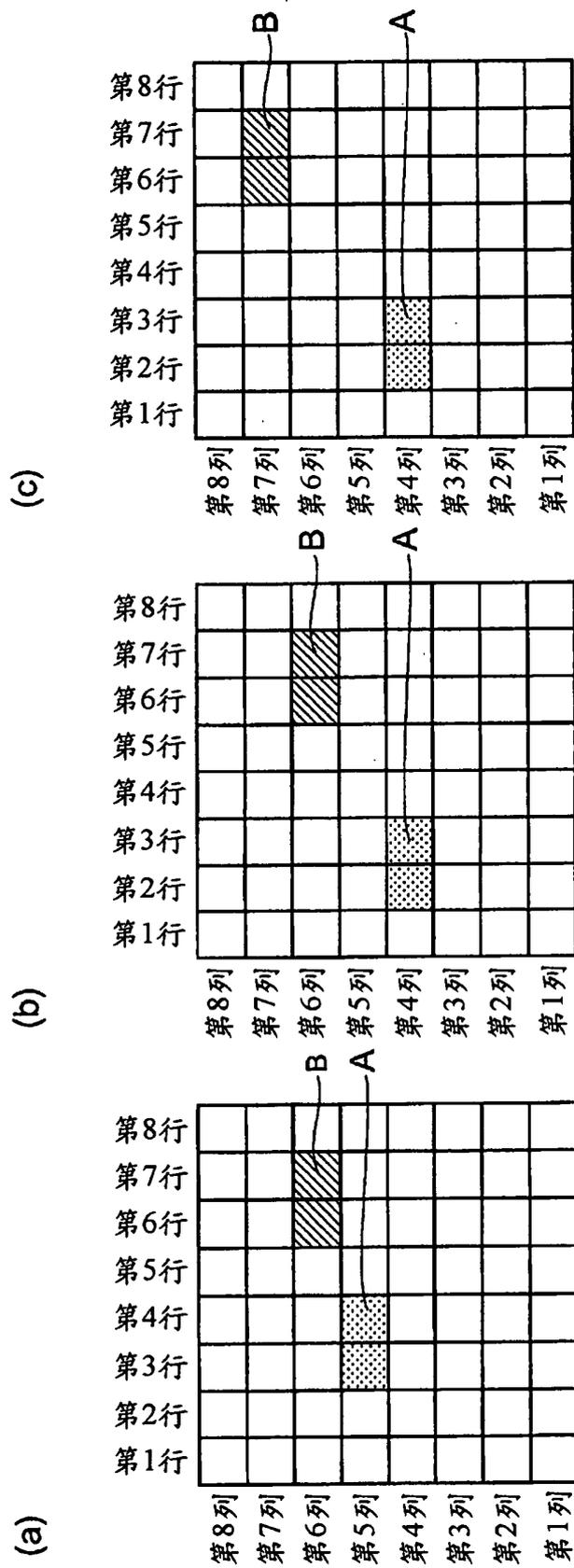


圖22

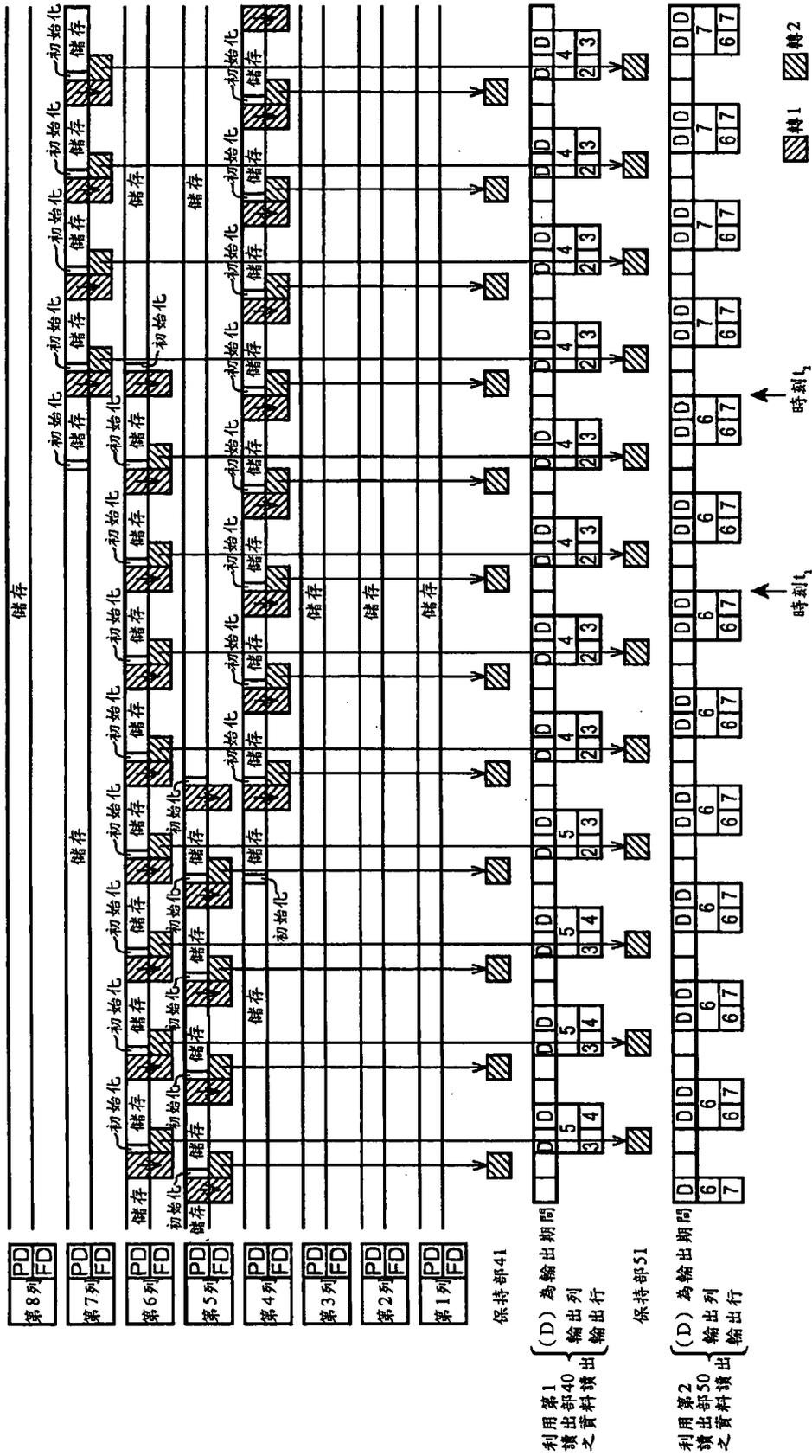


圖 23

## 四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

1	固體攝像裝置
10	受光部
20	第1列選擇部
30	第2列選擇部
40	第1讀出部
50	第2讀出部
60	控制部
$L_{1,1} \sim L_{1,N}$ 、 $L_{2,1} \sim L_{2,N}$	讀出信號線
$P_{1,1} \sim P_{M,N}$	像素部

## 五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)