

(43) 国際公開日
2006年3月23日 (23.03.2006)

PCT

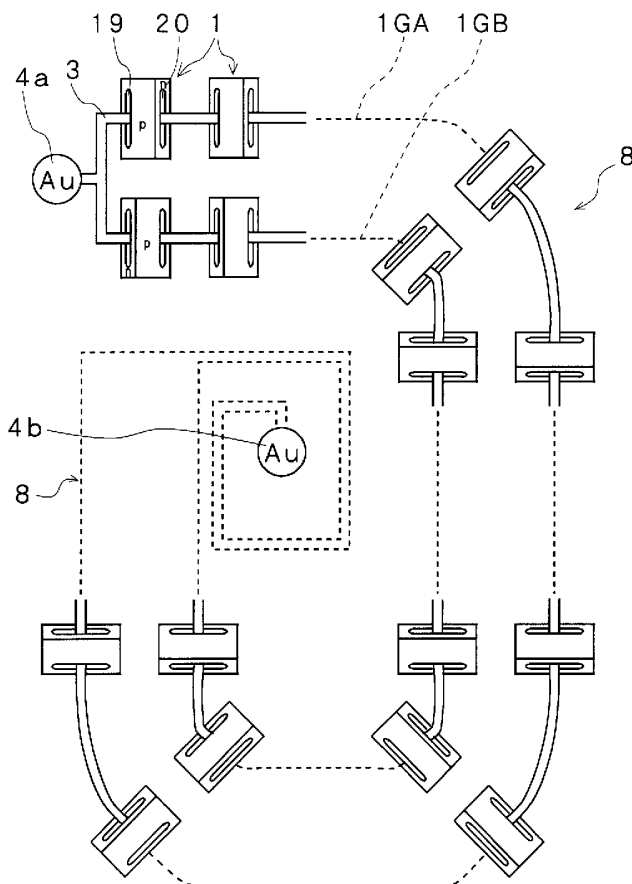
(10) 国際公開番号
WO 2006/030733 A1

- (51) 国際特許分類:
H01L 33/00 (2006.01)
- (21) 国際出願番号: PCT/JP2005/016751
- (22) 国際出願日: 2005年9月12日 (12.09.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-265463 2004年9月13日 (13.09.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): ローム株式会社 (ROHM CO., LTD) [JP/JP]; 〒6158585 京都府京都市右京区西院溝崎町2-1番地 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 尺田 幸男
- (74) 代理人: 河村 洸 (KAWAMURA, Kiyoshi); 〒5320011 大阪府大阪市淀川区西中島4丁目5番1号 新栄ビル6E 河村特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK,

[続葉有]

(54) Title: SEMICONDUCTOR LIGHT EMITTING DEVICE

(54) 発明の名称: 半導体発光装置



(57) Abstract: A semiconductor light emitting device exhibiting high reliability even when it is employed in an outdoor lamp or a traffic signal by protecting a semiconductor light emitting device which can be used in place of an electric lamp or a fluorescent lamp against surge such as static electricity. A semiconductor multilayer part is formed by laying semiconductor layers on a substrate to form a light emitting layer and is separated electrically into a plurality of parts, and then each part is provided with a pair of electrodes (19, 20), thus forming a plurality of light emitting parts (1). The plurality of light emitting parts (1) are connected in series and/or parallel through a wiring film (3), and an inductor (8) for absorbing surge is formed in series with the plurality of light emitting parts (1) which are connected in series between electrode pads (4a, 4b) connected with an external power supply. As an example, the inductor (8) is formed by forming the plurality of light emitting parts (1) spirally.

(57) 要約: 電灯や蛍光管などの代りに用いることができる半導体発光装置を静電気などのサージから保護することにより、街灯や信号機などに用いられても信頼性の高い半導体発光装置を提供する。基板上に発光層を形成するように半導体層を積層して半導体積層部が形成され、その半導体積層部が複数個に電気的に分離

されると共に、それぞれに一对の電極19、20が設けられることにより、複数個の発光部1が形成されている。この複数個の発光部1は、配線膜3を介して、それぞれ直列および/または並列に接続されるが、外部電源と接

[続葉有]



LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX,
MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU,
SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT,
TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),
OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

続される電極パッド4a、4b間に直列に接続される複数の発光部1と直列に、サージを吸収するインダクタ8が形成されている。一例として、インダクタ8が、複数の発光部1を渦巻き状に形成することにより形成されている。

明 細 書

半導体発光装置

技術分野

- [0001] 本発明は基板上に複数個の発光部が形成され、直並列に接続されることにより、たとえば電圧が100Vなどの商用交流電源で照明用の電灯や蛍光管の代りに使用し得るような半導体発光装置に関する。さらに詳しくは、半導体により形成される複数個の発光部を直列に接続してその接続端子を100Vなどの商用交流電源などに接続する場合に、サージなどに対しても強い構造の半導体発光装置に関する。

背景技術

- [0002] 近年、青色系発光ダイオード(LED)の出現により、ディスプレイの光源や信号装置の光源などにLEDが用いられ、さらに電灯や蛍光管の代りにLEDが用いられるようになってきている。この電灯や蛍光管に代ってLEDを用いる場合、100Vなどの交流駆動でそのまま動作することが好ましく、たとえば図8に示されるように、LEDを直並列に接続し、交流電源71に接続する構成のものが知られている。なお、Sはスイッチを示す(たとえば特許文献1参照)。

特許文献1:特開平10-083701号公報(図3)

発明の開示

発明が解決しようとする課題

- [0003] 前述のように、複数個のLEDを直並列に接続して電灯などの代りにすることにより、省電力化を行うことができる。しかしながら、LEDは元々半導体層の積層により形成されており、サージなどの高電圧が印加されると半導体層のpn接合が破壊されてショート不良やオープン不良などの問題が起こりやすい。ショート不良が発生すると直列に接続された他のLEDに印加される電圧が大きくなり、他のLEDの寿命を短くする。また、直列に接続されたLEDの1個にオープン不良が発生すると、直列に接続されたLEDの全てを発光させることができなくなる。とくに街灯や信号機などに用いられると、たとえば低温になった場合など、とくに静電気が発生しやすいと共に、雷による影響も受けやすいという問題がある。

[0004] 本発明はこのような問題を解決するためになされたもので、電灯や蛍光管などの代りに用いることができる半導体発光装置を静電気などのサージから保護することにより、街灯や信号機などに用いられても信頼性の高い半導体発光装置を提供することを目的とする。

課題を解決するための手段

[0005] 本発明による半導体発光装置は、基板と、該基板上に発光層を形成するように半導体層を積層して半導体積層部が形成され、該半導体積層部が複数個に電氣的に分離されると共に、それぞれに一对の電極が設けられる複数個の発光部と、前記複数個の発光部を、それぞれ直列および／または並列に接続するために前記電極に接続される配線膜とを有し、前記直列および／または並列に接続される複数の発光部のうち、外部電源と接続される一对の電極パッド間に直列に接続される前記複数個の発光部と直列に、サージを吸収するインダクタが形成されている。

[0006] 前記インダクタは、前記直列に接続される複数個の発光部を渦巻き状に配列することにより形成されてもよいし、前記直列に接続される複数個の発光部のうち、少なくとも2個の発光部間または1つの発光部と電極パッド間に前記配線膜により形成されてもよい。

[0007] 具体的には、前記直列に接続される複数個の発光部の少なくとも2組が、極性を逆方向にして並列に接続されてもよいし、前記直列に接続される複数個の発光部が、2個の発光部が極性を逆方向にして並列に接続される単位を複数個直列に接続することにより形成されてもよい。

[0008] 前記複数個の発光部を形成するための電氣的分離が、前記半導体積層部に形成される分離溝および該分離溝内に埋め込まれる絶縁膜により形成され、該分離溝と該分離溝の一方の発光部との間に発光部に寄与しない半導体積層部からなるダミー領域が形成され、該ダミー領域上に前記インダクタが形成されてもよい。

[0009] さらに、前記直列に接続される複数個の発光部の群れが少なくとも2組並列に前記一对の電極パッド間に接続され、該少なくとも2組の並列に接続される発光部群の接続部と前記一对の電極パッドの一方との間に前記インダクタが接続されることにより、少ないインダクタで、多くの発光部をサージから保護することができる。

- [0010] ここに並列に接続されるとは、複数個の発光部の群れが順方向同士で並列に接続される場合の他、逆方向で並列(逆並列)に接続される場合を含む。
- [0011] この場合、前記直列に接続される複数個の発光部の群れが、該群れごとに極性を逆方向にして並列に接続される場合には、前記一对の電極パッドの両側に前記インダクタが接続されることが好ましい。
- [0012] 前記半導体積層部が窒化物半導体からなり、該半導体積層部の少なくとも発光面側に、前記発光層で発光する光の波長を変換する発光色変換部材が設けられることにより、白色光を発光するように形成されることが、直接照明装置にすることができるため好ましい。

発明の効果

- [0013] 本発明によれば、半導体層の積層により形成した発光部を直列および／または並列に接続して形成した半導体発光装置において、外部電源と接続される一对の電極パッド間に発光部と直列にサージを吸収するインダクタが半導体発光装置内で一体に形成されているため、保護素子を外部接続することなく、サージが突入しても、発光部を保護することができる。しかも、発光部を渦巻き状に形成することにより、半導体積層部から各発光部への電气的分離の際にパターンを渦巻き状にし、配線をするだけでインダクタを作りこむことができるため、インダクタを形成するスペースや製造工程を増やすことなくインダクタを作り込むことができ、サージの突入により、直列に接続される発光部を介して電流が流れようとする、電流は渦巻き状になるため、磁界が発生して電流を阻止するように作用する。また、2個の発光部間に配線を渦巻き状に形成することにより、配線を形成する際のパターンニングと渦巻きの中心から配線を引き出す際に絶縁膜を介して引き出す必要があるが、発光部間のスペースと、配線の際のプロセスを利用してインダクタを作り込むことができる。

図面の簡単な説明

- [0014] [図1]本発明による半導体発光装置の一実施形態の模式的平面説明図である。
- [図2]図1の変形例を示す図1と同様の説明図である。
- [図3]本発明による半導体発光装置の発光部の一例を示す断面図である。
- [図4]本発明による半導体発光装置の発光部の他の例を示す断面図である。

[図5]本発明による半導体発光装置の発光部の他の例を示す断面図である。

[図6]本発明による半導体発光装置の他の形態を示す説明図である。

[図7]本発明による半導体発光装置のさらに他の形態を示す説明図である。

[図8]LEDを用いて照明装置を形成する従来の回路例を示す図である。

符号の説明

- [0015]
- 1 発光部
 - 3 配線膜
 - 4a、4b 電極パッド
 - 8 インダクタ
 - 11 基板
 - 13 高温バッファ層
 - 14 n形層
 - 15 活性層
 - 16 p形層
 - 17 半導体積層部
 - 17a 分離溝
 - 18 透光性導電層
 - 19 p側電極(上部電極)
 - 20 n側電極(下部電極)
 - 21 絶縁膜

発明を実施するための最良の形態

- [0016] つぎに、図面を参照しながら本発明の半導体発光装置について説明をする。本発明による半導体発光装置は、図1にその一実施形態の概念的平面説明図および図3に半導体積層部の構造例が示されるように、基板11上に発光層を形成するように半導体層を積層して半導体積層部17が形成され、その半導体積層部17が複数個に電氣的に分離されると共に、それぞれに一对の電極19、20が設けられることにより、複数個の発光部1が形成されている。この複数個の発光部1は、配線膜3を介して、それぞれ直列および／または並列に接続されるが、外部電源と接続される電極パッ

ド4a、4b間に直列に接続される複数の発光部1と直列に、サージを吸収するインダクタ8が形成されている。図1に示される例では、インダクタ8が、複数の発光部1を渦巻き状に形成することにより形成されている。

[0017] すなわち、図1に示される例では、一对の電極パッド4a、4b間に、各発光部1のpn方向(p側電極19とn側電極20の順番)を揃えて直列に接続される第1の発光部群1GAと、発光部1のpn方向を逆方向に揃えて直列に接続される第2の発光部群1GBが逆並列に接続され、それぞれの発光部群1GA、1GBが渦巻き状に並べられている。商用交流電源100Vに直接接続して使用する電灯の代りに用いるような場合には、交流電源に接続される一对の電極パッド4a、4bの間に100Vが印加されるように発光部1が接続される。すなわち、発光部の動作電圧は、1個当たり3.5～5Vであるため、20～30個程度の発光部1が直列に接続されると共に、この複数の発光部1が渦巻き状に配線3で接続されている。直列に接続される複数の発光部1の動作電圧の合計が丁度100Vなどの商用電源電圧にならない場合には、抵抗またはキャパシタが直列に接続されて調整される。

[0018] なお、図1に示される例では、一对の電極パッド4a、4bに対してpn方向が逆方向に接続された1組づつが並列に接続された例になっているが、必要な明るさに応じて、必要な組だけ並列に接続される。この場合も、必要な明るさに調整するために、一部の発光部1に代えてキャパシタや抵抗が接続される場合がある。また、一对の電極パッド間に印加し得る電圧は100Vに限らず、所望の電圧になるように形成することができる。

[0019] さらに、図1に示される例では、発光部1を直列に接続したものを逆並列に接続することにより交流動作をする1組を構成しているが、各発光部1の接続は、この例に限定されるものではなく、たとえば図2に示されるように、2個の発光部1を逆並列に接続しておいて、それを動作電圧の合計が100V近くになるように直列に接続する構造にすることができる。このような構造にしても、サージの極性に応じて順方向の発光部1を通して電流が流れ始め、その電流により磁界が発生し、そのときのインダクタンスによりサージの突入を阻止するように働く。すなわち、図1または図2のいずれの構造でも、サージによる大量の電流が流れて発光部1を破壊する前に、僅かな電流により発

生する磁界により、サージの侵入を阻止する。なお、図2の接続は、各発光部1を逆並列に接続してから直列に接続されている点で図1に示される例と異なるだけで、他の構成は同じであり、さらにこの組が並列に接続され得ることも同じである。図1と同じ部分には同じ符号を付してその説明を省略する。

[0020] 図1および図2に示される発光部1は、たとえば図3に示されるように、青色発光の発光部1(以下、単にLEDともいう)が窒化物半導体の積層により形成され、その表面に図示しない、たとえばYAG(イットリウム・アルミニウム・ガーネット)蛍光体やSr-Zn-La蛍光体などからなる発光色変換部材が設けられることにより、白色光を発光する発光装置として形成されている。そのため、半導体層積層部17は、窒化物半導体層の積層により形成されている。しかし、赤、緑、青の3原色の発光部を形成して白色光になるようにすることもできるし、必ずしも白色光にする必要はなく、所望の発光色の発光部に形成することができる。また、図3に示される例では、配線膜3の段差による断線や膜厚が薄くなって抵抗が増大するという問題を避けるため、各発光部1間を分離する分離溝17aが、分離溝17aを挟む半導体積層部の表面が実質的に同一な面に形成されている。このような実質的に同一な面の部分に分離溝17aを形成すれば、分離溝17aを電氣的絶縁が得られる程度に狭く形成することにより、その中に埋め込まれる絶縁膜に窪みができても、配線膜3は殆ど段差なく形成することができるからである。

[0021] ここに実質的に同一な面とは、完全な同一面であることを意味するものではなく、配線膜を形成する際に段差によるステップカバレッジの問題が生じない程度の段差以下であることを意味し、具体的には、両面の差が $0.3\mu\text{m}$ 程度以下であることを意味する。また、窒化物半導体とは、III族元素のGaとV族元素のNとの化合物またはIII族元素のGaの一部または全部がAl、Inなどの他のIII族元素と置換したものおよび／またはV族元素のNの一部がP、Asなどの他のV族元素と置換した化合物(窒化物)からなる半導体をいう。

[0022] 基板11としては、窒化物半導体を積層するには、サファイア(Al_2O_3 単結晶)またはSiCが用いられるが、図3に示される例では、サファイア(Al_2O_3 単結晶)が用いられている。しかし、基板は積層される半導体層に応じて格子定数や熱膨張係数などの

観点から選ばれる。

- [0023] サファイアからなる基板11上に積層される半導体積層部17は、たとえばGaNからなる低温バッファ層12が $0.005 \sim 0.1 \mu\text{m}$ 程度、ついでアンドープのGaNからなる高温バッファ層13が $1 \sim 3 \mu\text{m}$ 程度、その上にSiをドーピングしたn形GaNからなるコンタクト層およびn形AlGa_{0.13}N_{0.87}系化合物半導体層からなる障壁層(バンドギャップエネルギーの大きい層)などにより形成されるn形層14が $1 \sim 5 \mu\text{m}$ 程度、バンドギャップエネルギーが障壁層のそれよりも小さくなる材料、たとえば $1 \sim 3\text{nm}$ のIn_{0.13}Ga_{0.87}Nからなるウェル層と $10 \sim 20\text{nm}$ のGa_{0.13}N_{0.87}からなるバリア層とが3～8ペア積層される多重量子井戸(MQW)構造の活性層15が $0.05 \sim 0.3 \mu\text{m}$ 程度、p形のAlGa_{0.13}N_{0.87}系化合物半導体層からなるp形障壁層(バンドギャップエネルギーの大きい層)とp形Ga_{0.13}N_{0.87}からなるコンタクト層とによるp形層16が合せて $0.2 \sim 1 \mu\text{m}$ 程度、それぞれ順次積層されることにより形成されている。
- [0024] 図3に示される例では、アンドープで、半絶縁性のGa_{0.13}N_{0.87}からなる高温バッファ層13が形成されている。基板がサファイアのような絶縁性基板からなる場合には、必ずしも半絶縁になっていなくても基板まで後述する分離溝を形成すれば支障はないが、アンドープにした方が積層する半導体層の結晶性が良くなるため、さらには、半絶縁性半導体層が設けられていることにより、各発光部に電气的分離する際に、基板表面までを完全にエッチングしなくても、電气的に分離することができるため好ましい。基板11がSiCのような半導体基板からなる場合には、隣接する発光部間を電气的に分離させるため、アンドープで半絶縁性の高温バッファ層13が形成されることが各発光部を独立させるために必要となる。
- [0025] また、n形層14およびp形層16は、障壁層とコンタクト層の2種類で構成する例であったが、キャリアの閉じ込め効果の点から活性層6側にAlを含む層が設けられることが好ましいものの、Ga_{0.13}N_{0.87}層だけでもよい。また、これらを他の窒化物半導体層で形成することもできるし、他の半導体層がさらに介在されてもよい。さらに、この例では、n形層14とp形層16とで活性層15が挟持されたダブルヘテロ接合構造であるが、n形層とp形層とが直接接合するpn接合構造のものでもよい。また、活性層15上に直接p形AlGa_{0.13}N_{0.87}系化合物層を成長したが、数nm程度のアンドープAlGa_{0.13}N_{0.87}系化合物層を

成長することにより、活性層15の下側にピット発生層を形成して活性層15にできたピットを埋め込みながら、p形層とn形層との接触によるリークを防止することもできる。

[0026] 半導体積層部17上には、たとえばZnOなどからなり、p形半導体層16とオーミックコンタクトをとることができる透光性導電層18が $0.01\sim 0.5\mu\text{m}$ 程度設けられている。この透光性導電層18は、ZnOに限定されるものではなく、ITOや、NiとAuとの $2\sim 100\text{nm}$ 程度の薄い合金層でも、光を透過させながら、電流をチップ全体に拡散することができる。この半導体積層部17の一部がエッチングにより除去されてn形層14が露出され、さらにそのn形層14の露出部の近傍で間隔dだけ離間してエッチングにより分離溝17aが形成されている。この分離溝17aを、n形層14の露出部から形成しないで、n形層14の露出部から間隔dだけ離間して形成する理由は、分離溝17aとn形層14の露出部の幅が大きくなり、分離溝17a分部での配線膜3の段差が大きくなるのを防止するためであるが、本発明では、この間隔dを設けることは必須ではない。

[0027] 間隔dを設ける場合、この離間する部分は発光領域(長さL1の部分)としては寄与せずダミー領域5となり、後述するように熱放散部、配線などの形成スペースなどとすることができ、目的に応じて間隔dは $1\sim 50\mu\text{m}$ 程度の範囲内で設定される。この分離溝17aは、ドライエッチングなどにより形成されるが、電氣的に分離できる範囲で、できるだけ狭い幅wで形成され、 $0.6\sim 5\mu\text{m}$ 程度、たとえば $1\mu\text{m}$ 程度(深さは $5\mu\text{m}$ 程度)に形成される。

[0028] そして、透光性導電層18上の一部に、TiとAuとの積層構造により、p側電極(上部電極)19が形成され、半導体積層部17の一部がエッチングにより除去されて露出するn形層14にオーミックコンタクト用のn側電極(下部電極)20が、Ti-Al合金などにより形成されている。図3に示される例では、配線膜3の段差をできるだけなくするため、この下部電極20が、 $0.4\sim 0.6\mu\text{m}$ 程度の厚さに形成され、上部電極19とほぼ同程度の高さになるように形成されている。しかし、上部電極19とほぼ同じ高さにならなくても、配線膜3は真空蒸着などにより下部電極20上に堆積されるため、それ程段差は形成されず、通常の高さのままでよい。しかし、下部電極20の厚さが上部電極19の厚さより厚く形成されれば配線膜の信頼性が向上し、上部電極19と同程度の高さになればより好ましい。

- [0029] そして、この上部電極19および下部電極20の表面が露出するように半導体積層部17の露出する表面および分離溝17a内に、たとえば SiO_2 などからなる絶縁膜21が設けられている。その結果、分離溝17aで区切られた発光部1が基板11上に複数個形成されている。このn形層14の露出部および分離溝17aの形成を前述の図1または図2に示されるようにパターンニングをし、図1または図2に示されるように配線膜3を形成することにより、発光部1が直並列に接続され、インダクタを内蔵した半導体発光装置が得られる。この配線膜3は、AuまたはAlなどの金属膜を真空蒸着またはスパッタリングなどにより $0.3 \sim 1 \mu\text{m}$ 程度の厚さに形成されている。
- [0030] つぎに、図3に示される構造の半導体発光装置の製法について説明をする。有機金属化学気相成長法(MOCVD法)により、キャリアガスの H_2 と共にトリメチルガリウム(TMg)、アンモニア(NH_3)、トリメチルアルミニウム(TMA)、トリメチルインジウム(TMIn)などの反応ガスおよびn形にする場合のドーパントガスとしての SiH_4 、p形にする場合のドーパントガスとしてのシクロペンタジエニルマグネシウム(Cp_2Mg)またはジメチル亜鉛(DMZn)などの必要なガスを供給して順次成長する。
- [0031] まず、たとえばサファイアからなる基板11上に、たとえば $400 \sim 600^\circ\text{C}$ 程度の低温で、GaN層からなる低温バッファ層12を $0.005 \sim 0.1 \mu\text{m}$ 程度成膜した後、温度を $600 \sim 1200^\circ\text{C}$ 程度の高温に上げて、アンドープのGaNからなる半絶縁性の高温バッファ層13を $1 \sim 3 \mu\text{m}$ 程度、Siをドーパしたn形GaNおよびAlGaN系化合物半導体からなるn形層14を $1 \sim 5 \mu\text{m}$ 程度成膜する。
- [0032] つぎに、成長温度を $400 \sim 600^\circ\text{C}$ の低温に下げて、たとえば $1 \sim 3\text{nm}$ の $\text{In}_{0.13}\text{Ga}_{0.87}\text{N}$ からなるウェル層と $10 \sim 20\text{nm}$ のGaNからなるバリア層とが3～8ペア積層される多重量子井戸(MQW)構造の活性層6を $0.05 \sim 0.3 \mu\text{m}$ 程度成膜する。
- [0033] ついで、成長装置内の温度を $600 \sim 1200^\circ\text{C}$ 程度に上げ、p形のAlGaN系化合物半導体層およびGaNからなるp形層16を合せて $0.2 \sim 1 \mu\text{m}$ 程度積層する。
- [0034] その後、表面に Si_3N_4 などの保護膜を設けてp形ドーパントの活性化のため、 $400 \sim 800^\circ\text{C}$ 程度で $10 \sim 60$ 分程度のアニールを行い、たとえばZnO層をMBE、スパッタ、真空蒸着、PLD、イオンプレーティングなどの方法により $0.01 \sim 0.5 \mu\text{m}$ 程度成膜することにより透光性導電層18を形成する。ついで、n側電極20を形成するため、n

形層14が露出するように、積層された半導体積層部17の一部を塩素ガスなどによる反応性イオンエッチングによりエッチングする。さらに引き続き、n形層14を露出させた近傍で、発光部1間を電氣的に分離するため、n形層14の露出部と離間して半導体積層部17を1 μ m程度の幅wで、同様にドライエッチングにより半導体積層部17の高温バッファ層13に至るまでエッチングする。n形層14の露出部と分離溝17aとの間隔dは、たとえば1 μ m程度になるように形成される。なお、n形層14を露出させるエッチングや分離溝14aの形成は、前述の図1または図2のように形成するパターンに応じて必要な領域に行われる。

[0035] つぎに、露出したn形層14の表面にTiとAlを、それぞれ0.1 μ m程度と、0.3 μ m程度、スパッタリングまたは真空蒸着により連続して付着し、RTA加熱により600°C程度で5秒間の熱処理をすることにより合金化して、n側電極20を形成する。なお、n側電極はリフトオフ法により形成すれば、マスクを除去することにより所定の形状のn側電極を形成することができる。その後、p側電極19のために透光性導電層18上にTiとAuをそれぞれ0.1 μ mと0.3 μ m程度ずつ真空蒸着することにより、p側電極19を形成する。その後、全面にSiO₂などの絶縁膜21を形成し、p側電極19およびn側電極20の表面が露出するように絶縁膜21の一部をエッチング除去する。そして、露出するp側電極19およびn側電極20を接続する部分のみ開口したレジスト膜を設けてAu膜またはAl膜などを真空蒸着などにより設けてからレジスト膜を除去するリフトオフ法などにより所望の配線膜3を形成し、複数個の発光部1からなる発光部群の組合せごとにウェハからチップ化することにより、図1または図2に示される半導体発光装置のチップが得られる。なお、配線膜3を形成する際に、図1または図2に示されるように、配線膜3と同じ材料で同時に外部と接続用の電極パッド4(4a、4b)を形成する。

[0036] 図3に示される例によれば、n側電極20を形成するためのn形層14の露出部と、発光部1間を分離するための分離溝17aとが、近傍であっても(目的に応じてダミー領域5の幅を広くすることができる)別の部分に形成されており、さらにn側電極20が高く形成されているため、隣接する発光部1間のn側電極20とp側電極19とを接続する配線膜3は、分離溝17aを介して形成されていても、大きな段差を経て接続する必要

がない。すなわち、分離溝17aの深さは、3～6 μ m程度あるが、その幅は0.6～5 μ m程度、たとえば1 μ m程度と電气的分離が得られる程度の非常に狭い間隔であり、絶縁膜21が完全に埋め込まれていなくても、表面は殆ど塞がり、その表面に形成される配線膜3には、多少の凹みは生じても大きな段差は生じない。そのため、ステップカバレッジの問題は一切なく、非常に信頼性のある配線膜3を有する半導体発光装置が得られる。

[0037] 前述の例は、n形層14の露出部と、分離溝17aを異なる場所に形成することにより、分離溝17aを挟んだ半導体層の表面を実質的に同一面になるようにしたが、n形層14を露出させた露出部と連続して分離溝17aが形成されていても、傾斜面を有するダミー領域(中間領域)を設けることにより、断線の問題を防止することができる。その例が、図4に同様の断面説明図で示されている。

[0038] 図4において、半導体積層部17は図3に示される例と同じであるので、同じ部分には同じ符号を付してその説明を省略する。この例では、分離溝17aが半導体積層部17の表面から形成されるのではなく、n形層14の露出面からさらに高温バフファ層13に至るように分離溝17aが形成されている。ただし、分離溝17aを挟んでn側電極20を形成する側と反対側にもn形層14の露出部が形成され、そのn形層14の露出部から半導体積層部17上の透光性導電層18の表面に達する傾斜面を有するダミー領域5が形成されていることに特徴がある。

[0039] このダミー領域5は、1つの発光部1aとその隣の発光部1bとの間に形成されており、その幅L2は、10～50 μ m程度に形成される。なお、このときの発光部1の幅L1は、60 μ m程度である。また、このダミー領域5は、図4に示されるように、n形層14の露出部から半導体積層部17の表面に至る傾斜面17cが形成されている。図4には模式的に構造図が示されているだけで、寸法的には正確な図になっていないが、透光性導電層18の表面とn形層14との段差は、前述のように、0.5～1 μ m程度で、n形層14の露出面から、分離溝17aの底までの寸法は3～6 μ m程度ある。しかし、この分離溝17aの幅wは、前述のように、1 μ m程度であり、少なくとも分離溝17aの表面は、少々窪みはできても殆ど絶縁膜21により埋められている。したがって、このダミー領域5のn形層14の露出面を経て配線膜3を形成すれば、殆どステップカバレッジの

問題をなくすることができるが、図4に示される例では、このダミー領域5に傾斜面17cが形成されている。これにより、絶縁膜21および配線膜3は緩やかな勾配になり、より一層配線膜3の信頼性を向上させることができる。

[0040] このような傾斜面17cを形成するには、たとえば傾斜面を形成する場所以外のところをレジスト膜などによりマスクし、基板11を斜めに傾けてドライエッチングなどによりエッチングすることにより、図4に示されるような傾斜面17cを形成することができる。その後は、前述の図3に示される例と同様に、p側およびn側の電極19、20を形成し、その電極表面が露出するように絶縁膜21を形成し、配線膜3を形成することにより、図4に示される構造の半導体発光装置を得ることができる。

[0041] このダミー領域5が形成されることにより、前述のような傾斜面17cを形成することができる他に、ダミー領域5自身は発光には寄与しないが、隣接する発光部1で発光した光が半導体層を伝ってこのダミー領域5の表面や側面から光を放射させることができ、発光部1が連続して形成される場合よりも、その発光効率(入力に対する出力)が向上する。また、発光部1が連続して形成されていると、通電により発熱した熱が逃げにくくて、結局は発光効率が低下したり、信頼性の低下を来す恐れがあるが、このような発光させないダミー領域5が形成されることにより、発熱しないで熱放散をしやすいため、信頼性の面からも好ましい。さらに、前述の図2に示されるように、横側に並ぶ2つの発光部1を配線膜3で連結する場合、配線膜3の形成場所が必要となるが、このダミー領域5に配線膜3を形成することができるし、後述するインダクタやキャパシタや抵抗(直列抵抗が100Vに適合させるのに用いる場合がある)などの付属部品を形成するスペースとして利用することができる。また、自由に配線膜を形成するスペースがあるため、発光部1自身の構造を四角形状ではなく円形形状(上面図の形状)など、光の取出し構造を考慮した所望の形状にしやすいというメリットもある。すなわち、配線膜の断線防止のみならず、種々のメリットが付随する。このダミー領域5の利用は、図3の例でも同じである。

[0042] 図4に示される例では、このダミー領域5と半導体積層部17の高い側で隣接する発光部1とのあいだにも、その表面から高温バッファ層13に至る第2の分離溝17bが形成されている。この第2の分離溝17bも、半導体積層部表面がほぼ同じ面の場所に

形成されており、しかも前述と同様の電氣的に分離し得る範囲で、できるだけ狭い間隔、すなわち $1\mu\text{m}$ 程度の幅で形成されている。そのため、この第2の分離溝17b上に絶縁膜21を介して配線膜3が形成されても、断線などの問題は生じない。この第2の分離溝17bは無くても構わないが、第2の分離溝17bが設けられることにより、エッチングのバラツキにより分離溝17aが完全に高温バフファ層13に達していない場合が生じても、隣接する発光部1間の電氣的分離を確実にすることができ、その信頼性を向上させることができる。

[0043] 図5は、配線膜3を形成する構造の他の例を示す図である。すなわち、この例では、各発光部1に分離するための分離溝17aを半導体層の表面が実質的に同一な部分に形成するのではなく、n形層14の露出面から引き続きその一部で分離溝17aを形成したものである。このような場合でも、分離溝17a内に、たとえばクラリアント・ジャパン株式会社の商品名spinfil 130のように、スピコートして 200°C 10分、 400°C 10分の硬化処理をすることにより 400°C 程度の高温に耐え、透明な絶縁性を有する絶縁膜を形成すれば、分離溝などの凹部を埋めることができ、n形層14の露出面から上部電極19層に直接配線膜3を形成しても、それ程段差が問題になることはなく、本発明の半導体発光装置を得ることができる。このように、分離溝17aによる段差の問題を解消できれば、分離溝17aを挟む半導体層の表面が実質的に同一面であることは、必ずしも必須ではない。なお、分離溝17aの位置と、配線膜3の構造以外の半導体積層部17の構造は図3または4に示される例と同じで、同じ部分には同じ符号を付してその説明を省略する。

[0044] 図6は、本発明による半導体発光装置の他の実施形態を示す図である。すなわち、この例は隣接する発光部1の間にインダクタ8が形成された例である。すなわち、たとえば前述の図4に示されるダミー領域5表面のスペースを利用して、配線膜3により渦巻きを形成した例である。このような渦巻きが形成されることにより、インダクタンスが $1\sim 10\text{nH}$ 程度に形成され、サージが入力しても減衰させる作用をする。この発光部1間に形成するインダクタ8は、電極パッドに近い部分に形成することが好ましく、数個程度のインダクタを形成すれば通常のサージを減衰させることができるため、全ての発光部間に設ける必要はない。なお、渦巻きの中心の端部は、図示しない絶縁膜を

介して設けられる配線膜により一方の発光部と接続される。

- [0045] 図7は、本発明の半導体発光装置のさらに他の例を示す図で、発光部群1GA、1GB…が、一対の電極パッド4a、4b間に少なくとも2組並列に接続される場合、その少なくとも2組の並列に接続される発光部群1GA、1GBの接続部1dと一対の電極パッドの一方4aとの間にインダクタ8が接続されている。このインダクタ8は、電極パッド4aの近傍のスペースに、図6に示される例と同様に配線膜3(巻き数は図6の場合より多くする)により形成することができる。その結果、少ないインダクタで、多くの発光部をサージから保護することができる。なお、図7では、一方の電極パッド4a側にのみインダクタ8が接続されているが、他方の電極パッド8b側にも接続されることが好ましい。交流駆動で、半分(半波)は電極パッド4b側から電流が流れるため、その場合でも電流の初期の状態で減衰させることができるからである。

産業上の利用可能性

- [0046] 商用交流電源を利用した蛍光灯に代る一般的な照明装置、信号機など、各種の照明装置に利用することができる。

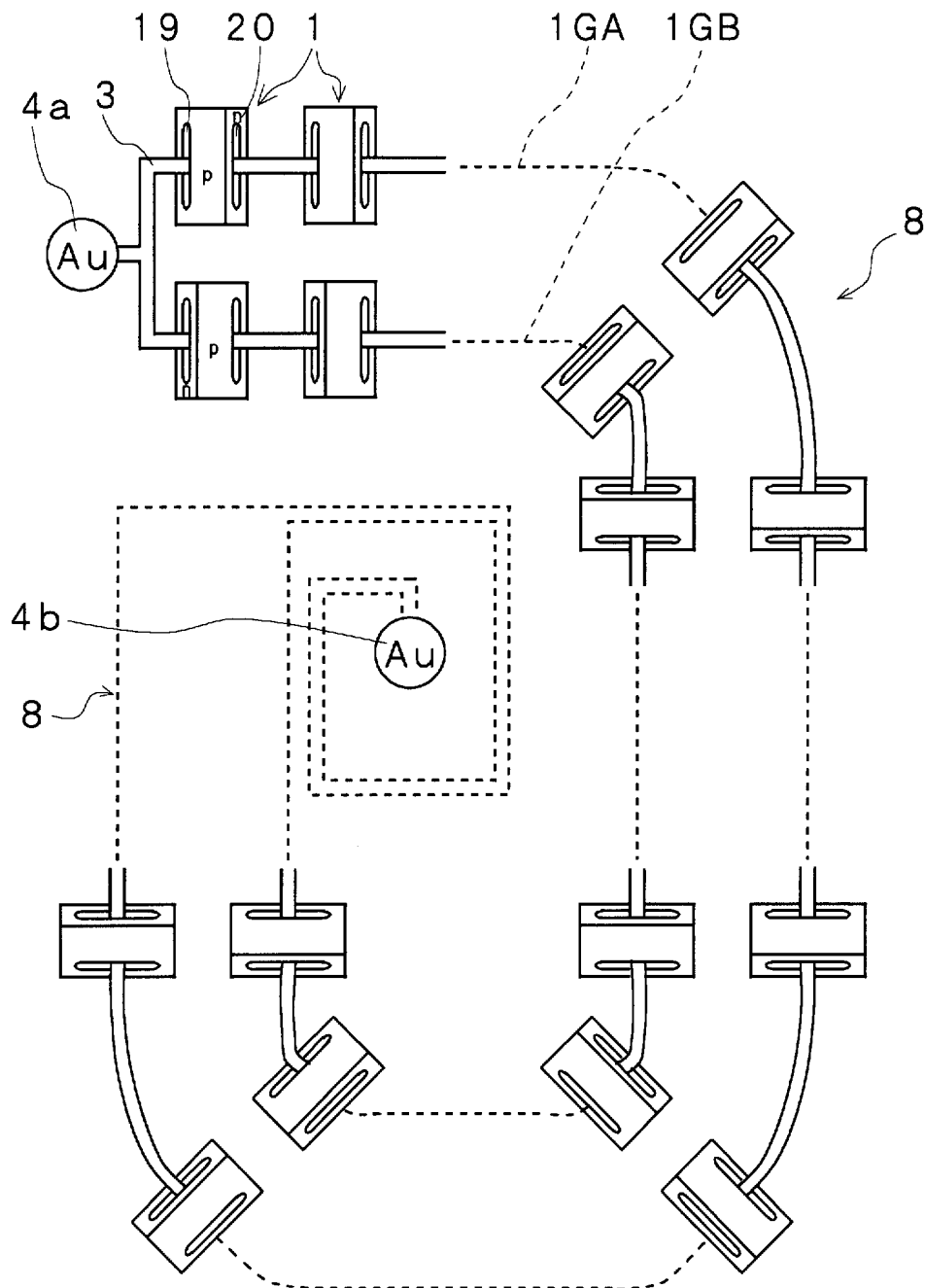
請求の範囲

- [1] 基板と、該基板上に発光層を形成するように半導体層を積層して半導体積層部が形成され、該半導体積層部が複数個に電氣的に分離されると共に、それぞれに一对の電極が設けられる複数個の発光部と、前記複数個の発光部を、それぞれ直列および／または並列に接続するために前記電極に接続される配線膜とを有し、前記直列および／または並列に接続される複数の発光部のうち、外部電源と接続される一对の電極パッド間に直列に接続される前記複数個の発光部と直列に、サージを吸収するインダクタが形成されてなる半導体発光装置。
- [2] 前記インダクタが、前記直列に接続される複数個の発光部を渦巻き状に配列することにより形成されてなる請求項1記載の半導体発光装置。
- [3] 前記直列に接続される複数個の発光部の少なくとも2組が、極性を逆方向にして並列に接続されてなる請求項2記載の半導体発光装置。
- [4] 前記直列に接続される複数個の発光部が、2個の発光部が極性を逆方向にして並列に接続される単位を複数個直列に接続することにより形成されてなる請求項2記載の半導体発光装置。
- [5] 前記インダクタが、前記直列に接続される複数個の発光部のうち、少なくとも2個の発光部間または1つの発光部と電極パッド間に前記配線膜により形成されてなる請求項1記載の半導体発光装置。
- [6] 前記直列に接続される複数個の発光部が、2個の発光部が極性を逆方向にして並列に接続される単位を複数個直列に接続することにより形成されてなる請求項5記載の半導体発光装置。
- [7] 前記複数個の発光部を形成するための電氣的分離が、前記半導体積層部に形成される分離溝および該分離溝内に埋め込まれる絶縁膜により形成され、該分離溝と該分離溝の一方の発光部との間に発光部に寄与しない半導体積層部からなるダミー領域が形成され、該ダミー領域上に前記インダクタが形成されてなる請求項5記載の半導体発光装置。
- [8] 前記ダミー領域上に形成される前記インダクタを形成する配線膜が、AuまたはAlからなり、0.3～1 μm の厚さに形成されてなる請求項7記載の半導体発光装置。

- [9] 前記直列に接続される複数個の発光部の群れが少なくとも2組並列に前記一対の電極パッド間に接続され、該少なくとも2組の並列に接続される発光部群の接続部と前記一対の電極パッドの一方との間に前記インダクタが接続されてなる請求項1記載の半導体発光装置。
- [10] 前記直列に接続される複数個の発光部の群れが、該群れごとに極性を逆方向にして並列に接続され、前記一対の電極パッドの両側に前記インダクタが接続されてなる請求項9記載の半導体発光装置。
- [11] 前記半導体積層部が窒化物半導体からなり、該半導体積層部の少なくとも発光面側に、前記発光層で発光する光の波長を変換する発光色変換部材が設けられることにより、白色光を発光するように形成されてなる請求項1記載の半導体発光装置。

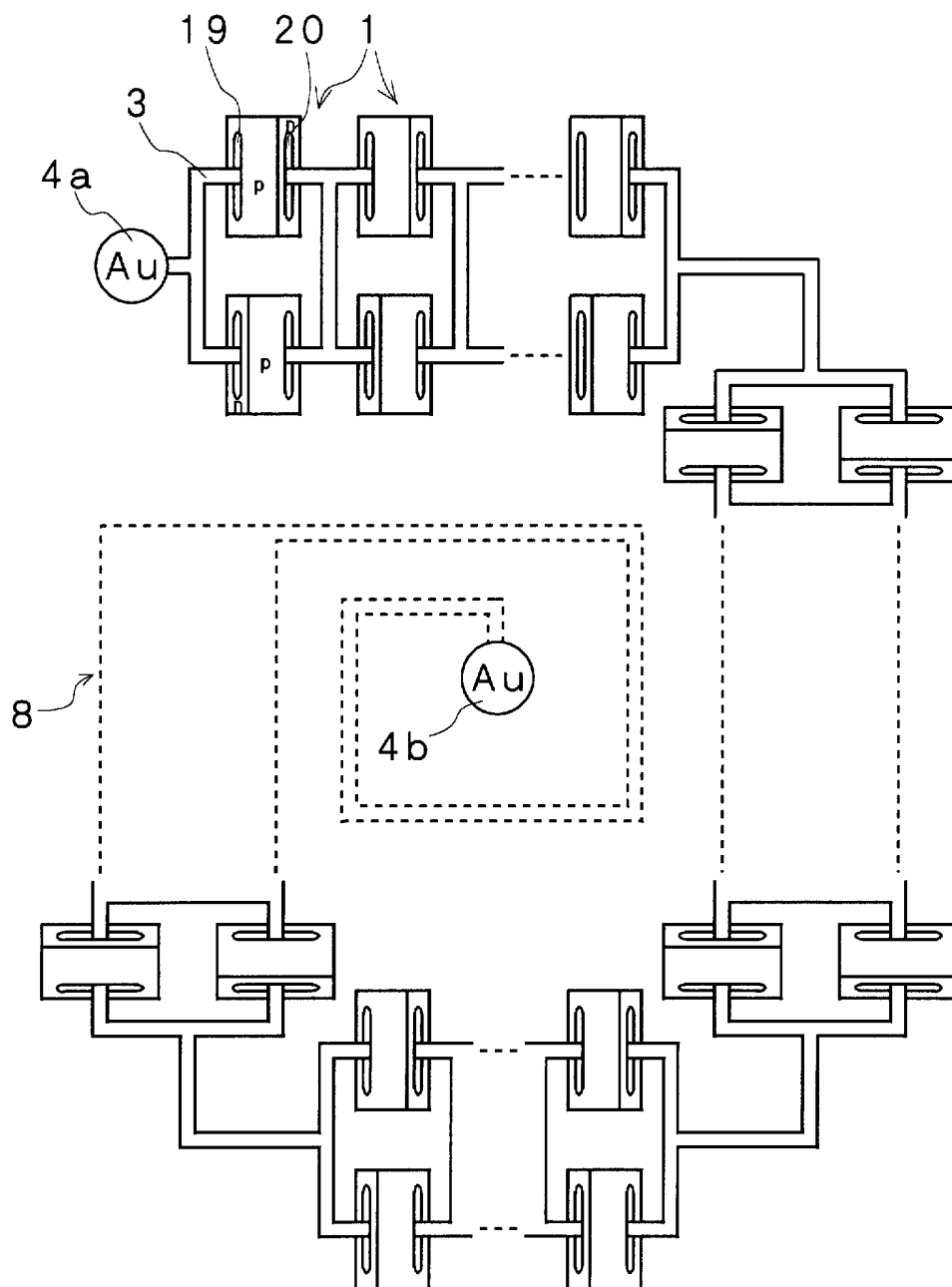
[図1]

FIG. 1



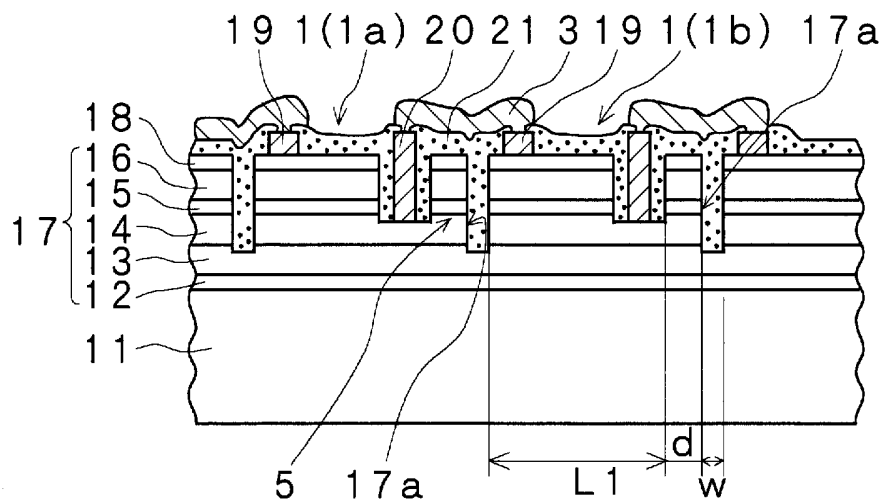
[図2]

FIG. 2



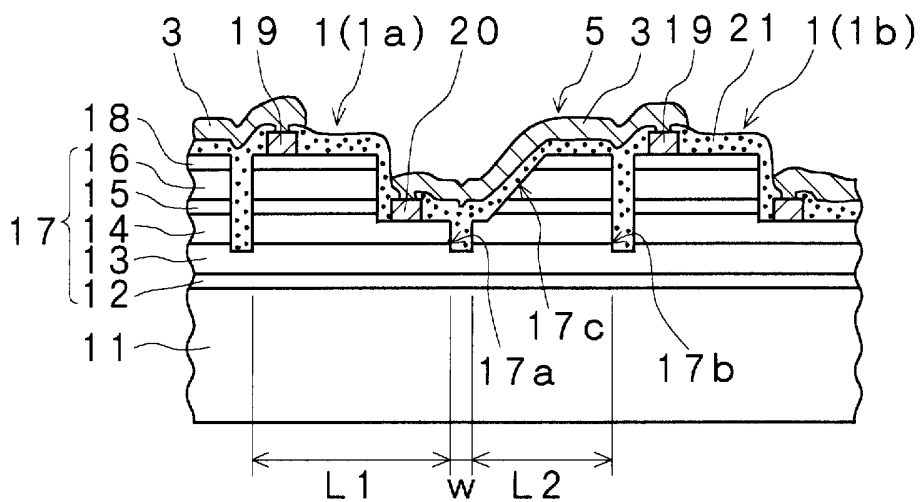
[図3]

FIG. 3



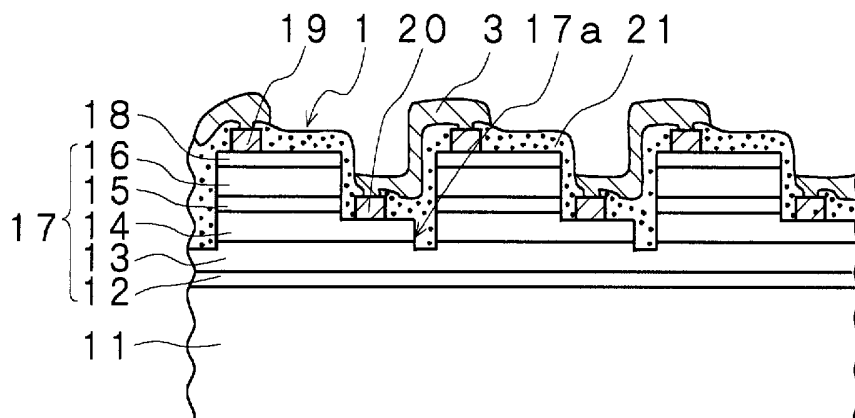
[図4]

FIG. 4



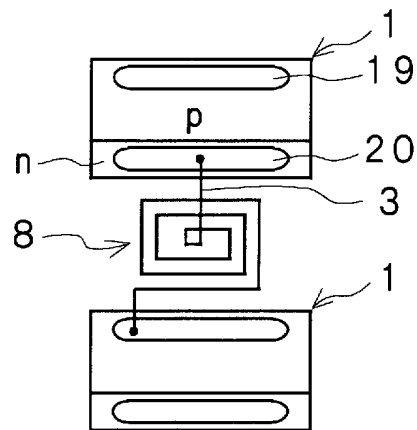
[図5]

FIG. 5



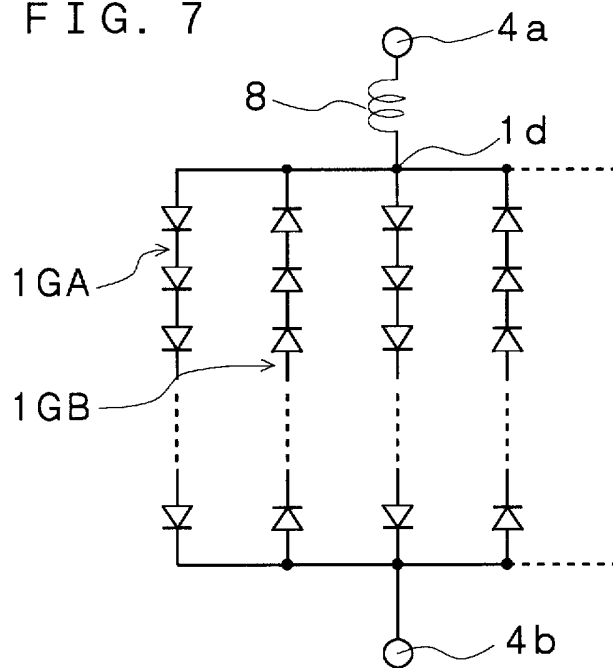
[図6]

FIG. 6



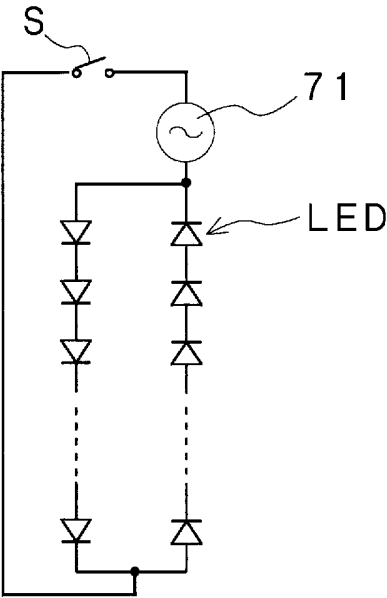
[図7]

FIG. 7



[図8]

F I G . 8



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/016751

A. CLASSIFICATION OF SUBJECT MATTER

H01L33/00 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/00 (2006.01), **H01S5/00** (2006.01) - **5/50** (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-359402 A (LumiLeds Lighting U.S., LLC), 13 December, 2002 (13.12.02), Par. Nos. [0003], [0008] to [0013], [0018]; Figs. 7A to 9B, 15 & US 6547249 B2 & US 2002/0139987 A1 & DE 10213464 A1	1-6, 9-11
Y	JP 6-29091 A (Kabushiki Kaisha Matsumura Denki Seisakusho), 04 February, 1994 (04.02.94), Par. No. [0002] (Family: none)	1-6, 9-11
Y	JP 2001-8386 A (Rohm Co., Ltd.), 12 January, 2001 (12.01.01), Par. No. [0008] (Family: none)	1-6, 9-11

☒ Further documents are listed in the continuation of Box C.
 ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
21 October, 2005 (21.10.05)Date of mailing of the international search report
01 November, 2005 (01.11.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/016751

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 02/089222 A1 (Moriyama Sangyo Kabushiki Kaisha), 07 November, 2002 (07.11.02), Page 96, line 19 to page 97, line 2; Fig. 76 (Family: none)	2-6
Y	JP 2004-6582 B1 (Shiro SAKAI), 08 January, 2004 (08.01.04), Par. Nos. [0022], [0027]; Figs. 2, 5 & WO 2004/023568 A1 & EP 1553641 A1	3-4, 6, 10
A	JP 8-172242 A (Toshiba Electronic Engineering Corp.), 02 July, 1996 (02.07.96), Claim 3; Fig. 1 & EP 0717477 B1 & US 5683937 A	7-8

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ **H01L33/00** (2006.01)

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ **H01L33/00** (2006.01), **H01S5/00** (2006.01) - **5/50** (2006.01)

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-359402 A (ルミレッズ ライティング ユーエス リミテッドライアビリティ カンパニー) 2002.12.13, 【0003】、【0008】 - 【0013】、【0018】、図 7A-図 9B、図 15 & US 6547249 B2 & US 2002/0139987 A1 & DE 10213464 A1	1-6, 9-11
Y	JP 6-29091 A (株式会社松村電機製作所) 1994.02.04, 【0002】 (ファミリーなし)	1-6, 9-11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

21.10.2005

国際調査報告の発送日

01.11.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

門田 かづよ

電話番号 03-3581-1101 内線 3255

2K

9512

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-8386 A (ローム株式会社) 2001. 01. 12, 【0008】 (ファミリーなし)	1-6, 9-11
Y	WO 02/089222 A1 (森山産業株式会社) 2002. 11. 07, 第 96 頁第 19 行-第 97 頁第 2 行, Fig. 76 (ファミリーなし)	2-6
Y	JP 2004-6582 B1 (酒井士郎) 2004. 01. 08, 【0022】 , 【0027】 , 図 2, 図 5 & WO 2004/023568 A1 & EP 1553641 A1	3-4, 6, 10
A	JP 8-172242 A (東芝電子エンジニアリング株式会社) 1996. 07. 02, 請求項 3, 図 1 & EP 0717477 B1 & US 5683937 A	7-8