



(12) 发明专利

(10) 授权公告号 CN 106647068 B

(45) 授权公告日 2020.11.06

(21) 申请号 201610969276.X

(22) 申请日 2016.10.28

(65) 同一申请的已公布的文献号
申请公布号 CN 106647068 A

(43) 申请公布日 2017.05.10

(30) 优先权数据
2015-214354 2015.10.30 JP

(73) 专利权人 株式会社日本显示器
地址 日本东京都

(72) 发明人 铃木乔之 阿部裕行

(74) 专利代理机构 北京市金杜律师事务所
11256
代理人 陈伟 闫剑平

(51) Int.Cl.

G02F 1/1345 (2006.01)

(56) 对比文件

CN 102782742 A, 2012.11.14

CN 102782742 A, 2012.11.14

US 2008266210 A1, 2008.10.30

US 2009189835 A1, 2009.07.30

CN 104898340 A, 2015.09.09

审查员 文洁

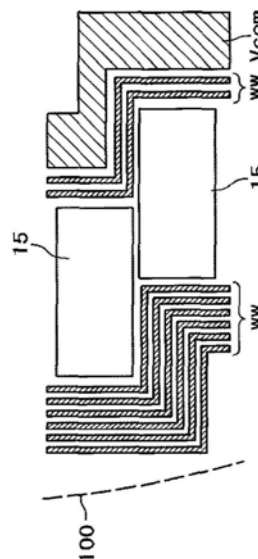
权利要求书1页 说明书6页 附图12页

(54) 发明名称

显示装置

(57) 摘要

本发明提供一种显示装置,其课题是实现在具有异形显示区域的显示装置中能够缩小边框区域的扫描线驱动电路的结构。显示装置具有显示区域不是矩形的异形显示区域,该显示装置的特征在于,沿着上述异形显示区域形成有扫描线驱动电路,上述扫描线驱动电路由包括被供给三相以上的时钟的时钟布线以及被供给电源的电源布线的总线布线组(WW)、和构成包含五个以上晶体管在内的移位寄存器的单位电路(15)构成,上述总线布线(WW)与上述单位电路(15)形成在不同的区域内,上述总线布线(WW)与上述单位电路(15)不交叉。



1. 一种显示装置,其具有形成有显示区域和扫描线驱动电路的基板,该显示装置的特征在于,

所述扫描线驱动电路由第一布线组、第二布线组和构成包含五个以上晶体管在内的移位寄存器的多个单位电路构成,其中,所述第一布线组包括被供给时钟的时钟布线以及被供给电源的第一电源布线,所述第二布线组包括被供给电源的第二电源布线,

所述多个单位电路形成在第一区域内,

所述第一区域在所述第一布线组与所述第二布线组之间与所述第一布线组以及所述第二布线组分别相邻配置,

所述单位电路与所述第一布线组以及所述第二布线组分别通过连接布线连接,

所述第一电源布线在所述第一布线组中配置在最接近所述多个单位电路的位置,

所述第二电源布线在所述第二布线组中配置在最接近所述多个单位电路的位置,

所述时钟布线设在所述第一电源布线与所述基板的端部之间,

所述第一电源布线设在所述时钟布线与所述第一区域之间。

2. 根据权利要求1所述的显示装置,其特征在于,

在所述第二布线组与所述显示区域之间形成有公共布线,

所述第二布线组具有将重置信号向所述多个单位电路供给的重置线,

所述重置线位于所述第二电源布线与所述公共布线之间。

3. 根据权利要求1或者2所述的显示装置,其特征在于,

所述多个单位电路利用同一布局来形成。

4. 根据权利要求2所述的显示装置,其特征在于,

在所述显示区域设有分别与所述多个单位电路连接的多条扫描线,

所述多条扫描线在第一方向上延伸,所述多个单位电路具有第一单位电路和第二单位电路,

所述第一单位电路和所述第二单位电路彼此在与所述第一方向正交的第二方向上相邻,

所述第一单位电路和所述第二单位电路彼此在所述第一方向上错开设置。

5. 根据权利要求4所述的显示装置,其特征在于,

所述显示装置具有显示区域不是矩形的异形显示区域。

6. 根据权利要求5所述的显示装置,其特征在于,

所述基板的外形不是矩形。

7. 根据权利要求6所述的显示装置,其特征在于,

所述显示装置是液晶显示装置。

显示装置

技术领域

[0001] 本发明涉及显示装置,尤其涉及显示区域及外形不是矩形的显示装置。

背景技术

[0002] 在显示装置之一的液晶显示装置中,配置有具有像素电极及薄膜晶体管(TFT)等且像素形成矩阵状的TFT基板、和与TFT基板相对的相对基板,并且,在TFT基板与相对基板之间夹持有液晶。然后,通过针对每个像素控制基于液晶分子的光的透射率而形成图像。液晶显示装置扁平且轻型,因此广泛应用于各种领域。

[0003] 在液晶显示装置中,显示区域或外形多为矩形的,但在应用于汽车的显示装置、和应用于各种游戏等的显示装置等中,也要求显示区域或装置的外形不是矩形的显示装置。在显示区域不是矩形的情况下,与矩形的情况相比,周边驱动电路的布局变得复杂。在专利文献1中,记载了一种即使在显示装置不是矩形的情况下,也通过重复配置同一移位寄存器而形成了扫描线驱动电路的结构。

[0004] 现有技术文献

[0005] 专利文献1:日本特开2008-292995号公报

[0006] 若显示区域不是矩形,则配置在显示装置周边的周边电路或布线的布局与显示区域为矩形的情况不同。另外,若显示装置不是矩形,则会产生显示区域为矩形时不会产生的问题。此后,将不是矩形的显示区域称为异形显示区域,将面板的外形不是矩形的显示面板称为异形显示面板。

[0007] 即使在异形显示面板的情况下,也多要求高分辨率。画面纵向的分辨率一般由扫描线的数量来决定,而画面横向的分辨率由影像信号线的数量来决定。扫描线驱动电路通过重复配置由移位寄存器构成的单位扫描线驱动电路来形成。

[0008] 最简单的移位寄存器能够由四个晶体管、VDD、VSS、和两个时钟(双相时钟)构成。然而,随着纵向的分辨率增加,追加具有附加功能的晶体管,另外,为了合理地布局电路,有时使用三相以上的时钟。

[0009] 另一方面,有将外形的尺寸保持固定而想增大显示区域的尺寸的要求,在这种情况下,需要缩小所谓边框的宽度。虽然扫描线驱动电路形成在显示区域的外侧,但若布线的数量或晶体管的数量变多,则难以设为窄边框。为了应对该问题,在通常的矩形画面的情况下,通过在布线与布线之间配置晶体管,而节约了布局面积。

[0010] 然而,在为异形显示面板的情况下,需要使布线沿着异形显示区域配置,因此,在画面为矩形的情况下缩窄边框的布局不一定能够在为异形面板的情况下也实现缩小边框。

发明内容

[0011] 本发明的课题在于,实现一种即使是在异形显示区域内扫描线的数量很多的情况下也能缩小边框的宽度的电路配置。

[0012] 本发明是克服上述课题的方案,主要的具体方式如下。

[0013] (1) 一种显示装置,其具有显示区域不是矩形的异形显示区域,该显示装置的特征在于,沿着上述异形显示区域形成有扫描线驱动电路,上述扫描线驱动电路由总线布线组和构成包含五个以上晶体管在内的移位寄存器的单位电路构成,其中,该总线布线组包括被供给三相以上的时钟的时钟布线以及被供给电源的电源布线,上述总线布线与上述单位电路形成在不同的区域内,上述总线布线与上述单位电路不交叉。

[0014] (2) 根据(1)所述的显示装置,其特征在于,上述时钟为四相。

[0015] (3) 根据(1)所述的显示装置,其特征在于,上述单位电路与上述总线布线组相邻地配置。

[0016] (4) 根据(1)所述的显示装置,其特征在于,上述总线布线组分为第一总线布线组和第二总线布线组,在上述第一总线布线组与上述第二总线布线组之间配置有上述单位电路。

[0017] (5) 根据(1)所述的显示装置,其特征在于,在形成有上述单位电路及上述总线布线组的区域与上述异形显示区域之间形成有公共布线。

[0018] (6) 根据(1)所述的显示装置,其特征在于,构成上述扫描线驱动电路的上述单位电路利用同一布局来形成。

[0019] (7) 根据(1)~(6)中任一项所述的显示装置,其特征在于,上述显示装置具有外形不是矩形的异形显示面板。

[0020] (8) 根据(1)~(6)中任一项所述的显示装置,其特征在于,上述显示装置是液晶显示装置。

附图说明

[0021] 图1是异形显示面板的例子。

[0022] 图2是在异形显示区域的周边部配置有扫描线驱动电路的例子。

[0023] 图3是扫描线驱动电路的单位电路的等效电路的例子。

[0024] 图4是扫描线驱动电路的结构例。

[0025] 图5是供给至扫描线驱动电路的时钟为四相的情况下的时间图的例子。

[0026] 图6是外形及显示区域为矩形的情况下的显示装置的俯视图。

[0027] 图7是显示区域为矩形的情况下的总线布线与单位电路的配置例。

[0028] 图8是不在异形显示面板中使用本发明的情况下的单位电路与总线布线的配置例。

[0029] 图9是基于本发明的单位电路与总线布线的配置例。

[0030] 图10是使用了本发明的情况下的总线布线与单位电路的布局的例子。

[0031] 图11是表示使用同一单位电路的情况下的总线布线与单位电路的关系的例子。

[0032] 图12是表示使用同一单位电路的情况下的总线布线与单位电路的关系的另一例子。

[0033] 图13是表示使用同一单位电路的情况下的总线布线与单位电路的关系的又一例子。

[0034] 图14是表示单位电路与总线布线的位置关系的例子。

[0035] 图15是表示单位电路与总线布线的位置关系的另一例子。

[0036] 图16是表示单位电路与总线布线的位置关系的又一例子。

[0037] 图17是异形显示面板的另一例子。

[0038] 图18是基于本发明的单位电路与总线布线的配置的另一例子。

[0039] 附图标记说明

[0040] 10扫描线驱动电路,11扫描线,15单位电路,20选择器,30IC驱动器,31影像信号线,50接触孔,100面板端部,150端子区域,WW总线布线组

具体实施方式

[0041] 以下,使用实施例对本发明进行具体说明。

[0042] 实施例1

[0043] 图1是异形显示面板的例子。在图1中,显示区域1000和外形均形成上下为直线且侧部为曲线的跑道状。图1是形成有TFT和扫描线、影像信号线的TFT基板侧的俯视图。图1中,在显示区域1000内,扫描线11在横向上延伸,影像信号线31在纵向上延伸,并在由扫描线11和影像信号线31包围而成的区域内形成有像素。

[0044] 图1中,在与显示区域1000相比的下侧配置有选择器20和IC驱动器30。在与IC驱动器30相比的外侧,存在用于与柔性布线基板连接的端子区域150。经由选择器20从IC驱动器30向显示区域1000的影像信号线31供给影像信号。影像信号线31存在与显示区域1000的横向的像素相当的量,但从IC驱动器30至选择器20的信号线的数量例如为影像信号线的数量的 $1/3$ 。此外,若将影像信号线的数量设为 N_d ,并将从IC驱动器30至选择器20为止的信号线的数量设为 N_v ,则 $N_d/N_v=n$,且 n 为2以上的整数。此外,选择器20是如下的单元:在影像信号线31的数量变多的情况下,削减连接IC驱动器30与影像信号线31的、所谓影像信号线引出布线的布线数量,从而节约布线面积。选择器20是集成了将从IC驱动器输出的信号分时间段地供给至影像信号线30的开关而成的部件,有时也称为RGB开关。本发明还能适用于不使用选择器的情况。

[0045] 在显示区域1000的两侧,存在用于向扫描线11供给扫描信号的扫描线驱动电路10。扫描线驱动电路10通过由移位寄存器构成的单位电路的组合而形成。单位电路形成在每条扫描线11上。扫描线驱动电路10沿着显示区域1000形成。

[0046] 图2是异形显示面板的情况下的单位电路15的配置例。图2的R、G、B分别表示红像素、绿像素、蓝像素。在由虚线包围而成的区域内配置有单位电路15。图2是图1的显示区域内的左下部分的端部的放大图。如图2所示,在将异形显示面板中的单位电路15配置在扫描线的延长线上的情况下,向单位电路15供给信号等的布线也配合着异形显示区域而弯曲。随着纵向的分辨率增加,构成单位电路的移位寄存器也变复杂,另外,扫描线驱动电路所需的时钟布线数量也变多。也就是说,虽然最简单的移位寄存器能够由四个晶体管、VDD、VSS、和两个时钟(双相时钟)构成,但随着扫描线的数量增大,会发生构成单位电路的晶体管的数量变成五个以上、且扫描线驱动电路中的时钟数量变成三相以上的情况。本发明在这种情况下,在为异形显示区域时提供将扫描线驱动电路所占据的面积设为最小的结构。在单位电路与显示区域之间,设有用于对像素分时间段地供给影像信号的选择器SEL、连接选择器SEL与影像信号线驱动电路的影像信号线引出线、和其他布线(在图2中,将这些布线统一用WG来显示)。

[0047] 图3是构成移位寄存器的单位电路的例子。对单位电路供给VDD、VSS、第一时钟GCK1、第二时钟GCK2、重置信号RES、来自前一级的信号GIN-1等。从单位电路的VOUT1向扫描线供给扫描信号,并从VOUT2向后一级的单位电路供给信号。VOUT1与VOUT2同步。VDD向晶体管T10、T11等供给规定的电压,将T10、T11设为导通(ON)状态,并将T10的端子之间及T11的端子之间保持为规定的电压。另外,具有在T10及T11中的一个端子变成高电压的情况下缓和与另一个端子之间的电压差的作用。VSS通常供给低电压(Low电压/接地电压)。

[0048] 在图3中,若向RES供给重置脉冲,则晶体管T8导通(ON),将该导通信号经由T11供给至T6,并将低电位VSS供给至VOUT1。另外,将该导通信号经由T11供给至T15,并将低电位VSS供给至VOUT2。

[0049] 在图3中,扫描信号与第一时钟同步地被供给至扫描线。若从前一级向GIN-1供给脉冲,则将晶体管T1、T5设为导通(ON)并将低电位VSS供给至VOUT1,另外,使T14导通(ON)并将低电位VSS供给至VOUT2。在此,即使端子GIN-1截止(OFF),图3中的端子Nd2也成为了相对于晶体管T5、T14保持导通(ON)状态的电位。

[0050] 该状态是GCK1中的第一时钟被供给至VOUT1及VOUT2的状态。也就是说,第一时钟的脉冲作为扫描信号而供给至VOUT1,同时从VOUT2供给至后一级的移位寄存器的单位电路。之后,若GCK2中的第二时钟有效(ON),则向节点Nd2供给VSS,将晶体管T5及T14设为截止(OFF),从而被供给第一脉冲的GCK1与VOUT1及VOUT2切断。

[0051] 若第二时钟有效(ON),则晶体管T3导通(ON),第二时钟的电位经由T11传递至节点Nd3,并将晶体管T6导通(ON),将VSS供给至VOUT1。同时,节点Nd3的电位使晶体管T15导通(ON),将VSS供给至VOUT2。每当第二时钟有效(ON)时,都继续向VOUT1及VOUT2供给VSS即低电位。

[0052] 图3中的各晶体管的作用如下。T1是传送来自前一级的信号的晶体管,晶体管T2是用于将晶体管T5的栅极固定的缓冲晶体管,T3是用于对节点Nd3进行充电的晶体管,晶体管T4是用于将栅极线的输出固定为低电平(Low)的晶体管,T5是向栅极线供给导通信号时的缓冲晶体管。T6是用于将非选择时的栅极线固定为低电平(Low)的晶体管,T7是通过来自前一级的信号(GIN-1)将节点Nd3固定为VSS的晶体管,T8是在输入了启动信号RES后,将节点Nd3重置为高电平(High)状态的晶体管,T9是用于将栅极线重置为低电平(Low)状态的缓冲晶体管。T10及T11是用于缓和端子之间的电压的晶体管,T14是用于在栅极信号为导通(ON)时传送向后一级的输出的缓冲晶体管,T15是用于在栅极信号为截止(OFF)时将VOUT2固定为低电平(Low)的晶体管。

[0053] 扫描线驱动电路是按照扫描线的数量重复配置以上说明了的单位电路而形成的。若扫描线的数量增多,则电路数量也增多,考虑到布局的便利性,将时钟设为三相以上,从中提取各电路单元所需的时钟。图4是时钟为四相的情况下的扫描线驱动电路的例子。

[0054] 在图4中,第一级的单位电路为VSRIN,第二级以下则重复配置VSR1。在图4中,RES信号作为启动脉冲被供给至VSRIN的GIN-1端子。向第二级以后的GIN-1供给前一级的VOUT2。在图4中,向VCK1、VCK2、VCK3、VCK4供给相位不同的时钟脉冲。

[0055] 图5是启动脉冲即RES和时钟脉冲VCK1、VCK2、VCK3、VCK4的时间图。图4中的单位电路与GCK1、GCK2相对应地使用了一对VCK1、VCK3或者一对VCK2、VCK4。

[0056] 若是由四个晶体管构成的简单的移位寄存器,则电路配置的面积不会成为很大问

题。然而,如用图3~图5所说明的那样,若成为高精度画面,则在扫描线驱动电路中晶体管的数量增大,另外,布线数量也增大。图6是通常的矩形的液晶显示面板的俯视图。图6中,在矩形的显示区域1000的两侧配置有扫描线驱动电路10,并在下侧配置有选择器20、IC驱动器30、端子区域150等。

[0057] 若是图6所示的矩形面板,则能够将向扫描线驱动电路10供给电源或信号的总线布线呈线性规律地进行布局,因此,如图7所示,通过在总线布线与总线布线之间配置晶体管等,能够防止扫描线驱动电路10占据的面积增大。此外,图7的虚线100表示面板端部。即,图7中,在总线布线与总线布线的间隙中配置有构成单位电路的晶体管等。然而,在为异形面板的情况下,由于是沿着异形显示区域配置扫描线驱动电路,所以无法在直线上配置扫描线驱动电路。

[0058] 像这样,如图8所示,总线布线的弯曲增多。在图8中的总线布线的弯曲部AA,难以在布线之间配置晶体管等。若单位电路15内存在区域AA,则单位电路15的空间变大,最终,作为整体,扫描线驱动电路占据的面积变大,且边框区域变大。此外,图8的虚线100表示面板端部。

[0059] 本发明是该问题的对策,图9是本发明的示意性电路图。在图9中,具有构成移位寄存器的五个以上晶体管的单位电路15集中配置在总线布线组WW与总线布线组WW之间。在图9中,配置在右侧的宽度很大的布线是供给通用电压Vcom的布线。此外,图9的虚线100表示面板端部。

[0060] 通过设为图9所示的配置,而将总线布线统一并设为面积最小的布局,另外,单位电路15能够配合配置有单位电路15的位置而设为最小面积的布局。而且,作为扫描线驱动电路整体,能够配合异形显示区域的形状而设为将必要面积缩到最小的布局。另外,通过设为图9所示的结构,能够通过重复配置大致相同的布局的单位电路15来构成扫描线驱动电路10。在此,大致相同的含义是指,在时钟为三相以上的情况下,因单位电路的位置不同所使用的时钟不同,因此为此所用的布线不同。

[0061] 图10是根据本发明来布局图3所示的单位电路的图。图10中的晶体管T1~T14与图3中的T1~T14对应。图10中,时钟布线为VCK1~VCK4这四条,但在单位电路中使用的是VCK2及VCK4,且VCK4与图3中的GCK1对应,VCK2与图3中的GCK2对应。在图10中,与T5连接的VOUT1连接扫描线。

[0062] 图10的特征是,构成单位电路的晶体管T1~T14集中配置在相同的区域内,向单位电路供给电源或时钟的总线布线隔着单位电路集中配置在其两侧。在图10中,时钟布线VCK1~VCK4及VDD集中配置在单位电路的左侧,VSS、RES、Vcom集中配置在单位电路的右侧。单位电路与总线布线通过连接布线CL连接。另外,相邻的单位电路通过连结布线CB而连接。还可以将这些布线设为单位电路的构成要件。通过这样配置,作为单位电路能够使用相同的结构。

[0063] 在图10中,图的右侧成为显示区域。也就是说,在单位电路及与其连接的总线布线组与显示区域之间,存在宽度很大的公共布线Vcom。另外,图10中的导电层311是与Vcom设置在不同层上的供给通用电压的导电层。此外,还可以将公共布线Vcom与导电层311一体形成。虽然有时在图10的公共布线Vcom或导电层与显示区域之间设置有影像信号引出线,但由于在扫描线驱动电路与影像信号引出线之间配置有VSS及Vcom,所以能够防止影像信

号与扫描线驱动电路的干扰。

[0064] 图11、12、13是与图1中的区域A、B、C对应的扫描线驱动电路中的总线布线W1~W6和单位电路15的布局例。图11~13中,在单位电路的左侧配置有包含四条时钟布线在内的六条总线布线(布线组)W1~W6。另外,在单位电路的右侧配置有宽度很大的Vcom。如图11~图13所示,总线布线W1~W6的布局因区域A、B、C而不同。然而,在以相同的两个时钟(对应W2及W4)使图11~图13的单位电路动作的情况下,仅改变接触孔50的配置,就能使用布局完全相同的单位电路15。另外,连接单位电路与总线布线的连接布线CL也能设为相同的布局。图11中,总线布线在第一方向即图中的左右方向上延伸,并在靠近单位电路处在第二方向即图中的上下方向上延伸。图12中,总线布线在第二方向上延伸。图13中,总线布线从图中的左侧起在第一方向上延伸,并向第二方向弯曲。在图11和图13中,一方的连接布线在总线布线弯曲处进行连接。也就是说,一条连接布线与总线布线之一在总线布线沿第一方向延伸并向第二方向延伸处连接。由此,即使使单位电路的布局共同化并使连接布线的布局共同化,也能使总线布线的排布最优化。此外,如图18所示,还能使单位电路与总线布线的在第一方向上的间隔像L1和L2那样不同。

[0065] 本发明的特征在于,将用于驱动扫描线驱动电路10的信号或者电源的总线布线集中配置,并将构成扫描线驱动电路的各单位电路的构成要素集中配置。图14~图16是被集中了的总线布线WW与单位电路15的配置的例子。图14是将总线布线WW集中成两个总线布线组,并在两个总线布线组WW之间配置有被集中了的单位电路15的例子。图15是将总线布线WW集中成一个总线布线组,并将其配置在被集中了的单位电路15左侧的例子。图16是将总线布线WW集中成一个总线布线组,并将其配置在被集中了的单位电路15右侧的例子。像这样,根据本发明,在异形显示面板中,能够配合着各种形状的异形显示区域容易地配置扫描线驱动电路10,并能缩小边框区域。

[0066] 以上,对图1所示的异形显示面板进行了说明,但本发明并不限于图1的形状,例如还能适用于图17所示的其他形状的异形显示面板。另外,本发明除了适用于液晶显示装置之外,还能适用于有机EL显示装置。

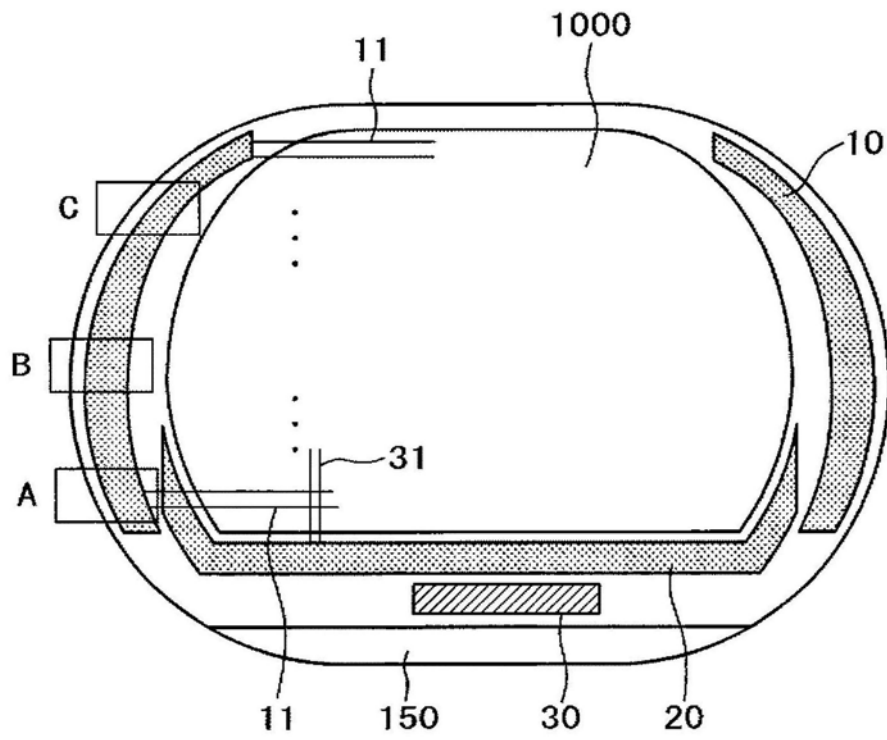


图1

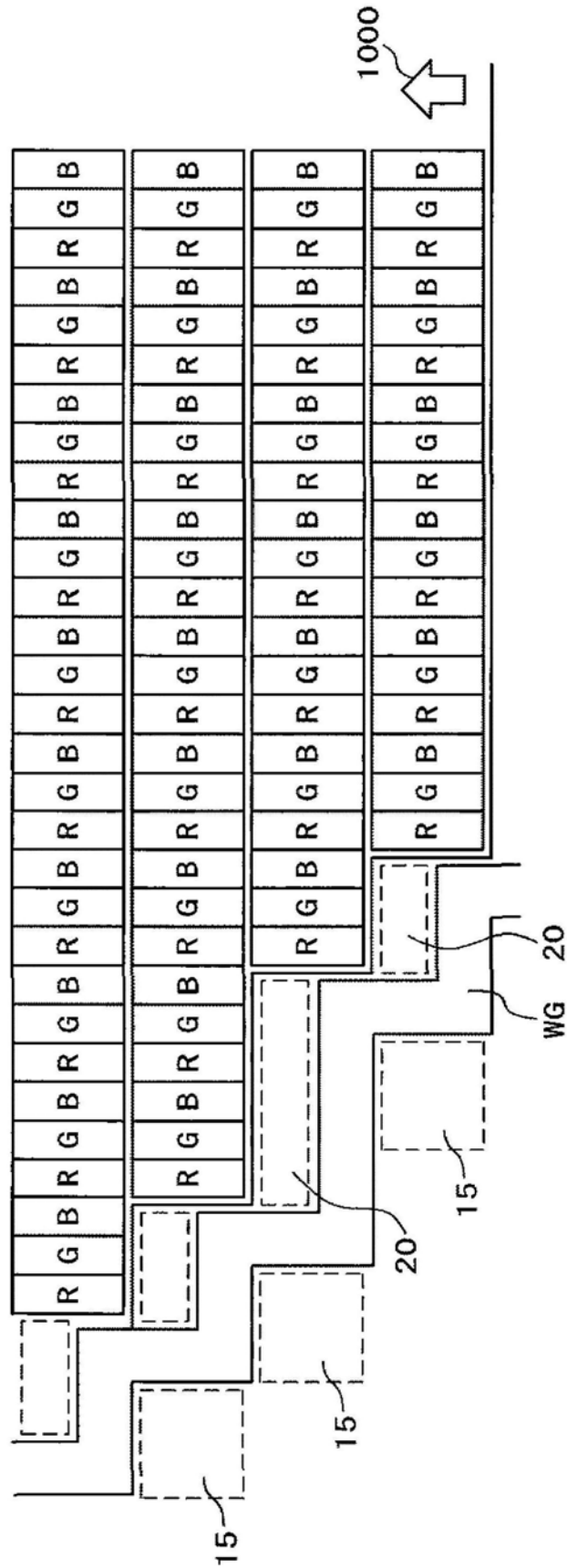


图2

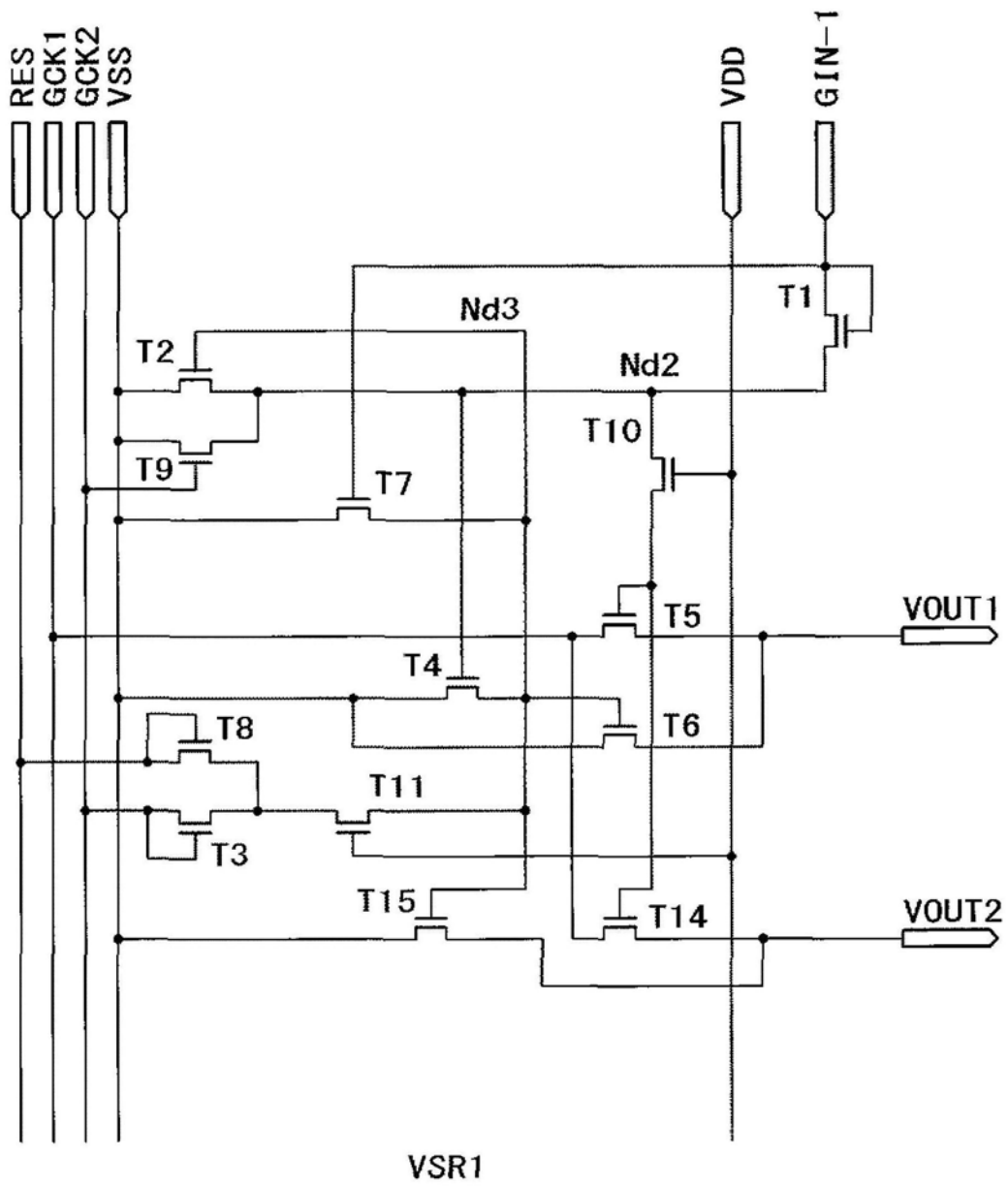


图3

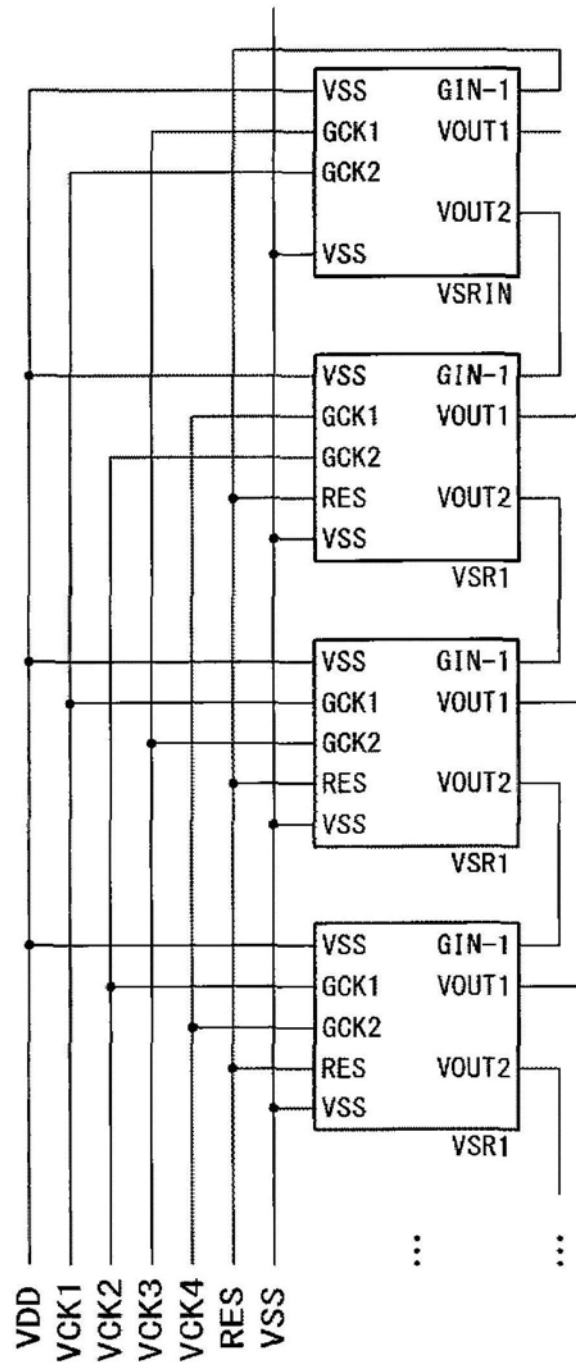


图4

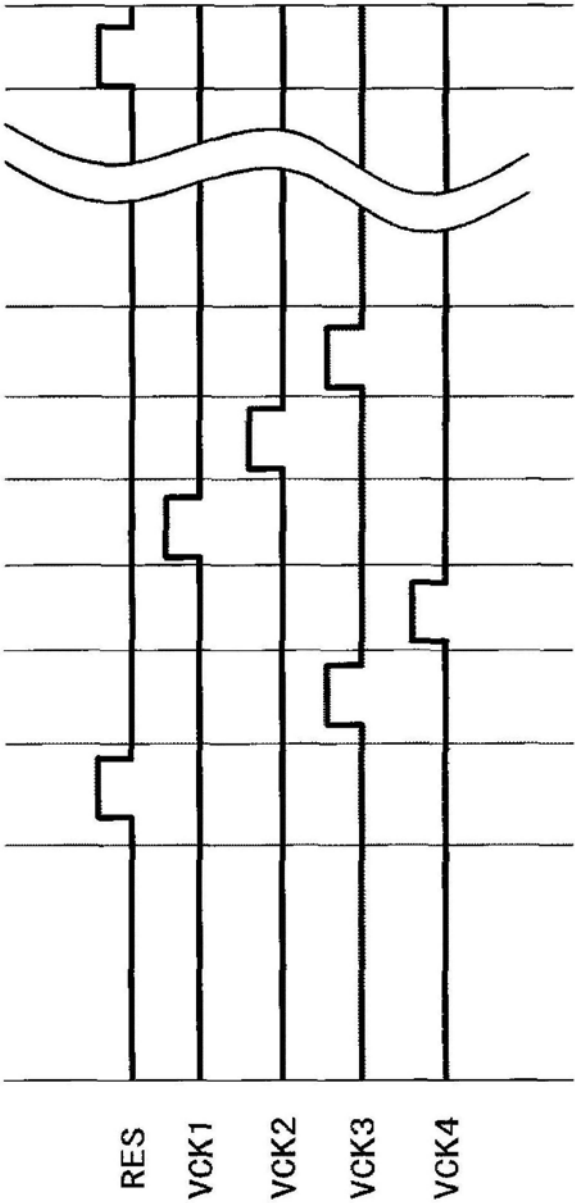


图5

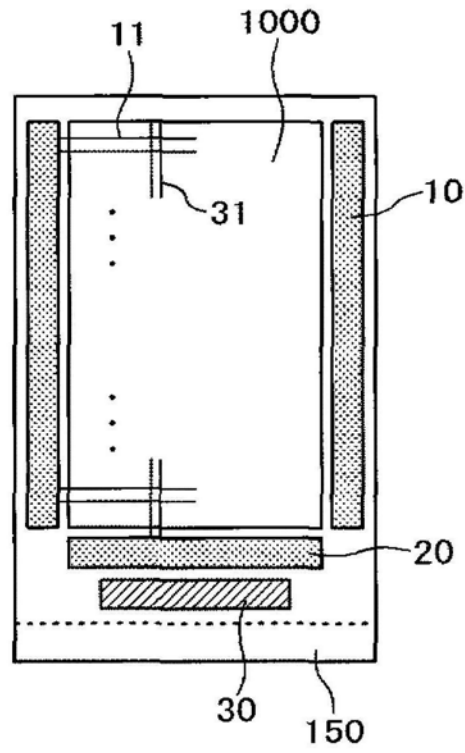


图6

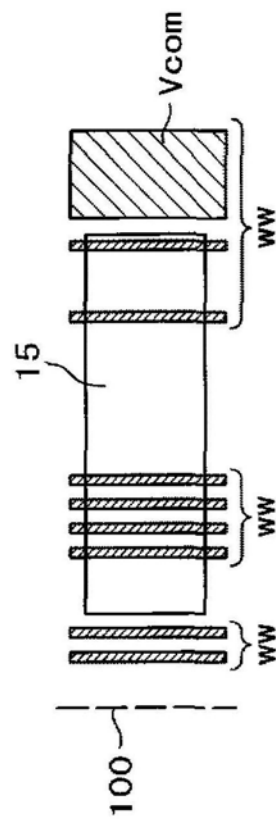


图7

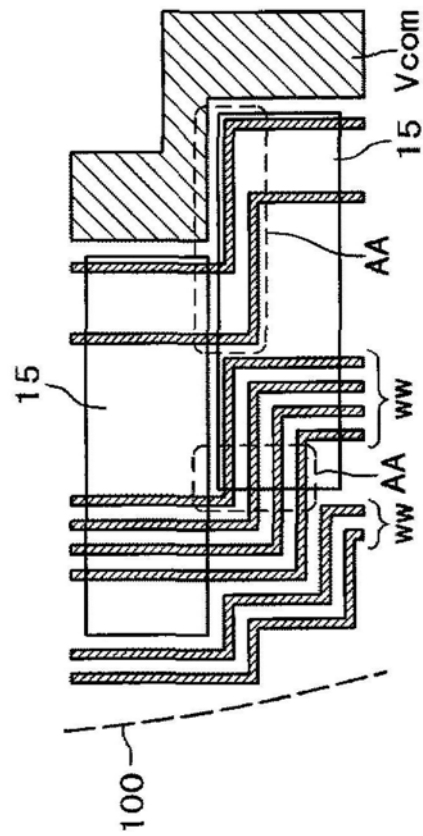


图8

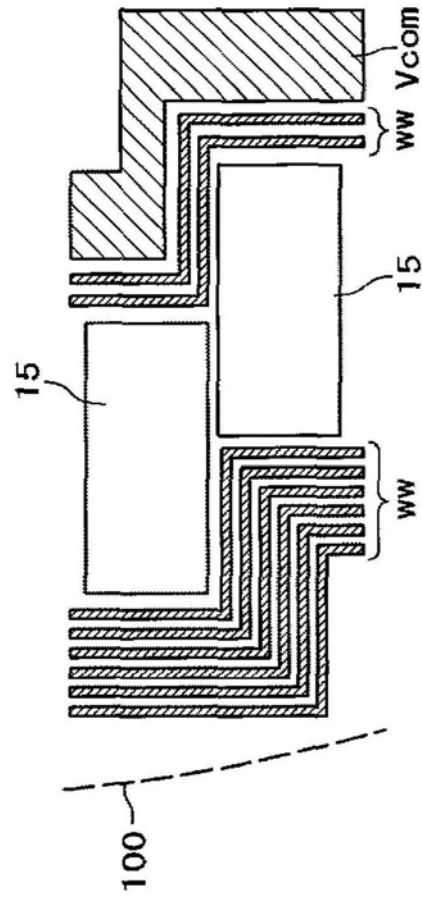


图9

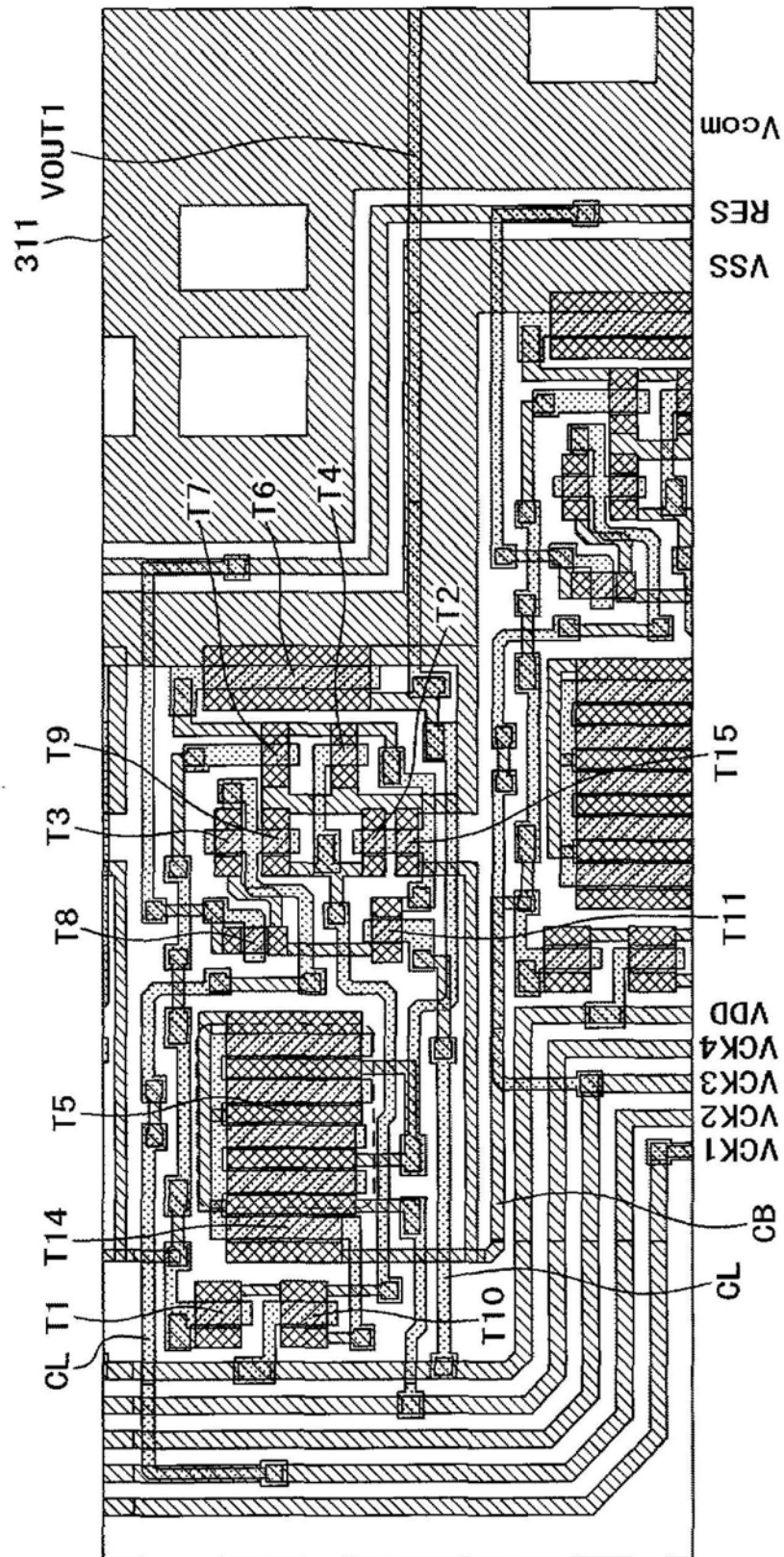


图10

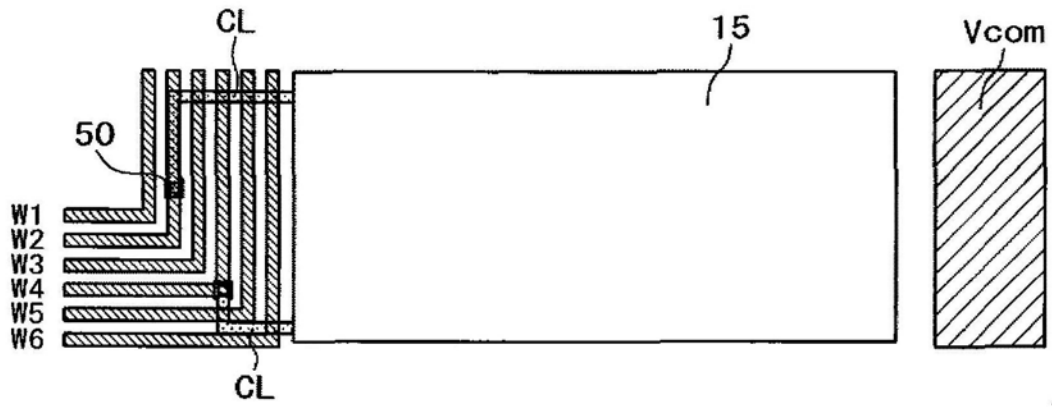


图11

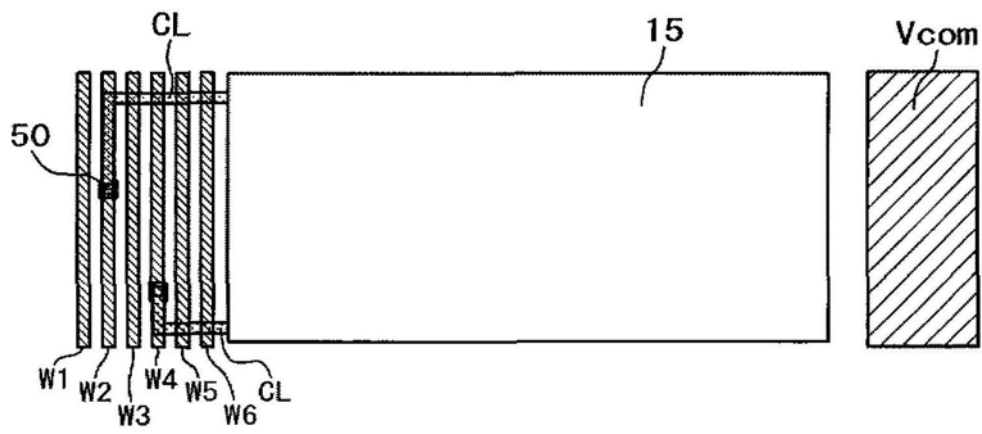


图12

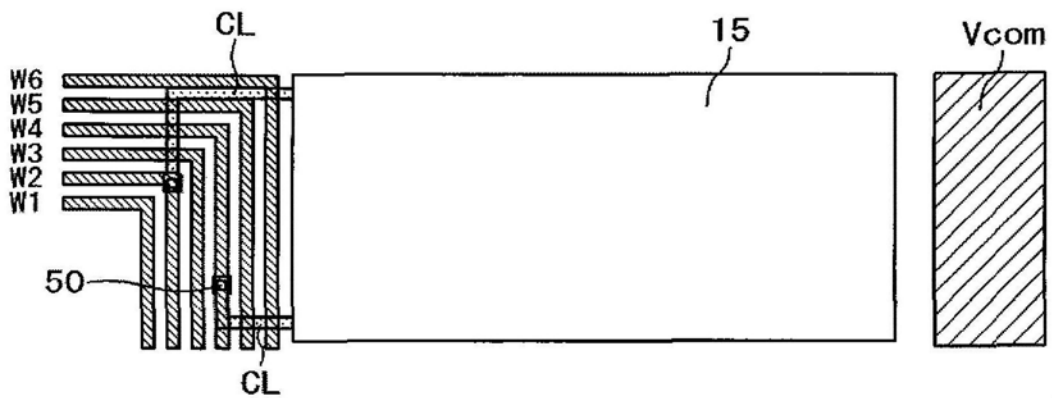


图13

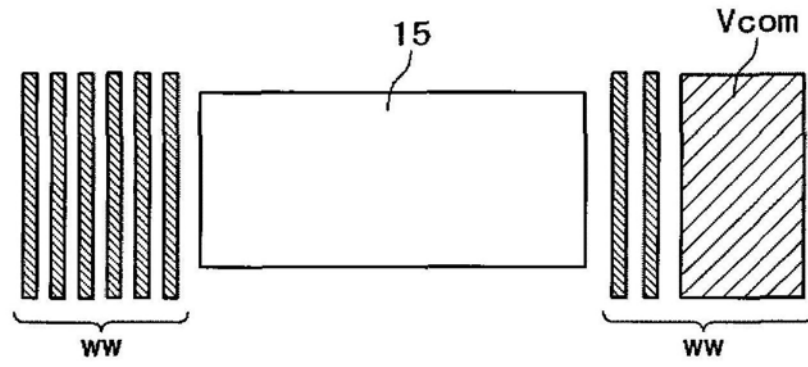


图14

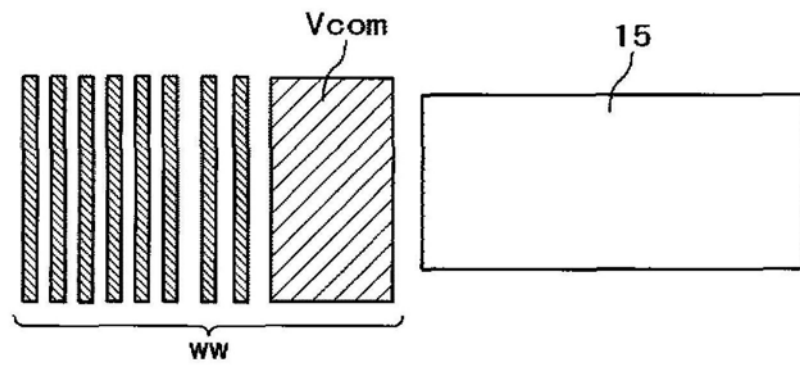


图15

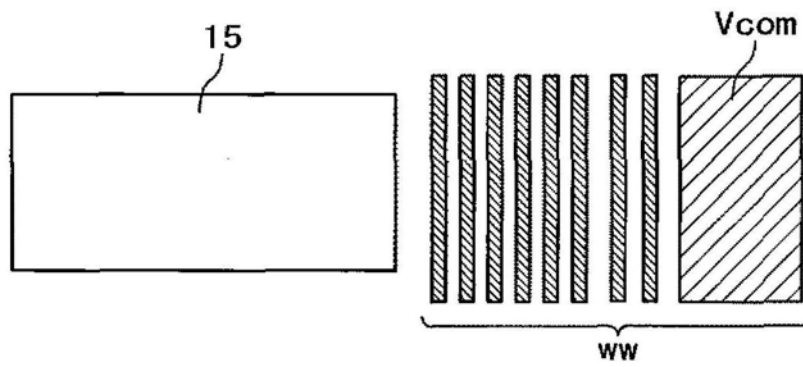


图16

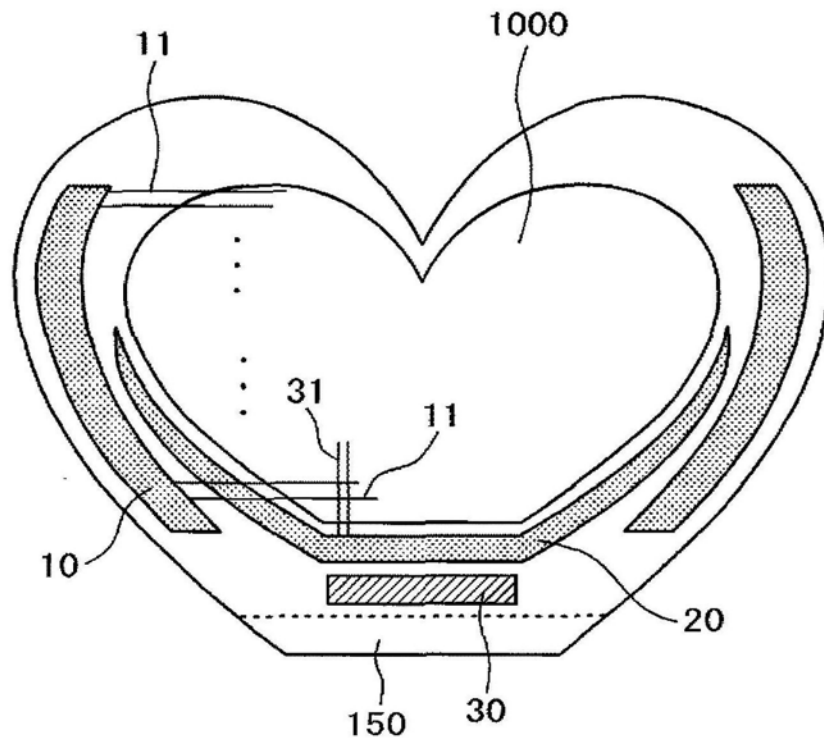


图17

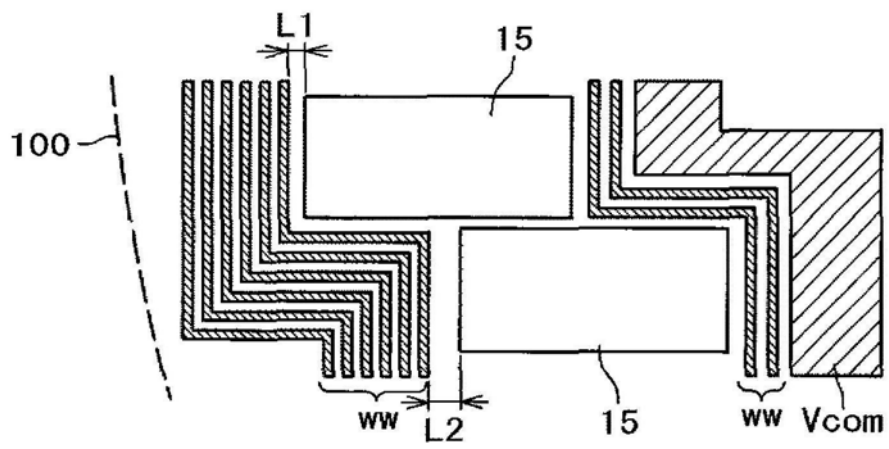


图18