



(12) 发明专利

(10) 授权公告号 CN 102629624 B

(45) 授权公告日 2014. 08. 20

(21) 申请号 201210131041. 5

(22) 申请日 2012. 04. 29

(73) 专利权人 西安电子科技大学
地址 710071 陕西省西安市太白南路 2 号

(72) 发明人 张进成 张琳霞 郝跃 马晓华
王冲 霍晶 艾姗 党李莎
孟凡娜 姜腾 赵胜雷

(74) 专利代理机构 陕西电子工业专利中心
61205

代理人 王品华 朱红星

(51) Int. Cl.

H01L 29/778(2006. 01)

H01L 29/06(2006. 01)

H01L 21/336(2006. 01)

(56) 对比文件

CN 101252088 A, 2008. 08. 27, 全文.

CN 102130158 A, 2011. 07. 20, 全文.

孔月婵等. AlGa_n/Ga_n 异质结构中极化与势垒层掺杂对二维电子气的影响. 《物理学报》. 2004, 第 53 卷 (第 7 期), 2320-2323.

审查员 陈冬冰

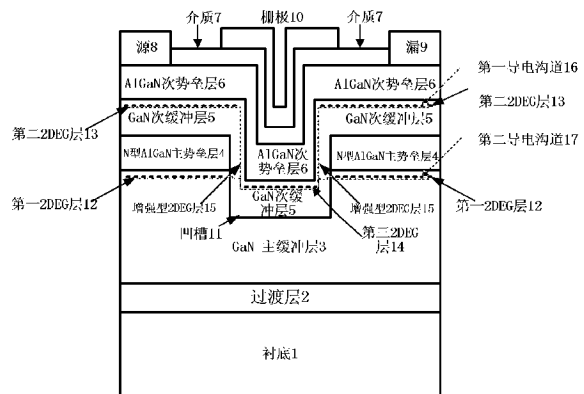
权利要求书2页 说明书10页 附图2页

(54) 发明名称

基于 GaN 的 MIS 栅增强型 HEMT 器件及制作方法

(57) 摘要

本发明公开了一种基于 GaN 的 MIS 栅增强型 HEMT 器件及制作方法, 主要解决现有 GaN 基增强型器件电流密度低及可靠性低的问题。该器件结构为: 衬底 (1) 上依次设有过渡层 (2) 和 GaN 主缓冲层 (3), GaN 主缓冲层 (3) 的中间设有凹槽 (11), 凹槽两侧的 GaN 主缓冲层上方为 AlGa_n 主势垒层 (4), 凹槽内壁上方和凹槽两侧的 AlGa_n 主势垒层 (4) 表面上, 依次设有 GaN 次缓冲层 (5) 和 AlGa_n 次势垒层 (6), AlGa_n 次势垒层 (6) 的顶端两侧分别为源级 (8) 和漏级 (9), 源级和漏级之外为介质层 (7), 介质层 (7) 上设有栅极 (10), 该栅极 (10) 覆盖整个凹槽区域, 整个器件的制作采用成熟的工艺流程。本发明具有增强型特性好, 电流密度高, 击穿电压高, 器件可靠性高的优势, 可用于高温高频大功率器件方面以及大功率开关和数字电路。



1. 一种基于 GaN 的金属绝缘体半导体 MIS 栅增强型高电子迁移率晶体管 HEMT 器件, 自下而上包括: 衬底(1)、过渡层(2)和 GaN 主缓冲层(3), 其特征在于, GaN 主缓冲层(3)的中间刻蚀有凹槽(11), 该凹槽(11)的底面为 0001 极性面, 凹槽(11)侧面为非 0001 面, 凹槽(11)两侧的 GaN 主缓冲层(3)上方为 N 型 AlGa_xN 主势垒层(4), GaN 主缓冲层(3)和 AlGa_xN 主势垒层(4)界面上形成第一二维电子气 2DEG 层(12); 凹槽内壁上方和凹槽两侧的 N 型 AlGa_xN 主势垒层(4)表面上, 依次设有 GaN 次缓冲层(5)、N 型 AlGa_xN 次势垒层(6), 凹槽底面上的 GaN 次缓冲层(5)与 AlGa_xN 次势垒层(6)的界面上形成第三二维电子气 2DEG 层(14), 凹槽侧面方向上外延的 GaN 次缓冲层(5)与 AlGa_xN 次势垒层(6)为非 0001 面的 AlGa_xN/GaN 异质结, 该异质结界面处形成增强型的二维电子气 2DEG 层(15), 凹槽两侧的 GaN 次缓冲层(5)与 AlGa_xN 次势垒层(6)的界面上形成第二二维电子气 2DEG 层(13); N 型 AlGa_xN 次势垒层(6)的顶端两侧分别为源级(8)和漏级(9), 源级(8)和漏级(9)之外为介质层(7), 介质层(7)上设有栅级(10), 该栅级覆盖整个凹槽区域。

2. 根据权利要求 1 所述的 HEMT 器件, 其特征在于, 电子流经第二二维电子气 2DEG 层、增强型二维电子气层(15)以及第三二维电子气 2DEG 层(14)形成第一导电沟道(16); 电子流经第一二维电子气 2DEG 层(12)、增强型二维电子气层(15)以及第三二维电子气 2DEG 层(14)形成第二导电沟道(17)。

3. 根据权利要求 1 所述的 HEMT 器件, 其特征在于, 第三二维电子气 2DEG 层(14)的水平位置低于第一二维电子气 2DEG 层(12)的水平位置。

4. 根据权利要求 1 所述的 HEMT 器件, 其特征在于, AlGa_xN 主势垒层(4)和 AlGa_xN 次势垒层(6)为掺杂浓度为 $4 \times 10^{19} \text{cm}^{-3}$ 的 N 型 AlGa_xN。

5. 一种如权利要求 1 所述的基于 GaN 的金属绝缘体半导体 MIS 栅增强型高电子迁移率晶体管 HEMT 器件的制作方法, 包括以下步骤:

(1) 在金属有机物化学气相淀积 MOCVD 反应室中对蓝宝石或碳化硅衬底表面进行加热和表面氮化的预处理;

(2) 在预处理后的衬底上外延生长厚度为 1.5um ~ 3.5um 的 GaN 层, 再在 GaN 层上外延生长厚度为 16nm ~ 36nm、Al 元素的摩尔含量 x 为 20% ~ 35% 的 N 型掺杂的 Al_xGa_{1-x}N 层, 形成 AlGa_xN/GaN 异质结外延片;

(3) 对外延片进行光刻, 并采用反应离子刻蚀 RIE 方法, 在 AlGa_xN/GaN 异质结外延片上刻蚀形成长为 0.5um, 深度为 40nm ~ 140nm 的凹槽;

(4) 将刻蚀凹槽后的外延片放入 MOCVD 反应室进行二次外延, 依次外延 20nm ~ 100nm 厚的 GaN 层和 16nm ~ 36nm 厚的 N 型 Al_xGa_{1-x}N 层, 其中 Al 元素的摩尔含量 x 为 20% ~ 35%;

(5) 在二次外延后的外延片表面上, 采用化学气相淀积 CVD 或者物理气相淀积 PVD 方法淀积厚度为 2nm ~ 15nm 的栅介质层;

(6) 在栅介质层上, 先光刻出源、漏区域, 再刻蚀出源、漏窗口;

(7) 在刻蚀出源、漏窗口的外延片表面上, 采用电子束蒸发技术蒸发欧姆接触的金属, 并通过剥离、退火后, 形成源、漏接触电极;

(8) 在已形成源、漏接触电极的外延片上光刻出栅区域, 并采用电子束蒸发技术蒸发栅极金属, 经剥离后, 形成金属绝缘体半导体 MIS 栅极;

(9) 对已形成源、漏、栅极的外延片表面进行光刻, 获得加厚电极图形, 并采用电子束蒸

发对电极进行加厚,完成器件制作。

基于 GaN 的 MIS 栅增强型 HEMT 器件及制作方法

技术领域

[0001] 本发明属于微电子技术领域,涉及半导体器件及制作工艺,具体的说是一种基于 GaN 材料的金属绝缘体半导体 MIS 栅增强型高电子迁移率晶体管 HEMT 器件以及制作方法,可用于高温高频大功率应用场合以及大功率开关和数字电路。

背景技术

[0002] GaN 是一种新型宽禁带化合物半导体材料,具有许多硅基半导体材料所不具备的优良特性,如 3.14eV 的宽禁带宽度,高达 3×10^6 V/cm 的击穿电场,以及较高的热导率,且耐腐蚀,抗辐射。更重要的是, GaN 材料可以形成 AlGaIn/GaN 异质结结构,这种异质结结构在室温下可以获得高于 $1500 \text{cm}^2/\text{Vs}$ 的电子迁移率,以及高达 3×10^7 cm/s 的饱和电子速度和 2×10^7 cm/s 的电子速度,而且可以获得比第二代化合物半导体异质结器件更高的二维电子气浓度。这些优势使得 AlGaIn/GaN 高电子迁移率晶体管 HEMT 在大功率、高频率、低噪声方面超过 GaAs 基 HEMT 和 InP 基 HEMT。所以,基于 AlGaIn/GaN 异质结的高电子迁移率晶体管在高温器件及大功率微波器件方面有非常好的应用前景。

[0003] 由于 AlGaIn/GaN 异质结得天独厚的优势, AlGaIn/GaN 异质结材料的生长和 AlGaIn/GaN HEMT 器件的研制始终占据着 GaN 电子器件研究的主要地位。然而十几年来针对 GaN 基电子器件研究的大部分工作集中在耗尽型 AlGaIn/GaN HEMT 器件上,这是因为 AlGaIn/GaN 异质结构中较强极化电荷的存在,使得制造基于 GaN 的增强型器件变得十分困难,因此高性能 AlGaIn/GaN 增强型 HEMT 的研究具有非常重要的意义。

[0004] AlGaIn/GaN 增强型 HEMT 具有广阔的应用前景。首先, GaN 基材料被誉为是研制微波功率器件的理想材料,而增强型器件在微波功率放大器和低噪声放大器等电路中由于减少了负电压源,从而大大降低了电路的复杂性以及成本,且 AlGaIn/GaN 增强型 HEMT 器件在微波大功率器件和电路具有很好的电路兼容性。同时,增强型器件的研制使单片集成耗尽型/增强型器件的数字电路成为可能。而且,在功率开关应用方面, AlGaIn/GaN 增强型 HEMT 也有很大的应用前景。因而高性能 AlGaIn/GaN 增强型 HEMT 器件的研究得到了极大的重视。

[0005] 目前,不论是国内还是国际上,都有不少关于 AlGaIn/GaN 增强型 HEMT 的报道。目前报道的主要有以下几种技术:

[0006] 1. F 离子注入技术,即基于氟化物 CF_4 的等离子体注入技术,香港科技大学的 Yong Cai 等人成功研制了基于 F 离子注入技术的增强型 HEMT 器件,该器件通过在 AlGaIn/GaN HEMT 栅下的 AlGaIn 势垒层中注入 F 离子,由于 F 离子的强负电性,势垒层中的 F 离子可以提供稳定的负电荷,因而可以有效的耗尽沟道区的强二维电子气,当 AlGaIn 势垒层中的 F 离子数达到一定数量时,栅下沟道处的二维电子气完全耗尽,从而实现增强型 HEMT 器件。但是 F 注入技术不可避免的会引入材料的损伤,且器件阈值电压的可控性不高。该器件在室温下薄层载流子浓度高达 $1.3 \times 10^{13} \text{cm}^{-2}$,迁移率为 $1000 \text{cm}^2/\text{Vs}$,阈值电压达到 0.9V,最大漏极电流达 310mA/mm。参见文献 Yong Cai, Yugang Zhou, Kevin J. Chen and Kei May Lau, "High-performance enhancement-mode AlGaIn/GaN HEMTs using fluoride-based plasma

treatment”, IEEE Electron Device Lett, Vol. 26, No. 7, JULY 2005。

[0007] 2. 非极性或半极性 GaN 材料实现增强型器件, Masayuki Kuroda 等人成功用 r 面 (1102) 蓝宝石上的 a 面 (1120)n-AlGa_{0.25}N/GaN HEMT 实现了器件的增强, 由于非极性或半极性材料由于缺少极化效应, 因此其二维电子气浓度很小甚至没有, 所以基于非极性或半极性材料的 AlGa_{0.25}N/GaN HEMT 器件具有增强特性。其报道的阈值电压为 -0.5V, 通过降低参杂浓度可进一步增大器件阈值电压, 但其器件特性并不好, 其电子迁移率只有 5.14cm²/Vs, 室温下方块电阻很大。且其栅漏电大小在 V_{gs} = -10V 时达到了 1.1×10⁻⁵A/mm。参见文献 Masayuki Kuroda, Hidetoshi Ishida, Tetsuzo Ueda, and Tsuyoshi Tanaka, “Nonpolar(11-20) plane AlGa_{0.25}N/GaN heterojunction field effect transistors on(1-102)plane sapphire”, Journal of Applied Phisics, Vol. 102, No. 9, November2007。

[0008] 3. 槽栅技术, W. B. Lanford 等人通过 MOCVD 利用槽栅技术制得了阈值电压达 0.47V 的增强型器件, 该器件结构自下而上包括: SiC 衬底, 成核层, 2μm 厚的 GaN, 3nm 厚的 AlGa_{0.25}N, 10nm 厚的 n-AlGa_{0.25}N, 10nm 厚的 AlGa_{0.25}N。在欧姆退火之后, 不直接蒸发栅金属电极, 而是先在预生长栅极区域用干法 ICP-RIE 方法刻蚀一个凹槽, 然后在 700℃ 的氮气氛围下进行快速热退火, 之后在凹栅窗口上制作 Ni/Au 肖特基接触栅电极。槽栅技术通过将栅下的势垒层刻蚀一定深度, 使得栅下势垒层变薄, 从而使栅下 2DEG 浓度降低, 而源漏区的载流子浓度保持较大值不变, 这样既可实现器件的增强特性, 又可保证一定的电流密度。利用槽栅技术实现的增强型器件其外延生长容易控制, 但其调控性较差, 且刻蚀过程会形成损伤。参见文献 W. B. Lanford, T. Tanaka, Y. Otoki and I. Adesida, “Recessed-gate enhancement-mode GaN HEMT with high threshold voltage”, Electronics Letrers, Vol. 41, No. 7, March 2005。

[0009] 4. AlGa_{0.25}N/GaN 刻槽 MIS 栅 HFET 结构, Tohru Oka 等人利用刻槽 MIS 栅 HFET 结构实现了高达 5.2V 的阈值电压, 该外延层结构从下至上为: Si 衬底, 缓冲层, 800nm 后的 Al_{0.05}Ga_{0.95}N 缓冲层, 40nm 厚的 GaN 沟道层, 34nm 厚的 Al_{0.25}Ga_{0.75}N, 1nm 厚的 AlN 势垒层, 1nm 厚的 GaN 帽层。该器件由于栅下区域无异质结结构, 因而无二维电子气, 因此可以实现高阈值增强型, 但这种结构也存在在一定的的问题, 由于栅下异质结被全部刻蚀掉了, 导致器件迁移率低, 电流密度较低, 导通电阻大。参考文献 Tohru Oka, To mohiro Nozawa, “AlGa_{0.25}N/GaN Recessed MIS-Gate HFET With High-Threshold-Voltage Normally-Off Operation for Power Electronics Applications”, IEEE Electron Device Lett, VOL. 29, NO. 7, JULY 2008。

[0010] 综上所述, 目前国际上 AlGa_{0.25}N/GaN HEMT 增强型器件主要采用基于槽栅技术和基于氟离子注入技术形成, 其均存在如下不足:

[0011] 一是阈值电压的增大往往是以减小电流密度大小为代价的, 难以做到高阈值电压和高电流密度共存;

[0012] 二是无论刻蚀形成槽栅还是氟离子注入都会对材料造成损伤, 虽然经过退火可以消除一定损伤, 但是残留的损伤仍然会对器件性能和可靠性造成影响, 同时目前这种工艺的重复性还不高;

[0013] 三是制作短栅长的短沟道器件的工艺难度较大, 导致器件可靠性低。

发明内容

[0014] 本发明的目的在于针对上述已有技术的缺陷, 从器件结构的优化角度提出一种基

于 GaN 的 MIS 栅增强型 HEMT 器件及制作方法,以降低工艺难度,减少器件制造工艺过程中造成的损伤,增大器件的电流密度,提高器件的可靠性,满足实际应用。

[0015] 为实现上述目的,本发明的器件的结构自下而上包括:衬底、过渡层和 GaN 主缓冲层,其特征在于,GaN 主缓冲层的中间刻蚀有凹槽,该凹槽的底面为 0001 极性面,凹槽侧面为非 0001 面,凹槽两侧的 GaN 主缓冲层上方为 N 型 AlGa_xN 主势垒层,GaN 主缓冲层和 AlGa_xN 主势垒层界面上形成第一二维电子气 2DEG 层;凹槽内壁上方和凹槽两侧的 N 型 AlGa_xN 主势垒层表面上,依次设有 GaN 次缓冲层、N 型 AlGa_xN 次势垒层,凹槽底面上的 GaN 次缓冲层与 AlGa_xN 次势垒层的界面上形成第三二维电子气 2DEG 层,凹槽侧面方向上外延的 GaN 次缓冲层与 AlGa_xN 次势垒层为非 0001 面的 AlGa_xN/GaN 异质结,该异质结界面处形成增强型的二维电子气 2DEG 层,凹槽两侧的 GaN 次缓冲层与 AlGa_xN 次势垒层的界面上形成第二二维电子气 2DEG 层;N 型 AlGa_xN 次势垒层的顶端两侧分别为源级和漏级,源级和漏级之外为介质层,介质层上设有栅级 10,该栅级覆盖整个凹槽区域。

[0016] 所述电子流经第二二维电子气 2DEG 层、增强型二维电子气 2DEG 层以及第三二维电子气 2DEG 层形成第一导电沟道;电子流经第一二维电子气 2DEG 层、增强型二维电子气 2DEG 层以及第二二维电子气 2DEG 层形成第二导电沟道。

[0017] 所述第三二维电子气 2DEG 层的水平位置低于第一二维电子气 2DEG 层的水平位置。

[0018] 所述 AlGa_xN 主势垒层和 AlGa_xN 次势垒层为掺杂浓度为 $4 \times 10^{19} \text{cm}^{-3}$ 的 N 型 AlGa_xN。

[0019] 为实现上述目的,本发明的基于 GaN 的金属绝缘体半导体 MIS 栅增强型高电子迁移率晶体管 HEMT 器件及制作方法,包括以下步骤:

[0020] (1) 在金属有机物化学气相淀积 MOCVD 反应室中对蓝宝石或碳化硅衬底表面进行加热和表面氮化的预处理;

[0021] (2) 在预处理后的衬底上外延生长厚度为 1.5 μm ~ 3.5 μm 的 GaN 层,再在 GaN 层上外延生长厚度为 16nm ~ 36nm、Al 元素的摩尔含量 x 为 20% ~ 35% 的 N 型掺杂的 Al_xGa_{1-x}N 层,形成 AlGa_xN/GaN 异质结外延片;

[0022] (3) 对外延片进行光刻,并采用反应离子刻蚀 RIE 方法,在 AlGa_xN/GaN 异质结外延片上刻蚀形成长为 0.5 μm ,深度为 40nm ~ 140nm 的凹槽;

[0023] (4) 将刻蚀凹槽后的外延片放入 MOCVD 反应室进行二次外延,依次外延 20nm ~ 100nm 厚的 GaN 层和 16nm ~ 36nm 厚的 N 型 Al_xGa_{1-x}N 层,其中 Al 元素的摩尔含量 x 为 20% ~ 35%;

[0024] (5) 在二次外延后的外延片表面上,采用化学气相淀积 CVD 或者物理气相淀积 PVD 方法淀积厚度为 2nm ~ 15nm 的栅介质层;

[0025] (6) 在栅介质层上,先光刻出源、漏区域,再刻蚀出源、漏窗口;

[0026] (7) 在刻蚀出源、漏窗口的外延片表面上,采用电子束蒸发技术蒸发欧姆接触的金属,并通过剥离、退火后,形成源、漏接触电极;

[0027] (8) 在已形成源、漏接触电极的外延片上光刻出栅区域,并采用电子束蒸发技术蒸发栅极金属,经剥离后,形成金属绝缘体半导体 MIS 栅极;

[0028] (9) 对已形成源、漏、栅极的外延片表面进行光刻,获得加厚电极图形,并采用电子束蒸发对电极进行加厚,完成器件制作。

[0029] 本发明具有如下优点：

[0030] 1) 具有双沟道导电机制

[0031] 本发明由于在 GaN 主缓冲层中间刻蚀有凹槽，且凹槽的底面为 0001 极性面，凹槽侧面为非 0001 面，因此沿凹槽侧面方向上外延的非 0001 面 GaN 次缓冲层与 AlGaIn 次势垒层形成的 AlGaIn/GaN 异质结构，该结构降低甚至消除了极化效应，使该异质界面处形成的二维电子气浓度很低，甚至没有二维电子气，使凹槽侧壁异质界面处形成了增强型的二维电子气 2DEG 层；

[0032] 本发明由于在凹槽两侧的 GaN 主缓冲层和 AlGaIn 主势垒层界面上形成第一二维电子气 2DEG 层，在凹槽两侧的 GaN 次缓冲层与 AlGaIn 次势垒层界面上形成第二二维电子气 2DEG 层，在凹槽底面上的 GaN 次缓冲层与 AlGaIn 次势垒层界面上形成第三二维电子气 2DEG 层，因而当电子流经第二二维电子气 2DEG 层、凹槽侧壁的增强型的二维电子气 2DEG 层以及第三二维电子气 2DEG 层形成第一导电沟道；当电子流经第一二维电子气 2DEG 层、增强型的二维电子气 2DEG 层以及第二二维电子气 2DEG 层形成第二导电沟道。

[0033] 2) 具有良好的增强型特性

[0034] 对于第一导电沟道，只有当栅极施加一定程度的正电压时，凹槽侧面的次缓冲层和次势垒层界面的增强型的二维电子气 2DEG 层才能形成二维电子气沟道，从而实现第一导电通道的导通，即实现了器件的增强特性。

[0035] 对于第二导电通道，由于凹槽侧面二次生长的次 GaN 缓冲层相当于一层隔离层，只有当栅极施加一定正电压，在该 GaN 隔离层中形成较强水平漂移电场，在此漂移电场作用下沟道电子可以实现导通，从而形成电流。

[0036] 无论是第一导电沟道的导通还是第二导电沟道的导通都需要一定的栅极正电压，因此本发明可以实现良好的增强型特性。

[0037] 3) 具有高电流密度

[0038] 本发明由于器件的凹槽两侧的区域均为双沟道结构，而且第二导电沟道上方的 AlGaIn 势垒层采用 N 型甚至 N+ 型掺杂，不仅可减小器件的欧姆接触电阻；而且降低器件源极和漏极的串联电阻；同时，由于引入第二导电沟道的导电机制，使电子流经凹槽侧壁的增强型的二维电子气 2DEG 层的距离大大缩短，避免了凹槽侧壁的增强型的二维电子气 2DEG 层导电性较低对电流的限制，因而可以大大提高器件的电流密度。

[0039] 4) 具有高的击穿电压

[0040] 本发明由于器件采用双沟道导电机制，同时势垒层采用 N 型掺杂，因此从栅电极发源的电力线可以终止于第一导电沟道、N 型 AlGaIn 主势垒层、N 型 AlGaIn 次势垒层以及第二导电通道，将栅极与沟道间的电力线分散，电场强度减弱，从而大大提高了器件的击穿电压。

[0041] 5) 工艺简单、成熟，重复性好，器件可靠性高。

[0042] 本发明器件制作方法中的工艺步骤均是目前国内外相对比较成熟的，而且工艺流程也相对简单，成本低，能完全与成熟的耗尽型 AlGaIn/GaN HEMT 器件制备工艺兼容。另外，本发明采用了干法刻蚀方法和湿法刻蚀方法进行刻蚀，并且在后续的高温二次生长中，可在一定程度上对刻蚀形成的表面损伤进行修复，以减少刻蚀损伤对器件性能和可靠性的影响。与目前国内外常用的槽栅刻蚀方法相比，本发明能更有效的避免了刻蚀引起的材料损

伤,器件可靠性更高。

附图说明

[0043] 图 1 是本发明基于 GaN 材料的 MIS 栅增强型 HEMT 器件结构图;

[0044] 图 2 是本发明制备基于 GaN 材料的 MIS 栅增强型 HEMT 器件工艺流程图。

具体实施方式

[0045] 参照图 1, 本发明基于 GaN 材料的 MIS 栅增强型 HEMT 器件, 包括: 衬底 1、过渡层 2、GaN 主缓冲层 3、N 型 AlGa_xN 主势垒层 4、GaN 次缓冲层 5、N 型 AlGa_xN 次势垒层 6、介质层 7、源级 8、漏级 9、栅极 10 和凹槽 11; 衬底 1 上方为过渡层 2, 过渡层 2 上方为 GaN 主缓冲层 3, 其厚度为 1.5 ~ 3.5 μm; GaN 主缓冲层 3 的中间刻蚀有凹槽 11, 凹槽深度为 40nm ~ 140nm, 该凹槽 11 的底面为 0001 极性面, 凹槽侧面为非 0001 面, 凹槽 11 两侧的 GaN 主缓冲层 3 上方为掺杂浓度为 $4 \times 10^{19} \text{cm}^{-3}$ 、厚度为 16nm ~ 36nm 的 N 型 Al_xGa_{1-x}N 主势垒层 4, 且 $0.2 \leq x \leq 0.35$; 凹槽内壁上方和凹槽两侧的 N 型 AlGa_xN 主势垒层 4 上方为 GaN 次缓冲层 5, 该 GaN 次缓冲层 5 沿垂直向上方向上厚度为 20nm ~ 100nm; GaN 次缓冲层 5 上方为 N 型 AlGa_xN 次势垒层 6, 该 N 型 AlGa_xN 次势垒层 6 沿垂直向上方向上厚度为 16nm ~ 36nm; N 型 AlGa_xN 次势垒层 6 顶端两侧为源级 8 和漏级 9, 源级 8 和漏级 9 之外为介质层 7, 该介质层 7 的厚度为 2nm ~ 15nm; 栅级 10 位于介质层 7 上, 且覆盖整个凹槽 11 区域; GaN 主缓冲层 3 和 AlGa_xN 主势垒层 4 界面上形成第一二维电子气 2DEG 层 12, 此 2DEG 层 12 位于凹槽 11 两侧; GaN 次缓冲层 5 和 AlGa_xN 次势垒层 6 界面上形成第二二维电子气 2DEG 层 13, 该 2DEG 层 13 位于凹槽两侧, 凹槽内外延的 GaN 次缓冲层 5 和 AlGa_xN 次势垒层 6 界面上形成第三二维电子气 2DEG 层 14, 且第三二维电子气 2DEG 层 14 的水平位置低于第一二维电子气 2DEG 层 12 的水平位置; 凹槽 11 侧面方向上外延的 GaN 次缓冲层 5 与 AlGa_xN 次势垒层 6 为非 0001 面的 AlGa_xN/GaN 异质结结构, 该异质结界面处形成增强型的二维电子气 2DEG 层 15; 电子流经第二二维电子气 2DEG 层 13、增强型的二维电子气沟道层 15、以及第三二维电子气 2DEG 层 14 形成第一导电沟道 16, 电子流经第一二维电子气 2DEG 层 12、增强型的二维电子气沟道层以及第三二维电子气 2DEG 层 14 形成第二导电沟道 17。

[0046] 参照图 2, 本发明制作基于 GaN 的 MIS 栅增强型 HEMT 器件的方法, 给出以下三种实施例。

[0047] 实施例 1

[0048] 制作成衬底为蓝宝石, 过渡层为 AlN, GaN 主缓冲层厚度为 1.5 μm, Al_{0.35}Ga_{0.65}N 主势垒层厚度为 16nm, 凹槽刻蚀深度为 40nm, GaN 次缓冲层厚度为 20nm, Al_{0.35}Ga_{0.65}N 次势垒层厚度为 16nm, 栅介质层厚度为 2nm 的基于 GaN 的 MIS 栅增强型 HEMT 器件, 其步骤是:

[0049] 步骤一, 将 C 面蓝宝石衬底置于金属有机物化学气相淀积 MOCVD 反应室中, 将反应室的真空度抽至 1×10^{-2} Torr 之下, 在流量为 1500 sccm 的氢气与流量为 2000 sccm 的氮气的混合气体保护下对蓝宝石衬底进行热处理和表面氮化, 加热温度为 1050 °C, 压力为 20 Torr。

[0050] 步骤二, 采用 MOCVD 技术, 在温度为 1050 °C, 压力为 20 Torr, 氢气流量为 1500 sccm, 氮气流量为 2000 sccm, 铝源流量为 30 sccm 的工艺条件下, 在蓝宝石衬底上外延厚度为

150nm 的 AlN 过渡层,如图 2(a)。

[0051] 步骤三,采用 MOCVD 技术,在温度为 1050℃,压力为 20Torr,氢气流量为 1500sccm,氨气流量为 6000sccm,镓源流量为 220sccm 的工艺条件下,在过渡层上外延厚度为 1.5μm 的 GaN 主缓冲层,如图 2(b)。

[0052] 步骤四,采用 MOCVD 技术,在温度为 920℃,压力为 40Torr,氢气流量为 6000sccm,氨气流量为 5000sccm,铝源流量为 10sccm,镓源流量为 40sccm 的工艺条件下,在主缓冲层上外延厚度为 16nm 的 N 型掺杂 $\text{Al}_{0.35}\text{Ga}_{0.65}\text{N}$ 主势垒层,通过在生长过程中通入硅烷 SiH_4 实现掺杂浓度为 $4 \times 10^{19} \text{cm}^{-3}$ 的 N 型掺杂,这样在 AlN 过渡层上形成了 AlGaN/GaN 异质结,在质结界面处形成了二维电子气 2DEG,形成的外延片结构如图 2(c)。

[0053] 步骤五,对外延片进行清洗后,采用电子束蒸发设备在外延片上淀积厚度为 150nm 的 SiO_2 层,该 SiO_2 层可以和光刻胶在表面形成共同起保护作用的双层掩膜图形,更有利于对未刻蚀区域表面的保护,如图 2(d)。

[0054] 步骤六,在淀积了 SiO_2 层的外延片表面上,进行甩正胶、软烘,并通过曝光以及显影形成刻蚀所需的凹槽窗口。

[0055] 步骤七,采用反应离子刻蚀 RIE 方法,在氯气 Cl_2 流量为 15sccm,功率为 200W,压强为 10mT 的工艺条件下刻蚀外延片,刻蚀深度为 40nm,形成凹槽结构,如图 2(e)。

[0056] 步骤八,用丙酮溶液去除刻蚀后残余的正胶,然后在 HF 溶液中腐蚀步骤五中淀积的 SiO_2 掩膜,最后用超纯水清洗并用氮气吹干。

[0057] 步骤九,将反应室的真空度抽至 1×10^{-2} Torr 之下,在流量为 1500sccm 的氢气与流量为 2000sccm 的氨气的混合气体保护下对清洗后的外延片进行热处理,加热温度为 1000℃,压力为 20Torr。

[0058] 步骤十,利用 MOCVD 技术,在温度为 1050℃,压力为 20Torr,氢气流量为 1500sccm,氨气流量为 3000sccm,镓源流量为 150sccm 的工艺条件下,在外延片上外延厚度为 20nm 的 GaN 次缓冲层,如图 2(f)。

[0059] 步骤十一,利用 MOCVD 技术,在温度为 920℃,压力为 40Torr,氢气流量为 6000sccm,氨气流量为 5000sccm,铝源流量为 10sccm,镓源流量为 40sccm 的工艺条件下,在 GaN 次缓冲层上外延厚度为 16nm 的 N 型掺杂 $\text{Al}_{0.35}\text{Ga}_{0.65}\text{N}$ 次势垒层,通过在生长过程中通入硅烷 SiH_4 实现掺杂浓度为 $4 \times 10^{19} \text{cm}^{-3}$ 的 N 型掺杂,这样在凹槽底面上和凹槽两侧的 $\text{Al}_{0.35}\text{Ga}_{0.65}\text{N}$ 次势垒层和 GaN 次缓冲层形成了 AlGaN/GaN 异质结,该异质结界面处形成有二维电子气 2DEG,外延后形成的外延片结构如图 2(g)。

[0060] 步骤十二,利用等离子增强化学气相淀积 PECVD 方法,在氨气流量为 2.5sccm,氮气流量为 900sccm,硅烷流量为 200sccm,温度为 300℃,压力为 900mT,功率为 25W 的工艺条件下,淀积厚度为 2nm 的 SiN 介质层,该介质层覆盖整个凹槽,如图 2(h)。

[0061] 步骤十三,通过甩正胶、软烘、曝光以及显影,形成源、漏窗口,并采用湿法刻蚀方法去除源漏区域下的 SiN 介质薄层。

[0062] 步骤十四,通过甩正胶、软烘、曝光以及显影获得源、漏窗口。

[0063] 步骤十五,利用等离子去胶机去除窗口区域未显影干净的光刻胶薄层,以提高金属剥离的成品率。

[0064] 步骤十六,采用电子束蒸发仪器,在真空度小于 2.0×10^{-6} Pa,功率范围为 600W,蒸

发速率不大于 3 埃 / 秒的工艺条件下淀积 Ti、Al、Ni、Au 四层欧姆接触金属, Ti、Al、Ni、Au 的厚度分别为 30nm、180nm、40nm、60nm。

[0065] 步骤十七, 首先将蒸发完欧姆接触金属的外延片在丙酮溶液中浸泡 20min, 然后进行超声清洗, 最后用超纯水冲洗和氮气吹干, 以实现金属的剥离。

[0066] 步骤十八, 在氮气气氛中且温度为 850℃ 下进行 30s 的欧姆接触退火, 形成源、漏接触电极, 如图 2(i)。

[0067] 步骤十九, 在退火后的外延片上通过甩正胶、软烘、曝光以及显影获得栅区域窗口。

[0068] 步骤二十, 采用电子束蒸发仪器淀积 Ni、Au 两层金属, Ni、Au 的厚度分别为 30nm、200nm, 随后将器件浸泡在剥离液中进行金属剥离, 用超纯水冲洗 2min, 再用氮气吹干, 最终获得栅电极, 如图 2(j)。

[0069] 步骤二十一, 对已形成源、漏、栅极的外延片表面进行光刻, 获得加厚电极图形, 并采用电子束蒸发对电极进行加厚, 完成如图 1 所示的器件制作。

[0070] 实施例 2

[0071] 制作成衬底为碳化硅 SiC, 过渡层为 AlN, GaN 主缓冲层厚度为 2.5um, $Al_{0.27}Ga_{0.73}N$ 主势垒层厚度为 24nm, 凹槽刻蚀深度为 90nm, GaN 次缓冲层厚度为 60nm, $Al_{0.27}Ga_{0.73}N$ 次势垒层厚度为 24nm, 栅介质层厚度为 8nm 的基于 GaN 的 MIS 栅增强型 HEMT 器件, 其步骤是:

[0072] 步骤 1, 将碳化硅 SiC 衬底置于金属有机物化学气相淀积 MOCVD 反应室中进行热处理和表面氮化, 工艺条件为: 反应室的真空度在 1×10^{-2} Torr 之下, 氢气流量为 1500sccm, 氨气流量为 3500sccm, 加热温度为 950℃, 压力为 40Torr。

[0073] 步骤 2, 采用 MOCVD 技术, 在碳化硅 SiC 衬底上外延厚度为 150nm 的 AlN 过渡层, 如图 2(a), 外延过渡层的工艺条件为: 温度为 950℃, 压力为 40Torr, 氢气流量为 1500sccm, 氨气流量为 3500sccm, 铝源流量为 30sccm。

[0074] 步骤 3, 采用 MOCVD 技术, 在过渡层上外延厚度为 2.5um 的 GaN 主缓冲层, 如图 2(b), 外延 GaN 主缓冲层的工艺条件为: 在温度为 920℃, 压力为 40Torr, 氢气流量为 5000sccm, 氨气流量为 5000sccm, 镓源流量为 220sccm。

[0075] 步骤 4, 采用 MOCVD 技术, 在主缓冲层上外延厚度为 24nm 的 N 型掺杂 $Al_{0.27}Ga_{0.73}N$ 主势垒层, 通过在生长过程中通入硅烷 SiH_4 实现掺杂浓度为 $4 \times 10^{19} cm^{-3}$ 的 N 型掺杂, 这样在 AlN 过渡层上形成了 AlGaN/GaN 异质结, 在质结界面处形成了二维电子气 2DEG, 形成的外延片结构如图 2(c), 外延 $Al_{0.27}Ga_{0.73}N$ 主势垒层的工艺条件为: 温度为 920℃, 压力为 40Torr, 氢气流量为 5000sccm, 氨气流量为 5000sccm, 铝源流量为 10sccm, 镓源流量为 40sccm。

[0076] 步骤 5, 对外延片进行清洗后, 采用电子束蒸发设备在外延片上淀积厚度为 150nm 的 SiO_2 层, 该 SiO_2 层可以和光刻胶在表面形成共同起保护作用的双层掩膜图形, 更有利于对未刻蚀区域表面的保护, 如图 2(d)。

[0077] 步骤 6, 在淀积了 SiO_2 层的外延片表面上, 进行甩正胶、软烘, 并通过曝光以及显影形成刻蚀所需的凹槽窗口。

[0078] 步骤 7, 采用反应离子刻蚀 RIE 方法, 在氯气 Cl_2 流量为 15sccm, 功率为 200W, 压强为 10mT 的工艺条件下刻蚀外延片, 刻蚀深度为 90nm, 形成凹槽结构, 如图 2(e)。

[0079] 步骤 8, 用丙酮溶液去除刻蚀后残余的正胶, 然后在 HF 溶液中腐蚀步骤 5 中淀积的

SiO₂ 掩膜,最后用超纯水清洗并用氮气吹干。

[0080] 步骤 9,将反应室的真空度抽至 1×10^{-2} Torr 之下,在流量为 1500sccm 的氢气与流量为 3500sccm 的氮气的混合气体保护下对清洗后的外延片进行热处理,加热温度为 950℃,压力为 40Torr。

[0081] 步骤 10,利用 MOCVD 技术,在外延片上外延厚度为 60nm 的 GaN 次缓冲层,如图 2(f),外延 GaN 次缓冲层的工艺条件为:温度为 920℃,压力为 40Torr,氢气流量为 5000sccm,氮气流量为 3000sccm,镓源流量为 150sccm。

[0082] 步骤 11,利用 MOCVD 技术,在 GaN 次缓冲层上外延厚度为 24nm 的 N 型掺杂 Al_{0.27}Ga_{0.73}N 次势垒层,通过在生长过程中通入硅烷 SiH₄ 实现掺杂浓度为 $4 \times 10^{19} \text{cm}^{-3}$ 的 N 型掺杂,这样在凹槽底面上和凹槽两侧的 Al_{0.27}Ga_{0.73}N 次势垒层和 GaN 次缓冲层形成了 AlGa_{0.27}N/GaN 异质结,该异质结界面处形成有二维电子气 2DEG,外延后形成的外延片结构如图 2(g),外延 Al_{0.27}Ga_{0.73}N 次势垒层的工艺条件为:温度为 920℃,压力为 40Torr,氢气流量为 5000sccm,氮气流量为 5000sccm,铝源流量为 10sccm,镓源流量为 40sccm。

[0083] 步骤 12,利用等离子增强化学气相淀积 PECVD 方法,淀积厚度为 8nm 的 SiN 介质层,该介质层覆盖次势垒层和整个凹槽,如图 2(h),淀积 SiN 介质层的工艺条件为:氮气流量为 2.5sccm,氢气流量为 900sccm,硅烷流量为 200sccm,温度为 300℃,压力为 900mT,功率为 25W。

[0084] 步骤 13,通过甩正胶、软烘、曝光以及显影,形成源、漏窗口,并采用湿法刻蚀方法去除源漏区域下的 SiN 介质薄层。

[0085] 步骤 14,通过甩正胶、软烘、曝光以及显影获得源、漏窗口。

[0086] 步骤 15,利用等离子去胶机去除窗口区域未显影干净的光刻胶薄层,以提高金属剥离的成品率。

[0087] 步骤 16,采用电子束蒸发仪器,淀积 Ti、Al、Ni、Au 四层欧姆接触金属,淀积金属的工艺条件为:真空度小于 2.0×10^{-6} Pa,功率范围为 600W,蒸发速率小于等于 3 埃 / 秒, Ti、Al、Ni、Au 的厚度分别为 30nm、180nm、40nm、60nm。

[0088] 步骤 17,进行金属的剥离,首先将蒸发完欧姆接触金属的外延片在丙酮溶液中浸泡 20min,然后进行超声清洗,最后用超纯水冲洗和氮气吹干。

[0089] 步骤 18,在氮气气氛中且温度为 850℃ 下进行 30s 的欧姆接触退火,形成源、漏接触电极,如图 2(i)。

[0090] 步骤 19,在退火后的外延片上通过甩正胶、软烘、曝光以及显影获得栅区域窗口。

[0091] 步骤 20,采用电子束蒸发仪器淀积 Ni、Au 两层金属, Ni、Au 的厚度分别为 30nm、200nm,随后将器件浸泡在剥离液中进行金属剥离,用超纯水冲洗 2min,再用氮气吹干,最终获得栅电极,如图 2(j)。

[0092] 步骤 21,对已形成源、漏、栅极的外延片表面进行光刻,获得加厚电极图形,并采用电子束蒸发对电极进行加厚,完成如图 1 所示的器件制作。

[0093] 实施例 3

[0094] 制作成衬底为蓝宝石,过渡层为 AlN, GaN 主缓冲层厚度为 3.5um, Al_{0.2}Ga_{0.8}N 主势垒层厚度为 36nm,凹槽刻蚀深度为 140nm, GaN 次缓冲层厚度为 100nm, Al_{0.2}Ga_{0.8}N 次势垒层厚度为 36nm,栅介质层厚度为 15nm 的基于 GaN 的 MIS 栅增强型 HEMT 器件,其步骤是:

[0095] 步骤 A, 将蓝宝石衬底置于金属有机物化学气相淀积 MOCVD 反应室中, 在氨气和氢气混合气体保护下对蓝宝石衬底进行热处理和表面氮化, 将反应室的真空度抽至 1×10^{-2} Torr 之下, 氢气流量为 1500sccm, 氨气流量为 2000sccm, 加热温度为 1050°C, 压力为 20Torr。

[0096] 步骤 B, 采用 MOCVD 技术, 在温度为 1050°C, 压力为 20Torr, 氢气流量为 1500sccm, 氨气流量为 2000sccm, 铝源流量为 30sccm 的工艺条件下, 在蓝宝石衬底上外延厚度为 150nm 的 AlN 过渡层, 如图 2(a)。

[0097] 步骤 C, 采用 MOCVD 技术, 在温度为 1050°C, 压力为 20Torr, 氢气流量为 1500sccm, 氨气流量为 6000sccm, 镓源流量为 220sccm 的工艺条件下, 在过渡层上外延厚度为 3.5μm 的 GaN 主缓冲层, 如图 2(b)。

[0098] 步骤 D, 采用 MOCVD 技术, 在温度为 920°C, 压力为 40Torr, 氢气流量为 6000sccm, 氨气流量为 5000sccm, 铝源流量为 10sccm, 镓源流量为 40sccm 的工艺条件下, 在主缓冲层上外延厚度为 36nm 的 N 型掺杂 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 主势垒层, 通过在生长过程中通入硅烷 SiH_4 实现掺杂浓度为 $4 \times 10^{19}\text{cm}^{-3}$ 的 N 型掺杂, 这样在 AlN 过渡层上形成了 AlGaN/GaN 异质结, 在质结界面处形成了二维电子气 2DEG, 形成的外延片结构如图 2(c)。

[0099] 步骤 E, 对外延片进行清洗后, 采用电子束蒸发设备在外延片上淀积厚度为 150nm 的 SiO_2 层, 该 SiO_2 层可以和光刻胶在表面形成共同起保护作用的双层掩膜图形, 更有利于对未刻蚀区域表面的保护, 如图 2(d)。

[0100] 步骤 F, 光刻凹槽窗口并进行凹槽刻蚀

[0101] 在淀积了 SiO_2 层的外延片表面上, 通过甩正胶、软烘、曝光以及显影形成刻蚀所需的凹槽窗口。

[0102] 采用反应离子刻蚀 RIE 方法, 在氯气 Cl_2 流量为 15sccm, 功率为 200W, 压强为 10mT 的工艺条件下刻蚀外延片, 刻蚀深度为 140nm, 形成凹槽结构, 如图 2(e)。

[0103] 步骤 G, 用丙酮溶液去除刻蚀后残余的正胶, 然后在 HF 溶液中腐蚀步骤五中淀积的 SiO_2 掩膜, 最后用超纯水清洗并用氮气吹干。

[0104] 步骤 H, 将反应室的真空度抽至 1×10^{-2} Torr 之下, 在流量为 1500sccm 的氢气与流量为 2000sccm 的氨气的混合气体保护下对清洗后的外延片进行热处理, 加热温度为 1000°C, 压力为 20Torr。

[0105] 步骤 I, 利用 MOCVD 技术, 在温度为 1050°C, 压力为 20Torr, 氢气流量为 1500sccm, 氨气流量为 3000sccm, 镓源流量为 150sccm 的工艺条件下, 在外延片上外延厚度为 100nm 的 GaN 次缓冲层, 如图 2(f)。

[0106] 步骤 J, 利用 MOCVD 技术, 在温度为 920°C, 压力为 40Torr, 氢气流量为 6000sccm, 氨气流量为 5000sccm, 铝源流量为 10sccm, 镓源流量为 40sccm 的工艺条件下, 在 GaN 次缓冲层上外延厚度为 36nm 的 N 型掺杂 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 次势垒层, 通过在生长过程中通入硅烷 SiH_4 实现掺杂浓度为 $4 \times 10^{19}\text{cm}^{-3}$ 的 N 型掺杂, 这样在凹槽底面上和凹槽两侧的 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ 次势垒层和 GaN 次缓冲层形成了 AlGaN/GaN 异质结, 该异质结界面处形成有二维电子气 2DEG, 外延后形成的外延片结构如图 2(g)。

[0107] 步骤 K, 利用等离子增强化学气相淀积 PECVD 方法, 在氨气流量为 2.5sccm, 氮气流量为 900sccm, 硅烷流量为 200sccm, 温度为 300°C, 压力为 900mT, 功率为 25W 的工艺条件

下,淀积厚度为 15nm 的 SiN 介质层,该介质层覆盖次势垒层和整个凹槽,如图 2(h)。

[0108] 步骤 L,通过甩正胶、软烘、曝光以及显影,形成源、漏窗口,并采用湿法刻蚀方法去除源漏区域下的 SiN 介质薄层。

[0109] 步骤 M,通过甩正胶、软烘、曝光以及显影获得源、漏窗口。

[0110] 步骤 N,利用等离子去胶机去除窗口区域未显影干净的光刻胶薄层,以提高金属剥离的成品率。

[0111] 步骤 O,采用电子束蒸发仪器,在真空度小于 2.0×10^{-6} Pa,功率范围为 600W,蒸发速率不大于 3 埃 / 秒的工艺条件下淀积 Ti、Al、Ni、Au 四层欧姆接触金属,Ti、Al、Ni、Au 的厚度分别为 30nm、180nm、40nm、60nm。

[0112] 步骤 P,欧姆金属玻璃并进行欧姆退火

[0113] 首先,将蒸发完欧姆接触金属的外延片在丙酮溶液中浸泡 20min ;

[0114] 然后,进行超声清洗,最后用超纯水冲洗和氮气吹干,以实现金属的剥离 ;

[0115] 最后,在氮气气氛中且温度为 850℃ 下进行 30s 的欧姆接触退火,形成源、漏接触电极,如图 2(i)。

[0116] 步骤 Q,在退火后的外延片上通过甩正胶、软烘、曝光以及显影获得栅区域窗口。

[0117] 步骤 R,采用电子束蒸发仪器淀积 Ni、Au 两层金属, Ni、Au 的厚度分别为 30nm、200nm,随后将器件浸泡在剥离液中进行金属剥离,用超纯水冲洗 2min,再用氮气吹干,最终获得栅电极,如图 2(j)。

[0118] 步骤 S,对已形成源、漏、栅极的外延片表面进行光刻,获得加厚电极图形,并采用电子束蒸发对电极进行加厚,完成如图 1 所示的器件制作。

[0119] 上述实施例仅为本发明的几个优选实例,不构成对本发明的任何限制,显然对于本领域的专业人员来说,在了解了本发明内容和原理后,能够在不背离本发明的原理和范围的情况下,根据本发明的方法进行形式和细节上的各种修正和改变,但是这些基于本发明的修正和改变仍在本发明的权利要求保护范围之内。

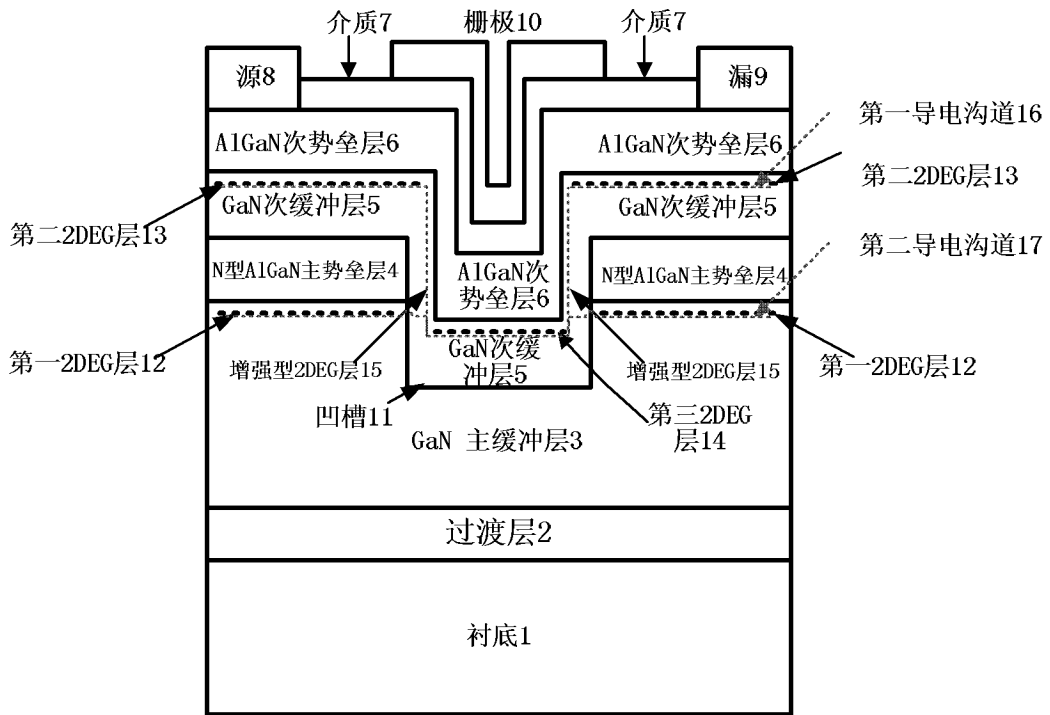


图 1

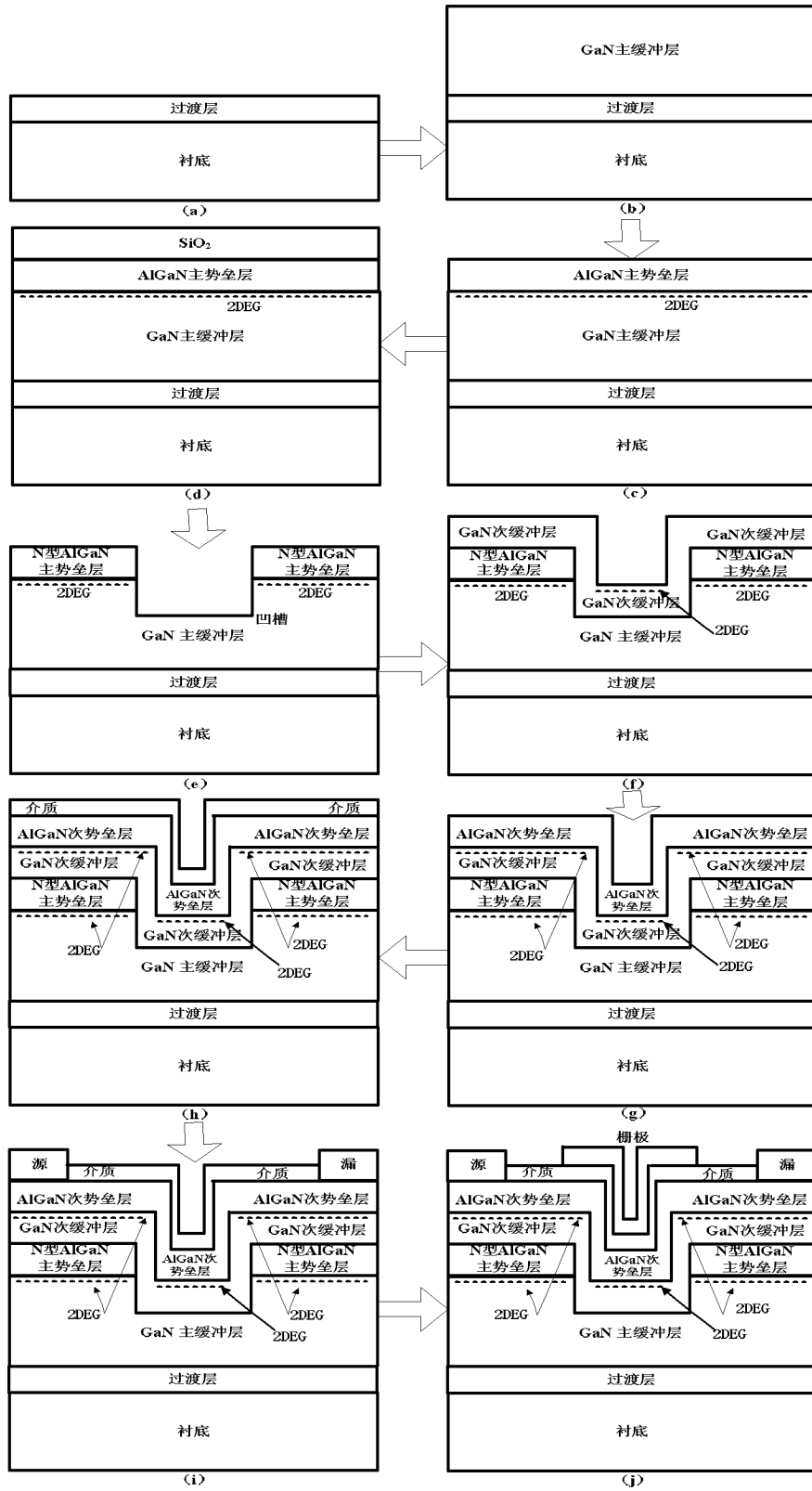


图 2