

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2024 年 5 月 16 日 (16.05.2024)



(10) 国际公布号
WO 2024/098564 A1

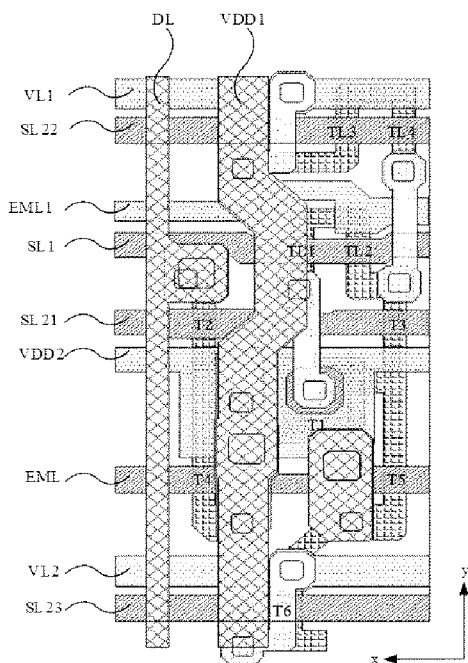
- (51) 国际专利分类号:
H10K 59/131 (2023.01)
- (21) 国际申请号: PCT/CN2023/075207
- (22) 国际申请日: 2023 年 2 月 9 日 (09.02.2023)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202211415787.9 2022 年 11 月 11 日 (11.11.2022) CN
- (71) 申请人: 武汉华星光电半导体显示技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。
- (72) 发明人: 刘大超 (LIU, Dachao); 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。曾勉 (ZENG, Mian); 中国湖北省武汉市东湖新技术开发区高

新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。孙亮 (SUN, Liang); 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。

- (74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦 C 座 2901, Guangdong 518052 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) Title: DISPLAY PANEL

(54) 发明名称: 显示面板



[图6]

(57) Abstract: Disclosed in the present application is a display panel, comprising an active layer, a first scanning line and a variable signal line. The first scanning line extends along a first direction, and overlaps with a first channel part and a second channel part oppositely arranged in the active layer. The variable signal line comprises a wiring part and an overlapping part which are connected to each other, the overlapping part being located on the side of the wiring part close to a first electric connection part, and the overlapping part at least partially overlapping with the first electric connection part connected between the first channel part and the second channel part in the active layer.

(57) 摘要: 本申请公开一种显示面板, 包括有源层、第一扫描线及可变信号线。第一扫描线沿第一方向延伸, 且与有源层中相对设置的第一沟道部和第二沟道部重叠。可变信号线包括相互连接的走线部和重叠部, 重叠部位于走线部靠近第一电连接部的一侧, 且重叠部与有源层中的连接于第一沟道部和第二沟道部之间的第一电连接部至少部分重叠。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

发明名称：显示面板

技术领域

[0001] 本申请涉及显示技术领域，特别涉及一种显示面板。

背景技术

[0002] 在现有的显示面板中，常采用LTPO（Low Temperature Polycrystalline Oxide，低温多晶氧化物）背板和LTPS（Low Temperature Poly-silicon低温多晶硅）背板，但LTPS背板中晶体管的漏电流较大，会引起流经发光器件的驱动电流的变化，导致显示面板在低频驱动时出现闪烁问题；而LTPO背板的结构和制备工艺又较复杂，制备成本也较高。

发明概述

技术问题

[0003] 本申请实施例提供一种显示面板，可以实现改善显示面板低频驱动闪烁问题的方案。

技术方案

[0004] 本申请实施例提供一种显示面板，包括有源层、第一扫描线及可变信号线。有源层包括相对设置的第一沟道部和第二沟道部，以及连接于第一沟道部和第二沟道部之间的第一电连接部；第一扫描线沿第一方向延伸，且与第一沟道部和第二沟道部重叠；可变信号线包括相互连接的走线部和重叠部，重叠部位于走线部靠近第一电连接部的一侧，且重叠部与第一电连接部至少部分重叠。

[0005] 可选地，在本申请的一些实施例中，显示面板还包括多个子像素，每一子像素包括发光器件及像素驱动电路，像素驱动电路包括：驱动晶体管，与发光器件串联于第一电源线和第二电源线之间；以及补偿晶体管，包括串联的第一子晶体管和第二子晶体管，第一子晶体管的源极和漏极中的一个与驱动晶体管的栅极电性连接，第一子晶体管的源极和漏极中的另一个电性连接于第二子晶体管的源极和漏极中的一个，第二子晶体管的源极和漏极中的另一个电性连接于驱

动晶体管的源极和漏极中的一个，第一子晶体管的栅极和第二子晶体管的栅极均电性连接于第一扫描线。其中，有源层还包括第一子晶体管的第二子有源图案及第二子晶体管的第二子有源图案，第一子有源图案包括第一沟道部，第二子有源图案包括第二沟道部。

[0006] 可选地，在本申请的一些实施例中，显示面板包括多条可变信号线，位于同一行的多个子像素与同一可变信号线电性连接。

[0007] 可选地，在本申请的一些实施例中，显示面板还包括一第一选通驱动电路，与多条可变信号线电性连接，被配置为将可变信号输出至多条可变信号线。其中，在驱动晶体管驱动发光器件发光的发光阶段内，可变信号至少具有一次电平跳变。

[0008] 可选地，在本申请的一些实施例中，显示面板还包括多个级联的第一选通驱动电路，每一第一选通驱动电路与两可变信号线电性连接，并被配置为将可变信号输出至两可变信号线。其中，在驱动晶体管驱动发光器件发光的发光阶段内，每一可变信号至少具有一次电平跳变，且多个可变信号的电平跳变的时刻不同。

[0009] 可选地，在本申请一些实施例中，像素驱动电路还包括复位晶体管，复位晶体管包括串联的第三子晶体管和第四子晶体管，第三子晶体管的源极和漏极中的一个与第一复位线电性连接，第四子晶体管的源极和漏极中的一个与第二子晶体管的源极和漏极中的另一个电性连接，第四子晶体管的源极和漏极中的另一个与第三子晶体管的源极和漏极中的另一个电性连接，第三子晶体管的栅极和第四子晶体管的栅极均与第二扫描线电性连接。其中，可变信号线位于第一扫描线和第二扫描线之间，且可变信号线与第一扫描线和第二扫描线异层。

[0010] 可选地，在本申请的一些实施例中，有源层还包括第三子晶体管的第三子有源图案、第四子晶体管的第四子有源图案及连接于第三子有源图案和第四子有源图案之间的第二电连接部；第三子有源图案包括第三沟道部，第四子有源图案包括第四沟道部。其中，第二扫描线与第三沟道部和第四沟道部重叠，第一复位线与第二电连接部重叠；第三子有源图案与第四子有源图案均位于可变信号线与第一复位线之间，且第三子有源图案和第四子有源图案均与可变信号线间

隔设置。

- [0011] 可选地，在本申请的一些实施例中，第二子有源图案和第四子有源图案通过与可变信号线、第一扫描线异层的桥接部电性连接。
- [0012] 可选地，在本申请的一些实施例中，可变信号线与第一复位线同层且材料相同。
- [0013] 可选地，在本申请的一些实施例中，第一电连接部的离子掺杂浓度大于第一沟道部、第二沟道部的离子掺杂浓度。
- [0014] 可选地，在本申请一些实施例中，显示面板还包括：第一导电层，位于有源层上，包括可变信号线；第二导电层，位于第一导电层和有源层之间，包括第一扫描线及第二扫描线；以及第三导电层，位于第一导电层上，包括桥接部。
- [0015] 可选地，在本申请的一些实施例中，像素驱动电路还包括数据晶体管，数据晶体管的源极和漏极电性连接于驱动晶体管的源极和漏极中的另一个和数据线之间，数据晶体管的栅极电性连接于第三扫描线；数据晶体管用于向驱动晶体管的栅极传输数据信号，以使驱动晶体管的栅极具有第一电位。
- [0016] 可选地，在本申请的一些实施例中，在驱动晶体管驱动发光器件发光的发光阶段内，可变信号线传输的可变信号至少具有一次由第二电位至第三电位的跳变。其中，第一电位介于第二电位和第三电位之间。
- [0017] 可选地，在本申请的一些实施例中，重叠部与第一电连接部至少部分重叠以形成耦合电容。其中，耦合电容的电容值大于0飞法且小于或等于10飞法。
- [0018] 可选地，在本申请的一些实施例中，显示面板还包括第四导电层，位于第一导电层上，包括数据线。

有益效果

- [0019] 相较于现有技术，本申请提供一种显示面板，包括有源层、第一扫描线及可变信号线。第一扫描线沿第一方向延伸，且第一扫描线与有源层中相对设置的第一沟道部和第二沟道部重叠。可变信号线包括相互连接的走线部和重叠部，重叠部位于走线部靠近第一电连接部的一侧，且重叠部与有源层中的连接于第一沟道部和第二沟道部之间的第一电连接部至少部分重叠，以形成耦合电容，从而在显示面板采用低频驱动时，利用可变信号线传输的可变信号及耦合电容实

现改善低频闪烁问题的方案。

附图说明

- [0020] 图1A是可变信号线与有源层重叠的结构示意图；
图1B是图1A中沿p-p' 剖切的剖视图；
图1C是图1A中沿z-z' 剖切的剖视图；
图2A~图2B是本申请实施例提供的第一选通驱动电路与子像素的连接示意图；
图3是本申请实施例提供的子像素的结构示意图；
图4是本申请实施例提供的时序图；
图5是本申请实施例提供的显示亮度变化示意图；
图6是本申请实施例提供的子像素的膜层结构示意图；
图7是本申请实施例提供的有源层的结构示意图；
图8是本申请实施例提供的第一导电层的结构示意图；
图9是本申请实施例提供的第二导电层的结构示意图；
图10是本申请实施例提供的第三导电层的结构示意图；
图11是本申请实施例提供的第四导电层的结构示意图。

本发明的实施方式

- [0021] 为使本申请的目的、技术方案及效果更加清楚、明确，以下参照附图并举实施例对本申请进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本申请，并不用于限定本申请。
- [0022] 具体地，图1A是可变信号线与有源层重叠的结构示意图，图1B是图1A中沿p-p' 剖切的剖视图，图1C是图1A中沿z-z' 剖切的剖视图。本申请提供一种显示面板，包括衬底100、有源层101、第一扫描线SL1及可变信号线EML1。
- [0023] 衬底100包括刚性衬底和柔性衬底。可选地，衬底100包括玻璃、聚酰亚胺、石英等。可选地，衬底100上还设有缓冲层100a。
- [0024] 有源层101位于衬底100上。可选地，有源层101包括硅半导体材料或氧化物半导体材料。可选地，硅半导体材料包括单晶硅、多晶硅等；氧化物半导体材料可以包括铟镓锌氧化物(IGZO)、铟镓锡氧化物(IGTO)或者铟镓锌锡氧化物(IGZT

0)等。可选地,有源层101采用低温多晶硅工艺制得。

[0025] 有源层101包括相对设置的第一沟道部CP1和第二沟道部CP2,以及连接于第一沟道部CP1和第二沟道部CP2之间的第一电连接部Cn1。

[0026] 第一扫描线SL1沿第一方向x延伸,且与第一沟道部CP1和第二沟道部CP2重叠。

[0027] 可变信号线EML1包括相互连接的走线部EML11和重叠部EML12,重叠部EML12位于走线部EML11靠近第一电连接部Cn1的一侧,且重叠部EML12与第一电连接部Cn1至少部分重叠,以使重叠部EML12与第一电连接部Cn1形成耦合电容Co的两电极,以利用耦合电容Co及可变信号线EML1传输的可变信号EM1改善低频闪烁问题。

[0028] 可选地,在显示面板采用高分辨率设计时,受设计空间的限制,可变信号线EML1与第一电连接部Cn1的重叠面积可以大于0微米*微米且小于或等于100微米*微米。

[0029] 可选地,请继续参阅图1A,走线部EML11包括第一子部EML11a、第二子部EML11b和第三子部EML11c,第一子部EML11a和第一电连接部Cn1间隔设置,第二子部EML11b和所述第三子部EML11c分别与第一子部EML11a的两端相接,第二子部EML11b和第三子部EML11c之间的延长线与第一电连接部Cn1重叠。其中,第二子部EML11b距第一电连接部Cn1的第二端的距离,小于第三子部EML11c距第一电连接部Cn1的第二端的距离,重叠部EML12与第一子部EML11a的靠近第二子部EML11b的部分相接,以在所需的耦合电容Co的电容值较小时,仅重叠部EML12和第一电连接部Cn1重叠。

[0030] 可选地,重叠部EML12相对于第二子部EML11b朝向第一扫描线SL1突出,第一扫描线SL1对应重叠部EML12具有凹陷,以使第一扫描线SL1与重叠部EML12之间无交叠。

[0031] 可选地,请继续参阅图1B~图1C,可变信号线EML1位于有源层101上或位于有源层101下。可选地,显示面板还包括位于有源层101上的第一导电层102,第一导电层102包括可变信号线EML1。可选地,第一导电层102包括钼(Mo)、铝(Al)、铂(Pt)、钯(Pd)、银(Ag)、镁(Mg)、金(Au)、镍(Ni)、钕(Nd)、铱(Ir)、铬(Cr)、钙(Ca)、钛(Ti)、钽(Ta)、钨(W)、铜(Cu)等中的至少一种。可选地,第一导电层102可为单层膜层结构,也可为Ti/Al/Ti、Mo/Al/Mo、Mo/AlGe/Mo、Cu/M

o、Cu/Ti、Cu/MoTi或Cu/MoNb等叠层结构。

[0032] 可选地，显示面板还包括位于第一导电层102和有源层101之间的绝缘层。可选地，绝缘层包括第一绝缘层1001和第二绝缘层1002。可选地，第一绝缘层1001和第二绝缘层1002可分别包括硅化合物、金属氧化物等。进一步地，第一绝缘层1001和第二绝缘层1002可分别包括硅氧化物、硅氮化物、硅氮氧化物、铝氧化物、钽氧化物、钪氧化物、锆氧化物、钛氧化物等。

[0033] 图1B~图1C中的100b为多层复合绝缘层（即包括层间介电层、第一平坦层、第二平坦层和像素定义层等）。

[0034] 如图2A~图2B是本申请实施例提供的第一选通驱动电路与子像素的连接示意图。显示面板还包括多条信号线和多个子像素。

[0035] 可选地，多条信号线包括多条扫描线，多条数据线DL、多条发光控制线EML、多条复位线和多条可变信号线EML1。

[0036] 多条扫描线用于传输多个扫描信号，多条扫描线包括多条第一扫描线SL1、多条第二扫描线SL22、多条第三扫描线SL21和多条第四扫描线SL23。第一扫描线SL1用于传输第一扫描信号S1，第二扫描线SL22、第三扫描线SL21及第四扫描线SL23均用于传输第二扫描信号S2。其中，与同一像素驱动电路电性连接的第三扫描线SL21、第二扫描线SL22及第四扫描线SL23中，第二扫描线SL22传输的第二扫描信号先于第三扫描线SL21传输的第二扫描信号有效，第四扫描线SL23传输的第二扫描信号与第二扫描线SL22传输的第二扫描信号或第三扫描线SL21传输的第二扫描信号相同。

[0037] 数据线DL用于传输数据信号；发光控制线EML用于传输发光控制信号EM；复位线包括第一复位线VL1和第二复位线VL2，第一复位线VL1用于传输第一复位信号，第二复位线VL2用于传输第二复位信号，第一复位信号和第二复位信号可以相等或不相等。可变信号线EML1用于传输可变信号EM1。

[0038] 可选地，第一扫描信号S1的频率小于第二扫描信号S2的频率。可选地，第一扫描信号S1的有效脉冲位于一显示周期的写入帧WF内，第二扫描信号S2的有效脉冲位于一显示周期的写入帧WF和保持帧HF内。其中，在一显示周期包括保持帧HF时，即为显示面板采用了低刷新频率的驱动方式。

- [0039] 可选地，位于同一行的多个子像素与同一可变信号线EML1电性连接，以使位于同一行的子像素均在同一可变信号EM1的作用下，实现改善闪烁的问题。
- [0040] 可选地，显示面板还包括多个选通驱动电路，多个选通驱动电路包括至少一第一选通驱动电路EMG1、多个级联的第二选通驱动电路、多个级联的第三选通驱动电路及多个级联的第四选通驱动电路EMG2。
- [0041] 可选地，显示面板包括一第一选通驱动电路EMG1，多条可变信号线EML1与第一选通驱动电路EMG1电性连接，一第一选通驱动电路EMG1被配置为将可变信号EM1输出至多条可变信号线EM1，如图2A所示，以使阵列排布的多个子像素均在同一可变信号EM1的作用下，实现改善闪烁的问题。
- [0042] 可选地，显示面板包括多个级联的第一选通驱动电路EMG1，每一第一选通驱动电路EMG1与两条可变信号线EML1电性连接，每一第一选通驱动电路EMG1被配置为将可变信号EM1输出至两条可变信号线EM1，如图2B所示，以使位于两行的多个子像素在同一可变信号EM1的作用下，实现改善闪烁的问题。
- [0043] 其中，如图2A所示的一第一选通驱动电路EMG1将可变信号EM1输出至多条可变信号线EM1的设计，有利于实现显示面板的窄边框设计；如图2B所示的一第一选通驱动电路EMG1将可变信号EM1输出至两条可变信号线EM1的设计对驱动芯片的设计要求不高，易于实现控制。
- [0044] 可选地，可变信号线EML1也可与驱动芯片电性连接，以通过驱动芯片提供可变信号。
- [0045] 多个级联的第二选通驱动电路与多条第一扫描线SL1电性连接，以向多条第一扫描线SL1提供多个第一扫描信号S1；多个级联的第三选通驱动电路与多条第二扫描线SL22、多条第三扫描线SL21和多条第四扫描线SL23电性连接，以向多条第二扫描线SL22、多条第三扫描线SL21和多条第四扫描线SL23提供多个第二扫描信号S2；多个级联的第四选通驱动电路EMG2与多条发光控制线EML电性连接，以向多条发光控制线EML提供多个发光控制信号。
- [0046] 可选地，第四选通驱动电路EMG2的拓扑结构和第一选通驱动电路EMG1的拓扑结构相同，以沿用现有的设计，从而节省设计成本。
- [0047] 可选地，多个级联的第四选通驱动电路EMG2和多个级联的第一选通驱动电路EM

G1的设置位置关于显示面板显示区的中心轴线对称，以便于布线及缩减显示面板的边框。

[0048] 如图3是本申请实施例提供的子像素的结构示意图，图4是本申请实施例提供的时序图。每一所述子像素包括发光器件D及像素驱动电路。每一子像素与对应的扫描线、对应的数据线DL及对应的发光控制线EML电性连接，以使像素驱动电路根据对应的扫描信号、数据信号及发光控制信号EM控制对应的发光器件D发光。可选地，所述发光器件D包括有机发光二极管、次毫米发光二极管、微型发光二极管等。

[0049] 至少一像素驱动电路包括驱动晶体管T1、补偿晶体管及耦合电容Co。

[0050] 驱动晶体管T1的源极和漏极与对应的发光器件D串联在第一电源线VDD和第二电源线VSS之间，驱动晶体管T1用于根据传输至驱动晶体管T1的栅极的数据信号，生成驱动发光器件D发光的驱动电流。

[0051] 补偿晶体管包括串联的第一子晶体管TL1和第二子晶体管TL2，第一子晶体管TL1和第二子晶体管TL2具有连接节点A。第一子晶体管TL1的源极和漏极中的一个与驱动晶体管T1的栅极电性连接，第一子晶体管TL1的源极和漏极中的另一个通过连接节点A电性连接于第二子晶体管TL2的源极和漏极中的一个，所述第二子晶体管TL2的源极和漏极中的另一个电性连接于所述驱动晶体管T1的源极和漏极中的一个，第一子晶体管TL1的栅极和所述第二子晶体管TL2的栅极均电性连接于第一扫描线SL1。

[0052] 耦合电容Co串联于可变信号线EML1和连接节点A之间，用于根据可变信号线EML1传输的可变信号EM1耦合连接节点A的电位，以改变连接节点A和驱动晶体管T1的栅极电位之差。

[0053] 请继续参阅图3，至少一所述像素驱动电路还包括数据晶体管T2，数据晶体管T2的源极和漏极电性连接于驱动晶体管T1的源极和漏极中的另一个和数据线DL之间，数据晶体管T2的栅极电性连接于第三扫描线SL21。数据晶体管T2用于根据对应的第三扫描线SL21传输的第二扫描信号S2而向驱动晶体管T1的栅极传输数据信号，以使驱动晶体管T1的栅极具有第一电位。

[0054] 在驱动晶体管T1驱动发光器件D发光的发光阶段内，可变信号EM1至少具有一次

电平跳变，以使连接节点A的电位在发光阶段内受耦合作用而相应变化，从而使驱动晶体管T1的栅极电位也相应变化，以改善闪烁问题。

[0055] 可选地，在显示面板包括多个级联的第一选通驱动电路EMG1，且每一第一选通驱动电路EMG1被配置为将可变信号EM1输出至两条可变信号线EM1时，多个可变信号EM1的电平跳变的时刻不同，如图4中的EM1(n)和EM1(n+1)所示，以使多个子像素可在不同的时刻对各自的驱动晶体管T1的栅极电位进行调节，从而使多个子像素的驱动晶体管T1的栅极电位的均值在发光阶段内基本稳定在第一电位。在显示面板包括一第一选通驱动电路EMG1，且一第一选通驱动电路EMG1被配置为将可变信号EM1输出至多条可变信号线EM1时，可变信号EM1的时序可如图4中的EM1所示。

[0056] 可选地，在驱动晶体管T1驱动发光器件D发光的发光阶段内，可变信号EM1至少具有一次由第二电位V2至第三电位V3的跳变，第一电位介于第二电位V2和第三电位V3之间，以使驱动晶体管T1的栅极电位的均值在发光阶段内基本稳定在第一电位。

[0057] 可选地，为使所述第一电位介于所述第二电位V2和所述第三电位V3之间，耦合电容C₀的电容值可大于0飞法且小于或等于10飞法。

[0058] 请继续参阅图3，至少一像素驱动电路还包括补偿晶体管T3、第一开关晶体管T4、第二开关晶体管T5、初始晶体管T6、复位晶体管及存储电容C_{st}。

[0059] 补偿晶体管T3的源极和漏极电性连接于驱动晶体管T1的源极和漏极中的一个与第二子晶体管TL2的源极和漏极中的另一个之间，补偿晶体管T3的栅极电性连接于第三扫描线SL21。补偿晶体管T3用于根据第三扫描线SL21传输的第二扫描信号S2，配合补偿晶体管和数据晶体管T2将数据信号传输至驱动晶体管T1的栅极。

[0060] 第一开关晶体管T4的源极和漏极电性连接于驱动晶体管T1的源极和漏极中的另一个和第一电源线之间，第二开关晶体管T5的源极和漏极电性连接于驱动晶体管T1的源极和漏极中的一个和第一节点B之间，第一开关晶体管T4的栅极和第二开关晶体管T5的栅极均电性连接于发光控制线EML。第一开关晶体管T4和第二开关晶体管T5用于根据发光控制线EML传输的发光控制信号EM使驱动晶体管T1驱动

发光器件D发光。

- [0061] 初始晶体管T6的源极和漏极电性连接于第二复位线VL2和第一节点B之间，初始晶体管T6的栅极电性连接于第四扫描线SL23，初始晶体管T6用于根据第四扫描线SL23传输的第二扫描信号将第二复位线VL2传输的第二复位信号传输至第一节点B。发光器件D电性连接于所述第一节点B和第二电源线VSS之间。
- [0062] 复位晶体管的源极和漏极电性连接于第一复位线VL1和第二子晶体管TL2的源极和漏极中的另一个之间，复位晶体管的栅极电性连接于第二扫描线SL22。可选地，复位晶体管包括串联的第三子晶体管TL3和第四子晶体管TL4，第三子晶体管TL3的源极和漏极中的一个与第一复位线VL1电性连接，第四子晶体管TL4的源极和漏极中的一个与第二子晶体管TL2的源极和漏极中的另一个电性连接，第四子晶体管TL4的源极和漏极中的另一个与第三子晶体管TL3的源极和漏极中的另一个电性连接，第三子晶体管TL3的栅极和第四子晶体管TL4的栅极均与第二扫描线SL22电性连接。
- [0063] 存储电容Cst串联于第一电源线和驱动晶体管T1的栅极之间，用于维持驱动晶体管T1的栅极电位。
- [0064] 可选地，像素驱动电路包括的各晶体管包括硅半导体材料或氧化物半导体。其中，硅半导体材料包括多晶硅、单晶硅等；氧化物半导体材料包括铟镓锌氧化物(IGZO)、铟镓锡氧化物(IGTO)或者铟镓锌锡氧化物(IGZTO)等。
- [0065] 请继续参阅图3~图4，以像素驱动电路包括的各晶体管为P型晶体管，第一子晶体管TL1的栅极和第二子晶体管TL2的栅极电性连接的第一扫描线SL1传输第n级的第一扫描信号S1(n)；第三子晶体管TL3的栅极和第四子晶体管TL4的栅极电性连接的第二扫描线SL22传输第n-1级的第二扫描信号S2(n-1)；第一开关晶体管T4的栅极和第二开关晶体管T5的栅极电性连接的发光控制线EML传输第n级的发光控制信号EM(n)；数据晶体管T2的栅极和补偿晶体管T3的栅极电性连接的第三扫描线SL21以及初始晶体管T6的栅极电性连接的第四扫描线SL23均传输第n级的第二扫描信号S2(n)为例，对像素驱动电路的工作原理进行说明。其中， $n \geq 1$ 。
- [0066] 在复位阶段t1，第一扫描线SL1传输的第一扫描信号S1(n)及第二扫描线SL22传输的第二扫描信号S2(n-1)有效，第一子晶体管TL1、第二子晶体管TL2、第三子

晶体管TL3和第四子晶体管TL4导通，第一复位线VL1传输的第一复位信号经第三子晶体管TL3、第四子晶体管TL4、第二子晶体管TL2和第一子晶体管TL1传输至驱动晶体管T1的栅极，以对驱动晶体管T1的栅极电位进行复位。

[0067] 在数据写入阶段t2，第一扫描线SL1传输的第一扫描信号S1(n)及第三扫描线SL21和第四扫描线SL23传输的第二扫描信号S2(n)有效，第一子晶体管TL1、第二子晶体管TL2、数据晶体管T2、补偿晶体管T3及初始晶体管T6响应第二扫描信号S2(n)导通，数据线DL传输的数据信号经数据晶体管T2、补偿晶体管T3、第二子晶体管TL2和第一子晶体管TL1传输至驱动晶体管T1的栅极，以使驱动晶体管T1的栅极具有第一电位。第二复位线VL2传输的第二复位信号经初始晶体管T6传输至第一节点B，以对发光器件D的阳极电位进行复位。

[0068] 在发光阶段t3，发光控制线EML传输的发光控制信号EM(n)有效，第一开关晶体管T4和第二开关晶体管T5响应发光控制信号EM(n)导通，驱动晶体管T1生成驱动发光器件D发光的驱动电流。可选地，发光控制信号EM(n)的频率大于第一扫描信号S1(n)的频率，可通过发光器件D不断的亮暗状态改善低频闪烁问题。

[0069] 写入帧WF包括数据信号被传输至驱动晶体管T1的栅极的阶段，保持帧HF则不包括数据信号被传输至驱动晶体管T1的栅极的阶段。在采用低频进行驱动显示时，一显示周期至少包括一保持帧HF，保持帧HF所显示的数据与写入帧WF内所显示的数据保持一致。因此，可以理解的，发光阶段t3自写入帧WF延续至保持帧HF。第二扫描信号S2在保持帧内仍具有有效脉冲，可对驱动晶体管T1的栅极电位进行修正，补偿发光器件D的亮度变化。

[0070] 可变信号EM1(n)的跳变时刻位于数据信号被传输至驱动晶体管T1的栅极之后。如可变信号EM1(n)可在写入帧的发光阶段t3内进行跳变，也可在保持帧HF内进行跳变。其中，为避免可变信号EM1(n)的跳变导致发光器件D的亮度变化被人眼所察觉，可变信号EM1(n)的跳变时刻位于发光控制信号EM(n)的无效脉冲作用时间内，或可变信号EM1(n)的跳变时刻与发光控制信号EM(n)的跳变时刻相同。如在写入帧WF的发光阶段t3内，可变信号EM1(n)由第二电位V2跳变至第三电位V3的时刻与发光控制信号EM(n)由高电平跳变至低电平的时刻相同；或，可变信号EM1(n)由第三电位V3跳变至第二电位V2的时刻与发光控制信号EM(n)由高电平跳

变至低电平的时刻相同。可选地，第一电位大于第三电位 V_3 ，且小于第二电位 V_2 。

[0071] 可变信号 $EM1(n)$ 保持第二电位 V_2 的时长为第一时间段 t_{11} ，可变信号 $EM1(n)$ 保持第三电位 V_3 的时长为第二时间段 t_{12} 。在写入帧WF的第一时间段 t_{11} 内，驱动晶体管T1的栅极主要受第一复位信号和数据信号的影响，可变信号 $EM1(n)$ 为第三电位 V_3 或第二电位 V_2 并不影响驱动晶体管T1的栅极电位。在可变信号 $EM1(n)$ 在发光阶段 t_3 内具有跳变后，连接节点A的电位受耦合作用而相应变化，从而使驱动晶体管T1的栅极电位也相应变化。如以像素驱动电路的各晶体管仍为P型晶体管为例进行说明，可变信号 $EM1(n)$ 由第三电位 V_3 跳变至第二电位 V_2 ，则连接节点A的电位经耦合电容 C_o 作用被耦合升高至大于驱动晶体管T1的栅极电位，连接节点A向驱动晶体管T1的栅极漏电，使得驱动晶体管T1的栅极电位相应变高，从而使驱动电流降低，引起发光器件D的发光亮度降低。可变信号 $EM1(n)$ 由第二电位 V_2 跳变至第三电位 V_3 时，连接节点A的电位经耦合电容 C_o 作用被耦合降低至小于驱动晶体管T1的栅极电位，驱动晶体管T1的栅极向连接节点A漏电，使得驱动晶体管T1的栅极电位相应降低，从而使驱动电流升高，引起发光器件D的发光亮度升高。因此，可变信号 $EM1(n)$ 的跳变可引起发光器件D的亮度变化，通过不断的使可变信号 $EM1(n)$ 在第二电位 V_2 和第三电位 V_3 之间进行跳变，可以使驱动晶体管T1的栅极电位的均值基本稳定在第一电位。

[0072] 可选地，第一时间段 t_{11} 的时长可与第二时间段 t_{12} 的时长相等，也可不相等。可以理解的，第一时间段 t_{11} 的时长与第二时间段 t_{12} 的时长可根据实际需求进行设定，可变信号 $EM1(n)$ 每次维持第二电位 V_2 的时长可均相等或均不相等，可变信号 $EM1(n)$ 每次维持第三电位 V_3 的时长也可均相等或均不相等。第一时间段 t_{11} 的时长与第二时间段 t_{12} 的时长越短，可变信号 $EM1(n)$ 的跳变次数越多，可变信号 $EM1(n)$ 的频率也就越高。

[0073] 理论上连接节点A的电位和驱动晶体管T1的栅极电位一直相等，发光器件D的亮度变化最小。但由于不同灰阶下，驱动晶体管T1的栅极电位不同，而连接节点A的电位相差不大，因此，在不改变连接节点A的电位的情况下，只能使个别灰阶具有较好的显示效果，其余大部分灰阶由于连接节点A的电位和驱动晶体管T1的

栅极电位之间的差异，显示的改善效果并不好。因此，本申请利用低频驱动时必然存在的较长时间段的发光阶段 t_3 ，使连接节点A的电位经耦合电容 C_o 作用在发光阶段 t_3 内实现可变，以综合第二电位 V_2 和第三电位 V_3 对驱动晶体管 T_1 的栅极电位的影响，使驱动晶体管 T_1 的栅极电位的均值基本稳定在第一电位，从而使发光器件D的发光亮度基本维持在最初发光亮度，可以改善低频驱动存在的闪烁问题，从而改善显示品质。

[0074] 可以理解的，在显示面板包括多个级联的第一选通驱动电路EMG1，且每一第一选通驱动电路EMG1被配置为将可变信号EM1输出至两条可变信号线EM1时，多个可变信号EM1的第二电位 V_2 可以相同或不同，多个可变信号EM1的第三电位 V_3 也可相同或不同，多个可变信号EM1每次维持第二电位 V_2 的时长也可相同或不同，多个可变信号EM1每次维持第三电位 V_3 的时长也可相同或不同。

[0075] 如图5是本申请实施例提供的显示亮度变化示意图；其中，L1表示利用本申请的像素驱动电路驱动发光器件得到的随驱动晶体管 T_1 的栅极电位变化的显示亮度变化曲线，L2表示利用现有技术中的像素驱动电路（现有技术中的像素驱动电路无耦合电容 C_o ）驱动发光器件得到的随驱动晶体管的栅极电位变化的显示亮度变化曲线。经对比可知，在一显示周期(1 Display)的时长内，采用本申请的像素驱动电路驱动的发光器件D的发光亮度会变化多次，但发光器件D的发光亮度的变化幅度明显小于现有技术中的像素驱动电路所驱动的发光器件的亮度变化幅度。

[0076] 此外，由于一显示周期(1 Display)的时长要大于每一发光亮度的变化时长。因此，即使第二电位 V_2 大于驱动晶体管 T_1 的栅极电位的次数，与第三电位 V_3 小于驱动晶体管 T_1 的栅极电位的次数不相等，也仅表现为L1中亮度变化切换次数的差异，从一显示周期(1 Display)的时长内来看，亮度变化切换次数的差异对整体的亮度变化影响不大。可以理解的，一显示周期(1 Display)可以只包括写入帧WF一帧，也可包括一写入帧WF和至少一保持帧HF。

[0077] 如图6是本申请实施例提供的子像素的膜层结构示意图，如图7是本申请实施例提供的有源层的结构示意图。请继续参阅图6~图7，有源层101包括第一子晶体管 TL_1 的第一子有源图案、第二子晶体管 TL_2 的第二子有源图案、驱动晶体管 T_1

的第一有源图案、数据晶体管T2的第二有源图案、补偿晶体管T3的第三有源图案、第一开关晶体管T4的第四有源图案、第二开关晶体管T5的第五有源图案、初始晶体管T6的第六有源图案及第一电连接部Cn1。

[0078] 可选地，第一子有源图案包括第一沟道部CP1，第二子有源图案包括第二沟道部CP2，第一电连接部Cn1连接于第一子有源图案和第二子有源图案之间，以用作连接节点A。可选地，第一电连接部Cn1沿第一方向x延伸，第一子有源图案和第二子有源图案沿第二方向y延伸，第一方向x和第二方向y交叉。第一子有源图案和第二子有源图案位于第一电连接部Cn1的同侧。第一电连接部Cn1的第一端与第一子有源图案的第一端STL1相接，第一电连接部Cn1的第二端和第二子有源图案的第二端DTL2相接。

[0079] 可选地，重叠部EML12与第一电连接部Cn1的第二端和第二子有源图案的第二端DTL2的相接处重叠，以使重叠部EML12与第一电连接部Cn1的第二端和第二子有源图案的第二端DTL2的相接处形成耦合电容Co的两电极。

[0080] 可选地，第一电连接部Cn1的离子掺杂浓度大于第一沟道部CP1、第二沟道部CP2的离子掺杂浓度，以使第一电连接部Cn1的导电性能高于第一沟道部CP1和第二沟道部CP2的导电性能，从而利用第一电连接部Cn1电性连接第一子有源图案和第二子有源图案。

[0081] 第一有源图案的第一端ST1连接于第二有源图案的第二端DT2、第四有源图案的第二端DT4；第一有源图案的第二端DT1连接于第三有源图案的第一端ST3、第五有源图案的第一端ST5，第五有源图案的第二端DT5连接于第六有源图案的第一端ST6。第二有源图案、第三有源图案、第四有源图案及第五有源图案均沿第二方向y延伸，且第二有源图案和第三有源图案间隔设置，第四有源图案和第五有源图案间隔设置，第三有源图案的第二端DT3连接于第二子有源图案的第一端STL2。

[0082] 可选地，有源层101还包括第三子晶体管TL3的第三子有源图案、第四子晶体管TL4的第四子有源图案及连接于第三子有源图案和第四子有源图案之间的第二电连接部Cn2，第三子有源图案包括第三沟道部CP3，第四子有源图案包括第四沟道部CP4，第二扫描线SL22与第三沟道部CP3和第四沟道部CP4重叠，以使显示面

板仍可沿用现有制备工艺实现制备，从而可以实现较LTP0背板更低的制造成本。

- [0083] 可选地，第三子有源图案的第一端STL3和第四子有源图案的第二端DTL4通过第二电连接部Cn2相接，第二电连接部Cn2沿第一方向x延伸且与第一复位线VL1重叠，以使第二电连接部Cn2和第一复位线VL1重叠的部分形成另一耦合电容的两电极，从而维持第三子晶体管TL3和第四子晶体管TL4的中间节点(即图3中的C点)的电位，降低第三子晶体管TL3和第四子晶体管TL4的中间节点电位对驱动晶体管T1的栅极电位的影响。
- [0084] 可选地，第三子有源图案与第四子有源图案均位于可变信号线EML1与第一复位线VL1之间，且第三子有源图案和第四子有源图案均与可变信号线EML1间隔设置，以避免可变信号线EML1、第一扫描线SL1在实现第二子有源图案和第四子有源图案的连接时形成非必要的晶体管，从而影响子像素的正常显示。
- [0085] 可选地，第二子有源图案和第四子有源图案通过与可变信号线EML1、第一扫描线SL1异层的桥接部F3电性连接。
- [0086] 可选地，可变信号线EML1与第一复位线VL1同层且材料相同。如图8是本申请实施例提供的第一导电层的结构示意图，第一导电层102还包括第一复位线VL1、第二复位线VL2及第一电极部E1。第一复位线VL1位于可变信号线EML1远离第二复位线VL2的一侧；第一电极部E1位于第二复位线VL2和可变信号线EML1之间，且第一电极部E1与第一有源图案重叠。
- [0087] 可选地，第一电源线VDD包括电性连接的第一子电源线VDD1和第二子电源线VDD2，第一子电源线VDD1沿第二方向y延伸；第二子电源线VDD2沿第一方向x延伸，第一子电源线VDD1和第二子电源线VDD2异层。可选地，第一导电层102还包括第二子电源线VDD2，第二子电源线VDD2位于第一电极部E1和可变信号线EML1之间，且第二子电源线VDD2与第一电极部E1相接。
- [0088] 可选地，可变信号线EML1与第一扫描线SL1和第二扫描线SL22异层，如图9是本申请实施例提供的第二导电层的结构示意图；显示面板还包括第二导电层，第二导电层位于第一导电层102和有源层101之间。进一步地，第二导电层位于第一绝缘层1001和第二绝缘层1002之间。可选地，第二导电层包括第一扫描线SL1

、第三扫描线SL21、第二扫描线SL22、第四扫描线SL23、发光控制线EML以及第二电极部E2。

[0089] 其中，可变信号线EML1位于第一扫描线SL1和第二扫描线SL22之间，第一复位线VL1位于第二扫描线SL22远离可变信号线EML1的一侧，第三扫描线SL21位于第一扫描线SL1和第二子电源线VDD2之间，发光控制线EML位于第二子电源线VDD2和第二复位线VL2之间，第四扫描线SL23位于第二复位线VL2远离发光控制线EML的一侧。

[0090] 第一扫描线SL1与第一沟道部CP1重叠的部分用作第一子晶体管TL1的栅极，第一扫描线SL1与第二沟道部CP2重叠的部分用作第二子晶体管TL2的栅极。第二扫描线SL22与第三沟道部CP3重叠的部分用作第三子晶体管TL3的栅极，第二扫描线SL22与第四沟道部CP4重叠的部分用作第四子晶体管TL4的栅极。第三扫描线SL21和第二有源图案、第三有源图案部分重叠，第三扫描线SL21与第二有源图案重叠的部分用作数据晶体管T2的栅极，第三扫描线SL21与第三有源图案重叠的部分用作补偿晶体管T3的栅极。发光控制线EML与第四有源图案、第五有源图案部分重叠，发光控制线EML与第四有源图案重叠的部分用作第一开关晶体管T4的栅极，发光控制线EML与第五有源图案重叠的部分用作第二开关晶体管T5的栅极。第四扫描线SL23与第六有源图案部分重叠，第四扫描线SL23与第六有源图案重叠的部分用作初始晶体管T6的栅极。第二电极部E2与第一有源图案重叠，以用作驱动晶体管T1的栅极；第一电极部E1和第二电极部E2重叠形成存储电容Cst的两电极。

[0091] 可选地，第二有源图案的第一端ST2、第一子有源图案的第二端DTL1及第二子有源图案的第一端STL2及第三有源图案的第二端DT3均位于第三扫描线SL21和第一扫描线SL1之间。第三子有源图案的第二端DTL3、第四子有源图案的第一端STL4位于可变信号线EML1和第二扫描线SL22之间。第四有源图案的第一端ST4和第五有源图案的第二端DT5均位于发光控制线EML和第二复位线VL2之间，第六有源图案的第二端DT6位于第四扫描线SL23远离第二复位线VL2的一侧。可选地，第一有源图案为u形。

[0092] 如图10是本申请实施例提供的第三导电层的结构示意图，显示面板还包括位于

第一导电层上的层间介电层和第三导电层。第三导电层包括第一导电部F1、第二导电部F2、桥接部F3、第四导电部F4、第五导电部F5、第六导电部F6、第七导电部F7。

- [0093] 第一导电部F1沿第二方向y延伸，电性连接于第二电极部E2和第一子有源图案的第二端DTL1之间，以实现驱动晶体管T1的栅极和第一子晶体管TL1的电性连接。具体的，第一电极部E1包括暴露出第二电极部E2的第一开孔，第一导电部F1通过第一开孔及贯穿层间介电层和第二绝缘层1002的过孔与第二电极部E2电性连接(如图10中的CNT1处)，通过贯穿层间介电层、第二绝缘层1002和第一绝缘层1001的过孔与第一子有源图案的第二端DTL1电性连接(如图10中的CNT2处)。
- [0094] 第二导电部F2与第二有源图案的第一端ST2重叠，且电性连接于第二有源图案的第一端ST2，以用作数据晶体管T2的源极。具体的，第二导电部F2通过贯穿层间介电层、第二绝缘层1002和第一绝缘层1001的过孔与第二有源图案的第一端ST2电性连接(如图10中的CNT3处)，以用作数据晶体管T2的源极。
- [0095] 桥接部F3沿第二方向y延伸，电性连接于第二子有源图案的第一端STL2和第四子有源图案的第一端STL4之间，以实现第二子晶体管TL2和第四子晶体管TL4的电性连接。具体的，桥接部F3通过贯穿层间介电层、第二绝缘层1002和第一绝缘层1001的过孔与第二子有源图案的第一端STL2电性连接(如图10的CNT4处)，通过贯穿层间介电层、第二绝缘层1002和第一绝缘层1001的过孔与第四子有源图案的第一端STL4电性连接(如图10中的CNT5处)。
- [0096] 第四导电部F4沿第二方向y延伸，电性连接于第一电极部E1和第四有源图案的第一端ST4之间，实现第一开关晶体管T4与第二子电源线VDD2的电性连接。具体的，第四导电部F4通过贯穿层间介电层的过孔与第一电极部E1电性连接(如图10中的CNT6处)，通过贯穿层间介电层、第二绝缘层1002和第一绝缘层1001的过孔与第四有源图案的第一端ST4电性连接(如图10中的CNT7处)。
- [0097] 第五导电部F5电性连接于第三子有源图案的第二端DTL3和第一复位线VL1之间，以实现第三子晶体管TL3与第一复位线VL1的电性连接。具体的，第五导电部F5通过贯穿层间介电层、第二绝缘层1002和第一绝缘层1001的过孔与第三子有源图案的第二端DTL3电性连接(如图10中的CNT8处)，通过贯穿层间介电层的过孔

与第一复位线VL1电性连接(如图10中的CNT9处)。

[0098] 第六导电部F6沿第二方向y延伸, 且与第二电极部E2和发光控制线EML、第五有源图案部分重叠, 电性连接于第五有源图案的第二端DT5, 以用作第一节点B。

具体的, 第六导电部F6通过贯穿层间介电层、第二绝缘层1002和第一绝缘层1001的过孔与第五有源图案的第二端DT5电性连接(如图10中的CNT10处)。

[0099] 第七导电部F7电性连接于第六有源图案的第二端DT6和第二复位线VL2之间, 以实现初始晶体管T6与第二复位线VL2的电性连接。具体的, 第七导电部F7通过贯穿层间介电层、第二绝缘层1002和第一绝缘层1001的过孔与第六有源图案的第二端DT6电性连接(如图10中的CNT11处), 通过贯穿层间介电层的过孔第二复位线VL2电性连接(如图10中的CNT12处)。

[0100] 图11是本申请实施例提供的第四导电层的结构示意图; 显示面板还包括位于第三导电层上的第一平坦层和第四导电层, 第四导电层包括数据线DL和第一子电源线VDD1。

[0101] 数据线DL包括第一主体部DL1和延伸部DL2。第一主体部DL1沿第二方向y延伸, 延伸部DL2位于第一主体部DL1靠近第一子有源图案的一侧, 延伸部DL2与第二有源图案的第一端ST2及第二导电部F2重叠, 延伸部DL2电性连接于第二导电部F2, 延伸部DL2通过第二导电部F2电性连接于第二有源图案的第一端ST2。具体的, 延伸部DL2通过贯穿第一平坦层的过孔与第二导电部F2电性连接(如图11中的P LN1处)。

[0102] 第一子电源线VDD1与数据线DL间隔设置, 第一子电源线VDD1包括第二主体部VD1、第三主体部VD2和位于第二主体部VD1和第三主体部VD2之间且对应延伸部DL2设置的避让部VD3。第二主体部VD1和第三主体部VD2均沿第二方向y延伸。避让部VD3与第一子部EML11a和第三子部EML11c的相接处重叠, 且与重叠部EML12间隔设置, 从而使避让部VD3和重叠部EML12之间无重叠, 继而使避让部VD3和重叠部EML12之间无寄生电容。

[0103] 可选地, 第二子电源线VDD2通过第四导电部F4电性连接于第一子电源线VDD1。具体的, 第三主体部VD2的部分与第四导电部F4重叠并与第四导电部F4电性连接, 加之第四导电部F4又电性连接于第一电极部E1和第四有源图案的第一端ST4之

间，第一电极部E1又与第二子电源线VDD2电性连接，因此，第四导电部F4可实现第二子电源线VDD2和第一子电源线VDD1的电性连接，以及可以使第一开关晶体管T4的源极和漏极中的一个与第二子电源线VDD2和第一子电源线VDD1电性连接。其中，第三主体部VD2通过贯穿第一平坦层的过孔与第四导电部F4电性连接（如图11中的PLN2处）。

[0104] 可选地，第四导电层还包括节点连接部B1，节点连接部B1位于第一子电源线VD1远离数据线DL的一侧，且与第六导电部F6重叠并电性连接于第六导电部F6。具体地，节点连接部B1通过贯穿第一平坦层的过孔与第六导电部F6电性连接（如图11中的PLN3处）。

[0105] 可以理解的，各导电层及有源层中与过孔对应处的尺寸，可以大于各导电层及有源层中与过孔非对应处的尺寸。

[0106] 可选地，多个发光器件对应电性连接至多个像素驱动电路的第一节点B处。发光器件与对应的像素驱动电路中的驱动晶体管T1的源极和漏极电性连接于第一电压端和第二电压端之间。可选地，第一电源线电性连接于第一电压端和驱动晶体管T1的源极和漏极中的一个之间，第二电源线电性连接于发光器件的阴极和第二电压端之间。

[0107] 本申请还提供一种显示装置，所述显示装置包括任一上述的驱动电路或任一上述的显示面板。可以理解地，所述显示装置包括可移动显示装置（如笔记本电脑、手机等）、固定终端（如台式电脑、电视等）、测量装置（如运动手环、测温仪等）等。

[0108] 本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的方法及其核心思想，本说明书内容不应理解为本申请的限制。

权利要求书

- [权利要求 1] 一种显示面板，其中，包括：
- 有源层，包括相对设置的第一沟道部和第二沟道部，以及连接于所述第一沟道部和所述第二沟道部之间的第一电连接部；
- 第一扫描线，沿第一方向延伸，且与所述第一沟道部和所述第二沟道部重叠；以及
- 可变信号线，包括相互连接的走线部和重叠部，所述重叠部位于所述走线部靠近所述第一电连接部的一侧，且所述重叠部与所述第一电连接部至少部分重叠。
- [权利要求 2] 根据权利要求1所述的显示面板，其中，还包括多个子像素，每一所述子像素包括发光器件及像素驱动电路，所述像素驱动电路包括：
- 驱动晶体管，与所述发光器件串联于第一电源线和第二电源线之间；
- 以及
- 补偿晶体管，包括串联的第一子晶体管和第二子晶体管，所述第一子晶体管的源极和漏极中的一个与所述驱动晶体管的栅极电性连接，所述第一子晶体管的源极和漏极中的另一个电性连接于所述第二子晶体管的源极和漏极中的一个，所述第二子晶体管的源极和漏极中的另一个电性连接于所述驱动晶体管的源极和漏极中的一个，所述第一子晶体管的栅极和所述第二子晶体管的栅极均电性连接于所述第一扫描线；
- 其中，所述有源层还包括所述第一子晶体管的第一子有源图案及所述第二子晶体管的第二子有源图案，所述第一子有源图案包括所述第一沟道部，所述第二子有源图案包括所述第二沟道部。
- [权利要求 3] 根据权利要求2所述的显示面板，其中，所述显示面板包括多条所述可变信号线，位于同一行的多个所述子像素与同一所述可变信号线电性连接。
- [权利要求 4] 根据权利要求3所述的显示面板，其中，还包括：
- 一第一选通驱动电路，与多条所述可变信号线电性连接，被配置为将

可变信号输出至多条所述可变信号线；

其中，在所述驱动晶体管驱动所述发光器件发光的发光阶段内，所述可变信号至少具有一次电平跳变。

[权利要求 5]

根据权利要求3所述的显示面板，其中，还包括：

多个级联的第一选通驱动电路，每一所述第一选通驱动电路与两所述可变信号线电性连接，并被配置为将可变信号输出至两所述可变信号线；

其中，在所述驱动晶体管驱动所述发光器件发光的发光阶段内，每一所述可变信号至少具有一次电平跳变，且多个所述可变信号的所述电平跳变的时刻不同。

[权利要求 6]

根据权利要求2所述的显示面板，其中，所述像素驱动电路还包括复位晶体管，所述复位晶体管包括串联的第三子晶体管和第四子晶体管，所述第三子晶体管的源极和漏极中的一个与第一复位线电性连接，所述第四子晶体管的源极和漏极中的一个与所述第二子晶体管的源极和漏极中的另一个电性连接，所述第四子晶体管的源极和漏极中的另一个与所述第三子晶体管的源极和漏极中的另一个电性连接，所述第三子晶体管的栅极和所述第四子晶体管的栅极均与第二扫描线电性连接；

其中，所述可变信号线位于所述第一扫描线和所述第二扫描线之间，且所述可变信号线与所述第一扫描线和所述第二扫描线异层。

[权利要求 7]

根据权利要求6所述的显示面板，其中，所述有源层还包括所述第三子晶体管的第三子有源图案、所述第四子晶体管的第四子有源图案及连接于所述第三子有源图案和所述第四子有源图案之间的第二电连接部；所述第三子有源图案包括第三沟道部，所述第四子有源图案包括第四沟道部；

其中，所述第二扫描线与所述第三沟道部和所述第四沟道部重叠，所述第一复位线与所述第二电连接部重叠；所述第三子有源图案与所述第四子有源图案均位于所述可变信号线与所述第一复位线之间，且所

述第三子有源图案和所述第四子有源图案均与所述可变信号线间隔设置。

[权利要求 8] 根据权利要求7所述的显示面板，其中，所述第二子有源图案和所述第四子有源图案通过与所述可变信号线、所述第一扫描线异层的桥接部电性连接。

[权利要求 9] 根据权利要求6所述的显示面板，其中，所述可变信号线与所述第一复位线同层且材料相同。

[权利要求 10] 根据权利要求1所述的显示面板，其中，所述第一电连接部的离子掺杂浓度大于所述第一沟道部、所述第二沟道部的离子掺杂浓度。

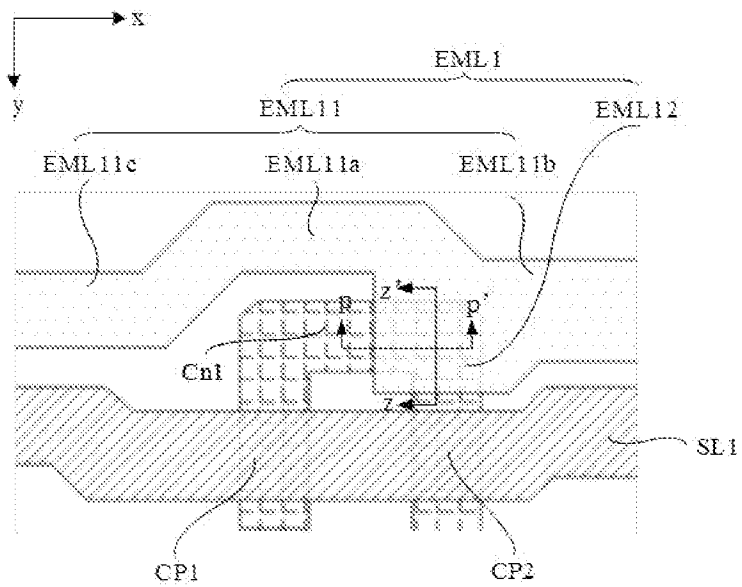
[权利要求 11] 根据权利要求8所述的显示面板，其中，还包括：
第一导电层，位于所述有源层上，包括所述可变信号线；
第二导电层，位于所述第一导电层和所述有源层之间，包括所述第一扫描线及所述第二扫描线；以及
第三导电层，位于所述第一导电层上，包括所述桥接部。

[权利要求 12] 根据权利要求2所述的显示面板，其中，所述像素驱动电路还包括数据晶体管，所述数据晶体管的源极和漏极电性连接于所述驱动晶体管的源极和漏极中的另一个和数据线之间，所述数据晶体管的栅极电性连接于第三扫描线；所述数据晶体管用于向所述驱动晶体管的栅极传输数据信号，以使所述驱动晶体管的栅极具有第一电位。

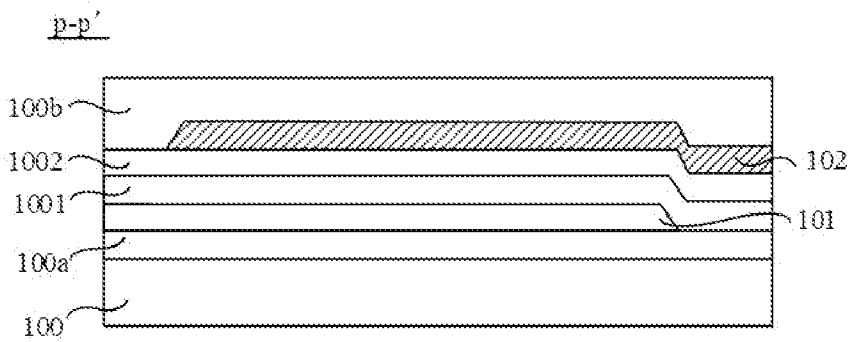
[权利要求 13] 根据权利要求12所述的显示面板，其中，在所述驱动晶体管驱动所述发光器件发光的发光阶段内，所述可变信号线传输的可变信号至少具有一次由第二电位至第三电位的跳变；
其中，所述第一电位介于所述第二电位和所述第三电位之间。

[权利要求 14] 根据权利要求13所述的显示面板，其中，所述重叠部与所述第一电连接部至少部分重叠以形成耦合电容；
其中，所述耦合电容的电容值大于0飞法且小于或等于10飞法。

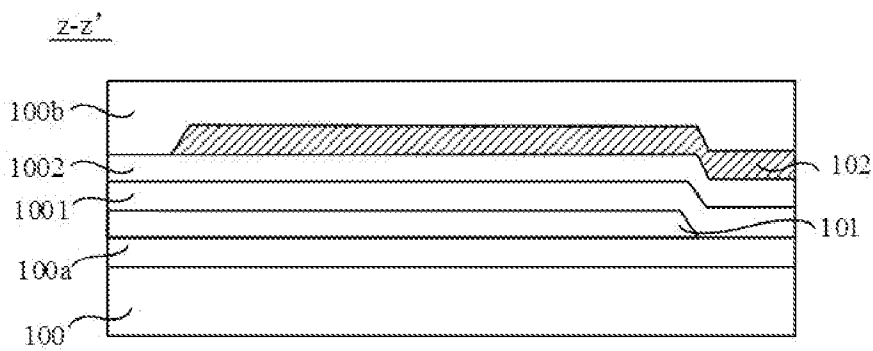
[图1A]



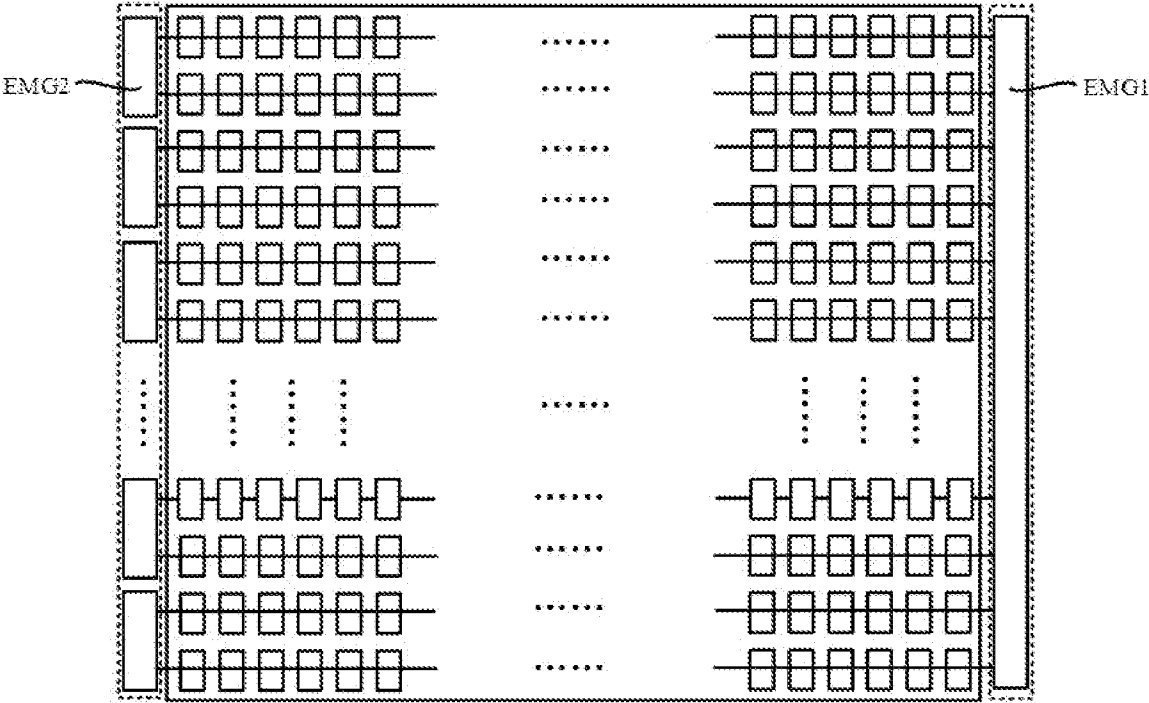
[图1B]



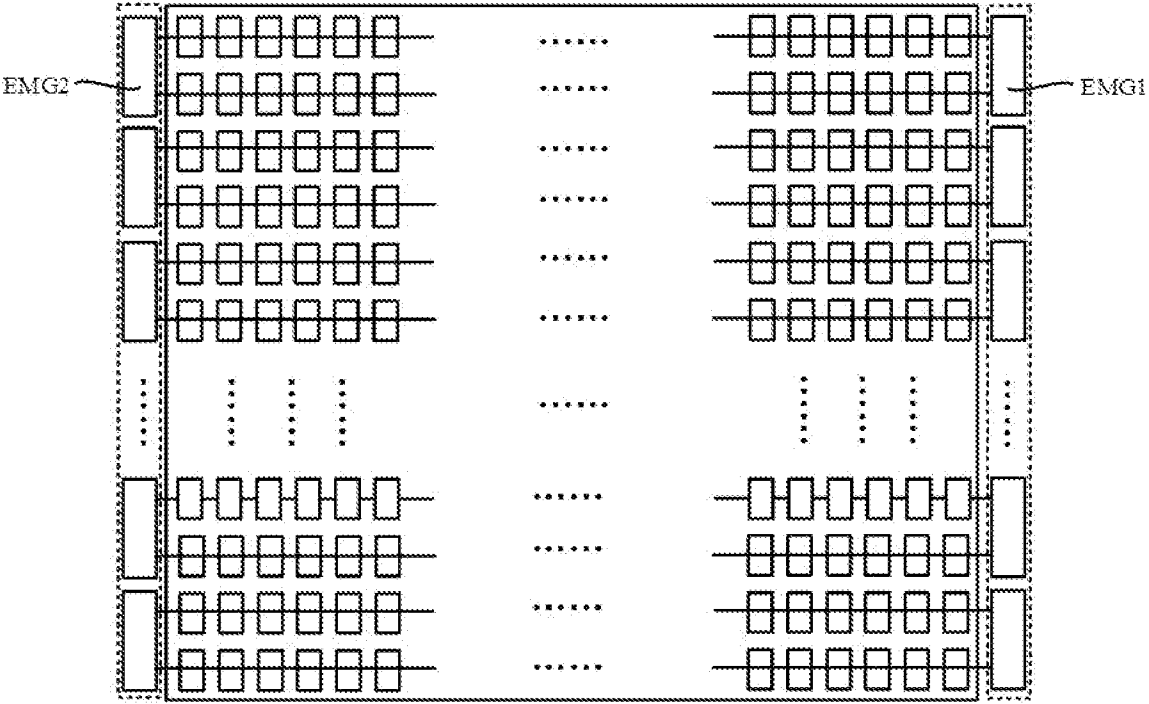
[图1C]



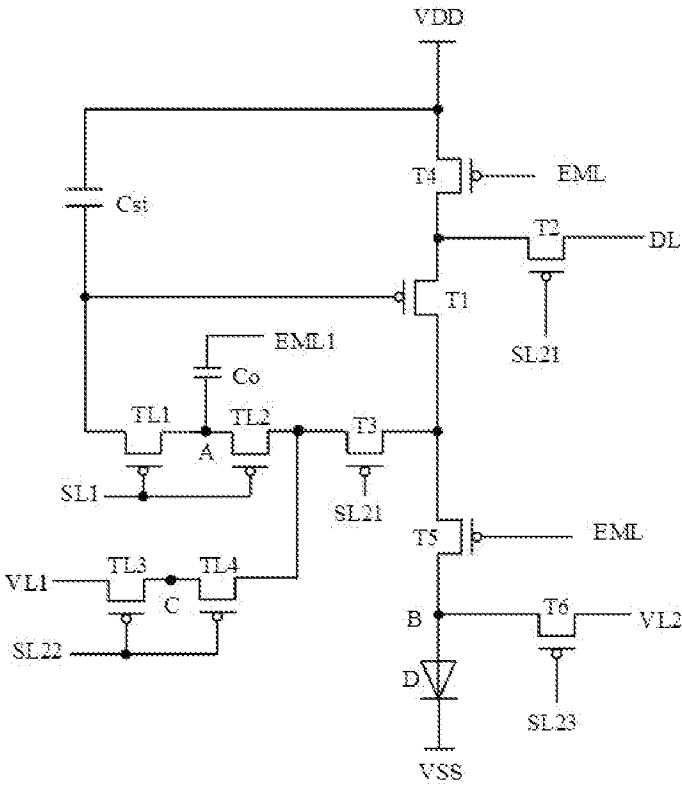
[图2A]



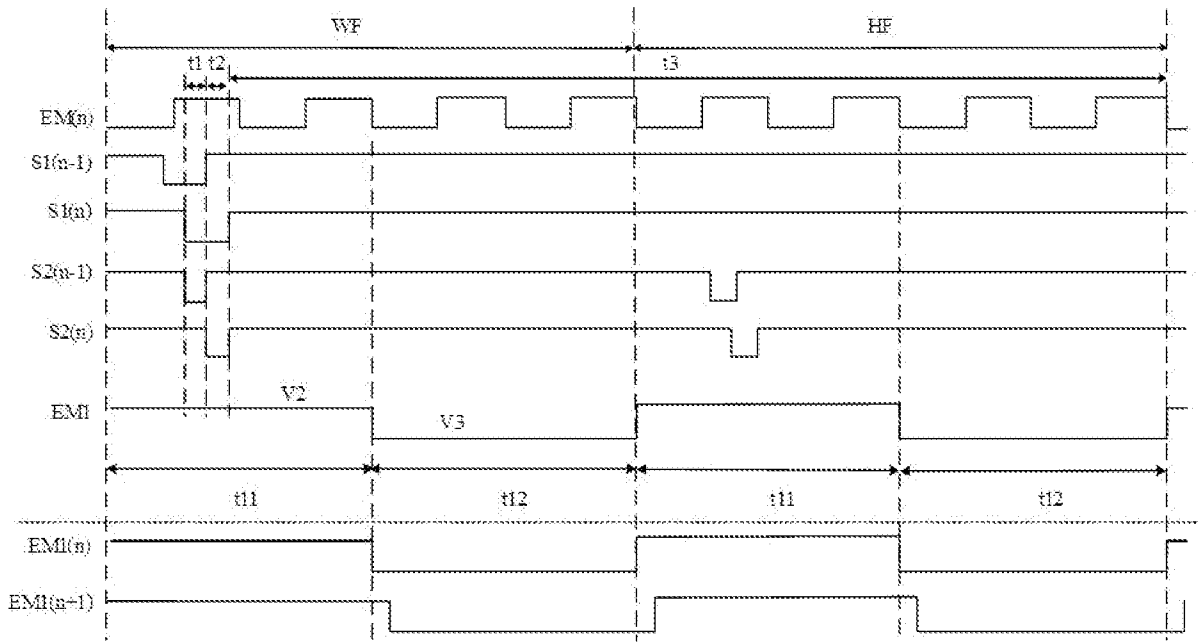
[图2B]



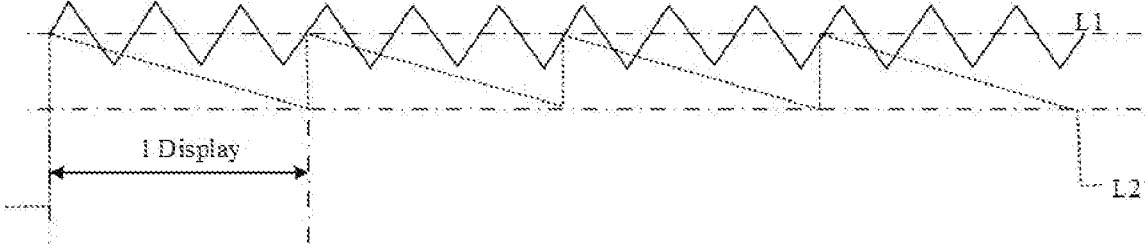
[图3]



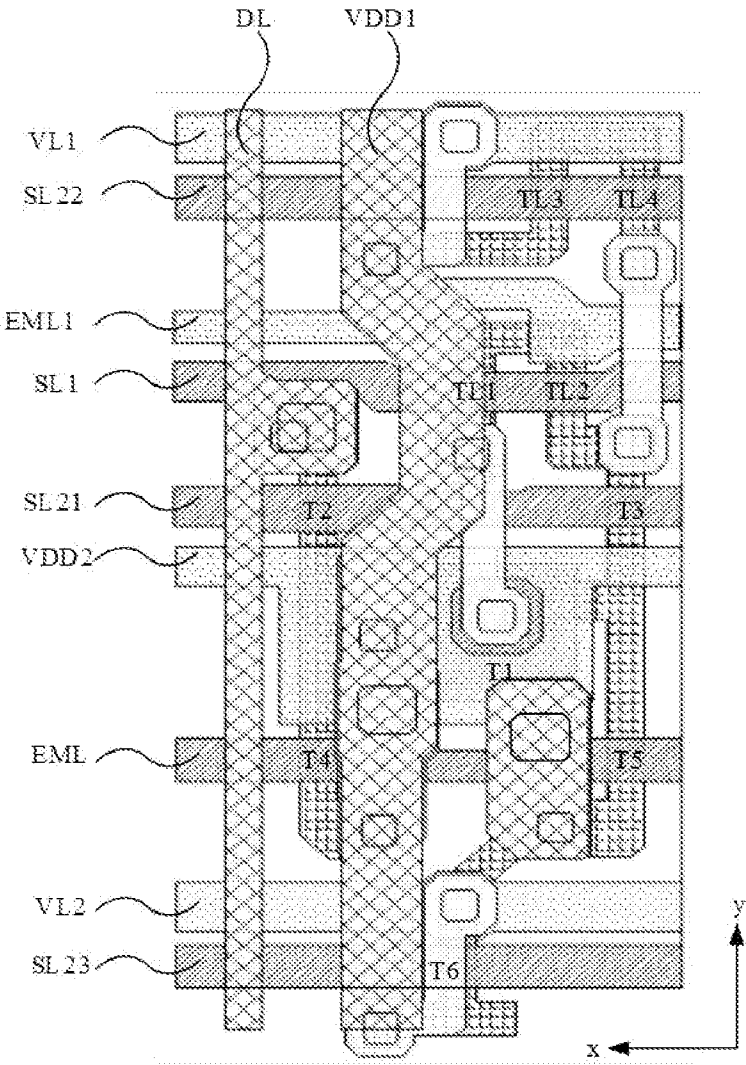
[图4]



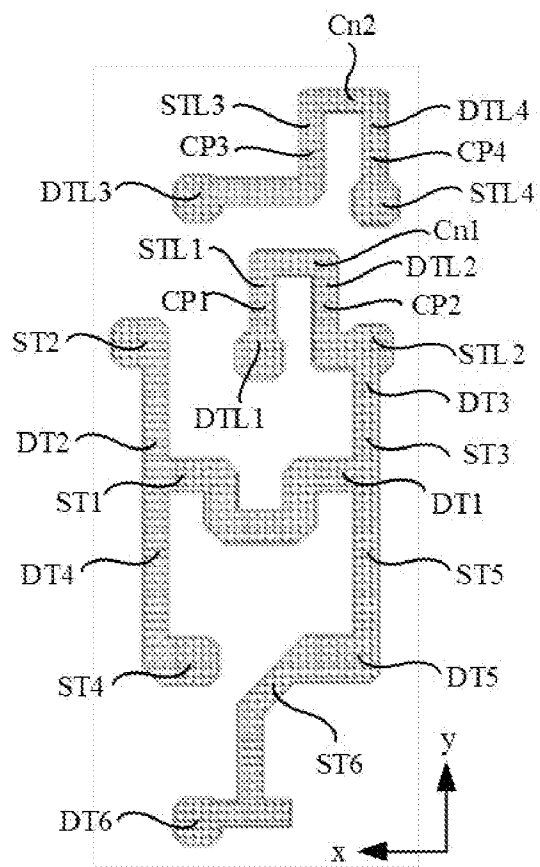
[图5]



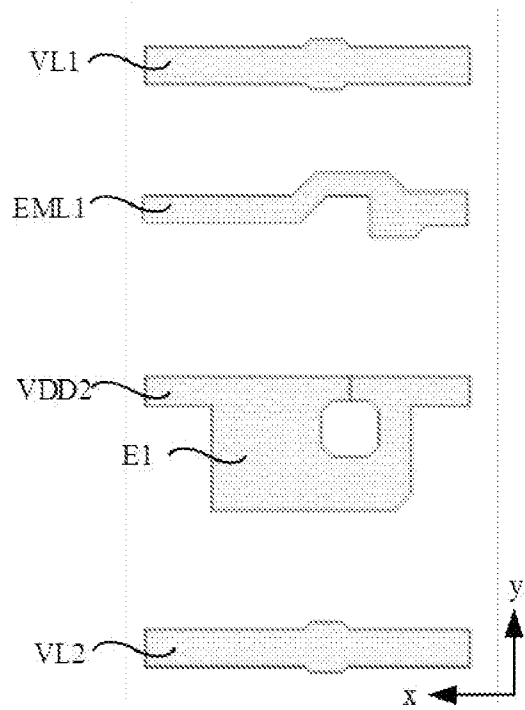
[图6]



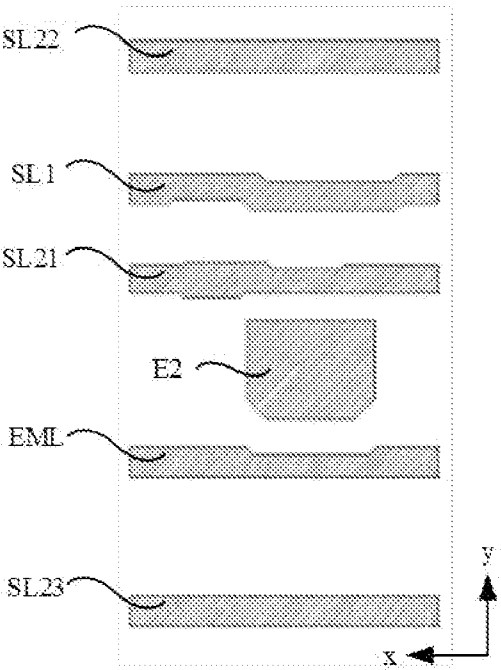
[图7]



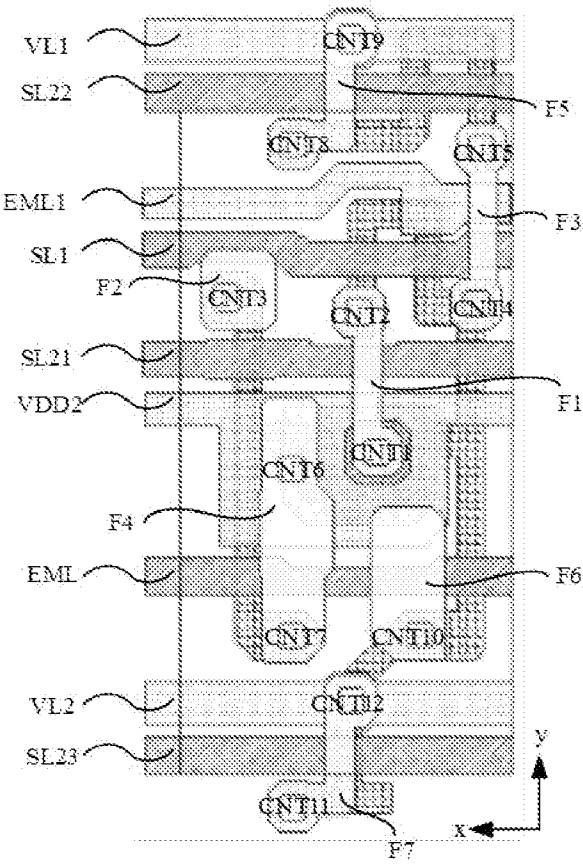
[图8]



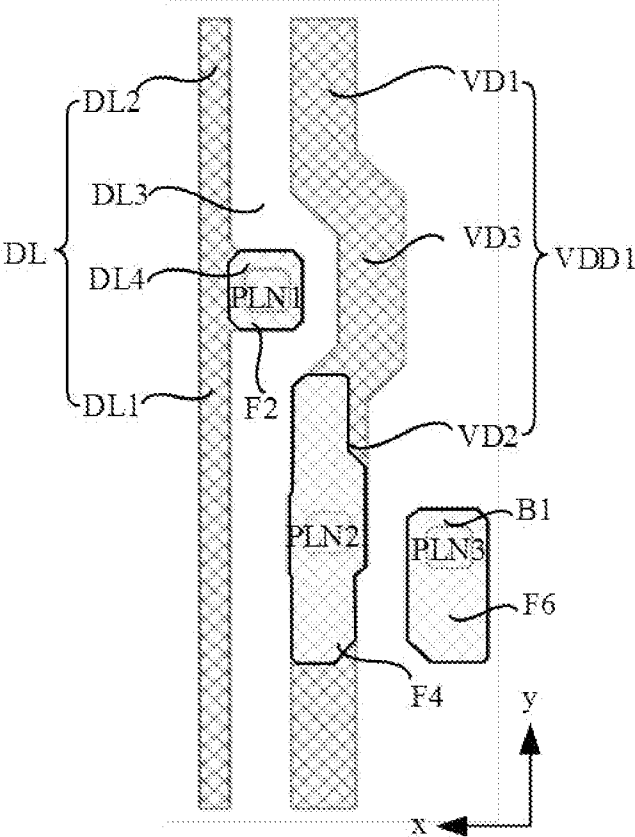
[图9]



[图10]



[图11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/075207

A. CLASSIFICATION OF SUBJECT MATTER

H10K59/131(2023.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H10K59/-; G09G3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN; CNABS; CNTXT; WOTXT; EPTXT; USTXT; CNKI: 显示, 重叠, 耦合, 电容, 沟道, 漏电, display, overlap, couple, capacitor, channel, leakage

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 115696988 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 03 February 2023 (2023-02-03) description, paragraphs 21-107, and figures 1A-11	1-14
PX	CN 115631712 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 20 January 2023 (2023-01-20) description, paragraphs 29-101, and figures 1A-10	1-14
X	CN 113314073 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD.) 27 August 2021 (2021-08-27) description, paragraphs 26-91, and figures 1-10	1-14
X	CN 115083335 A (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 20 September 2022 (2022-09-20) description, paragraphs 45-118, and figures 1-10	1-14
A	US 2018122880 A1 (SAMSUNG DISPLAY CO., LTD.) 03 May 2018 (2018-05-03) entire document	1-14
A	US 2017141177 A1 (SAMSUNG DISPLAY CO., LTD.) 18 May 2017 (2017-05-18) entire document	1-14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

09 July 2023

Date of mailing of the international search report

12 July 2023

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
China No. 6, Xitucheng Road, Jimenqiao, Haidian District,
Beijing 100088

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2023/075207

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	115696988	A	03 February 2023	None			
CN	115631712	A	20 January 2023	None			
CN	113314073	A	27 August 2021	CN	113314073	B	08 April 2022
				US	11361713	B1	14 June 2022
CN	115083335	A	20 September 2022	None			
US	2018122880	A1	03 May 2018	US	10553661	B2	04 February 2020
				KR	20180049843	A	14 May 2018
				US	2020144346	A1	07 May 2020
				US	11094764	B2	17 August 2021
				CN	108022960	A	11 May 2018
US	2017141177	A1	18 May 2017	US	10103214	B2	16 October 2018
				KR	20170058491	A	29 May 2017
				KR	102471113	B1	28 November 2022

国际检索报告

国际申请号

PCT/CN2023/075207

A. 主题的分类

H10K59/131 (2023. 01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

IPC: H10K59/-; G09G3/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

VEN; CNABS; CNTXT; WOTXT; EPTXT; USTXT; CNKI: 显示, 重叠, 耦合, 电容, 沟道, 漏电, display, overlap, couple, capacitor, channel, leakage

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 115696988 A (武汉华星光电半导体显示技术有限公司) 2023年2月3日 (2023 - 02 - 03) 说明书第21-107段, 图1A-图11	1-14
PX	CN 115631712 A (武汉华星光电半导体显示技术有限公司) 2023年1月20日 (2023 - 01 - 20) 说明书第29-101段, 图1A-图10	1-14
X	CN 113314073 A (上海天马微电子有限公司) 2021年8月27日 (2021 - 08 - 27) 说明书第26-91段, 图1-图10	1-14
X	CN 115083335 A (武汉华星光电半导体显示技术有限公司) 2022年9月20日 (2022 - 09 - 20) 说明书第45-118段, 图1-图10	1-14
A	US 2018122880 A1 (SAMSUNG DISPLAY CO LTD) 2018年5月3日 (2018 - 05 - 03) 全文	1-14
A	US 2017141177 A1 (SAMSUNG DISPLAY CO LTD) 2017年5月18日 (2017 - 05 - 18) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2023年7月9日

国际检索报告邮寄日期

2023年7月12日

ISA/CN的名称和邮寄地址

中国国家知识产权局

中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

潘元真

电话号码 (+86) 020-28950417

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2023/075207

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	115696988	A	2023年2月3日	无			
CN	115631712	A	2023年1月20日	无			
CN	113314073	A	2021年8月27日	CN	113314073	B	2022年4月8日
				US	11361713	B1	2022年6月14日
CN	115083335	A	2022年9月20日	无			
US	2018122880	A1	2018年5月3日	US	10553661	B2	2020年2月4日
				KR	20180049843	A	2018年5月14日
				US	2020144346	A1	2020年5月7日
				US	11094764	B2	2021年8月17日
				CN	108022960	A	2018年5月11日
US	2017141177	A1	2017年5月18日	US	10103214	B2	2018年10月16日
				KR	20170058491	A	2017年5月29日
				KR	102471113	B1	2022年11月28日