

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ G06F 1/06	(11) 공개번호 특 1999-0077438	(43) 공개일자 1999년 10월 25일
(21) 출원번호 10-1999-0005459		
(22) 출원일자 1999년 02월 18일		
(30) 우선권주장 (71) 출원인	9/040,430 1998년 03월 18일 미국(US) 인터내셔널 비지네스 머신즈 코포레이션 포만 제프리 엘	
(72) 발명자	미국 10504 뉴욕주 아몬크 캡스루이스베니, 주니어 미국 78664 텍사스주 라운드락 웨스트나코마 11 딕슨 로버트 크리스토퍼 미국 78750 텍사스주 어스틴 스톤 할로우 드라이브 11915 판쿠옹 후 미국 78750 텍사스주 어스틴 레이크 드라이브 7896	
(74) 대리인	장수길, 주성민	

심사청구 : 있음

(54) 시스템 정전시의 배터리 백업 클럭 구동 방법 및 장치

요약

본 발명은 컴퓨터 시스템이 전력 강하된 동안 배터리 백업 클럭을 구동하는 방법 및 장치에 관한 것이다. 본 발명은 보조 전력 공급장치 VAUX를 사용하여 마이크로프로세서 버스 발진기에 전력을 제공한다. 마이크로프로세서 버스 발진기는 통상적으로 고주파수의 매우 정밀한 발진기이다. 마이크로프로세서 버스 발진기는, 컴퓨터 시스템이 백면 콘센트에는 연결되어 있지만 전력 강하된 동안에도, 계속 실행된다. 따라서, 정확한 시간 베이스(time base)를 합성하여 배터리 백업 클럭 입력을 구동할 수 있다. 마이크로 컨트롤러 PAL, 또는 다른 회로를 사용하여 마이크로프로세서 버스 발진기의 고주파 신호를 배터리 백업 클럭에 적합한 주파수로 변환시킬 수 있다. 따라서, 하나의 발진기를 사용하여 정상 동작을 위한 시간을 유지한다. 시스템이 이동되거나, 주 전력에 장애가 있는 경우에만 배터리 백업 크리스탈 발진기를 사용하여 시간을 유지한다. 이렇게 하여 시스템이 턴 오프되고 다시 턴온되는 경우 타이밍 에러의 발생을 최소화한다.

대표도

도 1

색인어

배터리 백업 클럭 구동 방법, 배터리 백업 클럭 구동 장치, 백업 전력 공급 장치, 마스터/슬레이브 시간 베이스 회로, 마이크로프로세서 버스 발진기

명세서

도면의 간단한 설명

도 1은 본 발명에 따른 마스터/슬레이브 시간 베이스 회로의 한 실시예의 회로도.
도 2는 마스터/슬레이브 시간 베이스 회로의 대안 실시예의 회로도.

<도면의 주요 부분에 대한 부호의 설명>

- 10 : VAUX
- 12 : 버스 발진기
- 13 : 버스 발진기의 신호
- 36 : PAL(850)
- 44 : 입력 비교기
- 54 : 동기 신호

308 : 배터리 백업 클럭 회로

850 : PAL

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 컴퓨터 시스템에서 시간을 계산하는 것에 관한 것으로, 특히 시스템이 전력-강화된 동안 배터리 백업 클럭을 구동하는 방법 및 장치에 관한 것이다.

대부분의 컴퓨터 시스템에서 실제 시간은 마이크로프로세서에 의해 내부적으로 계산된다. 매우 정밀한 마이크로프로세서 버스 발진기가 클럭 소스로서 작용한다. 예를 들어, 초당 14,300,000 번의 틱(tick)(즉, 사이클)을 발생시키는 14.3 MHz 발진기를 클럭 소스로 사용할 수 있다. 클럭 틱은 고속 카운터 (예컨대, 감산 계수기)나 시스템 실시간 클럭(RTC)에서 누산된다. 실제 시간은 감산 계수기 값과 알고 있는 발진기 주파수의 함수로서 계산된다. 예를 들어, 계수기가 시간 1에서 3 백만 틱의 값을 갖고 시간 2에서 2 백만 틱의 값을 갖는다면, 시간 1과 시간 2 사이에 0.0699초($(3 \text{ 백만} - 2 \text{ 백만})/14.3 \text{ 백만}$)가 경과되었다고 판단할 수 있다. 마이크로프로세서 버스 발진기의 주파수는 주어진 온도 및 전압 범위로 특정된다. 이는 마이크로프로세서 버스 발진기의 주파수가 주어진 온도 및 전압 범위의 특정 범위내에 유지된다는 것을 의미한다.

컴퓨터 시스템이 전력 강하되면, 시스템 RTC 값이 배터리 백업 RTC에 저장되어야 한다. 배터리 백업 RTC는 통상적으로 32,768 Hz (32 KHz)의 시간 베이스로 동작하는 저 전력 회로이다. 컴퓨터 시스템이 전력 강하된 동안 시간은 배터리 백업 RTC에서 계산되고 저장된다. 그러나, 배터리 백업 RTC는 시스템 RTC 처럼 정확하지 못하다. 왜냐하면, 배터리 백업 RTC를 구동하는 32 KHz 발진기의 주파수는 온도의 작용에 따라 크게 변동하기 때문이다. 전형적인 에러 마진은 $-0.04 \times (\text{델타 } T) \times (\text{델타 } T)$ 인데, 여기서 (델타 T)는 섭씨 25도의 통상 온도로부터의 편차이다. 그러므로, 32 KHz 발진기는 역 포물선 함수의 온도 계수를 가지며, 온도가 섭씨 25도로부터 더 많이 변동할수록 배터리 백업 RTC는 더 느리게 주행한다.

컴퓨터에 전력이 복원되면, 배터리 백업 RTC가 시스템 RTC에 복사되고 마이크로프로세서는 다시 실시간을 유지한다. 그런데, 컴퓨터가 파워 오프되었을 때 누산된 에러는 컴퓨터가 파워 온될 때 시스템 RTC에 전가된다. 이러한 문제를 다루는 종래의 방법은 시스템이 전력 강하되었을 때 온도-보상형 32 KHz 발진기를 사용하여 배터리 백업 클럭을 구동하는 것이었다. 그러나, 온도-보상형 발진기는 값비싸며 통상적으로 배터리 작동용으로는 적합하지 않은 것이다.

결론적으로, 컴퓨터 시스템이 전력 강하되었을 때 배터리 백업 RTC를 구동하기 위한 저렴한 방법 및 장치가 요구되고 있다. 또한, 시스템이 전력 강하된 동안 배터리 백업 클럭을 통해 정확한 시간 유지를 확보하고, 시스템이 파워 온될 때 시스템 RTC에 전가되는 타이밍 에러를 최소화하는 것이 바람직하다.

발명이 이루고자하는 기술적 과제

따라서, 본 발명은 컴퓨터 시스템이 전력 강하된 동안 배터리 백업 클럭을 구동하는 방법 및 장치에 관한 것이다. 본 발명은, 보조 전력 공급장치 VAUX를 사용하여 마이크로프로세서 버스 발진기에 전력을 제공한다. 마이크로프로세서 버스 발진기는 통상적으로 고주파수의 매우 정밀한 발진기이다. 마이크로프로세서 버스 발진기는, 컴퓨터 시스템이 벽면 콘센트에는 연결되어 있지만 전력 강하된 동안에도, 계속 실행된다. 따라서, 정확한 시간 베이스(time base)를 합성하여 배터리 백업 클럭 입력을 구동할 수 있다. 마이크로 콘트롤러 PAL, 또는 다른 회로를 사용하여 마이크로프로세서 버스 발진기의 고주파 신호를 배터리 백업 클럭에 적합한 주파수로 변환시킬 수 있다.

본 발명의 장점은 하나의 발진기를 사용하여 정상 동작을 위한 시간을 유지한다는 것이다. 시스템이 이동되거나 주 전력에 장애가 있는 경우에만, 배터리 백업 크리스탈 발진기를 사용하여 시간을 유지한다. 본 발명의 다른 장점은 시스템이 턴 오프되고 다시 턴온되는 경우 타이밍 에러가 최소화된다는 것이다.

발명의 구성 및 작용

전술한 본 발명의 특징 및 장점과 그 밖의 특징 및 장점들은 후술되는 본 발명의 양호한 실시예의 상세한 설명을 보면 더욱 명백해질 것이다. 후술하는 설명에는 첨부 도면에 대한 참조 번호가 부여되는데, 동일한 참조 번호는 여러 도면에서 동일한 부분을 가리키는 것이다.

대부분의 컴퓨터 시스템은 시스템이 주 벽면 콘센트에 연결된 상태로 턴 오프되는 경우 시스템에 전력을 계속 공급해주는, 통상적으로 VAUX로 인용되는, 보조 전력 공급장치를 갖는다. 보조 전력 공급장치는 전력 관리 유닛이나 유지 보수 프로세서에 전력을 공급하는데에도 종종 사용된다. 본 발명은 VAUX를 사용하여 마이크로프로세서 버스 발진기에 전력을 공급하므로, 발진기는 컴퓨터 시스템이 벽면 콘센트에 연결되어 있는 동안에도 계속 실행된다. 마이크로프로세서 버스 발진기는 통상적으로 고주파수의 매우 정밀한 발진기이다. 따라서, 정확한 시간 베이스를 합성하여 배터리 백업 클럭 입력을 구동할 수 있다. 본 발명의 장점은 하나의 발진기를 사용하여 정상 동작을 위한 시간을 유지한다는 것이다. 시스템이 이동되거나 주 전력에 장애가 있는 경우에만, 배터리 백업 크리스탈 발진기를 사용하여 시간을 유지한다. 컴퓨터 시스템이 전력 강하되었을 때, 실시간 값(예컨대 날짜 및 시간)이 백업 클럭에 복사된다. 컴퓨터 시스템이 시스템 초기화됨으로 전력 상승되는 경우 실시간 값은 백업 클럭으로부터 마이크로프로세서 실시간 클럭으로 복사된다.

이하, 도 1을 참고하여 본 발명의 실시예를 설명하겠다. 도 1에 도시된 바와 같이, VAUX(10)를 사용하여 고주파수의 매우 정밀한 마이크로프로세서 버스 발진기(12)에 전력을 공급한다. 이 실시예에서, 발진기(12)는 14.3 MHz 발진기이며, 그 주파수는 동작 온도 및 전압 범위에서 백만당 +/- 10 (ppm)으로 특정되어 있다. 발진기(12)는 마이크로프로세서 RTC를 구동한다. 도 1에 도시된 것처럼, 발진기(12)의 신호(13)는 버퍼(14)에 입력된다. 전력 양호 표시(16)는 전력 공급장치(비 도시)의 출력이 안정하며 특정 범위내에 있다는 것을 가리키는 표시이다. 버퍼(14)의 신호(18)는 위상 동기 루프(phase locked loop) 마이크로프로세서 클럭 발생기(20)에 입력된다. 클럭 신호(22)는 마이크로프로세서(26)의 계수기(24)에 입력되며, 클럭 틱을 누산하여 시스템이 전력 상승되었을 때 실제 시간, 예컨대 날짜 및 시간을 계산한다.

발진기(12)의 신호(13)는 회로(750)에도 입력된다. 설명중인 실시예에서 회로(750)는 어셈블리 언어로 프로그래밍될 수 있는 마이크로 컨트롤러이다. 본 기술에 숙련된 사람이면 임의 개수의 회로를 사용하여 회로(750)의 논리 구조를 구현할 수 있다는 것을 알 것이다. 회로(750)는 발진기(12)의 14.3 MHz 입력을 사용하여 32 KHz 시간 베이스, 32768 A를 합성한다. 32 KHz 시간 베이스, 32768 A는 시간 경과에 따라 평균 32 KHz로 되면 충분하다. 예를 들어, 설명중인 실시예에서 32768 A의 순간 주파수는 32 KHz 보다 크거나 작을 수 있지만, 1초 간격 동안 평균 주파수는 32 KHz에 근접한다. 설명중인 실시예에서, 회로(750)는 일정한 시간 주기 동안 대부분 무 오퍼랜드(no operand, nop) 명령인 일련의 명령을 실행하여 발진기(12)의 14.3 MHz 입력을 32 KHz 출력 32768 A으로 변환시킨다. 명령들은 14.3 MHz의 주파수로 실행된다. 적절한 시간 포인트에서 (예컨대, 특정 수의 사이클이 경과한 후), 32768 A는 펄스화된다(말하자면, 하이에서 로우로 또는 로우에서 하이로 스위칭된다). 따라서, 32 KHz 주파수가 생성되어 멀티플렉서(30)에 입력된다. 복수의 입력 주파수는 상이한 타이밍 루프를 불러내어 일정한 32 KHz 출력이 만들어지도록 조절할 수 있다.

32 KHz 발진기(32)는 입력 신호(34)를 멀티플렉서(30)에도 공급한다. 발진기(32)에는 입력 NVRAMVcc(36)로 표시된 것처럼 배터리(비 도시)를 통해 전력이 공급된다. 회로(750)는 온/오프 회로(38)를 모니터링하여 VAUX(10)가 작동중임을 판단하고, 신호(42)를 멀티플렉서(30)로 보낸다. 신호(42)는 회로(750)의 출력이며, 32768 A 또는 입력 신호(34)가 배터리 백업 클럭 회로(308)를 구동하는데 사용되는지 판단한다. 배터리 백업 클럭 회로(308)는 배터리에 의해 전력 공급되므로(Vbat 및 Vcc), VAUX(10)가 작동하지 않아도 동작을 계속한다. 전계효과 트랜지스터(FET) 입력 비교기(44)의 도움을 받아 회로(750)는 32 KHz 발진기(32)를 모니터링하여 멀티플렉서(30)를 32768 A 및 발진기(32)의 신호(34)간에 동기적으로 스위칭할 수 있다. 시스템의 플러그가 뽑히거나 주전력에 장애가 생기면, 온/오프 회로(38)는 임계 전압 이하로 떨어지는 VAUX(10)를 검출하고, 회로(750)는 발진기(32)가 32 KHz 신호를 제공하도록 결정한다. 이렇게 하여 발진기(32)가 동작 주파수를 제어한다.

시스템의 플러그를 다시 꼽거나 주전력이 복원되면, 배터리 백업 RTC(308)는 다시 32768 A를 시간 베이스로 사용할 수 있다. 온/오프 스위치(38)가 임계 전압 이상의 VAUX(10)를 검출하면, 회로(750)는 다시 32768 A를 사용하도록 결정한다. 회로(750)는 비교기(44)에서 출력된 동기 신호(54)를 모니터링하여 멀티플렉서(30)를 동기적으로 스위칭한다. 동기 신호(54)가 로우로 판단되면, 회로(750)는 신호 32768 A 로우인 32768 A 사이클을 시작하며 멀티플렉서(30)를 스위칭하여 신호 32768 A를 선택한다.

이하, 도 2를 참고하여 본 발명의 대안 실시예를 설명하겠다. 도 2를 보면, 도 1을 참고하여 전술한 바와 같이, VAUX(10)가 14.3 MHz 발진기(12)에 전력을 공급하여 마이크로프로세서 클럭 발생기를 구동한다. 발진기(12)의 신호(13)는 PAL(프로그래머블 어레이 논리회로)(850)에도 입력된다. PAL(850)은 14.3 MHz 입력 주파수를 32 KHz 출력 주파수, 32768 A로 변환하도록 프로그램된다. 스위치(46)는 온/오프 회로(48)에 의해 제어되며, VAUX가 변동하는 동안 32768 A 신호를 차단하는데 사용된다. 스위치(50)는 VAUX(10)가 안정화되면 32768 A 신호를 배터리 백업 클럭, 회로(308)에 접속하는데 사용된다.

시스템의 플러그가 뽑히거나 주전력에 장애가 생기면, 온/오프 회로(48)는 임계 전압 이하로 떨어지는 VAUX(10)를 검출하고, 스위치(46)를 개방한다. 이렇게 하면 크리스탈(52)이 동작 주파수를 제어한다. 설명중인 실시예에서, 크리스탈(52)은 32 KHz 크리스탈이다. 발진기(비 도시)는 회로(308)내에 통합되어 있으며, 크리스탈(52)에 의해 구동된다. 크리스탈(52) 및 32768 A에 의해 구동되는 발진기의 주파수들은 근접하지만 정확하게 동일하지는 않으므로, 발진기는 그 주파수가 공진 주파수로 될때까지 약간 조절한다. 다시 말해, 스위치(46) 및 스위치(50)가 모두 닫히면, 신호 32768 A가 회로(308)의 X1 입력을 구동한다. 스위치(46)나 스위치(50)중 하나가 (또는 두 개 모두) 개방되면, 회로(308)내의 발진기는 크리스탈(52)의 크리스탈 주파수를 조절한다.

시스템의 플러그를 다시 꼽거나 주전력이 복원되면, 배터리 백업 RTC(308)는 다시 32768 A를 시간 베이스로 사용할 수 있다. PAL(850)은 비교기(44)의 출력 신호(54)를 모니터링하는 논리회로를 포함한다. VAUX(10)가 이용가능하면, 크리스탈(52)에 동기 접속이 이루어진다. 비교기(44)는 PAL(850)이 동기 신호(54)를 모니터링할 수 있게 해준다. 동기 신호(54)가 로우로 판단되면, PAL(850)은 신호 32768 A 로우인 32768 A 사이클을 시작하며, 스위치(50)를 닫는다. 일단 32768 A 신호가 RTC 회로(308)의 입력 X1에 연결되면, 다시 32768 A 신호를 시간 베이스로 사용하여 동작하기 시작한다.

본 발명이 어느 정도 특정하게 설명되었지만, 본 기술에 숙련된 사람이면 본 발명의 취지 및 범위에서 벗어나지 않고도 발명의 요소들을 변경할 수 있다는 것을 알 것이다. 본 발명은 하기의 청구범위 및 그 균등물에 의해서만 한정되는 것이다.

발명의 효과

본 발명에 따르면, 하나의 발진기를 사용하여 정상 동작을 위한 시간을 유지하고, 시스템이 이동되거나, 주 전력에 장애가 있는 경우에만 배터리 백업 크리스탈 발진기를 사용함으로써 시간을 유지한다. 본 발명의 다른 양태에 따르면, 시스템이 턴 오프되고 다시 턴온되는 경우 타이밍 에러가 최소화되는 효과가

있다.

(57) 청구의 범위

청구항 1

컴퓨터 시스템에서 경과 시간을 계산하는 방법에 있어서,

상기 컴퓨터 시스템이 전력 강하되었을 때에도 동작을 유지하는 전력원으로부터 전력을 수신하는 제1 발진기에 의해 발생하는 제1 주파수를 갖는 제1 신호를 프로세서 클럭에 제공하는 단계와;

상기 제1 신호를 제2 주파수를 갖는 제2 신호로 변환하는 단계와;

상기 제2 신호를 백업 클럭(backup clock)에 제공하는 단계를 포함하는 방법.

청구항 2

제 1 항에 있어서,

상기 전력이 이용가능하지 않다고 검출되는 경우 제3 신호를 상기 백업 클럭에 제공하는 단계를 더 포함하며, 상기 제3 신호는 상기 제2 주파수와 사실상 등가인 제3 주파수를 갖는 제2 발진기에 의해 발생하는 방법.

청구항 3

제 2 항에 있어서,

상기 제2 발진기는 배터리에 의해 전력 공급되는 방법.

청구항 4

제 2 항에 있어서,

상기 제3 신호를 상기 백업 클럭에 제공하는 상기 단계는 상기 전력이 이용가능하지 않다고 검출되는 경우 상기 제2 신호를 상기 제3 신호로 전이시키는 단계를 더 포함하는 방법.

청구항 5

제 4 항에 있어서,

상기 전력이 이용가능하다고 검출되는 경우, 상기 제3 신호를 상기 제2 신호로 전이시키는 단계를 더 포함하는 방법.

청구항 6

컴퓨터 시스템에서 경과 시간을 계산하는 방법에 있어서,

기본 전력 공급장치를 통해, 프로세서, 제1 발진기, 및 주파수 변환기에 전력을 공급하는 단계와;

상기 제1 발진기에 의해, 제1 주파수를 갖는 제1 신호를 발생시키는 단계와;

상기 프로세서가 전력 상승되어 있는 동안, 상기 프로세서에 의해 날짜 및 시간을 발생시키는 단계와;

상기 제1 신호에 응답하여, 상기 주파수 변환기에 의해, 제2 주파수를 갖는 제2 신호를 발생시키는 단계와;

백업 전력 공급장치에 의해 제2 발진기 및 백업 클럭에 전력을 공급하는 단계와;

상기 제2 발진기에 의해 상기 제2 주파수와 사실상 등가인 제3 주파수를 갖는 제3 신호를 발생시키는 단계와;

상기 컴퓨터 시스템이 전력 강하되고 상기 기본 전력 공급장치가 이용가능한 경우, 상기 제2 신호에 응답하여 상기 백업 클럭에 의해 날짜 및 시간을 발생시키는 단계와;

상기 컴퓨터 시스템이 전력 강하되고 상기 기본 전력 공급장치가 이용가능하지 않은 경우, 상기 제3 신호에 응답하여 상기 백업 클럭에 의해 날짜 및 시간을 발생시키는 단계를 포함하는 방법.

청구항 7

컴퓨터 시스템에서 경과 시간을 계산하는 회로에 있어서,

상기 컴퓨터 시스템이 전력 강하되었을 때에도 동작을 유지하는 전력과;

상기 전력원에 의해 전력을 공급받고 제1 주파수로 동작하는 제1 발진기와;

상기 제1 발진기의 제1 신호에 의해 구동되는 제1 클럭과;

상기 제1 신호를 제2 주파수를 갖는 제2 신호로 변환하는 수단과;

상기 제2 신호에 의해 구동되는 백업 클럭을 포함하는 회로.

청구항 8

제 7 항에 있어서,

배터리에 의해 전력을 공급받고 제3 주파수로 동작하는 제2 발진기를 더 포함하며, 상기 제3 주파수는 상기 제2 주파수와 사실상 등가인 회로.

청구항 9

제 8 항에 있어서,

상기 전력원이 이용가능하지 않은지를 판단하는 수단과;

상기 제2 발진기에 의해 발생하는 제3 신호로 상기 백업 클럭을 구동시키는 수단을 더 포함하는 회로.

청구항 10

제 9 항에 있어서,

상기 제3 신호로 상기 백업 클럭을 구동시키는 상기 수단은 상기 제2 신호를 상기 제3 신호로 전이시키는 수단을 더 포함하는 회로.

청구항 11

제 10 항에 있어서,

상기 전력원이 이용가능한지 판단하는 수단과;

상기 제3 신호를 상기 제2 신호로 전이시켜서 상기 백업 클럭을 구동시키는 수단을 더 포함하는 회로.

청구항 12

제 7 항에 있어서,

상기 제1 신호를 상기 제2 신호로 변환하는 상기 수단은 마이크로 콘트롤러를 포함하는 회로.

청구항 13

제 7 항에 있어서,

상기 제1 신호를 상기 제2 신호로 변환하는 상기 수단은 프로그래머블 어레이 논리회로를 포함하는 회로.

청구항 14

기본 전력 공급장치에 의해 전력 공급되는, 프로세서, 제1 발진기, 및 주파수 변환기를 포함하는 컴퓨터 시스템에서 경과 시간을 계산하는 회로에 있어서,

제1 발진기에 의해 제1 주파수를 갖는 제1 신호를 발생시키는 수단과;

상기 프로세서가 전력 상승되어 있는 동안 상기 프로세서에 의해 날짜 및 시간을 발생시키는 수단과;

상기 제1 신호에 응답하여 상기 주파수 변환기에 의해 제2 주파수를 갖는 제2 신호를 발생시키는 수단과;

백업 전력 공급장치에 의해 제2 발진기 및 백업 클럭에 전력을 공급하는 수단과;

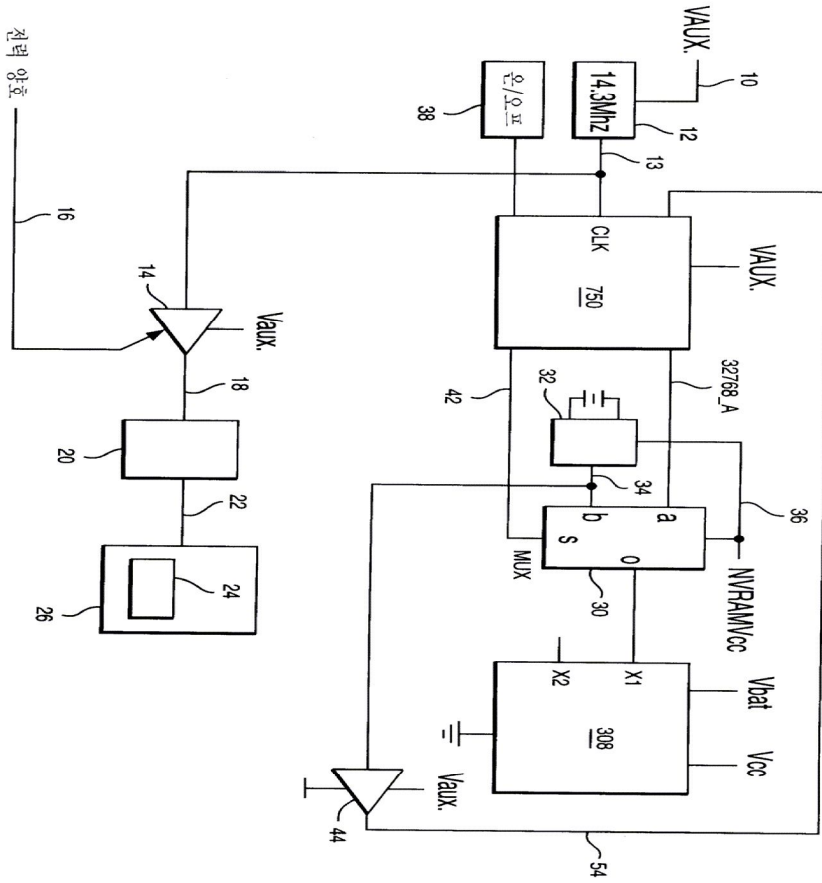
상기 제2 발진기에 의해, 상기 제2 주파수와 사실상 등가인 제3 주파수를 갖는 제3 신호를 발생시키는 수단과;

상기 컴퓨터 시스템이 전력 강하되고 상기 기본 전력 공급장치가 이용가능한 경우, 상기 제2 신호에 응답하여 상기 백업 클럭에 의해 날짜 및 시간을 발생시키는 수단과;

상기 컴퓨터 시스템이 전력 강하되고 상기 기본 전력 공급장치가 이용가능하지 않은 경우, 상기 제3 신호에 응답하여 상기 백업 클럭에 의해 날짜 및 시간을 발생시키는 수단을 포함하는 회로.

도면

도면 1



도면2

