



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I536438 B

(45)公告日：中華民國 105 (2016) 年 06 月 01 日

(21)申請案號：103141462

(22)申請日：中華民國 101 (2012) 年 05 月 30 日

(51)Int. Cl. : **H01L21/304 (2006.01)****H01L21/67 (2006.01)****B23K26/364 (2014.01)**

(30)優先權：2011/06/15 美國

13/160,822

2011/07/11 美國

13/180,336

(71)申請人：應用材料股份有限公司(美國) APPLIED MATERIALS, INC. (US)

美國

(72)發明人：雷偉生 LEI, WEI-SHENG (CN)；伊頓貝德 EATON, BRAD (US)；亞拉曼奇里麥德
哈瓦饒 YALAMANCHILI, MADHAVA RAO (US)；辛沙拉傑特 SINGH,
SARAVJEET (US)；庫默亞傑 KUMAR, AJAY (US)；霍登詹姆士 M HOLDEN,
JAMES M. (US)

(74)代理人：蔡坤財；李世章

(56)參考文獻：

US 7906410B2

US 2011/0029124A

審查人員：林弘恩

申請專利範圍項數：29 項 圖式數：10 共 65 頁

(54)名稱

多步驟且非對稱塑形的雷射束劃線

MULTI-STEP AND ASYMMETRICALLY SHAPED LASER BEAM SCRIBING

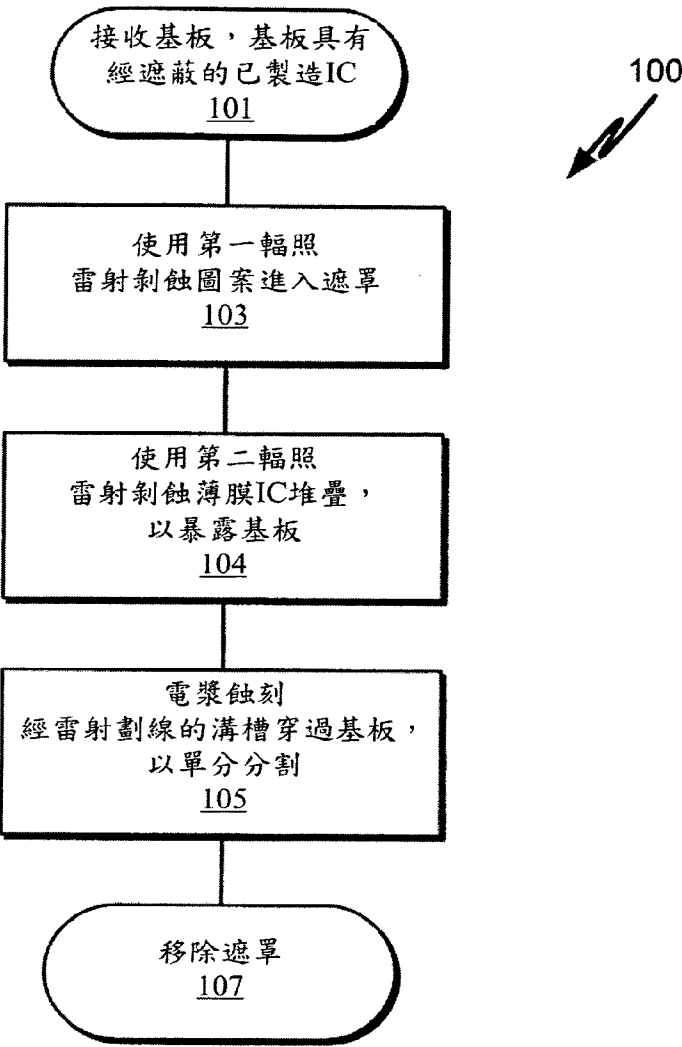
(57)摘要

茲提供藉由雷射劃線及電漿蝕刻二者分割基板的方法。本發明的一種方法包括下列步驟：雷射剝蝕材料層，以第一輻照度及後續之第二輻照度進行剝蝕，第二輻照度低於第一輻照度。可利用經調整而具有不同的通量位準之射束的多重進程、或具有多種通量位準的多重雷射束，在第一通量位準下剝蝕遮罩及 IC 層，以暴露基板，並接著在第二通量位準下自溝槽底部清除再沉積之材料。一種利用射束分裂器的雷射劃線裝置可自單一雷射提供不同通量的第一及第二射束。

Methods of dicing substrates by both laser scribing and plasma etching. A method includes laser ablating material layers, the ablating leading with a first irradiance and following with a second irradiance, lower than the first. Multiple passes of a beam adjusted to have different fluence level or multiple laser beams having various fluence levels may be utilized to ablate mask and IC layers to expose a substrate with the first fluence level and then clean off redeposited materials from the trench bottom with the second fluence level. A laser scribe apparatus employing a beam splitter may provide first and second beams of different fluence from a single laser.

指定代表圖：

符號簡單說明：
100 . . . 方法
101~107 . . . 操作



第 1 圖

發明摘要

公告本

※ 申請案號：103141462

※ 申請日：101530

※ IPC 分類：H01L 21/304 (2006.01)

H01L 21/67 (2006.01)

原申請案號：101119338

B23K 26/364 (2014.01)

【發明名稱】(中文/英文)

多步驟且非對稱塑形的雷射束劃線

MULTI-STEP AND ASYMMETRICALLY SHAPED LASER BEAM
SCRIBING

【中文】

茲提供藉由雷射劃線及電漿蝕刻二者分割基板的方法。本發明的一種方法包括下列步驟：雷射剝蝕材料層，以第一輻照度及後續之第二輻照度進行剝蝕，第二輻照度低於第一輻照度。可利用經調整而具有不同的通量位準之射束的多重進程、或具有多種通量位準的多重雷射束，在第一通量位準下剝蝕遮罩及 IC 層，以暴露基板，並接著在第二通量位準下自溝槽底部清除再沉積之材料。一種利用射束分裂器的雷射劃線裝置可自單一雷射提供不同通量的第一及第二射束。

【英文】

Methods of dicing substrates by both laser scribing and plasma etching. A method includes laser ablating material layers, the ablating leading with a first irradiance and following with a second irradiance, lower than the first. Multiple passes of a beam adjusted to have different fluence level or multiple laser beams having

various fluence levels may be utilized to ablate mask and IC layers to expose a substrate with the first fluence level and then clean off redeposited materials from the trench bottom with the second fluence level. A laser scribe apparatus employing a beam splitter may provide first and second beams of different fluence from a single laser.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

100：方法

101~107：操作

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

多步驟且非對稱塑形的雷射束劃線

MULTI-STEP AND ASYMMETRICALLY SHAPED LASER BEAM
SCRIBING

【交互參照之相關申請案】

【0001】 本申請案為 2011 年 6 月 15 日提出申請的名稱為「Multi-step and Asymmetrically Shaped Laser Beam Scribing」之美國專利申請案第 13/160,822 號的部分延續案，美國專利申請案第 13/160,822 號的全部內容以全文參照方式併入本文。

【技術領域】

【0002】 本發明的實施例係關於半導體處理的領域，特別地，關於分割(dicing)基板之方法，各基板上具有積體電路(IC)。

【先前技術】

【0003】 在半導體基板處理中，在典型由矽或其他半導體材料組成之基板(亦被稱作晶圓)上形成 IC。通常，利用為半導體性、導電性或絕緣性之不同材料薄膜層來形成 IC。可使用各種熟知製程來摻雜、沉積並蝕刻此等材料，以在相同的基板上同步形成複數個平行的 IC，如記憶體元件、邏輯元件、光伏元件等。

【0004】 在元件形成製程之後，將基板安置在支撐構件(如跨越膜框架而展開的黏著膜)上，並「分割(dice)」基板以將個別

的元件或「晶粒(die)」彼此分離，以進行封裝等製程。目前，最普及的兩種分割技術為劃線和鋸切(sawing)。就劃線而言，沿著預形成之劃割線越過基板表面移動鑽石尖頭劃線器。在諸如以滾軸施加壓力之後，基板沿著該等劃割線分開。就鋸切而言，鑽石尖頭鋸沿著切割道(street)切割基板。就薄基板單分而言，諸如小於 150 微米(μm)厚的主體矽單分，習用的方式僅能產生不良的製程品質。自薄基板單分晶粒時可能會面對的某些挑戰可包括：在不同層之間形成微裂或分層、切削無機介電層、保持嚴格之切口寬度(kerf width)控制或精確之剝蝕深度控制。

【0005】 儘管也考慮電漿分割，然而用於圖案化光阻的標準微影操作可能使實施成本過高。可能阻礙實施電漿分割之另一局限為，在沿切割道分割中之常見內連線金屬(如，銅)之電漿處理可造成生產問題或產量限制。最後，電漿分割製程的遮蔽也可能有問題，尤其是取決於基板的厚度及頂表面之表面形貌、電漿蝕刻的選擇性及存在於基板的頂表面上之材料等的問題。

【發明內容】

【0006】 本發明的實施例包括雷射劃線基板的方法。在示範性實施例中，實施該雷射劃線作為混合式分割製程中的第一操作，混合式分割製程包括雷射劃線及電漿蝕刻二者。

【0007】 在一實施例中，分割具有複數個 IC 的半導體基板之方法包括下列步驟：接收經遮蔽的半導體基板，遮罩覆蓋並保護基板上的 IC。藉由將基板上的一點暴露至增強之輻照

度，沿著介於 IC 之間的切割道來剝蝕經遮蔽的基板。在一個實施例中，透過暴露至第一輻照度(光學強度)的電磁輻照來剝蝕切割道中之遮罩厚度的至少一部分，以提供具間隙或溝槽之經圖案化遮罩。接著透過暴露至具有第二輻照度的電磁輻照，剝蝕設置於遮罩下方之薄膜元件層堆疊的至少一部分，以暴露出介於 IC 之間的基板的區域。接著，例如，藉由隨著經圖案化遮罩中的溝槽電漿蝕刻穿過經暴露的基板，將 IC 單分(singulate)為晶片。

● **【0008】** 在另一實施例中，用以分割半導體基板的系統包括整合至相同平台上之雷射劃線模組及電漿蝕刻腔室。雷射劃線模組用以對基板反覆劃線，且電漿腔室用以蝕刻穿過基板並單分 IC 晶片。雷射劃線模組可包括多重雷射、多進程控制器或射束塑形器中之一或多者，以經由暴露至複數個光學強度來對基板劃線。

● **【0009】** 在另一實施例中，分割具有複數個 IC 的基板之方法包括下列步驟：接收經遮蔽的矽基板。IC 包括銅凸塊化的頂表面，頂表面具有諸如聚亞醯胺(polyimide; PI)之鈍化層所圍繞的凸塊。凸塊及鈍化物下方的次表面薄膜包括低- κ 層間介電質(interlayer dielectric; ILD)層及銅內連線層，整組層包含元件膜層堆疊。藉由一或多個連續的雷射輻照步驟，飛秒雷射透過輻照來剝蝕溝槽的預定圖案進入膜層堆疊，並藉由第二輻照度進入設置在遮罩下方的薄膜 IC 堆疊，以暴露基板的一部分，且該飛秒雷射可能進一步剝蝕進入相同的基板，使得在溝槽底部有足夠少量的殘留膜層堆疊餘留在基板上。剝

蝕以第一幅照度及後續的第二幅照度進行，第二幅照度大於、小於或基本上等於第一幅照度。可藉由改變幅照度來額外減少或增加切口寬度。於電漿蝕刻腔室中進行電漿蝕刻，以額外移除位在被移除之膜層堆疊下方的基板材料，以自單一基板單分個別的 IC。接著藉由諸如溶劑清洗或乾式電漿清潔等合適的方法移除任何餘留的遮罩材料。

【圖式簡單說明】

【0010】 本發明的實施例以示例而非限制的方式繪示於隨附圖式的圖中，其中：

【0011】 第 1 圖為繪示根據本發明之一實施例，混合式雷射剝蝕-電漿蝕刻單分方法的流程圖，混合式雷射剝蝕-電漿蝕刻單分方法以第一幅照度及後續的第二幅照度所進行的雷射劃線製程來進行；

【0012】 第 2A 圖為繪示根據本發明之一實施例，可於第 1 圖中利用之雷射劃線製程的流程圖；

【0013】 第 2B 圖為繪示根據本發明之一實施例，可於第 1 圖中利用之雷射劃線製程的流程圖；

【0014】 第 2C 圖為繪示根據本發明之一實施例，可於第 1 圖中利用之雷射劃線製程的流程圖；

【0015】 第 3A 圖為根據本發明之一實施例，用於雷射劃線製程之幅照度隨著時間改變的作圖；

【0016】 第 3B 圖為根據本發明之一實施例，用於單一進程雷射劃線製程之非對稱雷射束之空間輪廓的作圖；

【0017】 第 3C 圖為根據本發明之一實施例，用於多進程雷射

劃線製程之雷射束之空間輪廓的作圖；

【0018】 第 4A 圖繪示根據本發明之一實施例，對應第 1 圖所繪示之分割方法的操作 101 之基板的剖面圖，基板包括複數個 IC；

【0019】 第 4B 圖繪示根據本發明之一實施例，對應第 1 圖所繪示之分割方法的操作 103 之基板的剖面圖，基板包括複數個 IC；

【0020】 第 4C 圖繪示根據本發明之一實施例，對應第 1 圖所繪示之分割方法的操作 104 之基板的剖面圖，基板包括複數個 IC；

【0021】 第 4D 圖繪示根據本發明之一實施例，對應第 1 圖所繪示之分割方法的操作 105 之半導體基板的剖面圖，半導體基板包括複數個 IC；

【0022】 第 5 圖繪示根據本發明的實施例，藉由雷射剝蝕及電漿蝕刻之遮罩及薄膜元件層堆疊的放大剖面圖；

【0023】 第 6A 圖繪示根據本發明之一實施例，用於基板的雷射及電漿分割之整合式平台布局的方塊圖；以及

【0024】 第 6B 圖繪示根據本發明之一實施例，用於雷射劃線之雷射劃線模組的方塊圖；

【0025】 第 7 圖繪示根據本發明之一實施例之示範性電腦系統的方塊圖，該電腦系統控制本文所述之雷射劃線方法中之一或多個操作之自動化工作；

【0026】 第 8A 圖為繪示根據本發明之一實施例，混合式雷射剝蝕-電漿蝕刻單分方法的流程圖，混合式雷射剝蝕-電漿蝕

刻單分方法以第一幅照度及後續的第二幅照度所進行的雷射劃線製程來進行，第二幅照度低於第一幅照度；

【0027】 第 8B、8C 及 8D 圖繪示根據本發明之一實施例，對應第 8A 圖所繪示之分割方法的操作之基板的剖面圖；

【0028】 第 9A 圖為繪示根據本發明之一實施例，混合式雷射剝蝕-電漿蝕刻單分方法的流程圖，混合式雷射剝蝕-電漿蝕刻單分方法以第一幅照度及後續的第二幅照度所進行的分裂射束雷射劃線製程來進行；

【0029】 第 9B 圖繪示根據本發明之一實施例，用於分裂射束雷射劃線之雷射劃線模組的概要圖；以及

【0030】 第 10 圖繪示根據本發明之一實施例之射束-分裂器的概要視圖。

【實施方式】

【0031】 茲描述分割基板的方法，各基板上具有複數個 IC。在以下的描述中，爲了描述本發明的示範性實施例，提出了諸多特定細節，諸如飛秒雷射劃線及深矽電漿蝕刻條件。然而，對於熟悉該技術領域之人士而言明顯的是，在沒有該些特定細節時，亦能實施本發明的實施例。在其它實例中，未詳細描述已知的事物，如 IC 製造、基板打薄、捲黏(taping)等，以避免對本發明的實施例造成不必要的混淆。在本說明書中提及「一實施例(an embodiment)」時意指參照該實施例所述之特定的特徵、結構、材料或特性被包含在本發明的至少一個實施例中。因此，在本說明書的各處中出現詞語「在一實施例中」時，並不必然參照到本發明的相同實施例。進

一步，可在一或多個實施例中以任何適當的方式結合特定的特徵、結構、材料或特性。並且，應理解到圖式中所顯示的多個示範實施例僅爲了說明而呈現，並不一定依照比例繪製。

【0032】 術語「耦接(coupled)」與「連接(connected)」和其衍生詞可在本文中用來描述組件間的結構關係。應理解該等術語彼此非同義詞。更確切而言，在特定實施例中，「連接」可用以指示兩個或兩個以上元件彼此爲直接實體接觸或電氣接觸。「耦接」可用以指示兩個或兩個以上元件彼此爲直接或間接(二者間有其他插入元件)實體或電氣接觸，及/或可用以指示兩個或兩個以上元件爲互相合作或相互作用(例如，呈因果關係)。

【0033】 本文使用的術語「之上(over)」、「之下(under)」、「之間(between)」與「上(on)」係意指一個材料層相對於其它材料層的相對位置。因此，例如，設置在另一層之上或之下的一個層可以直接地接觸其它層或可以具有一或多個中間層。再者，設置在兩個層之間的一個層可以直接地接觸該兩個層或可以具有一或多個中間層。相對地，位在第二層「上」的第一層意指第一層接觸第二層。此外，一個層相對於其它層的相對位置係在假設操作是相對於基板來執行下所提供，而不需考量基板的絕對方位。

【0034】 通常，本文所描述的是雷射劃線製程，雷射劃線製程應用複數個光學強度以乾淨地剝蝕預定路徑進入未經圖案化的(即，披覆(blanket))遮罩層、鈍化層及次表面薄膜元件層。接著可隨著基板的暴露或部份剝蝕，來終止雷射劃線製

程。剝蝕處理利用複數個光學強度中之第一光學強度來移除上方層(如，遮罩及薄膜元件層)，相較於基板及/或其它薄膜元件層，上方層更容易受損。可接著在不使容易受損的層暴露至所利用之較高強度輻照的情況下，進行下達部分基板並包括部分基板的後續剝蝕。如本文所用，術語「反覆剝蝕(iterative ablation)」指的是將基板上的一點暴露至具有複數個光學強度的雷射輻照之剝蝕製程。

【0035】 根據本發明之一實施例，至少一部分的反覆雷射劃線製程應用了飛秒雷射。若不完全是的話，飛秒雷射劃線為實質上不平衡的製程(non-equilibrium process)。舉例而言，可藉由可忽略的熱破壞區來定位基於飛秒的(femtosecond-based)雷射劃線。在一實施例中，飛秒雷射劃線可用來單分具有超低 κ 膜(即，具有低於 3.0 的介電常數)的 IC。在一個實施例中，以雷射直寫可免除微影圖案化操作，容許遮蔽材料為除了用於微影術之光阻以外的其它材料。在示範性混合式分割的實施例中，反覆雷射劃線製程後接續著電漿蝕刻，電漿蝕刻穿過基板的主體。在一個這樣的實施例中，實質上非等向性蝕刻被用於電漿蝕刻腔室中以完成分割製程；藉著將蝕刻聚合物沉積在經蝕刻溝槽的側壁上，非等向性蝕刻可於基板內達成高度方向性。

【0036】 第 1 圖為繪示根據本發明之一實施例，利用反覆雷射劃線之混合式雷射剝蝕-電漿蝕刻單分方法 100 的流程圖。第 4A 至 4D 圖繪示根據本發明之一實施例，對應方法 100 之操作的基板 406 的剖面圖，基板 406 包括第一及第二 IC 425、

426。

【0037】 請參見第 1 圖的操作 101，並對應參見第 4A 圖，接收基板 406。基板 406 包括遮罩 402 覆蓋薄膜元件層堆疊 401，薄膜元件層堆疊 401 包含可見於 IC 425、426 二者中的複數種不同材料，及介於 IC 425、426 之間的中間切割道 427。通常，基板 406 可由適於承受該基板 406 上之薄膜元件層之形成製程的材料所組成，且基板 406 可具有其它特性需求，例如，在矽基電晶體 IC 中，其中基板形成部分主動元件。舉例而言，在一個實施例中，基板 406 為 IV 族系材料，例如，但不限於，單晶矽、鍺或矽/鍺。在另一實施例中，基板 406 為 III-V 族材料，如，在發光二極體(LED)製造中所使用的 III-V 族材料基板。在元件製造期間，基板 406 典型為 600 μm 至 800 μm 厚，但如第 4A 圖所示，可將基板 406 薄化至小於 400 μm ，且有時候可將基板 406 薄化至比 150 μm 更薄的厚度，而薄化後的基板現在由載體 411 支撐，載體 411 例如為支撐帶(backing tape) 410，支撐帶 410 伸展跨越分割框架(未繪示)的支撐結構，並且支撐帶 410 藉由晶粒附著膜(die attach film；DAF) 408 黏附至基板的背側。

【0038】 在實施例中，第一及第二 IC 425、426 包括在矽基板 406 中製造且包裝於介電堆疊中之記憶體元件或互補金氧半導體(complementary metal-oxide-semiconductor；CMOS)電晶體。在該等元件或電晶體上方及周圍介電層中可形成複數個金屬內連線，且金屬內連線可用來電氣耦接該等元件或電晶體以形成 IC 425、426。組成切割道 427 之材料可與用於形

成 IC 425、426 之彼等材料相似或相同。舉例而言，切割道 427 可包括介電材料、半導體材料及金屬化的薄膜層。在一個實施例中，切割道 427 包括與 IC 425、426 類似的測試元件。當在薄膜元件層堆疊/基板交界處測量，切割道 427 的寬度可為 10 μm 至 200 μm 之間的任何寬度。

【0039】 在實施例中，遮罩 402 可為一或多種材料層，材料層包括電漿沉積的聚合物(如， C_xF_y)、水可溶解材料(如，聚(乙烯醇))、光阻劑或類似的聚合物化材料中之任何材料，該材料可在不損壞下方鈍化層及/或凸塊的情況下被移除，下方鈍化層通常為聚亞醯胺(PI)，凸塊通常為銅。遮罩 402 具有足夠的厚度以在電漿蝕刻製程後倖存(儘管可能非常接近耗盡)，並從而保護銅凸塊免於受損、氧化或受汙染(若暴露於基板蝕刻電漿的話)。

【0040】 第 5 圖繪示根據本發明的實施例之雙層遮罩的放大剖面圖 500，雙層遮罩包括遮罩層 402B(如， C_xF_y 聚合物)，遮罩層 402B 施加於遮罩層 402A (如，水可溶解材料)之上，遮罩層 402A 接觸 IC 426 及切割道 427 的頂表面。如第 5 圖所示，基板 406 具有頂表面 503，薄膜元件層形成在頂表面 503 上，且頂表面 503 與底表面 502 相對，底表面 502 作為與 DAF 408 (第 4A 圖)的介面。通常，薄膜元件層材料可包括，但不限於，有機材料(如，聚合物)、金屬，或諸如二氧化矽及氮化矽之無機介電質。第 5 圖所繪示的示範性薄膜元件層包括二氧化矽層 504、氮化矽層 505、銅內連線層 508，加上設置於這些層之間的低- κ (如，低於 3.5)或超低- κ (如，低於 3.0)

的層間介電質層(ILD) 507，如，碳摻雜的氧化物(carbon doped oxide；CDO)。IC 426 的頂表面包括典型為銅的凸塊 512，典型為聚亞醯胺(PI)或類似聚合物的鈍化層 511 圍繞凸塊 512。因此凸塊 512 及鈍化層 511 構成 IC 的頂表面，而薄膜元件層形成次表面 IC 層。凸塊 512 自鈍化層 511 的頂表面延伸達凸塊高度 H_B ，於示範性實施例中，凸塊高度 H_B 介於 $10\text{ }\mu\text{m}$ 至 $50\text{ }\mu\text{m}$ 。遮罩的一或多層可不完全地覆蓋凸塊 512 的頂表面。

【0041】 請回到第 1 圖，於操作 103，沿著相對於基板 406 之受控制路徑，以第一剝蝕將預定圖案直接寫入遮罩 402。如對應的第 4B 圖所示，藉由雷射輻照 411 於第一剝蝕中圖案化遮罩 402，以形成溝槽 414A 延伸穿過至少部分的遮罩厚度。在第 5 圖所示的示範性實施例中，依據遮罩層 402A 及 402B 的厚度，雷射劃線深度 D_{L1} 將近處於 $5\text{ }\mu\text{m}$ 至 $30\text{ }\mu\text{m}$ 的範圍內，且有利地處於 $10\text{ }\mu\text{m}$ 至 $20\text{ }\mu\text{m}$ 的範圍內。第一輻照度 I_1 不足以剝蝕薄膜元件層堆疊 401 的某些層，且因此在操作 103 後，薄膜元件層堆疊 401 的至少某些部分保留在溝槽 414A 的底部。在一個這樣的實施例中，第一輻照度 I_1 不足以剝蝕薄膜元件層堆疊 401 的內連線金屬(如，銅內連線層 508)及/或介電層(如，二氧化矽層 504)。

【0042】 於操作 104，沿著相對於基板 406 之受控制路徑，以第二剝蝕疊代直接寫入預定圖案。請參見第 4C 圖中的示範性實施例，藉由雷射輻照 412 使基板 406 暴露至第二剝蝕疊代，雷射輻照 412 形成溝槽 414B 延伸穿過至少部分的薄膜元件層堆疊 401。在一第一實施例中，如第 5 圖所繪示，依據遮

罩層 402A 及 402B 的厚度，雷射劃線深度 D_{L2} 再次位於將近 $5\text{ }\mu\text{m}$ 至 $30\text{ }\mu\text{m}$ 的範圍內，且有利地位於 $10\text{ }\mu\text{m}$ 至 $20\text{ }\mu\text{m}$ 的範圍內，以暴露基板。

【0043】 根據本實施例，雷射輻照 412 (第 4C 圖)所具有的第二輻照度 I_2 與第一輻照度 I_1 相同或相異。在輻照度 I_2 與 I_1 相同的實施例中，連續劃線容許施加的總能量隨著時間分散，以減少劃線製程所造成的損壞。就某些這樣的實施例而言，介於 I_1 與 I_2 之間的切口寬度可能相異，以進一步增進剝蝕後邊緣的清潔。在輻照度 I_2 與 I_1 相異的第一實施例中，輻照度 I_2 大於 I_1 ，例如第二輻照度 I_2 足以剝蝕薄膜元件層堆疊 401 的內連線金屬及/或介電層。在示範性實施例中，第二輻照度 I_2 足以剝蝕薄膜元件層堆疊 401 的每一層，且因此操作 103 使基板 406 暴露於溝槽 414B 底部。在進一步的實施例中，第二輻照度足以剝蝕基板 406 (如，單晶矽)的一部分，以將溝槽 414B 的底部延伸到基板 406 的頂表面以下。

【0044】 如第 4B 至 4C 圖進一步繪示，溝槽 414A 具有第一切口寬度 (KW_1)，第一切口寬度 (KW_1) 為射束寬度 (擁有的能量大於與遮罩 402 的特定材料相關之閾值) 的函數，且溝槽 414B 具有第二切口寬度 KW_2 ，第二切口寬度 KW_2 為射束寬度 (擁有的能量大於與薄膜元件層堆疊 401 的材料相關之最大閾值) 的函數。在第一實施例中，第一切口寬度 KW_1 大於第二切口寬度 KW_2 ，因此在第一輻照度 I_1 下被剝蝕的遮罩 402 及薄膜元件堆疊 401 的上方層不會進一步受到在較高的輻照度 I_2 下被剝蝕的下方材料層之剝蝕所干擾。可注意到，在示範性實

施例中，由於界定切口寬度 KW_1 (垂直於行進方向)的射束輪廓內沒有任何點具有足夠的輻照度來剝蝕元件堆疊的整個厚度，整個第一切口寬度 KW_1 被剝蝕到實質上相同的深度。這與具有高斯空間輪廓(Gaussian spatial profile)的射束呈對比，具有高斯空間輪廓的射束在射束直徑的外圍具有第一輻照度，且在射束的內徑中具有第二輻照度，使得在射束行進時，射束的前沿製造的第一切口寬度 KW_1 小於內射束直徑所製造者。在某些這樣的實施例中，第二寬度 KW_2 較第一切口寬度 KW_1 小 10 %至 50%。作為一個示範性實施例，第一切口寬度 KW_1 小於 $15\ \mu\text{m}$ ，而第二切口寬度 KW_2 為 $6\ \mu\text{m}$ 至 $10\ \mu\text{m}$ 。

【0045】 第 3A 圖為根據本發明之一實施例，用於反覆雷射劃線製程之輻照度隨著時間改變的作圖。如圖所示，就基板上沿著剝蝕路徑之一特定點來繪製輻照度(W/cm^2)曲線 305。從時間 t_0 開始，該點被暴露於具有第一輻照度 I_1 的輻射達前導部分(leading portion) 315 的持續時間。在時間 t_1 ，將輻射的輻照增加到高於閾值 T (通常可達到 $0.01\text{GW}/\text{cm}^2$ 至 $1\text{GW}/\text{cm}^2$ 的範圍)，例如單晶基板材料的閾值能量， T_{Si} ，剝蝕率於此開始實質上增加。從時間 t_1 開始，該點被暴露於具有第二輻照度 I_2 的輻射達尾隨部分(trailing portion) 310 的持續時間，並結束於時間 t_2 。就示範性實施例而言，第二輻照度 I_2 高於單晶基板材料的閾值能量， T_{Si} 。在替代的實施例中，可由與遮罩材料(通常在 $0.0001\text{GW}/\text{cm}^2$ 至 $0.001\text{GW}/\text{cm}^2$ 的範圍內)、薄膜元件層堆疊 401 的介電層(通常在 $0.1\text{GW}/\text{cm}^2$ 至 $10\text{GW}/\text{cm}^2$ 的範圍內)或薄膜元件層堆疊 401 的內連線層(通常

在 $0.01\text{GW}/\text{cm}^2$ 至 $0.1\text{GW}/\text{cm}^2$ 的範圍內)中之任一者相關的閾值來界定介於 I_1 與 I_2 之間的閾值界線。

【0046】 可以數種方式執行反覆剝蝕(如，操作 103 及 104)，以達成如第 3A 圖所繪示的輻照度改變。在一個實施例中，雷射束經塑形而具有沿著行進方向在空間上變化的輻照度輪廓，輻照度輪廓的第一部分提供第一反覆剝蝕，且第二部分提供第二反覆剝蝕。第 3B 圖為根據本發明之一實施例，經非對稱塑形的雷射束之空間輪廓 320 的作圖，經非對稱塑形的雷射束用於單一進程反覆雷射劃線製程。因為功率(P)係沿著維度 x 繪製，若 x 沿著行進方向增加，則空間輪廓 320 包括前導邊緣部分 315 及尾隨邊緣部分 310。前導部分 315 的功率(P)小於尾隨部分 310，以提供跨越 x_1 至 x_2 之距離的第一輻照度 I_1 ，同時提供跨越 x_0 至 x_1 之距離的第二輻照度 I_2 。因為對垂直於行進方向的給定寬度(即， y)而言， x_0 至 x_2 代表沿著行進方向的射束寬度(無論以 $D4\sigma$ 、10/90 刀緣(knife-edge)、 $1/e^2$ 或 FWHM 等來計量)，在所繪示之示範性實施例中，尾隨邊緣部分 310 沿著行進方向在射束寬度內偏離中心(即，非對稱)。如進一步示於第 3B 圖，在 x_1 處，功率超過與矽基板相關之閾值能量 T_{Si} ，使得前導部分 315 沒有足夠的能量來剝蝕整個薄膜元件層堆疊 401，而尾隨部分 310 沒有足夠的能量來剝蝕整個薄膜元件層堆疊 401 也沒有足夠的能量來剝蝕矽基板的一部分。

【0047】 第 2A 圖為繪示反覆雷射劃線製程 200 的流程圖，反覆雷射劃線製程 200 使用具有如第 3B 圖所示般塑形的輪廓

之射束，以用單一射束及單一進程來執行方法 100 (第 1 圖) 中的第一反覆(操作 103)及第二反覆(操作 104)。請參見第 2A 圖，於操作 201 產生單一射束。在一實施例中，射束具有飛秒範圍(即， 10^{-15} 秒)內之脈衝寬度(持續期間)，本文稱作飛秒雷射。雷射參數選擇，如脈衝寬度，可為研發成功的雷射劃線及分割製程之關鍵，成功的雷射劃線及分割製程可最小化碎屑、微裂及分層，以達到乾淨的雷射劃線切割。飛秒範圍內的雷射脈衝寬度有利地緩解與較長脈衝寬度(如，皮秒或奈秒)有關的熱損壞問題。儘管不受限於理論，就目前了解，飛秒能量源可避免因皮秒源而存在的低能量再耦合機制(low energy recoupling mechanism)，且相較於奈秒源可提供更大的熱不平衡性。在使用奈秒或皮秒雷射源的情況下，存在於切割道 427 中之多種薄膜元件層材料在光吸收性及剝蝕機制方面表現相當不同。舉例而言，諸如二氧化矽之介電層在正常情況下對所有市售之雷射波長均為基本上透明的。相反地，金屬、有機物(如，低- κ 材料)及矽能夠非常容易地耦合光子，尤其是基於奈秒或基於皮秒之雷射輻照。若選擇非最佳雷射參數，則在涉及無機介電質、有機介電質、半導體或金屬中之兩者或兩者以上之堆疊結構中，切割道 427 的雷射輻照可能不利地造成分層。舉例而言，穿透高帶隙能量介電質(諸如具有約 9 eV 帶隙之二氧化矽)而無可量測的吸收之雷射可能在下方的金屬層或矽層中被吸收，從而引起該金屬層或矽層之顯著汽化。汽化可能產生高壓，而高壓有潛力造成嚴重的層間分層及微裂化。已證明基於飛秒之雷射輻照製程可避免

或減緩此等材料堆疊之微裂化或分層。

【0048】 在一實施例中，儘管脈衝重複率較佳接近 500 kHz 至 5 MHz 之範圍內，但用於操作 201 的雷射源可具有接近 200 kHz 至 10 MHz 範圍內之脈衝重複率。爲了獲得寬帶或窄帶光發射光譜，操作 201 所產生的雷射發射可跨越可見光譜、紫外光(UV)，及/或紅外線(IR)光譜的任何組合。儘管是飛秒雷射剝蝕，取決於待剝蝕的材料，某些波長可提供較其它波長更佳之效能。在特定的實施例中，適用於半導體基板或基板劃線之飛秒雷射是基於具有將近小於或等於 1570 至 200 奈米之波長的雷射，儘管較佳是在 540 奈米至 250 奈米的範圍內。在一特定的實施例中，就具有小於或等於 540 奈米之波長的雷射而言，脈衝寬度小於或等於 400 飛秒。在替代的實施例中，可在操作 201 使用雙雷射波長(如，IR 雷射與 UV 雷射之組合)來產生射束。在一實施例中，儘管脈衝能量較佳在接近 1 μ J 至 5 μ J 之範圍內，但雷射源可在工作表面處傳遞接近 0.5 μ J 至 100 μ J 之範圍內的脈衝能量。

【0049】 於操作 205，所產生的射束經塑形以如第 3B 圖所示範般變化光學強度(輻照度)空間輪廓。可將用來提供非對稱空間輪廓的本案所屬技術領域中已知的任何技術應用於操作 205。舉例而言，可利用已知的射束塑形光學元件來產生橢圓射束，橢圓射束具有沿著行進方向的主要軸。在一實施例中，橢圓射束所具有的主要軸比次要射束軸長至少 1.5 倍。或者，可蓄意導入慧差(coma)，以創造如第 3A 至 3C 圖所描述之空間輪廓。可於操作 205 應用額外的已知射束塑形技術，伴隨

著於操作 201 的已知形成技術，以提供介於橢圓射束的主要軸之前導部分與尾隨部分之間的強度或輻照度改變，以提供第 3B 圖所示之非對稱輪廓。

【0050】 於操作 210 及 215，控制空間上塑形後的射束在與基板相關的預定路徑上行進，以先用射束的前導部分剝蝕遮罩 402 上的一點(如，第 4B 圖所示)，並接著用射束的尾隨部分剝蝕該點處之基板上所設置的任何下方薄膜元件堆疊(如，第 4C 圖所示)。在一實施例中，在行進方向中，在接近 200 mm/sec 至 5 m/sec 之範圍(儘管較佳為接近 300 mm/sec 至 2 m/sec 之範圍)的速度下，沿著工件表面進行雷射劃線製程。於操作 220，方法 200 回到第 1 圖以進行經暴露基板的電漿蝕刻。

【0051】 第 3C 圖為空間輪廓 330 及 340 的作圖，空間輪廓 330 及 340 用以在本發明之多進程實施例中執行方法 100 (第 1 圖)中的操作 103 及 104。如第 3C 圖所示，複數個射束被提供，各射束擁有不同的空間輪廓。沿著射束寬度 W 的第一輪廓具有高斯 330 或頂帽(top hat) 335 形狀，且第一輪廓的最大功率(P)低於閾值能量(如，與矽基板的剝蝕能量閾值有關的 T_{Si})，同時沿著相同射束寬度 W 的第二射束輪廓具有高斯 340 或頂帽 345 形狀，且第二射束輪廓的最大功率(P)高於該閾值能量。如第 3C 圖所進一步繪示，在寬度 W_2 內，與較高輻照度有關的空間輪廓 340、345 具有超越閾值能量(T_{Si})的功率，寬度 W_2 小於針對與較低輻照度有關的空間輪廓 330、335 之等面積測定寬度 W_1 。

【0052】 第 2B 圖為繪示雷射劃線方法 250 的流程圖，雷射劃線方法 250 使用如第 3C 圖所示般塑形的複數個射束輪廓，以用單一射束的多個進程來執行方法 100 (第 1 圖)中的第一反覆(操作 103)及第二反覆(操作 104)。請參見第 2B 圖，於操作 225 產生具有第一輻照度的單一射束。可實質上如先前就操作 201 所描述般進行射束產生，例如利用相同的飛秒脈衝寬度、波長、脈衝率，等，以產生具有第一輻照度 I_1 (如，第 3C 圖的高斯 330)的射束。於操作 230，沿著預定路徑移動射束，以剝蝕溝槽進入遮罩，實質上如第 4B 圖所示。在一實施例中，在行進方向中，在接近 500 mm/sec 至 5 m/sec 之範圍(儘管較佳為接近 600 mm/sec 至 2 m/sec 之範圍)的速度下，沿著工件表面進行雷射劃線操作 230。

【0053】 於操作 240，產生經調整而具有第二輻照度 I_2 的射束(如，第 3C 圖的高斯 340)。於操作 245，經調整的射束折返相同的預定路徑以在與操作 240 所用之實質上相同的速率下，實質上如第 4C 圖所示般暴露基板。於操作 249，方法 250 返回第 1 圖進行經暴露基板的後續電漿蝕刻。

【0054】 第 2C 圖為繪示反覆雷射劃線製程 290 的流程圖，反覆雷射劃線製程 290 使用如第 3C 圖所示般塑形的複數個射束輪廓，以用來自複數個雷射的多個射束之連續進程執行方法 100 (第 1 圖)中的第一反覆(操作 103)及第二反覆(操作 104)。請參見第 2C 圖，於操作 255 產生第一雷射，第一雷射產生具有第一輻照度 I_1 (如，第 3C 圖的高斯 330)的射束。實質上，可如先前就操作 201 所描述般進行射束產生，例如利用相同

105年01月05日 修正
劃線 (圓) (本)

的飛秒脈衝寬度、波長、脈衝率，等。然而，在較佳的實施例中，於操作 255 所利用的雷射具有實質上較大的脈衝寬度，且因為相對容易藉由連續波源將溝槽剝蝕進入遮蔽材料，雷射甚至可能為連續波(continuous wave; CW)源。於操作 260，第一射束沿著預定路徑移動以剝蝕溝槽進入遮罩，實質上如第 4B 圖所示。

【0055】 於操作 265，第二雷射產生帶有第二輻照度的第二射束。實質上，可如先前就操作 201 所描述般產生帶有第二輻照度 I_2 (如，第 3C 圖的高斯 340)的第二射束，例如利用相同的飛秒脈衝寬度、波長、脈衝率，等。在特定的實施例中，第一雷射產生第一脈衝列，該第一脈衝列在第一波長下具有第一脈衝寬度(CW)，第二雷射產生第二脈衝列，該第二脈衝列在第二波長下具有第二脈衝寬度，第二脈衝寬度及第二波長之至少一者與第一脈衝寬度及第一波長相異。舉例而言，在 CW 雷射被利用於劃線操作 260 的示範性實施例中，飛秒雷射於操作 265 產生第二射束。

【0056】 於操作 270，沿著相同的預定路徑移動第二雷射束，以完整地剝蝕薄膜元件堆疊並暴露基板，實質上如第 4C 圖所繪示。在一實施例中，雷射劃線操作 270 使兩個雷射束同步沿著基板行進，各雷射束在行進方向上的速度為將近在 500 mm/sec 至 5 m/sec 的範圍內，較佳地為將近在 600 mm/sec 至 2 m/sec 的範圍內。於操作 275，方法 290 回到第 1 圖進行經暴露基板的電漿蝕刻。

【0057】 請回到第 1 及 4D 圖，將基板 406 暴露至電漿 416，

以於操作 105 蝕刻穿過遮罩 402 中的溝槽 414 來單分 IC 426。在示範性原位遮罩沉積實施例中，在與進行電漿遮罩沉積操作 102 的相同腔室中蝕刻基板。根據本發明之一實施例，如第 4D 圖所描繪，於操作 105 蝕刻基板 406 包括蝕刻以雷射劃線製程所形成之溝槽 414B，以最終蝕刻穿過整個基板 406。

【0058】 在一個實施例中，蝕刻操作 105 需要直通穿孔蝕刻製程。舉例而言，在特定的實施例中，基板 406 的材料之蝕刻速率大於每分鐘 25 μm 。在高功率下操作的高密度電漿源可用於電漿蝕刻操作 105。示範性功率範圍介於 3 kW 與 6 kW 之間，或更高。

【0059】 在示範性實施例中，使用深度矽蝕刻(即，諸如直通矽穿孔(TSV)蝕刻)，在大於約 40%之習用矽蝕刻速率之蝕刻速率下，蝕刻單晶矽基板或基板 406，同時維持基本精確之剖面控制及實質上無扇形之側壁。可透過施加冷卻功率來控制存在於遮罩 402 中的任何水可溶解的材料層上之高功率的效應，冷卻功率可透過冷卻至負 10°C 至負 15°C 的靜電夾具(ESC)來施加，以在整個電漿蝕刻製程期間將水可溶解的遮罩材料層維持在 100 °C 以下的溫度，較佳地介於 70°C 與 80°C 之間。在這樣的溫度下可有利地維持水溶性。

【0060】 在特定的實施例中，電漿蝕刻操作 105 進一步需要複數個保護性聚合物沉積循環隨著時間插入複數個蝕刻循環之間。可變化工作週期，而示範性工作週期為將近 1:1 至 1:2 (蝕刻:沉積)。舉例而言，蝕刻製程可具有持續時間為 250 msec 至 750 msec 的沉積循環，以及持續時間為 250 msec 至

750 msec 的蝕刻循環。在沉積及蝕刻循環之間，蝕刻製程化學作用與沉積製程化學作用相互交替，蝕刻製程化學作用採用例如用於示範性矽蝕刻實施例的 SF_6 ，沉積製程化學作用採用聚合物化之氟碳化物(C_xF_y)氣體，例如，但不限於， C_4F_6 或 C_4F_8 或氟化碳氫化合物(CH_xF_y ，其中 $x \geq 1$)，或 XeF_2 。如本案所屬技術領域所知，可進一步在蝕刻及沉積循環之間改變製程壓力，以在特定的循環中有利於各循環。

【0061】 於操作 107，藉由移除遮罩 402 來完成方法 300。在一實施例中，以水洗掉水可溶解的遮罩層，例如以加壓噴射的去離子水或透過浸入周圍溫度的水浴或加熱過的水浴中。在替代的實施例中，可以本案所屬技術領域中已知對移除蝕刻聚合物有效的水性溶劑溶液洗掉遮罩 402。電漿單分操作 105 或操作 107 之遮罩移除製程可進一步圖案化晶粒附著膜 408，暴露出支撐帶 410 的頂部。

【0062】 可配置單一整合式製程工具 600 來進行混合式雷射剝蝕-電漿蝕刻單分製程 100 中的多個或全部操作。舉例而言，第 6 圖繪示根據本發明之一實施例之叢集工具 606 的方塊圖，叢集工具 606 耦接雷射劃線裝置 610，雷射劃線裝置 610 用於基板的雷射及電漿分割。請參見第 6 圖，叢集工具 606 耦接工廠介面 602 (factory interface; FI)，工廠介面 602 具有複數個負載鎖定室 604。工廠介面 602 可為合適的大氣埠 (atmospheric port)，以作為外部製造設施與雷射劃線裝置 610 及叢集工具 606 之間的介面。工廠介面 602 可包括機器人，機器人具有手臂或刃以自儲存單元(如，前開式傳送盒(front

opening unified pod))移送基板(或基板的載體)進入叢集工具 606 或雷射劃線裝置 610 或二者。

【0063】 雷射劃線裝置 610 亦耦接 FI 602。第 6B 圖繪示雷射劃線裝置 610 的示範性功能方塊圖。在第 6B 圖所繪示之一實施例中，雷射劃線裝置 610 包括飛秒雷射 665。飛秒雷射 665 可用以進行混合式雷射及蝕刻單分製程 100 的雷射剝蝕部分。可藉由移動雷射束光點、藉由移動基板，或藉由二者之組合，來實現雷射束與基板之間的相對動作，以產生劃割線。在一個實施例中，雷射劃線裝置 610 中也可包括用來支撐基板 406 之可移動的臺座(未描繪)，可移動的臺座經配置以相對於飛秒雷射 665 移動基板 406 (或基板的載體)。如進一步繪示的，雷射劃線裝置包括具有鏡子的掃描器 670 (如，電流計)，掃描器 670 可回應來自控制器 680 的控制訊號而移動以掃描雷射束。介於飛秒雷射 665 與掃描器 670 之間的是射束塑形光學元件 660，在一個實施例中，射束塑形光學元件 660 提供了實質上如第 3B 圖所示之經非對稱塑形的射束輪廓，以進行反覆雷射劃線製程 200。在進一步的實施例中，控制器 680 耦接飛秒雷射 665，以隨著時間(實質上如第 3A 圖所示)，及/或隨著空間(實質上如第 3C 圖所示)調節飛秒雷射 665 的輻照度跨越複數個非零輻照度，以進行劃線方法 250。在另一實施例中，雷射劃線裝置 610 進一步包括第二雷射 666，第二雷射 666 可以是飛秒雷射或其它雷射。第二雷射 666 耦接控制器 680，且各個雷射 665 及 666 透過掃描器 670 在時間上相繼地操作，或透過個別的掃描器同步操作(即，針對基板 406 與雷

射之間完全分離的光學路徑複製掃描器 670)，加上控制器 680 導引反覆剝蝕在實質上相同的路徑上發生，以進行劃線製程 290。

【0064】 請回到第 6A 圖，叢集工具 606 包括一或多個電漿蝕刻腔室 608，電漿蝕刻腔室 608 藉由機器人移送腔室 650 耦接至 FI，機器人移送腔室 650 罩住機器手臂，機器手臂在真空中於雷射劃線裝置 610、電漿蝕刻腔室 608 及/或遮罩模組 612 之間移送基板。電漿蝕刻腔室 608 適於進行混合式雷射及蝕刻單分製程 100 的至少電漿蝕刻部分，且電漿蝕刻腔室 608 可進一步沉積聚合物遮罩於基板之上。在一個示範性實施例中，電漿蝕刻腔室 608 進一步耦接 SF_6 氣體源，及 C_4F_8 、 C_4F_6 或 CH_2F_2 源中之至少一者。儘管可購得其它合適的蝕刻系統，但在特定的實施例中，一或多個電漿蝕刻腔室 608 為可自美國加州桑尼維爾市的應用材料股份有限公司獲得的 Applied Centura® Silvia™ 蝕刻系統。相較於僅能提供電容式耦合(即便有藉由磁性強化所提供的改良)，Applied Centura® Silvia™ 蝕刻系統提供了電容式及感應式 RF 耦合，以獨立控制離子密度及離子能量。這使得能有效地自離子能量解耦離子密度，以在即便非常低的壓力下(如，5 至 10 mTorr)，在沒有高且具潛在害處的 DC 偏壓位準的情況下，達到相對高密度的電漿。這造成了特別寬的製程視窗。然而，可使用能蝕刻矽的任何電漿蝕刻腔室。在一實施例中，單一整合式製程工具 600 的叢集工具 606 部分中包括一個以上的電漿蝕刻腔室 608，以達到單分或分割製程的高製造產量。

【0065】 叢集工具 606 可包括適於執行混合式雷射剝蝕-電漿蝕刻單分製程 100 中的功能之其它腔室。在第 6 圖所繪示的示範性實施例中，遮罩模組 612 包括任何商業上可獲得的旋轉塗佈模組，用以施加本文所述之水可溶解遮罩層。旋轉塗佈模組可包括可旋轉夾具，適於藉由真空夾持，或者，經薄化的基板固定在載體(例如，安裝在框架上的支撐帶)上。

【0066】 第 7 圖繪示電腦系統 700，於電腦系統 700 中可執行一組指令，指令可使機器執行本文所述之一或多種劃線方法。示範性電腦系統 700 包括處理器 702、主記憶體 704 (如，唯讀記憶體(ROM)、快閃記憶體、動態隨機存取記憶體(DRAM)如同步 DRAM (SDRAM)或 Rambus DRAM (RDRAM)等等)、靜態記憶體 706 (如，快閃記憶體、靜態隨機存取記憶體(SRAM)等等)，及輔助記憶體 718 (如，資料儲存元件)，前述元件經由匯流排 730 彼此通訊。

【0067】 處理器 702 表示一或多個通用處理元件，諸如微處理器、中央處理單元等等。更特定言之，處理器 702 可為複雜指令集計算(complex instruction set computing；CISC)微處理器、精簡指令集計算(reduced instruction set computing；RISC)微處理器、超長指令字集(very long instruction word；VLIW)微處理器等等。處理器 702 亦可為一或多個專用處理元件，諸如特殊應用積體電路(application specific integrated circuit；ASIC)、現場可程式化閘陣列(field programmable gate array；FPGA)、數位訊號處理器(digital signal processor；DSP)、網路處理器等等。處理器 702 經設置以執行處理邏輯

726，處理邏輯 726 用於進行本文所述之操作及步驟。

【0068】 電腦系統 700 可進一步包括網路介面元件 708。電腦系統 700 亦可包括視訊顯示單元 710 (如，液晶顯示器(LCD)或陰極射線管(CRT))、文數輸入元件 712 (如，鍵盤)、游標控制元件 714 (如，滑鼠)，及訊號產生元件 716 (如，揚聲器)。

【0069】 輔助記憶體 718 可包括機器可存取儲存媒體(或更具體而言，電腦可讀取儲存媒體) 731，機器可存取儲存媒體 731 上可儲存一或多組指令(如，軟體 722)，指令可實施本文所述方法或功能中之任何一或多者。在電腦系統 700、主記憶體 704 及處理器 702 執行軟體 722 期間，軟體 722 也可完全或至少部分地常駐於主記憶體 704 及/或處理器 702 內部，處理器 702 亦構成機器可讀取儲存媒體。可進一步經由網路介面元件 708 透過網路 720 發送或接收軟體 722。

【0070】 機器可存取儲存媒體 731 也可用來儲存圖案識別演算法、假影(artifact)形狀數據、假影定位數據或粒子閃光(particle sparkle)數據。儘管在示範性實施例中將機器可存取儲存媒體 731 圖示為單個媒體，但術語「機器可讀取儲存媒體(machine-readable storage medium)」應被視為包括儲存一或多組指令之單個媒體或多個媒體（例如集中式或分散式資料庫，及/或相關聯之快取記憶體及伺服器）。術語「機器可讀取儲存媒體」亦應被視為包括能夠儲存或編碼一組指令的任何媒體，該組指令可由機器執行且該組指令使機器執行本發明之方法中任何一或多者。因此，術語「機器可讀取儲存媒體」應被視為包括（但不限於）固態記憶體，以及光學及磁

性媒體。

【0071】 已發現儘管就多進程而言，將雷射束輻照度(或假定有固定脈衝寬度的通量(fluence))保持在固定的適中位準以產生乾淨的蝕刻溝槽是可行的，但與最佳通量位準相關的雷射功率(或脈衝能量)位準的範圍會是狹窄的。這可能有導致雷射劃線製程視窗相對較小的實質效應。另外也發現用於多進程的固定高通量產生相對較差的溝槽表面形貌目前被認為可歸因於第二雷射進程將剝蝕後的材料再沉積於第一進程所形成之溝槽上。

【0072】 儘管可用多進程(multiple pass)劃線製程來形成乾淨的溝槽，在多進程劃線製程的第一進程中利用低通量來僅移除遮罩及聚亞醯胺層而僅對下方薄膜 IC 層(特別是介電層)有限的損壞/剝蝕，且隨後利用高通量來移除元件層以暴露基板(如第 1 圖所繪示的方法 100)，但仍可能發生分層。額外的高通量進程可能不會總是修復或移除這樣的分層。儘管不受限於理論，目前認為在「低通量優先(low-fluence-first)」多步驟劃線製程中，第一進程中的部分雷射能量傳送通過介電材料，並造成元件層中的金屬或與(多個)介電層交界的基板結晶(如，矽)的熔化/汽化。在低通量位準下，聚合物的剝蝕主要依賴雷射能量的線性吸收。因為即便就 300 nm 的 UV 波長來說，許多聚合物遮蔽材料及鈍化材料仍具有高的光透射比(數十百分比)，同時某些金屬及某些基板(如，矽)的剝蝕閥值非常接近許多聚合物的剝蝕閥值，所以被傳送通過薄膜元件堆疊的(多個)介電層之雷射光子可能在介電質-金屬介面及/或

介電質-基板介面處造成分層。

【0073】 因此在某些實施例中，劃線方法包括在高輻照度(通量)位準下的第一(第二、第三，等)進程，以剝蝕並移除溝槽中的材料以暴露基板，以及接著在低輻照度(通量)位準下的第二(第三、第四，等)進程，以移除留在經剝蝕溝槽中之殘骸及殘留物而不會對基板造成顯著損壞。相較於固定通量多進程製程或低通量優先製程，此類型的「高通量優先(high-fluence-first)」製程可致使乾淨的經暴露基板表面具有較寬的製程視窗。若遮罩或聚合鈍化層相對於劃線溝槽寬度變得更厚(如，寬度被減少，或層厚度被增加)，高通量優先方式會變得更有利。

【0074】 第 8A 圖為繪示根據本發明之一實施例的混合式雷射剝蝕-電漿蝕刻單分方法 801 的流程圖，在方法 801 中以第一輻照度及後續的第二輻照度來進行雷射劃線製程，第二輻照度低於第一輻照度。方法 801 始於在操作 101 的經遮蔽的基板，如本文他處所述。示範性基板以剖面圖的方式繪示於第 4A 圖。

【0075】 於操作 255，具有第一輻照度的第一射束產生於操作 255。可藉由本文他處所述的任何方式來產生射束。在一個實施例中，本文他處所述之具有預定脈衝寬度(如，飛秒脈衝寬度)的雷射在第一通量位準下操作，就直徑 $10\text{ }\mu\text{m}$ 的光點尺寸而言，第一通量位準不低於 $1.0\text{ }\mu\text{J}$ ，且較佳地為 $1.5\text{ }\mu\text{J}$ 或更高，以達到第一輻照度。此通量位準範圍足以剝蝕薄膜 IC 堆疊的介電層(如，第 5 圖中的層 504 及 507)。在具有 $10\text{ }\mu\text{m}$

的聚焦光點直徑、300 fs 至 1.5 ps 的範圍內之脈衝寬度、以及 1570 nm 至 300 nm 的範圍內之雷射波長的一個飛秒雷射束之實施例中，高通量位準經測定為相當於 1.5 μJ 或更高的脈衝能量位準。

【0076】 於操作 860，在第一通量位準下操作的來自雷射之射束沿著預定路徑移動，以剝蝕溝槽穿過遮蔽材料、IC 鈍化層及薄膜元件層，以暴露基板。第 8B、8C 及 8D 圖繪示根據本發明之一實施例，當進行第 8A 圖所繪示之分割方法的操作時，基板的剖面圖，如第 4A 圖所繪示。

【0077】 第 8B 圖，於操作 860，在第一通量位準下操作之雷射的第一進程剝蝕溝槽 814A 沿著第一切口寬度(KW_1)暴露基板 406。在示範性實施例中，第一通量足以剝蝕薄膜元件層堆疊 401 的每一層，且因此操作 103 使基板 406 暴露於溝槽 414A 的底部。切口寬度 KW_1 為擁有強度 I_1 之射束寬度的函數，強度 I_1 大於與薄膜元件層堆疊 401 中之特定材料有關的閾值，特別是如上文所述之介電層閾值(T_D)。由於這個原因，具有較低閾值的遮罩 402 可能具有比切口寬度 KW_1 更寬的切口寬度(KW_M)。如第 8B 圖所進一步顯示，操作 860 在溝槽 814A 的底部留下殘留物 802 的痕跡塊，殘留物 802 的痕跡塊包括再次沉積的來自遮罩及 IC 鈍化物之材料(如，有機物質)。來自薄膜元件層堆疊 401 的金屬及介電質也可能併入殘留物 802 中的遮罩及鈍化材料。

【0078】 請回到第 8A 圖，於操作 860，產生具有第二輻照度的第二雷射束，第二輻照度低於第一輻照度。在利用相同脈

衝寬度(如，飛秒)的情況下，輻照度的減少可與通量的減少一起達成。在特定的飛秒實施例中，就 $10\text{ }\mu\text{m}$ 直徑的光點尺寸而言，操作 860 的通量不大於 $1\text{ }\mu\text{J}$ ，且較佳為 $0.75\text{ }\mu\text{J}$ 或更小。此通量位準範圍不足以剝蝕薄膜 IC 堆疊的介電層(如，第 5 圖中的層 504 及 507)。在具有 $10\text{ }\mu\text{m}$ 之聚焦光點直徑、 300 fs 至 1.5 ps 的範圍內之脈衝寬度、以及 1570 nm 至 300 nm 的範圍內之雷射波長的一個特定實施例中，低通量位準經測定為 $0.75\text{ }\mu\text{J}$ 或更小。

● **【0079】** 於操作 870，來自雷射在第二通量位準下操作的射束沿著與操作 860 相同的預定路徑移動，以剝蝕溝槽穿過遮蔽材料、IC 鈍化層及薄膜元件層，以移除操作 860 所留下的殘留物 802 的痕跡塊。如第 8C 圖所進一步繪示，輻照 411 具有之第二強度 I_2 小於 I_1 (I_1 以虛線表示以圖解 I_1 與 I_2 之間的差異)。如所示，因為第二通量位準不超過介電層閾值(TD)，介電層不會發生額外的直接剝蝕，且穿過薄膜元件堆疊 401 的切口寬度 KW_1 不會顯著改變。然而，因為與典型用於遮罩及鈍化層之聚合物材料有關的閾值較低，所以第二通量位準(輻照度)將在溝槽的整個第一切口寬度內移除殘留物，以提供更乾淨的溝槽底部 814B。

● **【0080】** 請回到第 8A 圖，於操作 105，如本文他處所述般進行電漿蝕刻操作。如第 8C 圖所進一步繪示，電漿蝕刻使清潔後的溝槽底部 814B 前進穿過基板。由於殘留物 802 的痕跡塊由較低通量剝蝕所移除，經電漿蝕刻的溝槽具有與高通量剝蝕所提供之切口寬度實質上相同的切口寬度(KW_1)。於操作

107 (第 8A 圖)，可接著移除遮罩，如本文他處所述。

【0081】 應注意的是，可用本文他處就示範性低通量優先製程所描述的任何技術及硬體來執行由方法 801 所示範之高通量優先實施例。舉例而言，在一個實施例中，可以在不同通量位準下操作的相同雷射之多重進程，或以進行一或多個進程的多重雷射，來進行反覆剝蝕操作 860 及 870。類似地，可進行射束塑形技術，以改變射束的空間輪廓。舉例而言，行進方向可與第 3B 圖所示的方向相反，以影響高通量優先製程而不影響低通量優先製程。類似地，可以實質上相同的方式操作在低通量優先實施例(即，脈衝寬度固定的低輻照度優先製程)的段落中所描述，而於第 6A、6B 及 7 圖中所繪示的所有硬體，以執行高通量優先實施例。

【0082】 作為多步驟方法 801 (就第二進程而言，不是涉及功率再調整就是涉及第二雷射(操作 265 及 870))的替代方案，第 9A 圖所繪示的利用射束分裂器之多步驟方法 901 可能可以達成更高的產量。第 9A 圖所圖解的示範性實施例起始於操作 101 之接收遮罩基板，並於操作 201 產生射束，如本文他處所述。於操作 965，將射束分裂成具有不同輻照度(通量)位準， I_1 、 I_2 ，的前導射束及尾隨射束，且 I_1 及 I_2 具有本文他處所描述之任何實施例的相關位準。於操作 970，可由本文所述的任何方式，沿著預定路徑使分裂射束相對於基板一致地位移。取決於基板與相應分裂射束光點的功率之間的相對位移方向，可伴隨著單一進程執行高通量優先或高通量殿後反覆劃線方法。在示範性實施例中，分裂射束方法 901 執行高通量

優先劃線方法。如前文所述，隨著電漿蝕刻及遮罩移除操作 105 及 107，方法 901 完成晶粒單分。

【0083】 任何商業上可購得的可變射束分裂器皆可用於操作 965。舉例而言，在一個實施例中，經塗佈的玻璃碟盤中之塗層的反射率可隨著角度變化，使得在轉動該碟盤時，可選擇元件所產生的兩個射束之間的期望功率比。在進一步的實施例中，利用了繞射光學元件(diffractive optical element；DOE)，在 DOE 中的相位光柵使大多數雷射能量集中至兩個繞射級(diffraction order)。在使用繞射射束分裂器將主射束複製成多個複製射束(複製射束的直徑等於輸入射束的直徑)並以適當指定的角度將多個複製射束定位在一維或二維陣列中的具體實施例中，於操作 201 所產生之射束的相位輪廓經選擇而使得繞射級之間的功率比具有指定的數值。在進一步的實施例中，可在相位光柵的鄰近繞射元件上選擇產生的複製射束之間的不同功率比。因此，DOE 位置的側向橫移可選擇用來執行分裂射束方法 901 之多個複製射束之間的功率比的期望數值。

【0084】 第 9B 圖繪示根據本發明之一實施例，用於分裂射束雷射劃線之雷射劃線模組 900 的概要圖。在第 9B 圖中，雷射 902 將射束提供至射束擴展器(expander)及準直器 904。在一個實施例中，可在最大脈衝重複率或接近最大脈衝重複率下操作雷射 902，如此將可在 $M \times N$ 個點的陣列上的各焦點處傳遞需要的脈衝能量。視情況，射束可通過高斯至頂帽射束塑形模組 906，然而，這樣的輪廓轉換將典型地失去所接收功

率的至少 30%，這可能是飛秒實施例無法接受的，因為飛秒實施例中的功率已經相對小於(例如)皮秒源。使來自射束擴展器及準直器 904、來自高斯至頂帽射束塑形模組 906、或來自二者所產生的射束，通過可變的射束分裂模組 908，而分裂射束接著通過遠心透鏡 910 以傳遞至基板 912 上，使得聚焦的光點至光點距離等於在至少一個維度中符合劃線需要的晶粒尺寸。

【0085】 如第 9B 圖中之射束光點圖案的 B-B 視點所示，射束被分裂成具有不同輻照度(通量)位準， I_1 、 I_2 ，的前導射束及尾隨射束，且 I_1 及 I_2 具有本文他處所描述之任何實施例的相關位準。取決於基板 912 與相應分裂射束光點(如第 9B 圖的 B-B 視點所示)的功率之間的相對位移方向，可伴隨著單一進程執行高通量優先或高通量殿後反覆劃線方法。在第 9B 圖所示的示範性實施例中，所繪示的劃線方向實施高通量優先劃線方法。儘管第 9B 圖所示為正方形圖案，可了解到 A-A 視點及 B-B 視點也可為長方形等圖案。

【0086】 第 10 圖進一步繪示根據本發明之一實施例的繞射射束分裂裝置 1000。入射的雷射 1002 穿過繞射光學元件(DOE) 1004，且具有多焦點的聚焦透鏡 1006 提供多重射束、點或光點至工作區 1008。在一個實施例中，由於在分裂雷射束穿過如，繞射射束分裂器之後可能存在有非零分裂角度，因此聚焦透鏡 1006 為遠心的(telecentric)，以確保入射的射束點可垂直地傳遞至工作表面上。在一個這樣的實施例中，可利用具有合適焦長的遠心聚焦透鏡來提供 $N \times N$ 個射束， $N \times N$ 個射

束在一個維度中的間距等於 d ，即介於複數個 IC 之間的切割道的間距。

【0087】 因此，本文已揭露分割半導體基板的方法，各基板具有複數個 IC。以上對本發明之解說性實施例的描述，包括在摘要中所描述者，並不意圖使此說明是詳盡的或會限制本發明於精確形式。儘管為了解說目的，本文描述了本發明的特定實施方式及實例，但如相關領域的習知技藝者所認知的，在本發明的範疇內可能有各種等效修飾。因此本發明之範疇完全由以下的申請專利範圍所決定，可根據已建立的申請專利範圍解讀理論來理解以下的申請專利範圍。

【符號說明】

【0088】

100：方法	101~107：操作
200：雷射劃線製程	201~220：操作
250：方法	225~249：操作
290：雷射劃線製程	255~275：操作
305：曲線	310：尾隨部分
315：前導部分	320：空間輪廓
330、340：高斯	335、345：頂帽
401：薄膜元件層堆疊	402：遮罩
402A、402B：遮罩層	406：基板
408：晶粒附著膜	410：支撐帶
411、412：輻照	414A、414B：溝槽
416：電漿	425、426：IC

105年01月05日修正
劃線(頁本)

427：切割道	500：剖面圖
502：底表面	503：頂表面
504：二氧化矽層	505：氮化矽層
506：薄膜元件層	507：介電質層
508：銅內連線層	511：鈍化層
512：凸塊	600：製程工具
602：工廠介面	604：負載鎖定室
606：叢集工具	608：電漿蝕刻腔室
610：雷射劃線裝置	612：遮罩模組
650：機器人移送腔室	660：光學元件
665：飛秒雷射	670：掃描器
680：控制器	700：電腦系統
702：處理器	704：主記憶體
706：靜態記憶體	708：網路介面元件
710：視訊顯示單元	712：文數輸入元件
714：游標控制元件	716：訊號產生元件
718：輔助記憶體	720：網路
722：軟體	726：處理邏輯
730：匯流排	731：機器可存取儲存媒體
801：方法	802：殘留物
814A：溝槽	814B：溝槽底部
860、870：操作	900：雷射劃線模組
901：方法	902：雷射
904：準直器	906：射束塑形模組

- 908：射束分裂模組
- 910：遠心透鏡
- 912：基板
- 965、970：操作
- 1000：繞射射束分裂裝置
- 1002：雷射
- 1004：繞射光學元件
- 1006：聚焦透鏡
- 1008：工作區

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

無

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

無

【序列表】(請換頁單獨記載)

無



申請專利範圍

1. 一種分割一基板的方法，該基板包含複數個 IC，該方法包含下列步驟：

接收該基板，該基板具有一未經圖案化聚合物遮罩覆蓋並保護該等 IC；

以一雷射剝蝕多個溝槽之一預定圖案進入該遮罩並進入設置於該遮罩下方的一薄膜 IC 堆疊內，以暴露該基板的一部分，該剝蝕以具有一第一輻照度之電磁輻照作前導，接著是具有一第二輻照度的電磁輻照，該第二輻照度低於該第一輻照度，其中該第一輻照度足以剝蝕該遮罩下方之該薄膜 IC 堆疊的一非聚合物層，且其中該第二輻照度不足以剝蝕該非聚合物層；以及

電漿蝕刻穿過由該等經圖案化遮罩溝槽所暴露之該基板，以單分該等 IC。

2. 如請求項 1 所述之方法，其中該電磁輻照係來自具有一預定脈衝寬度之一單一雷射，該第一輻照度與在一第一通量下操作之雷射的第一進程相關，該第一通量高於與該第二輻照度相關之一第二通量。

3. 如請求項 2 所述之方法，其中對一 $10\ \mu\text{m}$ 直徑之光點尺寸而言，在介於 $300\ \text{fs}$ 與 $1.5\ \text{ps}$ 之間的一脈衝寬度下，該第一通量大於 $1.0\ \mu\text{J}$ ，且其中對一 $10\ \mu\text{m}$ 直徑之光點尺寸而言，

在介於 300 fs 與 1.5 ps 之間的一脈衝寬度下，該第二通量小於 1.0 μJ 。

4. 如請求項 1 所述之方法，其中具有該第一輻照度之該電磁輻照於該遮罩中形成具有一第一切口寬度(kerf width)之一溝槽，且其中具有該第二輻照度之該電磁輻照移除該溝槽之該第一切口寬度內的殘留物。

5. 如請求項 1 所述之方法，其中該剝蝕進一步包含：以具有該第一輻照度之該輻照剝蝕該未經圖案化遮罩、設置於該未經圖案化遮罩下之一聚合物鈍化層及該薄膜元件堆疊，其中該遮罩係一水溶性聚合物，且該薄膜元件堆疊包括一介電層；以及以具有該第二輻照度之該輻照剝蝕再沉積之聚合物遮罩或鈍化材料，其中該第二輻照度不足以剝蝕該介電層。

6. 如請求項 2 所述之方法，其中該剝蝕包含一雷射，該雷射具有小於或等於 540 奈米之一波長，以及小於或等於 400 飛秒之一脈衝寬度。

7. 如請求項 1 所述之方法，其中該剝蝕包含：使來自該雷射之一射束分裂為多個射束之一陣列，其中該陣列之一第一射束具有該第一輻照度，且該陣列之一第二射束具有該第二

輻照度。

65年01月05日 修正 劃線 頁(本)

8. 如請求項 7 所述之方法，其中多個射束之該陣列係二維的陣列，且至少一個維度中之該等射束的間距等於多個切割道之一間距，該多個切割道分隔該複數個 IC 中的相鄰 IC。

9. 如請求項 1 所述之方法，其中該基板為矽，且該電漿蝕刻包含一非等向性深層矽蝕刻製程，該非等向性深層矽蝕刻製程利用一循環的蝕刻及聚合物沉積製程。

10. 一種分割一基板之方法，該基板包含複數個 IC，該方法包含下列步驟：

接收該基板，該基板具有一未經圖案化遮罩覆蓋並保護該等 IC；

以一雷射剝蝕多個溝槽之一預定圖案進入該遮罩並進入設置於該遮罩下方的一薄膜 IC 堆疊內，以暴露該基板的一部分，該剝蝕以具有一第一輻照度之電磁輻照作前導，接著是具有一第二輻照度的電磁輻照，該第二輻照度低於該第一輻照度，且其中該剝蝕包含使來自該雷射之一射束分裂為多個射束之一陣列，其中該陣列之一第一射束具有該第一輻照度，且該陣列之一第二射束具有該第二輻照度；以及

電漿蝕刻穿過由該等經圖案化遮罩溝槽所暴露之該基

105年01月05日 修正 劃線 (本)

板，以單分該等 IC。

11. 如請求項 10 所述之方法，其中該第一輻照度與一第一通量相關，對一 $10\ \mu\text{m}$ 直徑之光點尺寸而言，在介於 $300\ \text{fs}$ 與 $1.5\ \text{ps}$ 之間的一脈衝寬度下，該第一通量大於 $1.0\ \mu\text{J}$ ，且其中該第二輻照度與一第二通量相關，對一 $10\ \mu\text{m}$ 直徑之光點尺寸而言，在介於 $300\ \text{fs}$ 與 $1.5\ \text{ps}$ 之間的一脈衝寬度下，該第二通量小於 $1.0\ \mu\text{J}$ 。

12. 如請求項 10 所述之方法，其中該剝蝕包含一雷射，該雷射具有小於或等於 $540\ \text{奈米}$ 之一波長，以及小於或等於 $400\ \text{飛秒}$ 之一脈衝寬度。

13. 如請求項 10 所述之方法，其中多個射束之該陣列係二維的陣列，且至少一個維度中之該等射束的間距等於多個切割道之一間距，該多個切割道分隔該複數個 IC 中的相鄰 IC。

14. 一種用於分割一半導體基板的系統，該半導體基板包含複數個 IC，該系統包含：

一雷射劃線模組，用以圖案化一遮罩並沿著一預定路徑暴露一基板介於該等 IC 之間的多個區域，該雷射劃線模組藉由以一第一輻照度作前導及後續之一第二輻照度，來剝蝕多

個溝槽之一預定圖案進入該遮罩並進入設置於該遮罩下方的一薄膜 IC 堆疊內，該第二幅照度不同於該第一幅照度；

一電漿蝕刻模組，該電漿蝕刻模組實體地耦合該雷射劃線模組，該電漿蝕刻模組藉由非等向性電漿蝕刻該基板來單分該等 IC；以及

一機器人移送腔室，該機器人移送腔室在真空中於該雷射劃線模組與該電漿蝕刻模組之間移送一經雷射劃線基板。

15. 如請求項 14 所述之系統，其中該雷射劃線模組包含至少一個雷射，該至少一個雷射具有小於或等於 540 奈米之一波長，以及小於或等於 400 飛秒之一脈衝寬度。

16. 如請求項 15 所述之系統，其中該至少一飛秒雷射係透過射束塑形光學元件而在光學上耦接該基板，該射束塑形光學元件沿著射束行進之一方向產生一非對稱變化的輻照度輪廓，以產生具有該第一幅照度之一前導雷射束部分，及具有該第二幅照度之一尾隨雷射束部分。

17. 如請求項 15 所述之系統，其中該第一雷射在該第一幅照度下操作，且其中該雷射劃線模組包含一第二雷射，該第二雷射具有小於或等於 540 奈米之一波長，以及小於或等於 400 飛秒之一脈衝寬度，該第二雷射在該第二幅照度下操作。

18. 如請求項 14 所述之系統，其中該第一幅照度不足以剝蝕該單晶基板，且其中該第二幅照度足以剝蝕該單晶基板。

19. 如請求項 14 所述之系統，進一步包含：

一掃描元件，該掃描元件可操作以相對於該基板沿著一預定路徑控制反覆剝蝕；以及

一控制器，該控制器耦接該掃描元件，該控制器在實質上相同的路徑上導引反覆剝蝕。

20. 一種用於分割一半導體基板的系統，該半導體基板包含複數個 IC，該系統包含：

一雷射劃線模組，用以圖案化一遮罩並沿著一預定路徑暴露一基板介於該等 IC 之間的多個區域，該雷射劃線模組藉由以一第一幅照度作前導及後續之一第二幅照度，來剝蝕多個溝槽之一預定圖案進入該遮罩並進入設置於該遮罩下方的一薄膜 IC 堆疊內，該第二幅照度低於該第一幅照度；

一電漿蝕刻模組，該電漿蝕刻模組實體地耦合該雷射劃線模組，該電漿蝕刻模組藉由非等向性電漿蝕刻該基板來單分該等 IC；以及

一機器人移送腔室，該機器人移送腔室在真空中於該雷射劃線模組與該電漿蝕刻模組之間移送一經雷射劃線基板。

105年01月05日修正
劃線頁(本)

21. 如請求項 20 所述之系統，其中該雷射劃線模組包含至少一個雷射，該至少一個雷射具有小於或等於 540 奈米之一波長，以及小於或等於 400 飛秒之一脈衝寬度。

22. 如請求項 21 所述之系統，其中在沿著該預定圖案之一第一進程期間，操作具有第一通量之該至少一飛秒雷射，對一 10 μm 直徑之光點尺寸而言，該第一通量大於 1.0 μJ 。

23. 如請求項 22 所述之系統，其中該雷射劃線模組包含一第二雷射，該第二雷射具有小於或等於 540 奈米之一波長，以及小於或等於 400 飛秒之一脈衝寬度，在沿著該預定圖案之一第二進程期間，操作具有第二通量之該第二雷射，對一 10 μm 直徑之光點尺寸而言，該第二通量小於 1.0 μJ 。

24. 如請求項 20 所述之系統，進一步包含一射束分裂器，該射束分裂器經配置用於將來自該雷射之一雷射束分裂為多個射束之一 $M \times N$ 陣列，其中該陣列之一第一射束具有該第一輻照度，且該陣列之一第二射束具有該第二輻照度。

25. 如請求項 24 所述之系統，其中該射束分裂器進一步包含一繞射光學元件。

26. 一種分割一矽基板之方法，該矽基板包含複數個 IC，該方法包含下列步驟：

接收一基板，該基板具有一遮罩覆蓋並保護該等 IC；

以具有一第一輻照度之一第一飛秒雷射進程剝蝕多個溝槽之一預定圖案穿過該遮罩並穿過設置於該遮罩下方的一薄膜 IC 堆疊，以暴露該基板的一部分；

以具有一第二輻照度之一第二飛秒雷射進程剝蝕由該第一飛秒雷射進程所留下之該等溝槽中的再沉積之聚合物遮罩或鈍化材料；以及

電漿蝕刻穿過由該等經圖案化遮罩溝槽所暴露之該矽基板，以單分該等 IC。

27. 如請求項 26 所述之方法，其中以一第一切口寬度剝蝕該遮罩中之該等溝槽，且其中以實質上相同之該第一切口寬度自該等溝槽移除該再沉積之聚合物遮罩或鈍化材料。

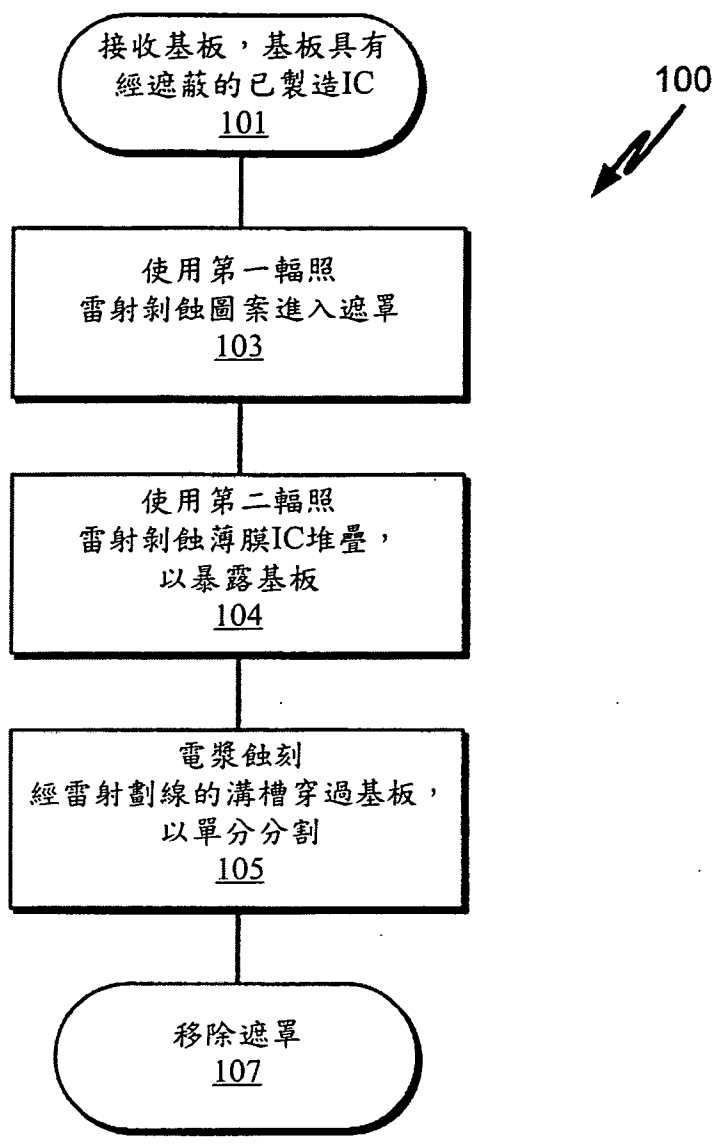
28. 如請求項 26 所述之方法，其中對一 $10\ \mu\text{m}$ 直徑之光點尺寸而言，該第一飛秒雷射進程具有大於 $1.0\ \mu\text{J}$ 之一通量，且其中該第二飛秒雷射進程具有小於 $1.0\ \mu\text{J}$ 之一通量。

29. 如請求項 26 所述之方法，其中該第一飛秒雷射進程及該

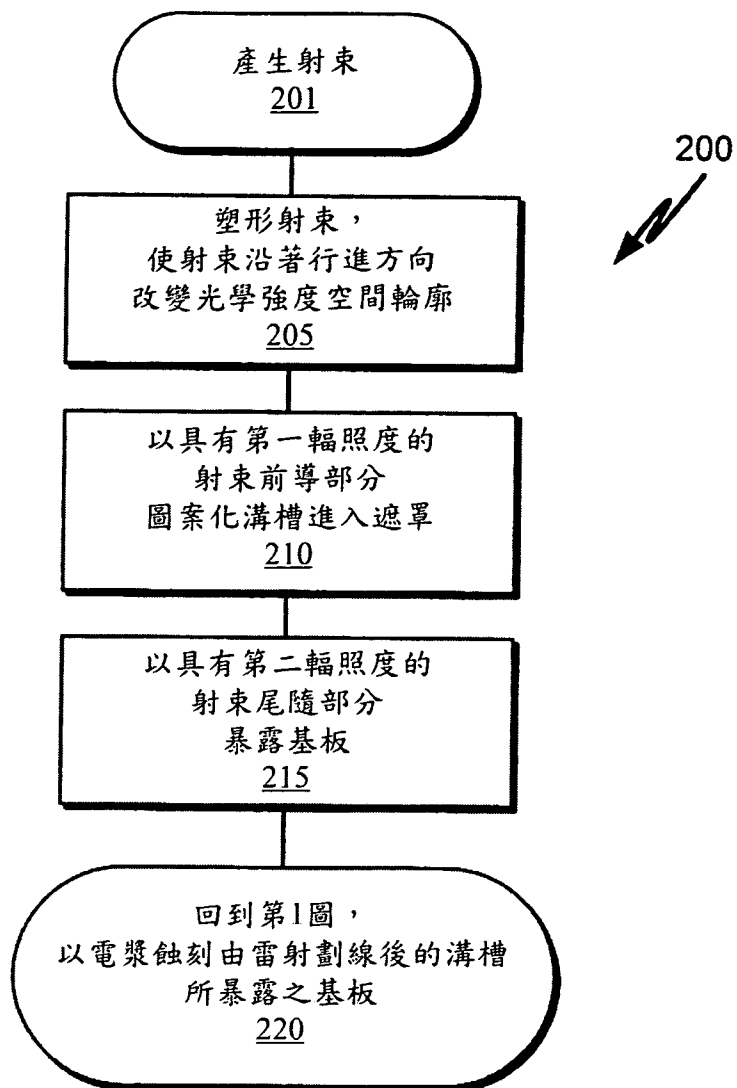
105年01月05日 終止
劃線頁(本)

第二飛秒雷射進程皆以一單一雷射進行。

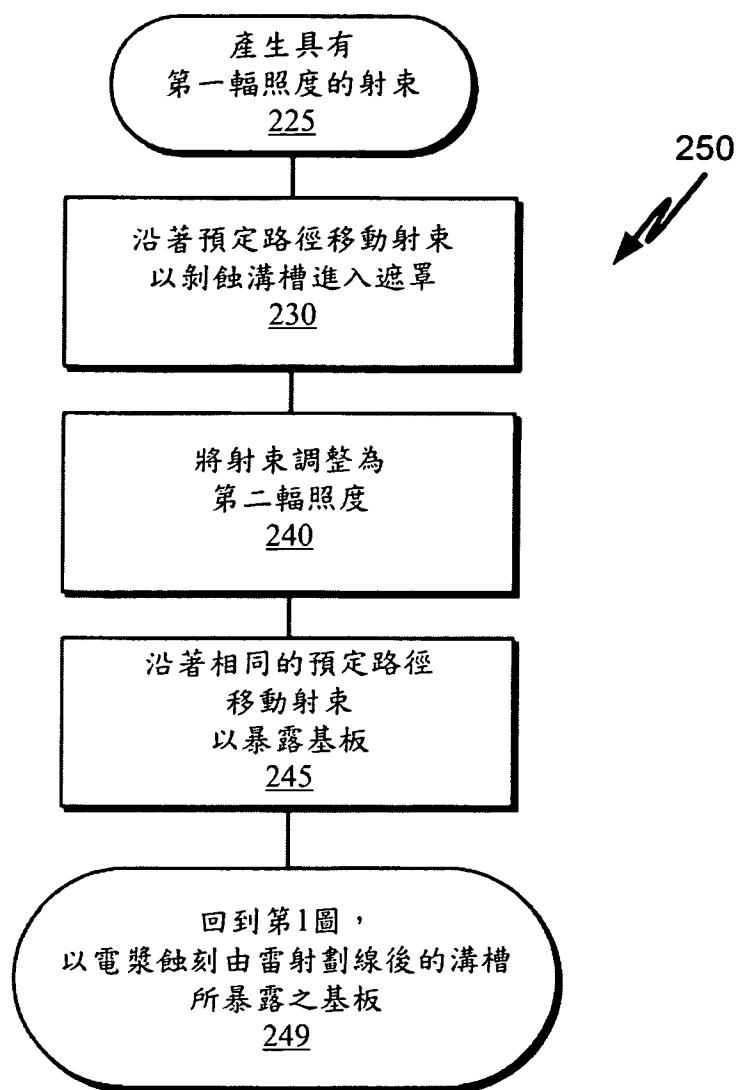
圖式：



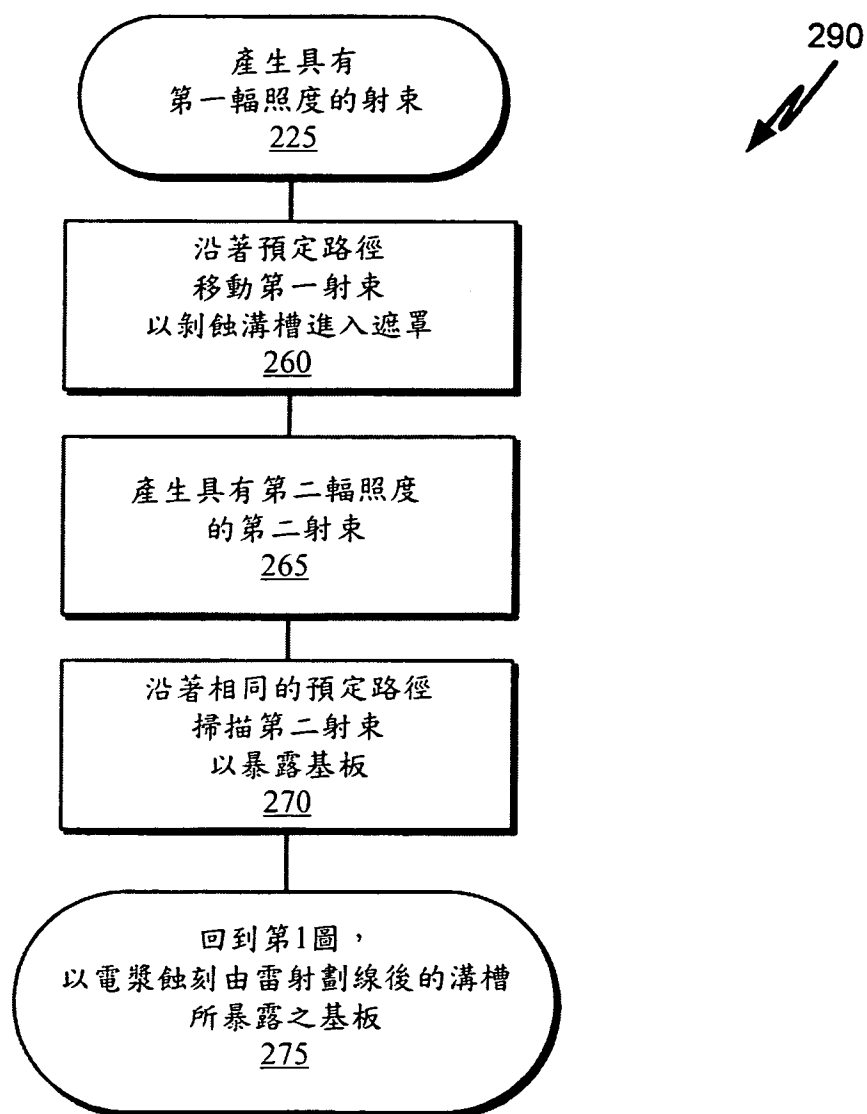
第 1 圖



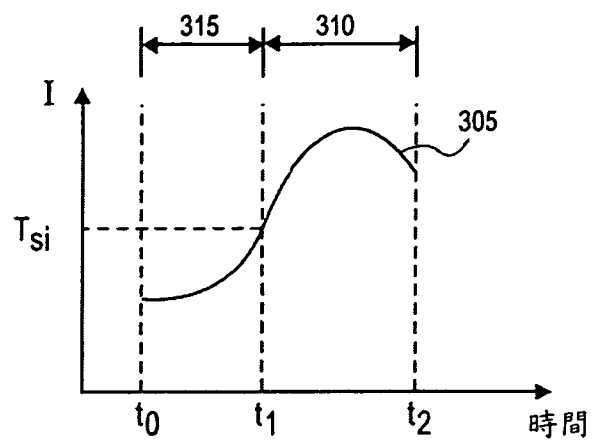
第 2A 圖



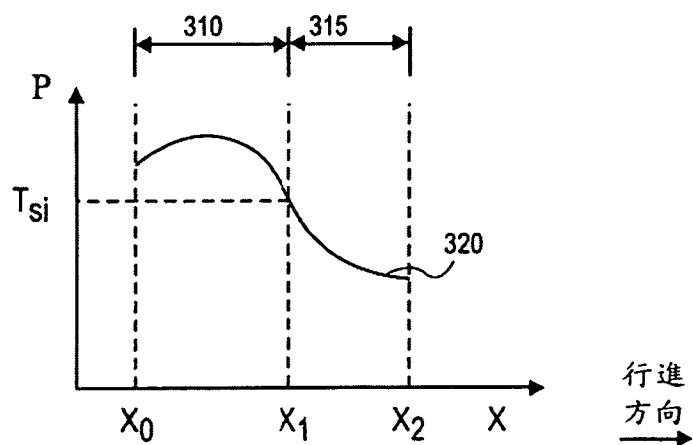
第 2B 圖



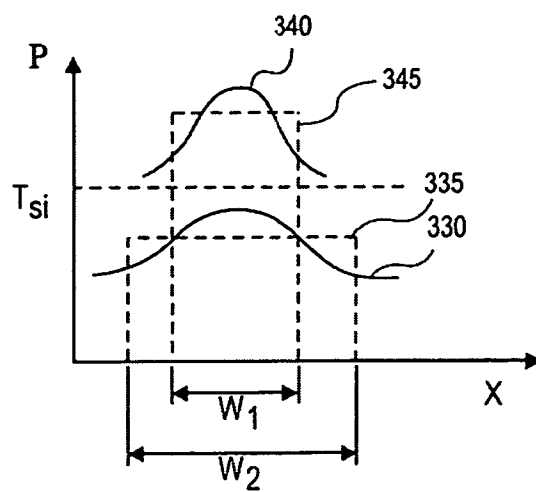
第 2C 圖



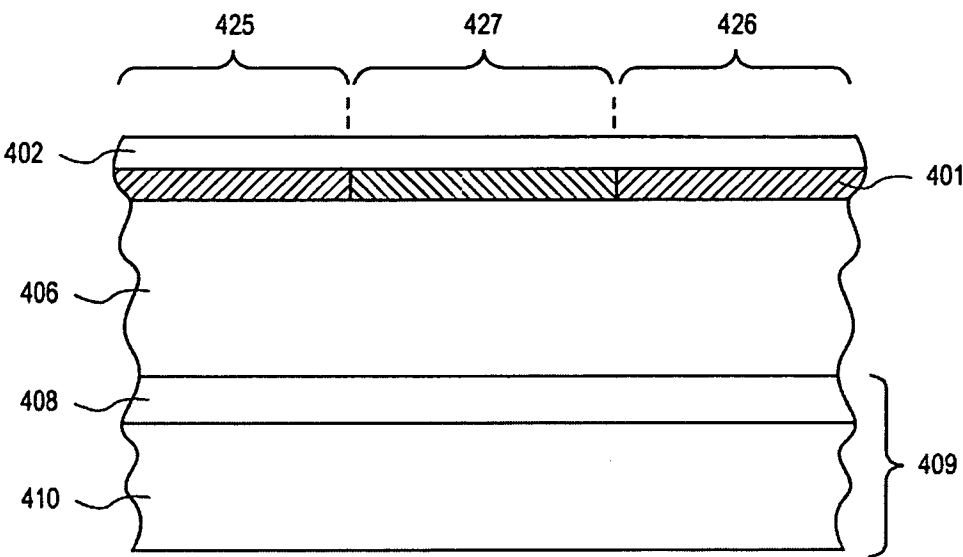
第 3A 圖



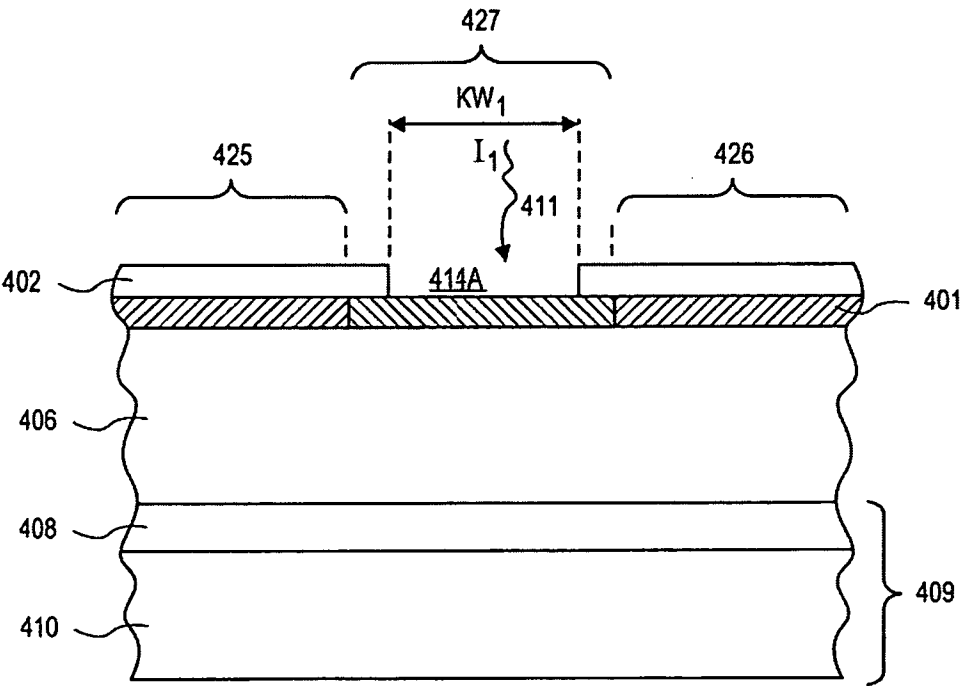
第 3B 圖



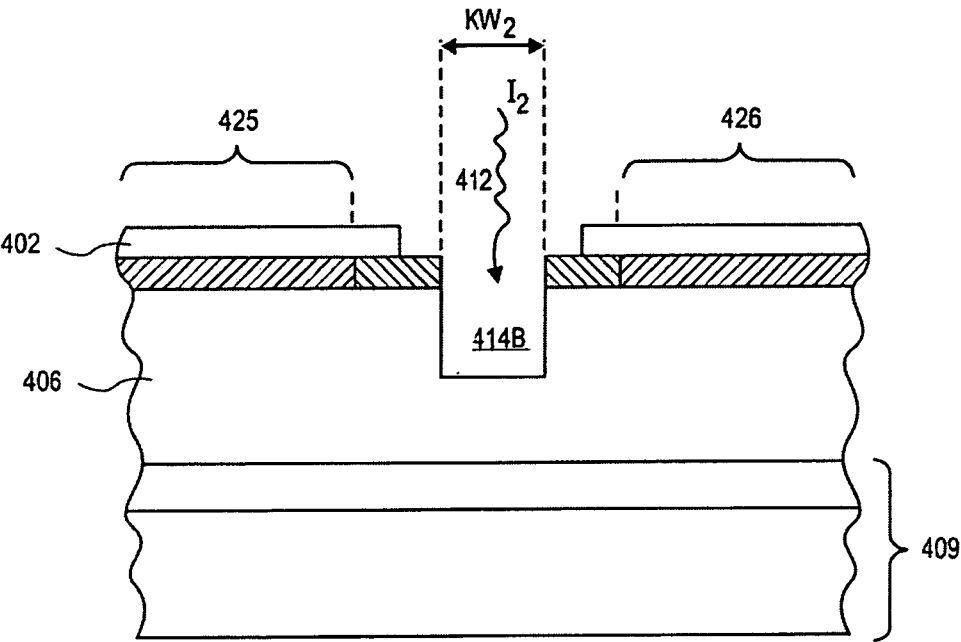
第 3C 圖



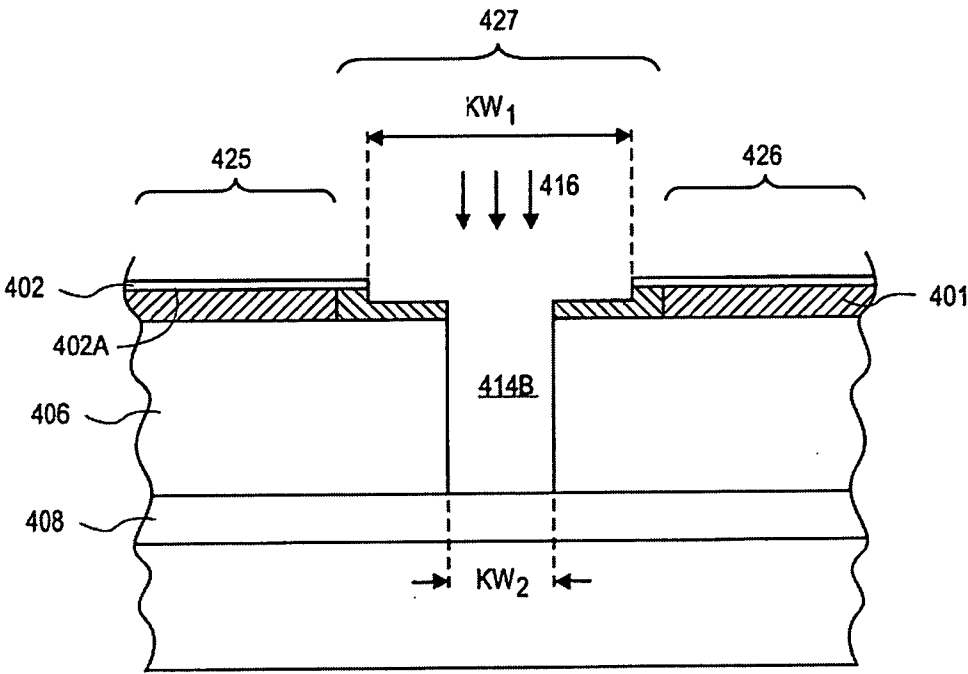
第 4A 圖



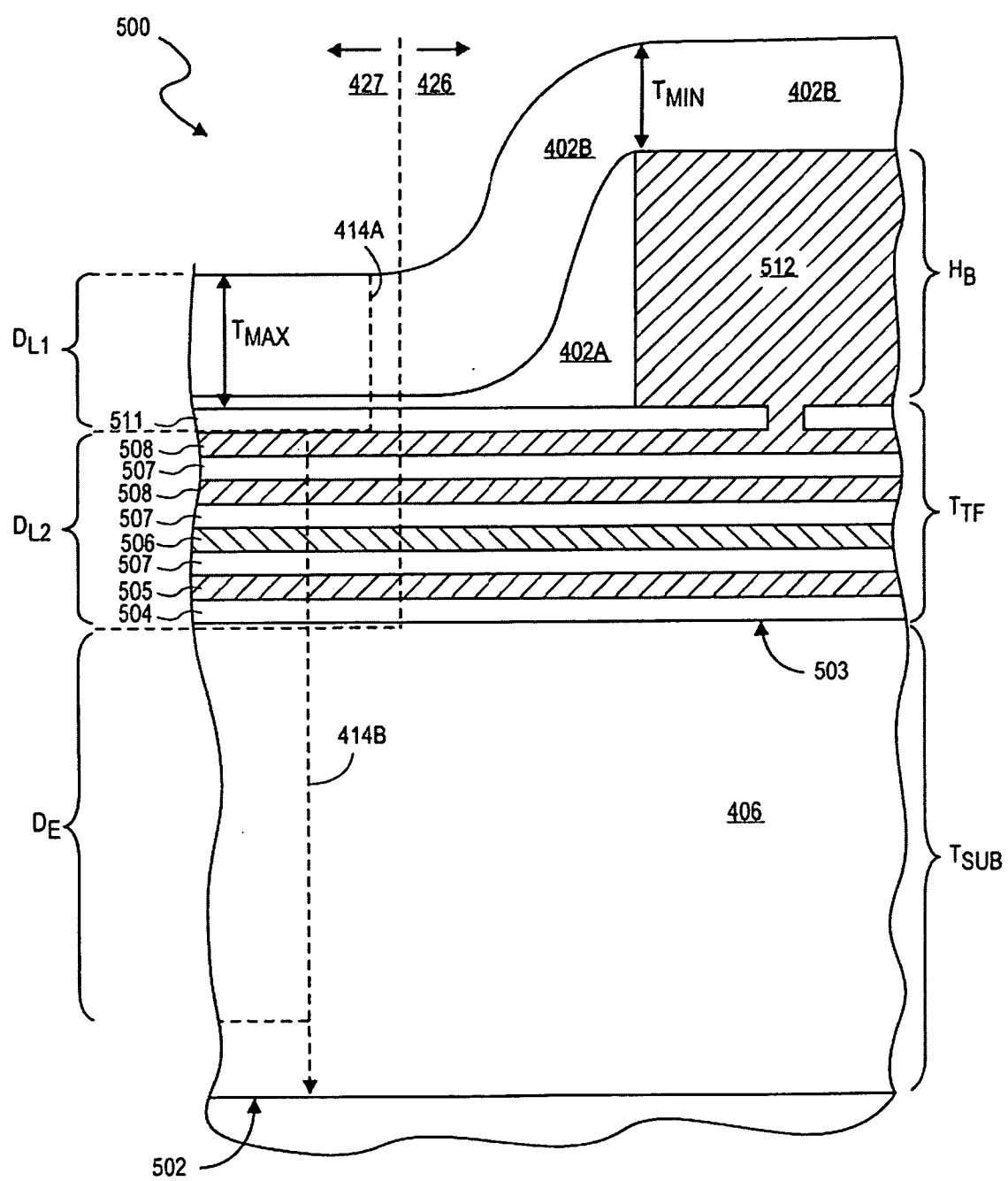
第 4B 圖

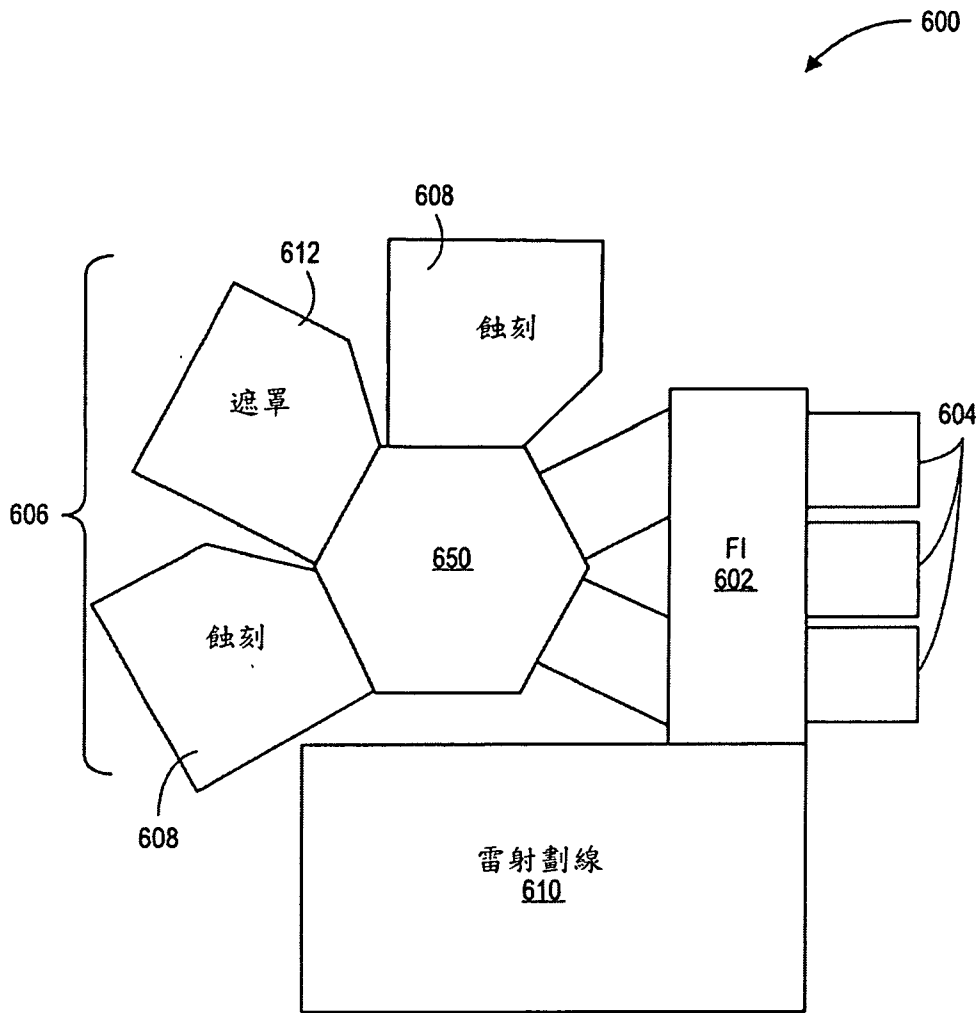


第 4C 圖

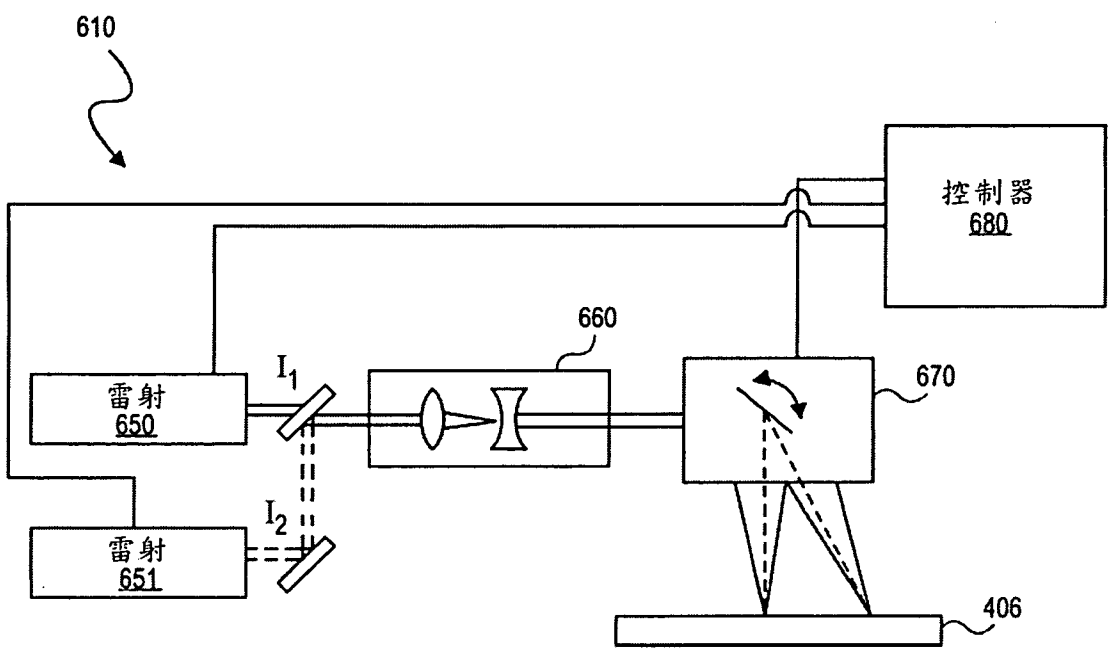


第 4D 圖

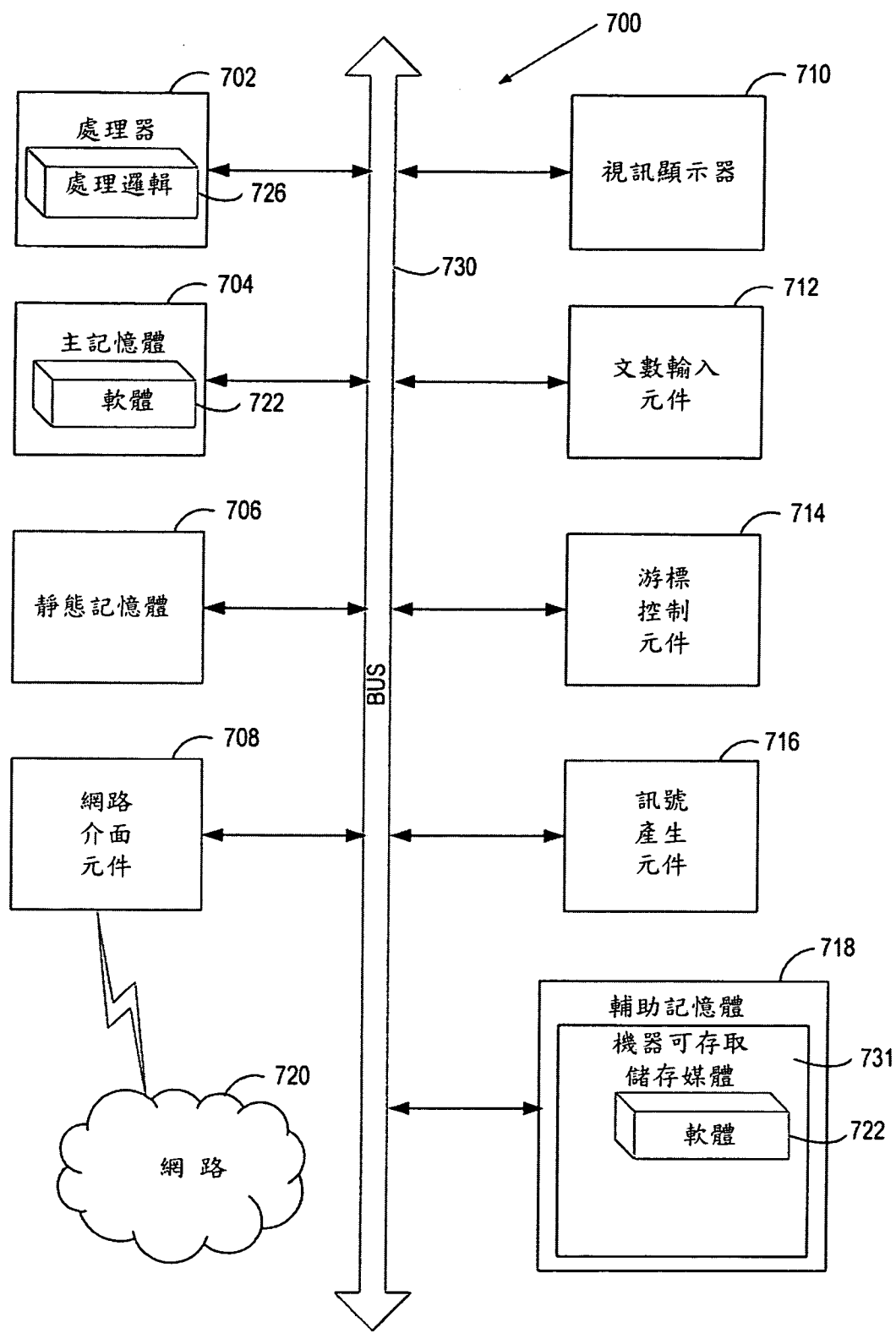




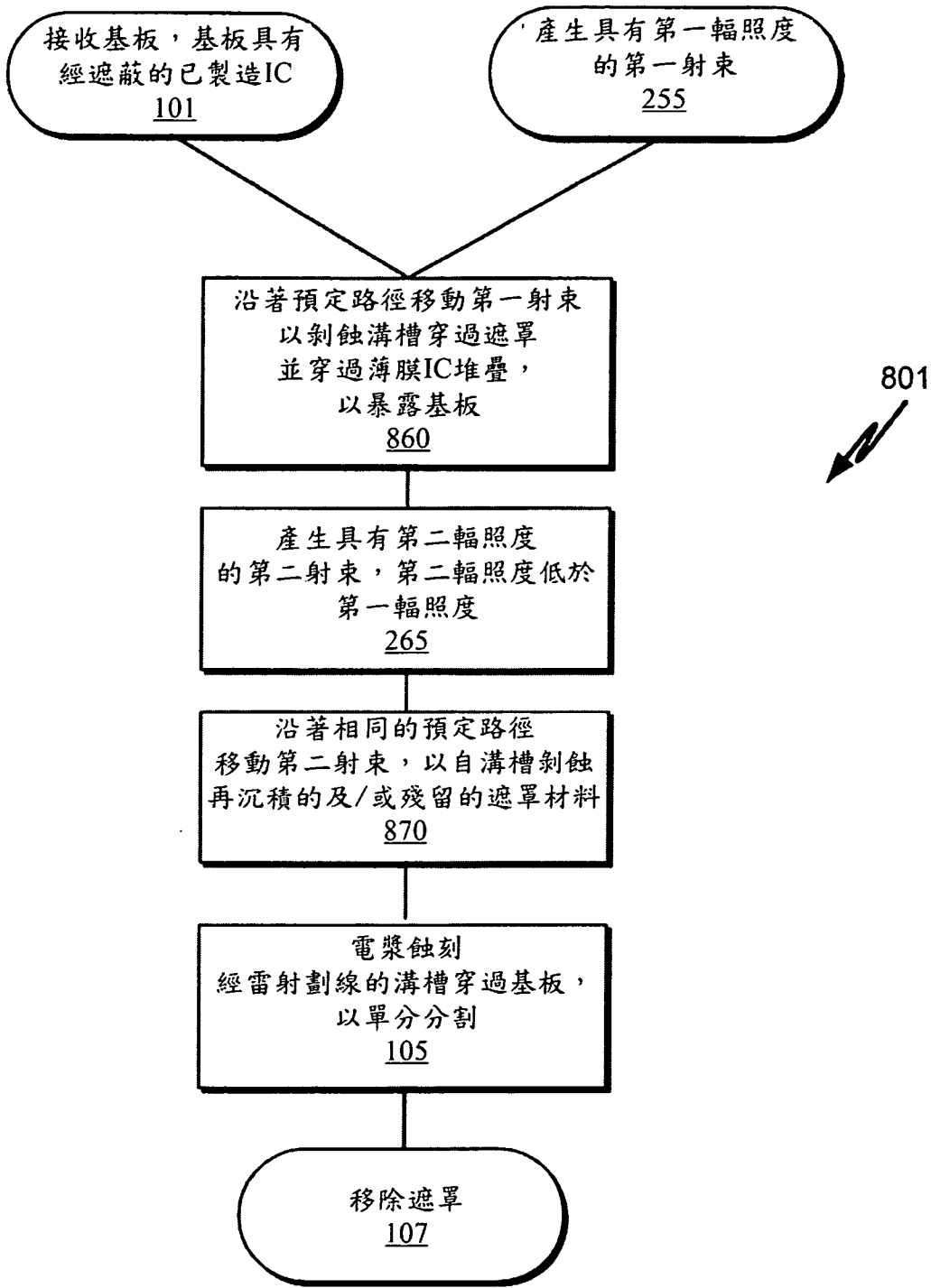
第 6A 圖



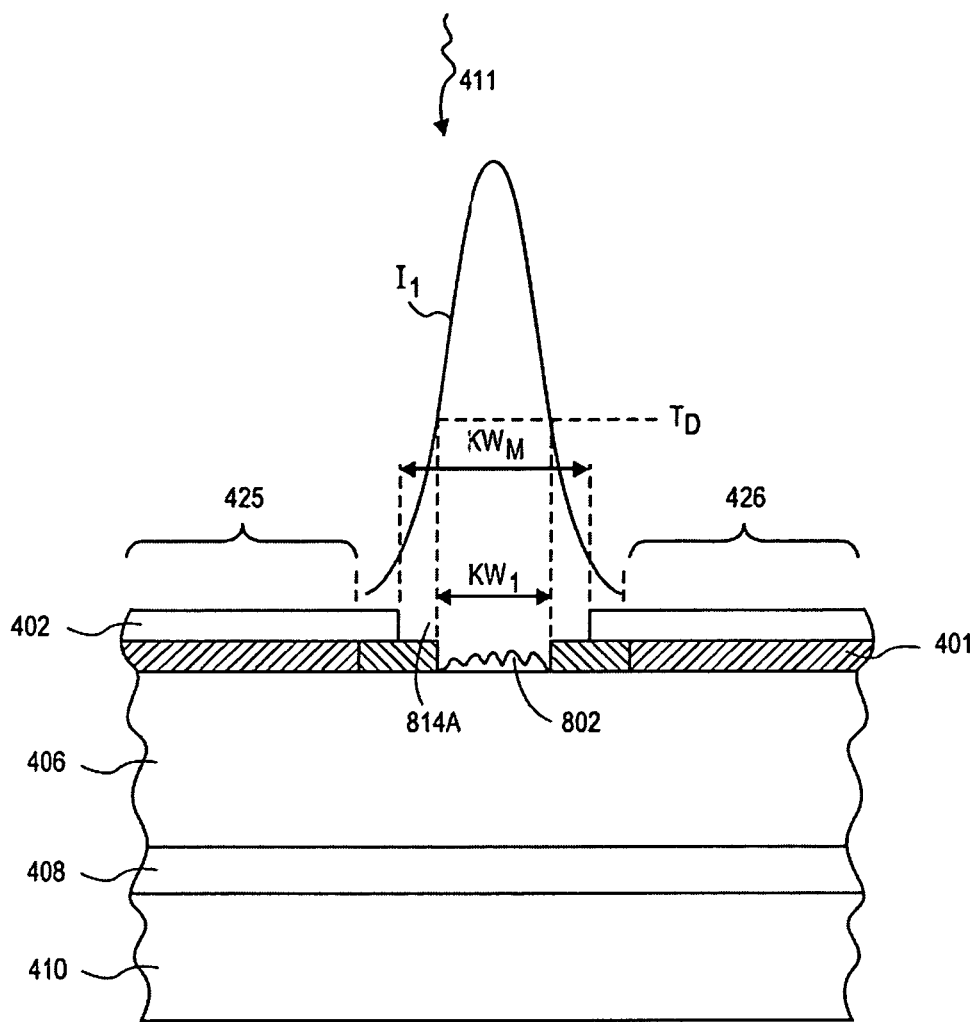
第 6B 圖



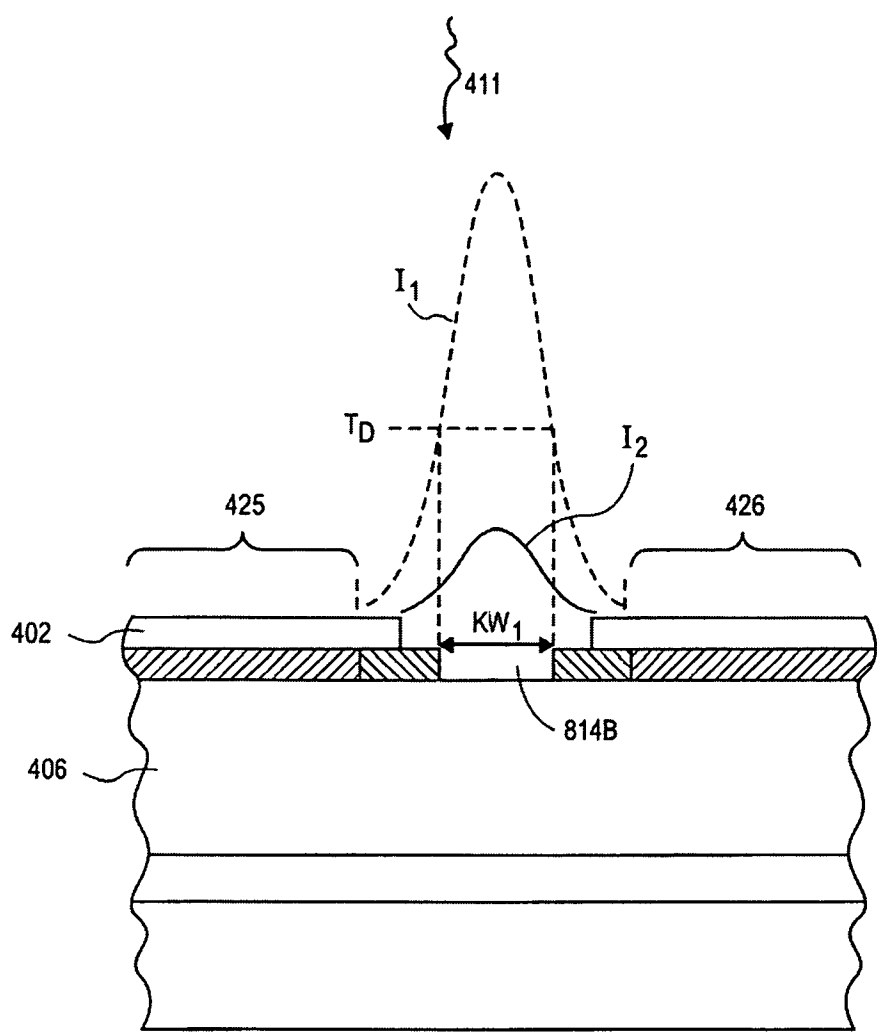
第 7 圖



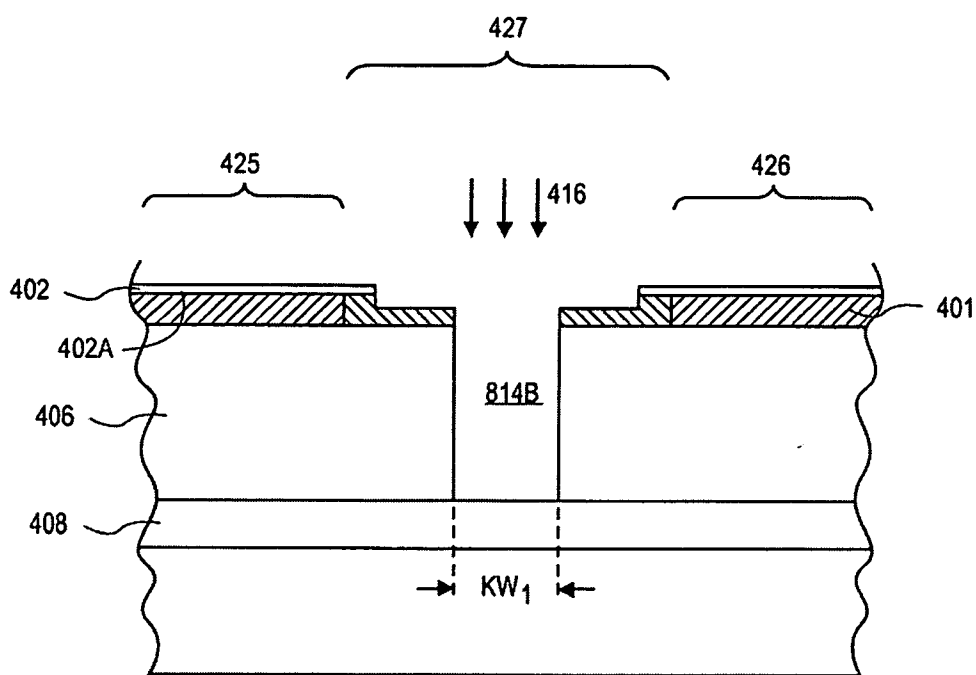
第 8A 圖



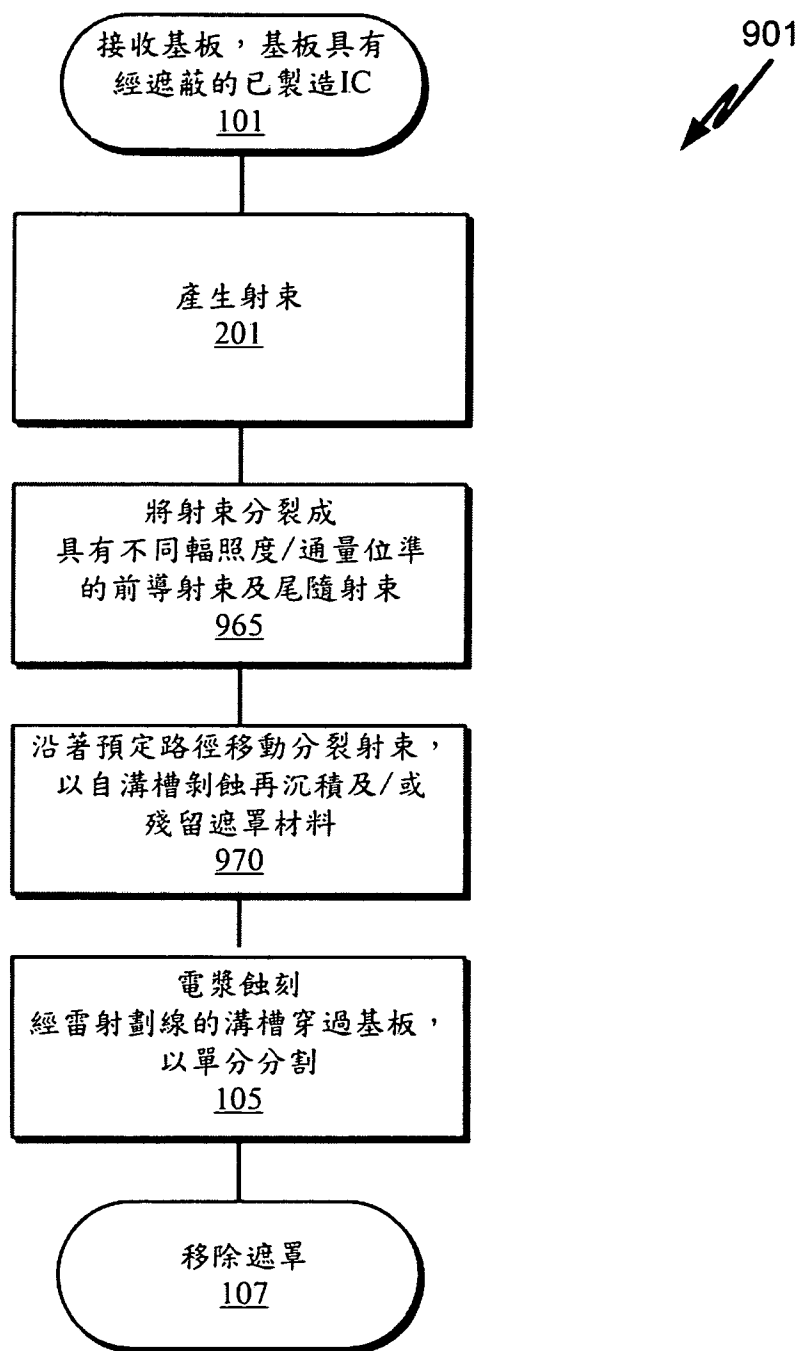
第 8B 圖



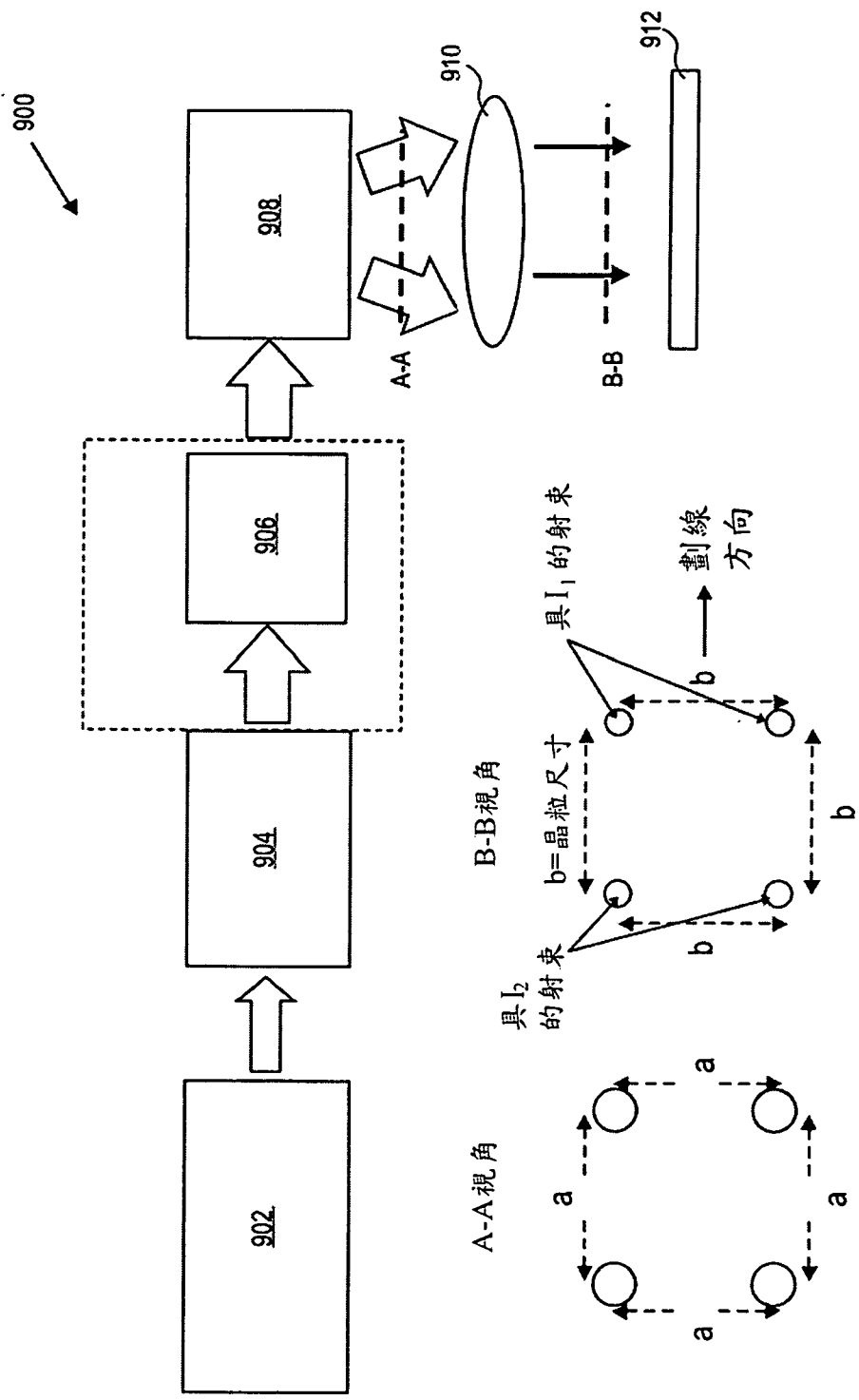
第 8C 圖



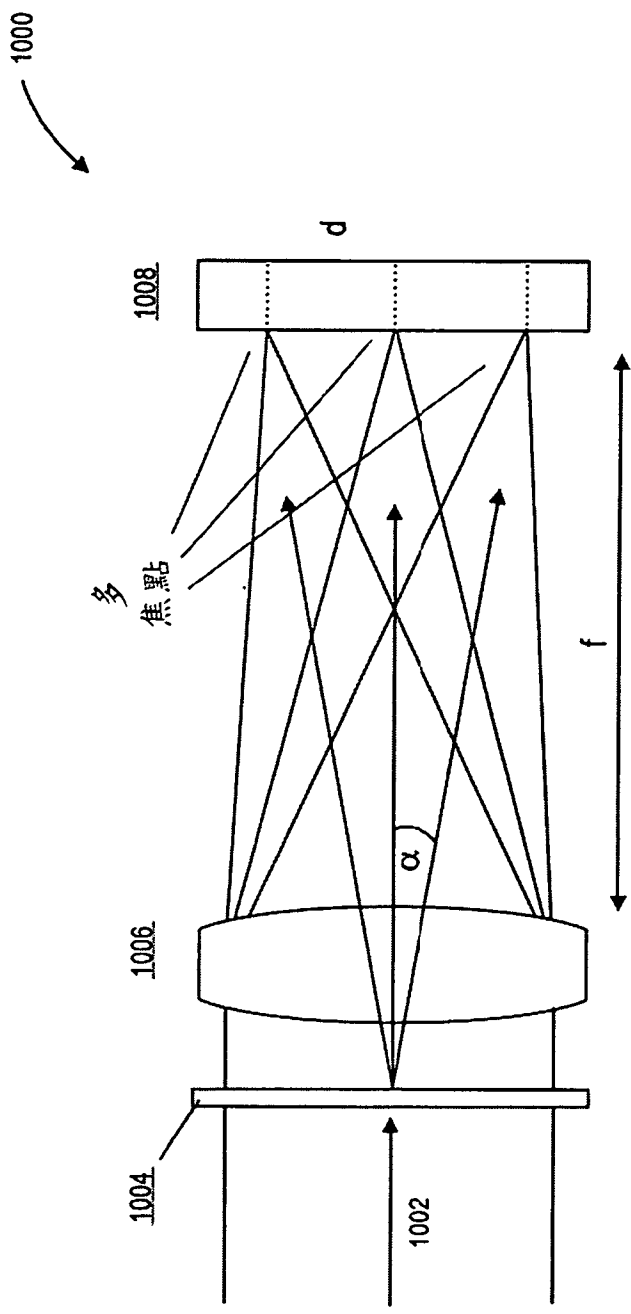
第 8D 圖



第 9A 圖



第 9B 圖



α 分隔角度
 f 透鏡的焦長
 d 根據 α 及 f 的光點距離

第 10 圖