



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I804126 B

(45) 公告日：中華民國 112 (2023) 年 06 月 01 日

(21) 申請案號：110148091

(22) 申請日：中華民國 110 (2021) 年 12 月 22 日

(51) Int. Cl. : G06F1/08 (2006.01)

G06F1/14 (2006.01)

(30) 優先權：2021/12/10 中國大陸

202111509189.3

(71) 申請人：大陸商合肥兆芯電子有限公司 (中國大陸) HEFEI CORE STORAGE ELECTRONIC LIMITED (CN)

中國大陸

(72) 發明人：陳陽 CHEN, YANG (CN) ; 胡玥 HU, YUE (CN) ; 饒東升 RAO, DONG SHENG (CN) ; 曹快 CAO, KUAI (CN) ; 陶勤勤 TAO, QIN QIN (CN)

(74) 代理人：葉璟宗 ; 卓俊傑

(56) 參考文獻：

TW 201424320A

TW 201732488A

TW 202013896A

CN 103955256A

CN 110514785A

CN 111865465A

審查人員：朱明宗

申請專利範圍項數：12 項 圖式數：4 共 19 頁

(54) 名稱

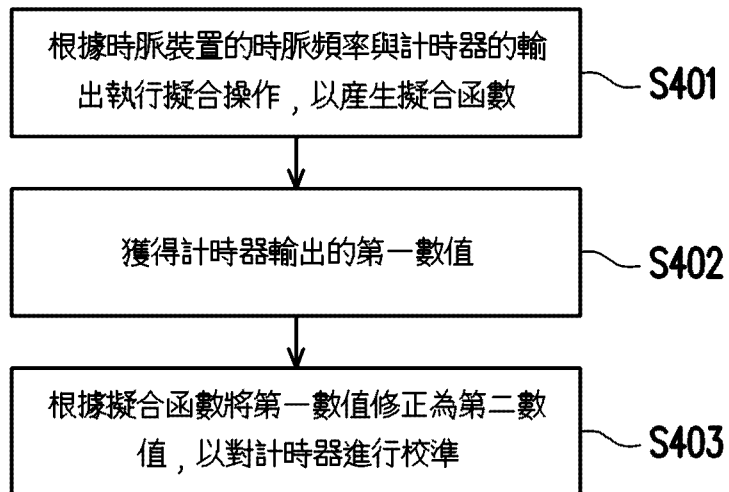
計時器校準方法與電子裝置

(57) 摘要

一種計時器校準方法與電子裝置。所述方法包括：根據時脈裝置的時脈頻率與計時器的輸出執行擬合操作，以產生擬合函數；獲得計時器輸出的第一數值；以及根據擬合函數將第一數值修正為第二數值，以對計時器進行校準。

A timer calibration method and an electronic device are disclosed. The method includes: performing a fitting operation according to a clock frequency of a clock device and an output of a timer to generate a fitting function; obtaining a first value output by the timer; and adjusting the first value to be a second value to calibrate the timer.

指定代表圖：



符號簡單說明：

S401:步驟(根據時脈裝置的時脈頻率與計時器的輸出執行擬合操作，以產生擬合函數)

S402:步驟(獲得計時器輸出的第一數值)

S403:步驟(根據擬合函數將第一數值修正為第二數值，以對所述計時器進行校準)

【圖4】



公告本

I804126

【發明摘要】

【中文發明名稱】

計時器校準方法與電子裝置

【英文發明名稱】

TIMER CALIBRATION METHOD AND ELECTRONIC DEVICE

【中文】

一種計時器校準方法與電子裝置。所述方法包括：根據時脈裝置的時脈頻率與計時器的輸出執行擬合操作，以產生擬合函數；獲得計時器輸出的第一數值；以及根據擬合函數將第一數值修正為第二數值，以對計時器進行校準。

【英文】

A timer calibration method and an electronic device are disclosed. The method includes: performing a fitting operation according to a clock frequency of a clock device and an output of a timer to generate a fitting function; obtaining a first value output by the timer; and adjusting the first value to be a second value to calibrate the timer.

【指定代表圖】圖4。

【代表圖之符號簡單說明】

S401: 步驟(根據時脈裝置的時脈頻率與計時器的輸出執行

擬合操作，以產生擬合函數)

S402: 步驟(獲得計時器輸出的第一數值)

S403: 步驟(根據擬合函數將第一數值修正為第二數值，以對
所述計時器進行校準)

【特徵化學式】

無

【發明說明書】

【中文發明名稱】

計時器校準方法與電子裝置

【英文發明名稱】

TIMER CALIBRATION METHOD AND ELECTRONIC DEVICE

【技術領域】

【0001】 本發明是有關於一種計時器校準技術，且特別是有關於一種計時器校準方法與電子裝置。

【先前技術】

【0002】 許多類型的電子裝置都支援使用離線的計時器來執行計時的功能。但是，由於電子裝置內部晶片的製程差異及使用環境的變化(例如環境溫度改變)，可能會導致離線計時器採用的源時脈頻率發生較大的波動，進而導致計時器失準。一旦離線計時器失準，則可能引發對整個控制系統的不預期控制行為。

【發明內容】

【0003】 本發明提供一種計時器校準方法與電子裝置，可提高計時器在離線狀態下進行計時及/或計數的準確度。

【0004】 本發明的範例實施例提供一種計時器校準方法，其用於電子裝置。所述電子裝置包括時脈裝置與計時器。所述計時器校準

方法包括：根據所述時脈裝置的時脈頻率與所述計時器的輸出執行擬合操作，以產生擬合函數；獲得所述計時器輸出的第一數值；以及根據所述擬合函數將所述第一數值修正為第二數值，以對所述計時器進行校準。

【0005】 本發明的範例實施例另提供一種電子裝置，其包括時脈裝置、計時器及校準電路。所述校準電路耦接至所述時脈裝置與所述計時器。所述校準電路用以：根據所述時脈裝置的時脈頻率與所述計時器的輸出執行擬合操作，以產生擬合函數；獲得所述計時器輸出的第一數值；以及根據所述擬合函數將所述第一數值修正為第二數值，以對所述計時器進行校準。

【0006】 基於上述，擬合函數可根據時脈裝置的時脈頻率與計時器的輸出執行擬合操作而產生。爾後，在獲得所述計時器輸出的第一數值後，可根據所述擬合函數將所述第一數值修正為第二數值，以對所述計時器進行校準。藉此，可提高計時器在離線狀態下進行計時及/或計數的準確度。

【圖式簡單說明】

【0007】

圖 1 是根據本發明的範例實施例所繪示的電子裝置的示意圖。

圖 2 是根據本發明的範例實施例所繪示的擬合函數所對應的擬合曲線的示意圖。

圖 3 是根據本發明的範例實施例所繪示的擬合函數所對應的

擬合曲線的示意圖。

圖 4 是根據本發明的範例實施例所繪示的計時器校準方法的流程圖。

【實施方式】

【0008】 圖 1 是根據本發明的範例實施例所繪示的電子裝置的示意圖。請參照圖 1，電子裝置 10 可設置於智慧型手機、平板電腦、筆記型電腦、桌上型電腦、工業用電腦、伺服器或遊戲機等各式具有資料處理及控制功能的電子裝置中。電子裝置 10 可實現為單晶片微電腦(single chip microcomputer)、單晶片控制器(single chip controller)、單晶片微控制器(single chip microcontroller)、微控制單元及微控制器等各式控制晶片或控制電路。

【0009】 電子裝置 10 可包括時脈裝置 11、計時器 12 及校準電路 13。時脈裝置 11 可包括中央處理單元(Central Processing Unit, CPU)等各式處理器。計時器 12 可包括各式具有計時及/或計數功能的計時及/或計數電路。在一範例實施例中，計時器 12 可包括計數器。計時器 12 可用以實現離線計時及/或計數。在一範例實施例中，計時器 12 亦稱為離線計時器。

【0010】 校準電路 13 耦接至時脈裝置 11 與計時器 12。須注意的是，在本範例實施例中，校準電路 13 是獨立於設置於時脈裝置 11 與計數器 12 之外。例如，校準電路 13 可包括可程式化之一般用途或特殊用途的微處理器、數位訊號處理器(Digital Signal

Processor, DSP)、可程式化控制器、特殊應用積體電路(Application Specific Integrated Circuits, ASIC)、可程式化邏輯裝置(Programmable Logic Device, PLD)或其他類似裝置或這些裝置的組合。然而，在另一範例實施例中，校準電路 13 亦可以軟體或硬體形式設置於時脈裝置 11 或計數器 12 內部，本發明不加以限制。

【0011】 校準電路 13 可根據時脈裝置 11 的時脈頻率與計時器 12 的輸出執行擬合操作，以產生擬合函數。爾後，在計時及/或計數操作中，校準電路 13 可獲得計時器 12 輸出的數值(亦稱為第一數值)。校準電路 13 可根據所述擬合函數將所述第一數值修正為另一數值(亦稱為第二數值)，以對計時器 12 進行校準。亦即，校準電路 13 可在不考慮外部網路提供的校準參數(例如全球時間)的前提下，根據電子裝置 10 內部的機器周期(例如時脈裝置 11 的時脈頻率)來對計時器 12 的輸出進行離線校準。在一範例實施例中，電子裝置 10 還可包括儲存電路、電源管理電路及各式輸入/輸出(I/O)界面，本發明不加以限制。

【0012】 在一範例實施例中，時脈裝置 11 的時脈頻率包括時脈裝置 11 內部的處理器的時脈頻率。例如，時脈裝置 11 內部的處理器可基於一參考時脈運作，而校準電路 13 可根據所述參考時脈的頻率獲得時脈裝置 11 的時脈頻率。

【0013】 在一範例實施例中，計時器 12 可根據一個源時脈的頻率來進行計時及/或計數。但是，所述源時脈的頻率相較於時脈裝置 11 內部的處理器的時脈頻率更容易受到外部環境(例如環境溫度)

變化影響，從而導致計時器 12 的計時及/或計數結果失準。在一範例實施例中，根據電子裝置 10 內部的機器周期(例如時脈裝置 11 的時脈頻率)來對計時器 12 的輸出進行校準，可有效提高計時器 12 的計時及/或計數準確度。

【0014】 在一範例實施例中，校準電路 13 可在一個取樣時間範圍(亦稱為預設取樣範圍)內，基於計時器 12 的輸出獲得多個量測值(亦稱為第一量測值)。例如，某一個第一量測值可反映根據計時器 12 的輸出所獲得的計時結果為 3 微秒(μs)。另一方面，校準電路 13 可在所述預設取樣範圍內，基於時脈裝置 11 的時脈頻率獲得多個量測值(亦稱為第二量測值)。例如，某一個第二量測值可反映根據時脈裝置 11 的時脈頻率所獲得的計時結果為 5 微秒。校準電路 13 可根據所述多個第一量測值與所述多個第二量測值執行擬合操作，以產生所述擬合函數。特別是，所述擬合函數可用以嘗試或盡可能將所述多個第一量測值轉換為所述多個第二量測值。

【0015】 圖 2 是根據本發明的範例實施例所繪示的擬合函數所對應的擬合曲線的示意圖。請參照圖 2，圖 2 中的橫軸代表根據計時器 12 的輸出所獲得的量測值(即第一量測值)，且縱軸代表根據時脈裝置 11 的時脈頻率所獲得量測值(即第二量測值)。在預設取樣範圍內(例如取樣點 m 與 n 之間)，基於多個(例如 7 個)取樣點所分別量測到的量測值(包含第一量測值與第二量測值)可以量測點 201~207 來表示。例如，量測點 201 的橫軸座標與縱軸座標分別對應於取樣點 m 所量測到的第一量測值 $x(m)$ 與第二量測值 $y(m)$ 。或

者，量測點 207 的橫軸座標與縱軸座標分別對應於取樣點 n 所量測到的第一量測值 $x(n)$ 與第二量測值 $y(n)$ 。此外，從另一角度而言，量測點 201~207 可用以表示在預設取樣範圍內所量測到的多個第一量測值與多個第二量測值之分布。

【0016】 校準電路 13 可根據量測點 201~207 所分別對應的第一量測值與第二量測值執行擬合操作，以獲得擬合函數。擬合函數可反映擬合曲線 21。例如，在擬合操作中，校準電路 13 可根據第一取樣點之分布、第一量測值之分布及第二量測值之分布，獲得對應於擬合曲線 21 的擬合函數。所述擬合函數(或擬合曲線 21)可用以嘗試或盡可能將所量測到的第一量測值轉換為對應的第二量測值。所述擬合函數可包括線性或非線性擬合函數。例如，所述擬合函數(或擬合曲線 21)可用以將於取樣點 m 所量測到的第一量測值 $x(m)$ 盡可能轉換為第二量測值 $y(m)$ 。例如，假設第一量測值 $x(m)$ 反映於取樣點 m 根據計時器 12 的輸出所獲得的計時結果為 3 微秒，且第二量測值 $y(m)$ 反映於取樣點 m 根據時脈裝置 11 的時脈頻率所獲得的計時結果為 5 微秒。所述擬合函數(或擬合曲線 21)可用以將於取樣點 m 對應於計時器 12 的輸出的計時結果(即 3 微秒)轉換為於取樣點 m 對應於時脈裝置 11 的時脈頻率的計時結果(即 5 微秒)。依此類推，所述擬合函數(或擬合曲線 21)可用以嘗試或盡可能將於其餘取樣點(例如取樣點 n)所量測到的第一量測值(例如 $x(n)$)盡可能轉換為第二量測值(例如 $y(n)$)。

【0017】 在一範例實施例中，所述擬合函數可表示為 $Y=k \times X+b$ ，

其中 X 對應第一量測值，Y 對應第二量測值(Y 亦可用以表示擬合函數的輸出值)，且 k 與 b 為參數。例如，參數 k 與 b 可分別根據以下方程式(1.1)與(1.2)獲得。

$$\text{【0018】 } k = \frac{\sum_0^N xi \times yi - \sum_0^N xi \sum_0^N yi}{N \sum_0^N xi^2 - (\sum_0^N xi)^2} \quad (1.1)$$

$$\text{【0019】 } b = \frac{\sum_0^N yi}{N} - k \times \frac{\sum_0^N xi}{N} \quad (1.2)$$

【0020】 在方程式(1.1)與(1.2)中，xi 表示在取樣點 i 所獲得的第一量測值，yi 表示在取樣點 i 所獲得的第二量測值，且 N 表示在預設取樣範圍內的 N 個取樣點。

【0021】 爾後，在實際開始計時及/或計數時，校準電路 13 可使用所述擬合函數(或擬合曲線 21)來將計時器 12 輸出的量測值(即第一數值)轉換為所述第二數值，以對計時器 12 進行校準。特別是，所述擬合函數(或擬合曲線 21)是在計時器 12 當前操作環境下所獲得的，故後續使用所述擬合函數(或擬合曲線 21)來修正計時器 12 的輸出，可有效提高計時器 12 在離線狀態下的計時及/或計數準確度。

【0022】 在一範例實施例中，所述預設取樣範圍可進一步劃分為多個取樣範圍(例如第一取樣範圍與第二取樣範圍)。同時，所述擬合函數可包括對應於第一取樣範圍的擬合函數(亦稱為第一擬合函數)與對應於第二取樣範圍的擬合函數(亦稱為第二擬合函數)。第一擬合函數可相同或不同於第二擬合函數。例如，第一擬合函數所採用的至少部分參數可不同於第二擬合函數所採用的至少部分參數。

【0023】 圖 3 是根據本發明的範例實施例所繪示的擬合函數所對應的擬合曲線的示意圖。請參照圖 3，圖 3 中的橫軸代表根據計時器 12 的輸出所獲得的量測值(即第一量測值)，且縱軸代表根據時脈裝置 11 的時脈頻率所獲得量測值(即第二量測值)。

【0024】 在本範例實施例中，預設取樣範圍可包括取樣點 m 與 p 之間的取樣範圍(即第一取樣範圍)及取樣點 p 與 n 之間的取樣範圍(即第二取樣範圍)。對應於擬合曲線 31 的擬合函數(即第一擬合函數)可根據量測點 201~204 而獲得。對應於擬合曲線 32 的擬合函數(即第二擬合函數)可根據量測點 204~207 而獲得。例如，第一擬合函數可表示為 $Y=k_1 \times X+b_1$ ，且第二擬合函數可表示為 $Y=k_2 \times X+b_2$ 。 k_1 可相同或不同於 k_2 。 b_1 可相同或不同於 b_2 。關於如何獲得第一擬合函數與第二擬合函數的操作細節可參照圖 2 的範例實施例，在此不重複贅述。

【0025】 在圖 2 的一範例實施例中，校準電路 13 可在所述預設取樣範圍內，偵測基於所述擬合函數(或擬合曲線 21)所輸出的至少一個偏離值。所述偏離值與擬合曲線 21 之間的邏輯距離大於一個預設值。以圖 2 為例，假設量測點 201~203 及 205~207 中的任一個點與擬合曲線 21 之間的邏輯距離皆不大於預設值，僅量測點 204 與擬合曲線 21 之間的邏輯距離大於預設值。響應於量測點 204 與擬合曲線 21 之間的邏輯距離大於預設值，校準電路 13 可將量測點 204 所對應的第一量測值(即 $x(p)$)與第二量測值(即 $y(p)$)決定為偏離值。校準電路 13 可根據所述偏離值所對應的取樣點(例如

取樣點 p)將所述預設取樣範圍劃分為所述第一取樣範圍與所述第二取樣範圍，如圖 3 所示。

【0026】 須注意的是，在其他範例實施例中，預設取樣範圍還可以被劃分為更多個取樣範圍，且不同取樣範圍可對應不同的擬合函數。相關的操作細節可參照圖 3 的範例實施例，在此不重複贅述。在後續執行計時及/或計數操作時，校準電路 13 可根據不同的量測時間長度，選擇合適的擬合函數來修正計時器 12 的輸出，從而提高計時器 12 在離線狀態下進行計時及/或計數的準確度。

【0027】 在一範例實施例中，校準電路 13 可偵測環境參數的變化。例如，環境參數可包括環境溫度、電子裝置 10 的溫度及/或電子裝置 10 的使用時間等，且環境參數的類型不限於此。校準電路 13 可根據環境參數的變化來更新所述擬合函數。例如，響應於環境溫度的變化超過第一臨界值、電子裝置 10 的溫度的變化超過第二臨界值及/或電子裝置 10 的使用時間超過第三臨界值，校準電路 13 可更新所述擬合函數。或者，在一範例實施例中，校準電路 13 可偵測擬合函數已多久沒更新。響應於擬合函數未更新的時間超過第四臨界值，校準電路 13 可更新所述擬合函數。更新後的擬合函數可維持或更進一步提高計時器 12 在當前操作環境下的計時及/或計數準確度。更新擬合函數的操作可相同或相似於圖 2 及/或圖 3 的範例實施例中提及的產生擬合函數的操作，在此不重複贅述。

【0028】 圖 4 是根據本發明的範例實施例所繪示的計時器校準方法的流程圖。請參照圖 4，在步驟 S401 中，根據時脈裝置的時脈

頻率與計時器的輸出執行擬合操作，以產生擬合函數。在步驟 S402 中，獲得計時器輸出的第一數值。在步驟 S403 中，根據所述擬合函數將所述第一數值修正為第二數值，以對所述計時器進行校準。

【0029】 然而，圖 4 中各步驟已詳細說明如上，在此便不再贅述。值得注意的是，圖 4 中各步驟可以實作為多個程式碼或是電路，本發明不加以限制。此外，圖 4 的方法可以搭配上範例實施例使用，也可以單獨使用，本發明不加以限制。

【0030】 綜上所述，本發明所提出的實施例可根據時脈裝置中較為穩定的時脈頻率來修正計時器的輸出。藉此，可提高計時器在離線狀態下進行計時及/或計數的準確度。

【0031】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍當視後附的申請專利範圍所界定者為準。

【符號說明】

【0032】

10: 電子裝置

11: 時脈裝置

12: 計時器

13: 校準電路

201~207: 量測點

21, 31, 32: 擬合曲線

S401: 步驟(根據時脈裝置的時脈頻率與計時器的輸出執行擬合操作，以產生擬合函數)

S402: 步驟(獲得計時器輸出的第一數值)

S403: 步驟(根據擬合函數將第一數值修正為第二數值，以對所述計時器進行校準)

【發明申請專利範圍】

【請求項1】 一種計時器校準方法，用於電子裝置，該電子裝置包括時脈裝置與計時器，該時脈裝置包括處理器，該計時器包括計數器，且該計時器校準方法包括：

根據該時脈裝置的時脈頻率與該計時器的輸出執行擬合操作，以產生擬合函數；

獲得該計時器輸出的第一數值；以及

根據該擬合函數將該第一數值修正為第二數值，以對該計時器進行校準。

【請求項2】 如請求項1所述的計時器校準方法，其中根據該時脈裝置的該時脈頻率與該計時器的該輸出執行該擬合操作，以產生該擬合函數的步驟包括：

在預設取樣範圍內，基於該計時器的該輸出獲得多個第一量測值；

在該預設取樣範圍內，基於該時脈裝置的該時脈頻率獲得多個第二量測值；以及

根據該多個第一量測值與該多個第二量測值執行該擬合操作，以產生該擬合函數，

其中該擬合函數用以將該多個第一量測值轉換為該多個第二量測值。

【請求項3】 如請求項2所述的計時器校準方法，其中該預設取樣範圍包括第一取樣範圍與第二取樣範圍，該擬合函數包括對應於

該第一取樣範圍的第一擬合函數與對應於該第二取樣範圍的第二擬合函數，且該第一擬合函數不同於該第二擬合函數。

【請求項4】 如請求項3所述的計時器校準方法，其中該擬合函數反映一擬合曲線，且該計時器校準方法更包括：

在該預設取樣範圍內，偵測基於該擬合函數所輸出的偏離值，其中該偏離值與該擬合曲線之間的邏輯距離大於預設值；以及

根據該偏離值所對應的取樣點將該預設取樣範圍劃分為該第一取樣範圍與該第二取樣範圍。

【請求項5】 如請求項1所述的計時器校準方法，其中該時脈裝置的該時脈頻率包括該處理器的時脈頻率。

【請求項6】 如請求項1所述的計時器校準方法，更包括：

偵測環境參數的變化；以及

根據該環境參數的變化更新該擬合函數。

【請求項7】 一種電子裝置，包括：

時脈裝置；

計時器；以及

校準電路，耦接至該時脈裝置與該計時器，

其中該時脈裝置包括處理器，該計時器包括計數器，且該校準電路用以：

根據該時脈裝置的時脈頻率與該計時器的輸出執行擬合操作，以產生擬合函數；

獲得該計時器輸出的第一數值；以及

根據該擬合函數將該第一數值修正為第二數值，以對該計時器進行校準。

【請求項8】 如請求項7所述的電子裝置，其中根據該時脈裝置的該時脈頻率與該計時器的該輸出執行該擬合操作，以產生該擬合函數的操作包括：

在預設取樣範圍內，基於該計時器的該輸出獲得多個第一量測值；

在該預設取樣範圍內，基於該時脈裝置的該時脈頻率獲得多個第二量測值；以及

根據該多個第一量測值與該多個第二量測值執行該擬合操作，以產生該擬合函數，

其中該擬合函數用以將該多個第一量測值轉換為該多個第二量測值。

【請求項9】 如請求項8所述的電子裝置，其中該預設取樣範圍包括第一取樣範圍與第二取樣範圍，該擬合函數包括對應於該第一取樣範圍的第一擬合函數與對應於該第二取樣範圍的第二擬合函數，且該第一擬合函數不同於該第二擬合函數。

【請求項10】 如請求項9所述的電子裝置，其中該擬合函數反映一擬合曲線，且該校準電路更用以：

在該預設取樣範圍內，偵測基於該擬合函數所輸出的偏離值，其中該偏離值與該擬合曲線之間的邏輯距離大於預設值；以及

根據該偏離值所對應的取樣點將該預設取樣範圍劃分為該第

一取樣範圍與該第二取樣範圍。

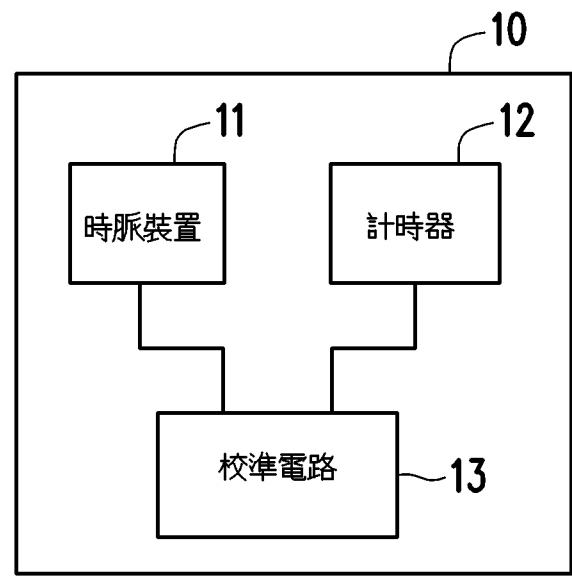
【請求項11】 如請求項7所述的電子裝置，其中該時脈裝置的該時脈頻率包括該處理器的時脈頻率。

【請求項12】 如請求項7所述的電子裝置，其中該校準電路更用以：

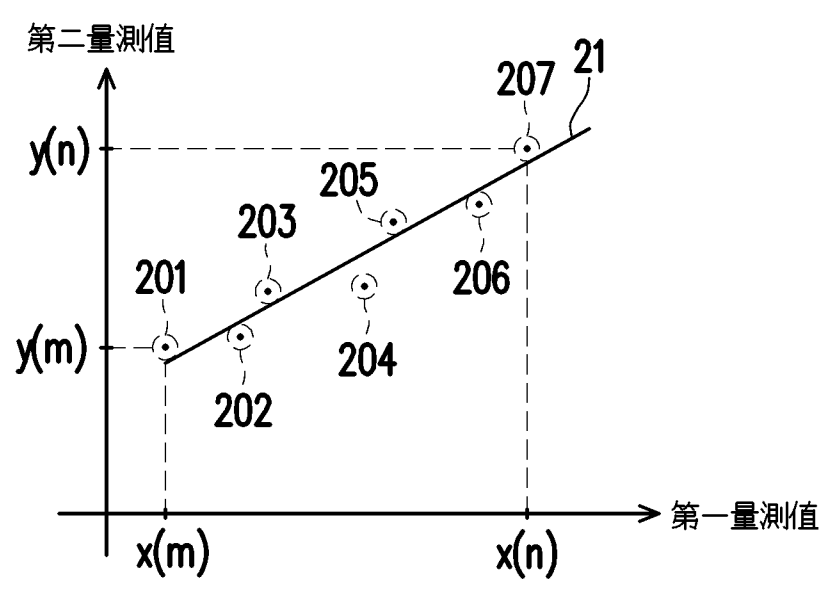
偵測環境參數的變化；以及

根據該環境參數的變化更新該擬合函數。

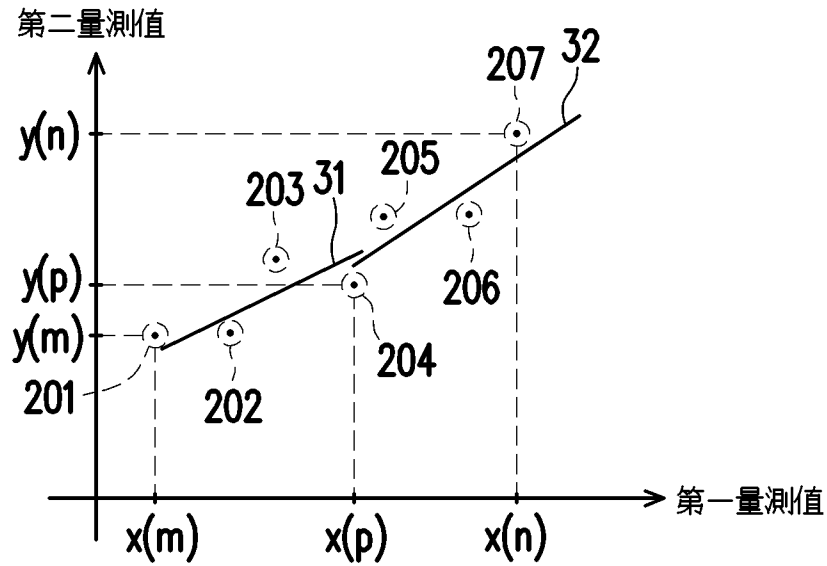
【發明圖式】



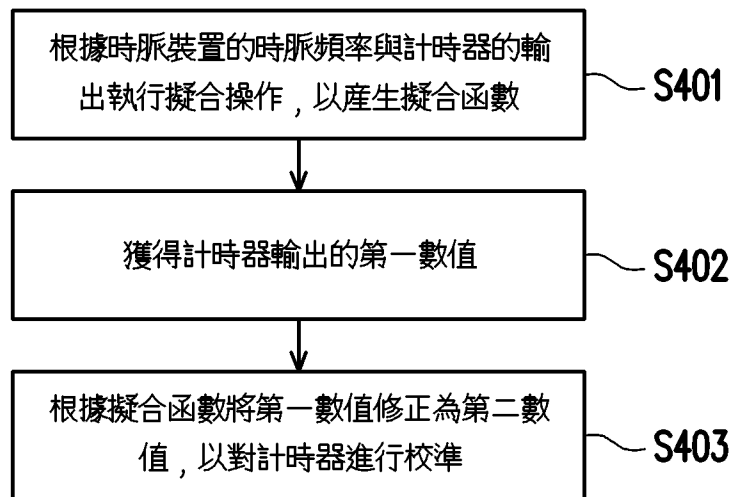
【圖1】



【圖2】



【圖3】



【圖4】