

POLSKA
RZECZPOSPOLITA
LUDOWAURZĄD
PATENTOWY
PRL

OPIS PATENTOWY

57479

Patent dodatkowy
do patentu _____Kl. 21 a¹, 36/22

Zgłoszono: 25.III.1967 (P 119 689)

Pierwszeństwo: _____

MKP H 03 k

23/08

Opublikowano: 30.VI.1969

UKD

Współtwórcy wynalazku: dr inż. Tadeusz Bartkowski, dr inż. Marian
Zientalski, mgr inż. Kazimierz Jankowski, mgr
inż. Michał Smoczyński

Właściciel patentu: Politechnika Gdańska (Katedra Teletransmisji)
Gdańsk (Polska)

Półprzewodnikowy układ blokady skrajnych pozycji
licznika rewersyjnego

1 Przedmiotem wynalazku jest półprzewodnikowy układ blokady skrajnych pozycji licznika rewersyjnego zastosowanego w urządzeniu automatycznej dyskretnej regulacji poziomu. W dotychczas stosowanym rozwiązaniu układu blokady pozycji skrajnych licznika rewersyjnego, wykorzystano dwa tranzystory kluczujące służące do blokady górnej i dolnej pozycji krańcowej licznika rewersyjnego.

Zasada działania takiego układu polega na tym, że wykorzystuje się dwa tranzystory kluczujące, z których jeden jest poprzez opory połączony ze wszystkimi prawymi kolektorami komórek binarnych licznika, natomiast drugi tranzystor jest połączony poprzez opory ze wszystkimi lewymi wyjściami komórek binarnych licznika rewersyjnego. W przypadku, gdy licznik osiąga jeden ze stanów skrajnych, wówczas zatyka się jeden z tranzystorów kluczujących. Otrzymany w ten sposób duży potencjał wyjściowy tranzystora kluczującego podaje się na zespół bramek diodowych, który blokuje dalszą pracę licznika.

Stosowany układ posiada tę wadę, że istnieje wzajemne oddziaływanie sumującego dzielnika oporowego, na którym uzyskuje się skokowo zmieniający się prąd regulacyjny, a układem blokady jednej ze skrajnych pozycji, który jest dołączony do tych samych wyjść komórek binarnych licznika rewersyjnego. Powoduje to niejednakowe przyrosty skokowo zmieniającego się prądu re-

2 gulacyjnego podgrzewającego termistor, a tym samym zmniejszenie dokładności regulacji, oraz zwiększają się w istotny sposób wymagania dotyczące parametrów tranzystora kluczującego.

5 Celem wynalazku jest opracowanie prostego układu blokującego pozycje skrajne licznika rewersyjnego, który nie będzie oddziaływał na sumujący dzielnik oporowy. Cel ten został osiągnięty przez podłączenie obu tranzystorów kluczujących tylko do jednej połówki komórek binarnych licznika rewersyjnego, przy czym jeden tranzystor kluczujący jest tranzystorem typu p-n-p, natomiast drugi tranzystor kluczujący jest tranzystorem typu n-p-n.

15 Wynalazek zostanie bliżej objaśniony na przykładzie wykonania przedstawionym na rysunku, który przedstawia schemat ideowy współpracy tranzystorów kluczujących z komórkami binarnymi licznika rewersyjnego. Opory sumujące R oraz opory obciążenia R_k dobrano w ten sposób aby zapewnić prawidłową pracę tranzystorów kluczujących.

Zasada działania układu jest następująca: Jeżeli licznik znajduje się w górnej skrajnej pozycji, 25 czyli wszystkie komórki binarne są w stanie „1”, to w przypadku tym napięcia wyjściowe wszystkich tranzystorów Tr_3 komórek binarnych przyjmują wartość maksymalną, a napięcia wyjściowe tranzystorów Tr_4 przyjmują wartość minimalną. 30 Wówczas pierwszy tranzystor kluczujący Tr_1 jest

3

w stanie nieprzewodzenia i jego napięcie wyjściowe U_{wy1} przyjmuje wartość maksymalną. Napięcie to zostaje wykorzystane do blokady bramek diodowych liczenia „w przód”. W obwodach kolektorów tranzystorów Tr_2 komórek binarnych są umieszczone opory Rk_3 .

W przypadku gdy co najmniej jedną komórkę binarna nie jest w stanie „1”, tranzystor Tr_1 otrzymuje poprzez opór R (opory R) dostatecznie duży prąd bazy, sprowadzający ten tranzystor do stanu nasycenia. W przypadku tym, jego napięcie wyjściowe U_{wy1} przyjmuje wartość minimalną i nie blokuje zespołu bramek diodowych.

Jeżeli natomiast licznik jest w dolnym stanie krańcowym, tzn. wszystkie komórki binarne licznika są w stanie zerowym „0” czyli spadki napięć na oporach kolektorowych Rk_4 wszystkich tranzystorów Tr_4 komórek binarnych przyjmują wartość minimalną (praktycznie równą zero) — wtedy drugi tranzystor kluczujący Tr_2 jest zatkany. Pojawiające się na jego wyjściu napięcie U_{wy2} wykorzystuje się do blokady bramek diodowych li-

4

czenia „wstecz”. Gdy chociaż jedna komórka binarna licznika rewersyjnego jest w stanie „1”, występujący na odpowiednim tranzystorze Tr_4 tej komórki spadek napięcia na oporze kolektorowym Rk_4 powoduje poprzez opór R (opory R) wzrost prądu bazy, który sprowadza tranzystor Tr_2 do stanu nasycenia. W przypadku tym jego napięcie wyjściowe U_{wy2} przyjmuje wartość minimalną i nie następuje wówczas blokowanie zespołu bramek diodowych.

Zastrzeżenie patentowe

Półprzewodnikowy układ blokady skrajnych pozycji licznika rewersyjnego **znamienny tym**, że oba tranzystory (Tr_1 i Tr_2) kluczujące bramki diodowe liczenia „w przód” i „wstecz” są dołączone poprzez opory (R) do jednych wyjść wszystkich komórek binarnych licznika rewersyjnego, przy czym pierwszy tranzystor kluczujący (Tr_1) jest typu p-n-p, natomiast drugi tranzystor kluczujący (Tr_2) jest typu n-p-n.

