

(52) CPC특허분류

H01L 27/14665 (2013.01)

H01L 31/0232 (2013.01)

H04N 5/369 (2013.01)

명세서

청구범위

청구항 1

마이크로 렌즈를 투과하여 입사된 광을 수광하는 수광부를 갖는 반도체 기관과,

상기 마이크로 렌즈를 투과하여 상기 반도체 기관에 입사되는 광의 일부를 차광하는 차광부를 구비하고,

상기 수광부는, 상기 마이크로 렌즈와 상기 차광부의 사이에서, 상기 마이크로 렌즈를 투과하여 입사된 광을 수광하는, 촬상 소자.

청구항 2

제 1 항에 있어서,

상기 수광부는, 상기 마이크로 렌즈와 상기 차광부의 사이에서, 상기 마이크로 렌즈의 광축과 교차하는 방향으로 입사된 광을 수광하는 수광면을 갖는, 촬상 소자.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 수광부는, 상기 마이크로 렌즈와 상기 차광부의 사이에서, 상기 마이크로 렌즈를 투과하여 입사된 광을 수광하는 복수의 수광면을 갖는, 촬상 소자.

청구항 4

제 1 항 내지 제 3 항 중 어느 한 항에 있어서,

상기 수광부는, 상기 차광부보다도 광이 입사되어 오는 측에서 광을 수광하는 수광면을 갖는, 촬상 소자.

청구항 5

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 수광부의 적어도 일부는, 상기 차광부보다도 입사광이 입사되어 오는 측으로 돌출되는, 촬상 소자.

청구항 6

제 5 항에 있어서,

상기 차광부는, 개구부를 갖고,

상기 수광부의 적어도 일부는, 상기 개구부로부터, 상기 차광부보다도 입사광이 입사되어 오는 측으로 돌출되는, 촬상 소자.

청구항 7

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 반도체 기관은, 상기 마이크로 렌즈와 상기 차광부의 사이에, 상기 마이크로 렌즈를 투과한 광을 상기 수광부에 입사시키는 도파로를 갖는, 촬상 소자.

청구항 8

제 7 항에 있어서,

상기 도파로는, 상기 마이크로 렌즈를 투과하고 상기 차광부에 의해 차광된 광을 상기 수광부에 입사시키는, 촬상 소자.

청구항 9

제 7 항 또는 제 8 항에 있어서,
상기 차광부는, 개구부를 갖고,
상기 도파로는, 상기 마이크로 렌즈와 상기 개구부의 사이에 형성되는, 활상 소자.

청구항 10

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,
상기 수광부의 적어도 일부는, 수광한 광을 광전 변환하여 전하를 생성하는 광전 변환부를 갖는, 활상 소자.

청구항 11

제 10 항에 있어서,
상기 광전 변환부에서 생성된 전하를 축적하는 축적부와,
상기 광전 변환부에서 생성된 전하를 상기 축적부에 전송하는 전송부를 구비하고,
상기 전송부는, 상기 마이크로 렌즈의 광축 방향에 있어서, 상기 광전 변환부와 상기 축적부의 사이에 형성되는, 활상 소자.

청구항 12

제 11 항에 있어서,
상기 전송부는, 상기 광전 변환부에서 생성된 전하를 상기 축적부에 전송하는 전송로인, 활상 소자.

청구항 13

제 1 항 내지 제 12 항 중 어느 한 항에 기재된 활상 소자와,
상기 활상 소자로부터 출력된 신호에 기초하여 화상 데이터를 생성하는 생성부를 구비하는, 활상 장치.

발명의 설명

기술 분야

[0001] 본 발명은 활상 소자 및 활상 장치에 관한 것이다.

배경 기술

[0002] 특허문헌 1 의 공보에는, 다음과 같은 고체 활상 장치가 개시되어 있다.

[0003] 반도체 기판에는, 광전 변환부 및 신호 주사 회로부를 포함하고 단위 화소 행렬을 배치하여 이루어지는 활상 영역이 형성되어 있다. 활상 영역은, 인접하는 단위 화소와의 경계 부분에 대응하여 각 단위 화소를 둘러싸도록 형성되는 소자 분리 절연막과, 반도체 기판의 표면 상이면서 소자 분리 절연막의 하방 영역에 형성되는 MOSFET 와, 반도체 기판 내의 소자 분리 절연막의 근방 영역에 형성되는 제 1 도전형의 제 1 확산층을 구비한다. 소자 분리 절연막은, 신호 주사 회로부가 형성되는 반도체 기판의 표면으로부터 반도체 기판 중에 오프셋되어 형성되며 또한 반도체 기판의 이면에 도달하여 형성되어 있다. MOSFET 는, 게이트 전극과, 반도체 기판 내이면서 게이트 전극의 상방에 형성되는 제 1 도전형의 제 2 확산층을 구비하고 있다. 제 1 확산층과 제 2 확산층이 접하고, 반도체 기판의 수직 방향에 있어서, 수직 방향과 직교하는 제 1 방향을 따른 제 1 확산층의 폭의 중심은, 제 1 방향을 따른 제 2 확산층의 폭의 중심 근방에 위치한다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 일본 특허 제5547260호

발명의 내용

해결하려는 과제

[0005] 그러나, 최근 요구되는 고속 판독 출력 (예를 들어, 100 ~ 10000 프레임/초) 에서는 노출 시간이 단축된다. 그 때문에, 광전 변환에 의해 발생하는 전하량이 적어져, 감도의 열화가 우려된다.

과제의 해결 수단

[0006] 본 발명의 제 1 양태에 의한 촬상 소자는, 마이크로 렌즈를 투과하여 입사된 광을 수광하는 수광부를 갖는 반도체 기관과, 상기 마이크로 렌즈를 투과하여 상기 반도체 기관에 입사되는 광의 일부를 차광하는 차광부를 구비한다. 상기 수광부는, 상기 마이크로 렌즈와 상기 차광부의 사이에서, 상기 마이크로 렌즈를 투과하여 입사된 광을 수광한다.

[0007] 본 발명의 제 2 양태에 의한 촬상 장치는, 촬상 소자와, 촬상 소자로부터 출력된 신호에 기초하여 화상 데이터를 생성하는 생성부를 구비한다. 촬상 소자는, 마이크로 렌즈를 투과하여 입사된 광을 수광하는 수광부를 갖는 반도체 기관과, 상기 마이크로 렌즈를 투과하여 상기 반도체 기관에 입사되는 광의 일부를 차광하는 차광부를 구비한다. 상기 수광부는, 상기 마이크로 렌즈와 상기 차광부의 사이에서, 상기 마이크로 렌즈를 투과하여 입사된 광을 수광한다.

도면의 간단한 설명

[0008] 도 1 은 제 1 실시형태에 의한 고체 촬상 소자 (100) 의 개략 구성을 나타내는 도면.

도 2 는 제 1 실시형태의 화소 (20) 의 등가 회로를 나타내는 도면.

도 3 은 제 1 실시형태의 화소 (20) 의 단면도.

도 4(a) 는 제 2 실시형태의 화소 (20) 의 개략을 설명하는 단면도, (b) 는 (a) 의 등가 회로도.

도 5 는 2 실시형태에 의한 고체 촬상 소자 (100) 의 평면도.

도 6 은 제 2 실시형태의 화소 (20) 의 VI 방향에서 본 단면도.

도 7 은 제 2 실시형태의 화소 (20) 의 VII 방향에서 본 단면도.

도 8 은 제 2 실시형태의 화소 (20) 의 VIII 방향에서 본 단면도.

도 9 는 제 2 실시형태의 변형예 1 을 설명하는 도 6 에 대응하는 단면도.

도 10 은 제 2 실시형태의 변형예 1 의 등가 회로를 나타내는 도면.

도 11 은 제 2 실시형태의 변형예 2 를 설명하는 도 6 에 대응하는 단면도.

도 12 는 제 2 실시형태의 변형예 2 의 등가 회로를 나타내는 도면.

도 13 은 제 2 실시형태의 변형예 3 을 설명하는 도 7 에 대응하는 단면도.

도 14 는 제 3 실시형태의 화소 (20) 의 단면도.

도 15 는 제 4 실시형태의 화소 (20) 의 단면도.

도 16 은 제 5 실시형태의 화소 (20) 의 단면도.

도 17 은 제 1 ~ 제 5 실시형태의 변형예를 설명하는 도면으로, 이면 조사형 소자에 적용한 화소 (20) 의 요부만을 나타내는 단면도.

도 18 은 도 17 의 변형예를 표면 조사형 소자에 적용한 화소 (20) 의 요부만을 나타내는 단면도.

도 19 는 도 17 의 변형예를 1 화소에 1 쌍의 PD 를 형성한 소자에 적용한 화소 (20) 의 요부만을 나타내는 단면도.

도 20 은 도 19 의 변형예를 표면 조사형 소자에 적용한 화소 (20) 의 요부만을 나타내는 단면도.

도 21 은 제 3 실시형태의 변형예를 설명하는 도 14 에 대응하는 단면도.

도 22 는 본 발명의 촬상 장치를 설명하는 블록도.

발명을 실시하기 위한 구체적인 내용

- [0009] 《제 1 실시형태》
- [0010] (소자 개략 구성)
- [0011] 도 1 은, 본 실시형태의 고체 촬상 소자 (100) 의 개략 구성을 나타내는 도면이다.
- [0012] 고체 촬상 소자 (100) 는, 수광면에 화소 (20) 를 배열한 촬상부 (30) 를 구비한다. 이들 화소 (20) 에는, 수직 제어선 (32) 을 통해서, 수직 주사 회로 (31) 로부터 구동 펄스가 공급된다. 또, 화소 (20) 는, 열 단위로 수직 신호선 (21) 에 접속된다. 이 수직 신호선 (21) 은 화소 전류원 (22) 에 각각 접속된다.
- [0013] 한편, 화소 (20) 로부터 수직 신호선 (21) 에 대해 시분할로 출력되는 노이즈 출력과 신호 출력은, 열 앰프 (23) 을 통하여, CDS 회로 (24) (상관 이중 샘플링 회로) 에 순차적으로 입력된다. 이 CDS 회로 (24) 는, 양 출력의 차분을 취해 참 (眞) 의 신호 출력을 생성한다. 이 참의 신호 출력은, 수평 주사 회로 (33) 로부터의 구동 신호에 의해 수평 주사되어, 수평 신호선 (25) 에 순차 출력된다. 이 수평 신호선 (25) 의 신호 출력은, 출력 앰프 (26) 를 통해서 출력 단자 (27) 에 출력한다.
- [0014] (화소 (20) 의 등가 회로)
- [0015] 도 2 는, 상기 서술한 화소 (20) 의 등가 회로를 나타내는 도면이다.
- [0016] 화소 (20) 에는, 포토다이오드 (PD) (1) 가 형성된다. PD (1) 는, 전송 구동 신호 (전송 게이트 전압) 에 의해 게이트 제어되는 전송 트랜지스터 (TG : 이하에서 전송 게이트라고도 부른다) (4) 를 통하여 플로팅 디퓨전 (FD) (8) 에 접속된다. FD (8) 는, 증폭 트랜지스터 (AMP) (11) 의 게이트 전극에 접속된다. 또, FD (8) 는, 리셋 구동 신호 (리셋 게이트 전압) 에 의해 게이트 제어되는 리셋 트랜지스터 (RST : 이하에서 리셋 게이트라고도 부른다) (13) 를 통하여 기준 전위 (Vdd) 에 접속된다. 증폭 트랜지스터 (11) 는, 드레인 이 전위 (Vdd) 에 접속되고, 소스가 선택 구동 신호 (선택 게이트 전압) 에 의해 게이트 제어되는 선택 트랜지스터 (SEL : 이하에서 선택 게이트라고도 부른다) (12) 를 통하여 수직 신호선 (21) 에 접속된다.
- [0017] 전송 트랜지스터 (4) 의 전송 게이트 전압은 전송 배선 (4H) 을 통하여 공급된다. 리셋 트랜지스터 (13) 의 리셋 게이트 전압은 리셋 배선 (13H) 을 통하여 공급된다. 선택 트랜지스터 (12) 의 선택 게이트 전압은 선택 배선 (12H) 을 통하여 공급된다. 전송 배선 (4H), 리셋 배선 (13H) 및 선택 배선 (12H) 은, PD (1) 나 FD (8) 가 형성되는 기판과 동일한 기판 내의 배선 영역 (203) (배선층) 에 형성된다.
- [0018] 그 밖의 구성은 도 1 과 같기 때문에, 여기서의 중복 설명을 생략한다.
- [0019] 또한, 제 1 실시형태에서는, 증폭 트랜지스터 (11) 의 탑 게이트 전극에 FD (8) 의 전위가 접속되고, 백 게이트 전극은 GND 전위에 접속된다. 후술하는 제 4 및 제 5 실시형태도 동일하다. 후술하는 제 2 실시형태 (도 4(b) 참조) 에서는, 증폭 트랜지스터 (11) 의 탑 게이트 전극은 소정 전위에 접속되고, 백 게이트 전극은 FD (8) 의 전위에 접속된다. 후술하는 제 3 실시형태 (도 10 참조) 에서는, 증폭 트랜지스터 (11) 의 탑 게이트 전극 및 백 게이트 전극은 모두 FD (8) 의 전위에 접속된다.
- [0020] (화소 (20) 의 소자 구조)
- [0021] 도 3 은, 화소 (20) 의 소자 구조의 일부를 나타내는 단면도이다. 입사광은, 도 3 의 상방으로부터 입사된다.
- [0022] 고체 촬상 소자 (100) 는 반도체 기판 (200) 에 형성된다. 반도체 기판 (200) 은 모놀리식 반도체 기판이다. 반도체 기판 (200) 은, 도 3 의 상방 (수광면측) 으로부터 하방 (배선 영역측) 을 향해 적층되는 개략 3 개의 층으로 구성된다. 최상방에는 산화막 (201), 최하방에는 배선 영역 (203), 산화막 (201) 과 배선 영역 (203) 의 사이에는 확산 영역 (202) 이 형성된다. 또한, 확산 영역 (202) 을 반도체 영역이라고 부른다. 배선 영역 (203) 은 배선 이외의 영역이 산화층이다. 또한, 산화막 및 산화층은, 주로 반도체 기판을 산화한 영역으로 이루어지는 막 및 층이다.

- [0023] (반도체 영역 (202))
- [0024] 반도체 기관 (200) 의 반도체 영역 (확산 영역) (202) 에는, 기관 두께 방향 (광이 입사되는 방향) 으로 긴, 세로로 긴 형상의 PD (1) 와, 기관의 면 방향으로 배치 형성되는 신호 판독 출력 회로 (300) 가 형성되어 있다. 반도체 영역 (202) 은, 기부 (基部) 영역 (202K) 과, 기부 영역 (202K) 으로부터 광이 입사되는 수광면측으로 연장되는 볼록 영역 (202T) 을 갖는다. 볼록 영역 (202T) 에는 PD (1) 가 형성되고, 기부 영역 (202K) 에는 신호 판독 출력 회로 (300) 가 형성되어 있다. PD (1) 나 신호 판독 출력 회로 (300) 는, p 형 영역의 소정 지점에 p 형 불순물과 n 형 불순물을 적절한 농도로 선택적으로 주입함으로써 형성된다.
- [0025] 반도체 영역 (202) 에는, 입사된 광을 광전 변환에 의해 전하로 변환하는 PD (1) 와, PD (1) 에서 광전 변환된 전하를 화소 신호로서 수직 신호선 (21) 에 출력하기 위한 신호 판독 출력 회로 (300) 가 형성된다.
- [0026] 반도체 영역 (202) 에 형성되는 신호 판독 출력 회로 (300) 는, PD (1) 의 전하를 FD (8) 로 전송하는 전송 트랜지스터 (4) 와, 전송된 전하를 축적하여 전압으로 변환하는 FD (8) 와, FD (8) 의 출력 전압을 증폭하는 증폭 트랜지스터 (11) 와, 화소를 선택하는 선택 트랜지스터 (12) 와, FD (8) 를 리셋하는 리셋 트랜지스터 (13) 를 포함하여 구성된다.
- [0027] 전송 트랜지스터 (4) 는, 게이트 전극 (4g) 에 게이트 전압이 인가되면, PD (1) 에서 발생한 전하를 FD (8) 로 전송한다.
- [0028] FD (8) 는, 전송 트랜지스터 (4) 로부터 전송되는 전하를 축적하여 전압으로 변환하는 커패시터이다. 광전 변환에 의해 PD (1) 에서 발생한 전하는 FD (8) 의 커패시터에 의해 전압으로 변환되고, 이 전압이 증폭 트랜지스터 (11) 의 게이트 전압이 된다. PD (1) 에서 발생한 전하 (Q) 를 FD (8) 의 용량 (C) 으로 나눈 값이 화소 (20) 의 화소 신호의 기초이기 때문에, FD (8) 의 용량을 작게 하는 것이 촬상 소자의 감도 향상에 기여한다.
- [0029] 증폭 트랜지스터 (11) 는, 게이트 전극 (11g) 에 인가되는 FD (8) 의 전압을 증폭시킨다. 증폭 트랜지스터 (11) 에 의해 증폭된 전압이 선택 트랜지스터 (12) 로부터 화소 신호로서 출력된다.
- [0030] 리셋 트랜지스터 (13) 는, 게이트 전극 (13g) 에 게이트 전압이 인가되면, FD (8) 에 축적된 전하를 배출하여 기준 전위 (Vdd) 로 리셋한다.
- [0031] (배선 영역 (203))
- [0032] 배선 영역 (203) 에는 배선 (203H) 이 형성되어 있다. 배선 (203H) 은, 상기 서술한 전송 배선 (4H), 리셋 배선 (13H) 및 선택 배선 (12H) 을 포함한다.
- [0033] (산화막 (201))
- [0034] 산화막 (201) 의 표면, 즉 반도체 기관 (200) 의 이면인 수광면에는 차광막 (450) 이 형성되어 있다. 차광막 (450) 은, 신호 판독 출력 회로 (300) 등에 광이 입사되는 것을 방지하기 위해 형성된다. 차광막 (450) 에는, PD (1) 로 광이 입사되기 위해서 개구 (401) 가 형성되어 있다. 차광막 (450) 은, 반도체 영역 (202) 의 적어도 일부를 차광한다.
- [0035] (PD (1) 의 상세)
- [0036] 도 3 을 참조하여 PD (1) 를 상세하게 설명한다.
- [0037] PD (1) 는, n 형 불순물을 p 형 반도체 영역 (202) 의 소정 영역에 선택적으로 주입하여 형성한 p-n 접합의 광전 변환부이다. PD (1) 는 각기둥 형상으로 형성되어 있다. 각기둥의 안쪽에는 n 형 광전 변환 영역 (1a), 표면은 p+ 영역 (1b) 이다. PD (1) 의 표면의 일부분에는 n 영역이 노출되어 있다. 전송 트랜지스터 (4) 의 게이트 전극 (4g) 에 게이트 전압이 인가되면, PD (1) 에 축적된 전하에 의한 전류가 흘러 FD (8) 에 전하가 축적된다. 또한, PD (1) 는 각기둥 형상으로 한정되지 않고, 광이 입사되는 방향으로 신장된 입체이면 된다. 예를 들어, 원기둥, 타원기둥, 각뿔, 원뿔, 타원뿔, 구체, 타원체, 다면체 등이어도 된다.
- [0038] PD (1) 의 표면 영역 (1b) 의 p+ 영역은, 광전 변환 영역 (1a) 의 공핍층이 표면에 도달하는 것을 방지한다. 이 공핍층에 의해, 반도체 계면에서 발생하는 암전류가 광전 변환 영역 (1a) 으로 흐르는 것을 방지한다. 즉, 제 1 실시형태의 PD (1) 는, 매립형 포토다이오드이다.
- [0039] PD (1) 는, 신호 판독 출력 회로 (300) 가 형성되는 반도체 영역 (202) 으로부터 수광면측으로 돌출하여 형성되

어 있다. 바꾸어 말하면, PD (1) 는, 신호 판독 출력 회로 (300) 가 형성되어 있는 반도체 영역 (202) 의 기부 영역 (202K) 으로부터 수광면측으로 연장되어 돌출되는 볼록 영역 (202T) 에 형성되어 있다. 즉, 도 3 에 있어서, PD (1) 는, 신호 판독 출력 회로 (300) 가 형성되는 기부 영역 (202K) 으로부터 수광면측으로 연장되는 볼록 형상이다. 바꾸어 말하면, PD (1) 의 적어도 일부는, 광이 입사되는 방향을 따라 연장되는 볼록 부를 가지고 있다. PD (1) 의 적어도 일부는, 후술하는 차광부 (452) 가 갖는 개구부 (452A) (도 3 참조) 보다도 광이 입사되는 방향을 향해 연장되어 있어, 차광부 (452) 보다도 수광면측에 있다. 또한, PD (1) 의 적어도 일부는, 반사막 (450) 또는 개구 (401) 보다 광이 입사되는 방향을 향해 연장되어 있어도 된다.

[0040] (산화막 (210))

[0041] 반도체 기관 (200) 의 수광면측에는 산화막 (201) 이 형성되어 있다. 반도체 영역 (202) 의 볼록 영역 (202T) 에 형성되어 있는 PD (1) 의 외주에는, 입사광이 진행되는 광로 영역 (400) 이 형성되어 있다. 광로 영역 (400) 의 단면 및 개구 (401) 의 형상은, PD (1) 의 단면과 동일한 형상이다. 광로 영역 (400) 의 수광면측의 단면은 사각형이고, 광로 영역 (400) 에 있어서, PD 상면 (1c) 으로부터 차광막 (452) 까지의 사이, 즉 광로 영역 (400) 의 저부측 (배선 영역측) 의 단면은 모서리가 있는 고리 (角環) 이다. 광로 영역 (400) 에는 산화층이 퇴적되어 있다. 개구 (401) 의 형상은 사각형이다.

[0042] 가시광 성분의 투과율이 소정 이상이면, 광로 영역 (400) 내부의 재질은 산화층으로 한정되지 않는다. 광로 영역 (400) 내부를 공동 (空洞) 으로 해도 된다. 또한, 광로 영역 (400) 의 단면 및 개구 (401) 의 형상은 사각형에 한정되지 않는다. 예를 들어, 광로 영역 (400) 의 단면 및 개구 (401) 의 형상은, 원, 타원, 다각형, 원고리여도 된다.

[0043] 광로 영역 (400) 의 내주면에는 반사막 (451) 이 형성되고, 광로 영역 (400) 의 저부 (배선 영역측의 저면) 에는 차광막 (452) 이 형성되어 있다. PD (1) 는, 차광막 (452) 의 개구부 (452A) 를 관통하여 기부 영역 (202K) 로부터 마이크로 렌즈 (462) 를 향해 볼록 형상으로 형성되어 있다. 반사막 (451) 및 차광막 (452) 은, 예를 들어 반사율이 높은 알루미늄 등을 PVD 로 형성할 수 있다. 반사막 (451) 은 반사율이 높은 재료, 차광막 (452) 은 광 투과율이 낮은 재료로 형성되면 되며, 동일한 재료여도 되고, 상이한 재료여도 된다.

[0044] 광로 영역 (400) 의 개구 (401) 에는 컬러 필터 (461) 와 마이크로 렌즈 (462) 가 형성되어 있다. 후술하는 바와 같이, 컬러 필터 (461) 와 마이크로 렌즈 (462) 를 생략할 수도 있다.

[0045] 반도체 영역 (202) 의 하방의 배선 영역 (203) 에는, 산화층 (203S) 에 의해 서로 절연되는 각종 배선 (203H) 이 형성되어 있다. 배선 (203H) 은, 수직 신호선 (21) 등, 단위 화상 (20) 의 화소 신호를 외부 칩, 즉 다른 반도체 기관에 형성한 화상 메모리 등에 출력하는 각종 배선을 포함한다. 상기 서술한 전송 배선 (4H), 리셋 배선 (13H), 선택 배선 (12H) 등도 포함된다.

[0046] 이상 설명한 고체 촬상 소자 (100) 에 의한 광전 변환 동작을 설명한다.

[0047] 고체 촬상 소자 (100) 의 수광면에는 매트릭스상으로 화소가 배열되어 있다. 촬상 소자 (100) 에 입사된 광은, 화소마다 형성되어 있는 마이크로 렌즈 (462) 에 의해 집광된다. 집광된 광은 컬러 필터 (461) 에 의해 과장 선택되어 개구 (401) 로부터 광로 영역 (400) 에 입사된다. 입사광의 일부는 PD (1) 의 면 (1c) 으로부터 내부로 입사된다. 광로 영역 (400) 에 입사된 광 중 면 (1c) 으로부터 PD (1) 에 입사된 광 이외의 광, 즉 PD (1) 의 측면 (1d) 과 반사막 (451) 사이의 광로 영역 (400) 에 입사된 광은, 반사막 (451) 에서 반사되어 PD (1) 에 측면 (1d) 으로부터 입사된다. PD (1) 는, 면 (1c) 과 측면 (1d) 으로부터 입사되는 광을 전하로 광전 변환한다. 이로써, PD (1) 는 입사된 광으로부터 보다 효율적으로 전하를 발생시킨다.

[0048] 광로 영역 (400) 의 저부에 입사되는 광은 차광막 (452) 에 의해 차광된다. 차광막 (452) 은, 입사광이 신호 판독 출력 회로 (300) 가 형성되어 있는 반도체 영역 (202) 에 입사되는 것을 방지한다. 이로써, 판독 출력 회로 (300) 에 입사된 광에 의한 노이즈의 발생을 저감할 수 있다. 차광막 (452) 은, 상기 서술한 바와 같이 PD (1) 가 볼록 형상이기 때문에, PD (1) 가 광이 입사되는 방향을 향해 연장되는 부분에 개구부 (452A) (도 3 참조) 를 갖는다.

[0049] 전송 트랜지스터 (4) 와 리셋 트랜지스터 (13) 에 의해 PD (1) 와 FD (8) 를 리셋하고 나서 소정의 축적 시간이 경과한 시점에서 전송 트랜지스터 (4) 를 온하면, PD (1) 에 축적된 전하에 의한 검출 전류에 의해 FD (8) 에 전하가 축적된다. FD (8) 의 용량에 따른 전압은 증폭 트랜지스터 (11) 의 게이트 전극 (11g) 에 인가되어, 증폭 트랜지스터 (11) 는 FD (8) 의 전압을 증폭시킨다. 증폭된 전압은 선택 트랜지스터 (12) 에 의해 선택

되어 화소 신호로서 수직 신호선 (21) 에 출력된다.

- [0050] PD (1) 로부터 FD (8) 로의 검출 전류는, 반도체 기관의 표면의 두께 방향 성분을 가진 화살표 (4C) 와 같은 방향으로 흐른다.
- [0051] 특허문헌 1 의 고체 촬상 소자에 있어서, 전하를 화소 신호로서 취출하는 신호 판독 출력 회로는, 전송 회로와 증폭 회로와 선택 회로의 사이에서 신호를 반도체 기관 표면을 따라 전송한다.
- [0052] 제 1 실시형태의 고체 촬상 소자 (1) 에서는, PD (1) 로부터 FD (8) 까지의 신호 경로가 기관 두께 방향의 성분을 가진 경로 (4C) 가 되어, 그만큼, 전송 트랜지스터 (4) 의 기관 표면 방향의 크기를 작게 할 수 있다. 즉, 화소의 소형화를 도모할 수 있다.
- [0053] 이상 설명한 제 1 실시형태에 의한 고체 촬상 소자의 작용 효과는 다음과 같다.
- [0054] (1) 고체 촬상 소자 (100) 는, 입사된 광을 광전 변환하여 전하를 생성하는 PD (광전 변환 영역) 와, PD (1) 로부터 전하가 전송되는 FD (전하 전송 영역) (8) 를 포함하는 판독 출력 회로 (300) 가 형성된 반도체 영역 (202) 을 구비한다. 반도체 영역 (202), 즉 PD (1) 의 적어도 일부는, 수광면측에 형성한 광로 영역 (입사 영역) (400) 으로 돌출하여 형성되어 있다.
- [0055] 이와 같은 PD (1) 의 구성에 의해, 입사광이 PD (1) 의 면 (1c) 과 측면 (1d) 으로부터 입사되므로, PD (1) 의 수광 면적이 커진다. 따라서, S/N 비가 커져, 감도가 향상된다. 또, 노출 시간의 단축에 의한 S/N 비의 열화, 화소의 미소화에 수반되는 S/N 비의 열화를 방지할 수 있다. 따라서, 예를 들어 1000 ~ 10000 프레임과 같은 고속 판독 출력되는 고체 촬상 소자라도 노이즈가 적은 고화질의 화상을 얻을 수 있다.
- [0056] (2) PD (1) 는 광로 영역 (400) 의 저부를 관통하여 수광면측까지 연장되어 있다. PD (1) 의 측면으로부터 입사되는 광의 일부가, PD (1) 의 측면을 따라 광로 영역 안에서 하방으로 입사되고, 수광면측으로부터 판독 출력 회로 (300) 가 형성되어 있는 반도체 영역 (202) 에 광이 입사되지 않도록, 광로 영역 (400) 의 저부에는 차광막 (452) 이 형성되어 있다.
- [0057] 그 때문에, PD (1) 의 측면으로부터의 광의 입사를 가능하게 한 구성을 채용해도, 판독 출력 회로 (300) 로의 누설 광으로 인한 노이즈의 발생을 저감할 수 있다.
- [0058] (3) PD (1) 의 적어도 일부는, FD (8) 를 포함하는 판독 출력 회로 (300) 의 형성면으로부터 수광면측으로 연장되어 있다. 그 때문에, PD (1) 에서 발생한 전하를 FD (8) 로 전송하는 방식이 반도체 기관의 면에 평행한 횡전송 방식이 아니라, 반도체 기관 두께 방향의 성분을 갖는 신호 경로 (4c) 로 전하의 전송이 이루어진다. 그 결과, PD (1) 의 전하를 FD (8) 에 횡전송하는 종래 기술의 고체 촬상 소자와 비교하면, 화소를 소형화할 수 있다.
- [0059] 제 1 실시형태에 의한 고체 촬상 소자 (100) 는 다음과 같이 설명할 수도 있다.
- [0060] (1) 고체 촬상 소자 (100) 는, 마이크로 렌즈 (462) 를 투과하여 입사된 광을 수광하는 PD (1) (수광부) 를 갖는 반도체 기관 (202) 과, 마이크로 렌즈 (462) 를 투과하여 반도체 기관 (202) (의 광로 영역 (400)) 에 입사되는 광의 일부를 차광하는 차광막 (차광부) (452) 을 구비한다. PD (1) 는, 마이크로 렌즈 (462) 와 차광막 (452) 의 사이에서, 마이크로 렌즈 (462) 를 투과하여 입사된 광을 수광한다.
- [0061] (2) 제 1 실시형태에 의한 고체 촬상 소자 (100) 의 PD (1) (수광부) 는, 마이크로 렌즈 (462) 와 차광막 (차광부) (452) 의 사이에서, 마이크로 렌즈 (462) 의 광축과 교차하는 방향으로부터 입사된 광을 수광하는 수광면 (1d) 을 갖는다.
- [0062] (3) 제 1 실시형태에 의한 고체 촬상 소자 (100) 의 PD (1) (수광부) 는, 마이크로 렌즈 (462) 와 차광막 (차광부) (452) 의 사이에서, 마이크로 렌즈 (462) 를 투과하여 입사된 광을 수광하는 복수의 수광면 (1c, 1d) 을 갖는다.
- [0063] (4) 제 1 실시형태에 의한 고체 촬상 소자 (100) 의 PD (1) (수광부) 는, 차광막 (차광부) (452) 보다도 광이 입사되어 오는 측에서 광을 수광하는 수광면 (1c, 1d) 을 갖는다.
- [0064] (5) 제 1 실시형태에 의한 고체 촬상 소자 (100) 의 PD (1) (수광부) 의 적어도 일부는, 차광막 (차광부) (452) 보다도 입사광이 입사되어 오는 측으로 돌출된다. 바꾸어 말하면, PD (1) (수광부) 의 적어도 일부는, 광로 영역 (400) 의 저부와 마이크로 렌즈 (462) 의 사이에 볼록 형상으로 형성되어 있다.

- [0065] (6) 상기 (5)의 고체 촬상 소자 (100)의 차광막 (차광부) (452)은, PD (1)가 관통하는 영역인 개구부 (452A)를 갖고, PD (1) (수광부)의 적어도 일부는, 개구부 (452A)로부터, 차광막 (차광부) (452)보다도 입사광이 입사되어 오는 측으로 돌출된다.
- [0066] (7) 상기 (1) ~ (4)의 고체 촬상 소자 (100)의 반도체 기판 (202)은, 마이크로 렌즈 (462)와 차광막 (차광부) (452)의 사이에, 마이크로 렌즈 (462)를 투과한 광을 PD (1) (광전 변환부)에 입사시키는 광로 영역 (도파로) (400)을 갖는다.
- [0067] (8) 상기 (5)의 고체 촬상 소자 (100)의 광로 영역 (도파로) (400)은, 마이크로 렌즈 (462)를 투과하여 차광막 (차광부) (452)에 의해 차광된 광을 PD (1) (광전 변환부)로 입사시킨다.
- [0068] (9) 상기 (7), (8)의 고체 촬상 소자 (100)의 차광막 (차광부) (452)은, PD (1)가 관통하는 영역인 개구부 (452A)를 갖고, 광로 영역 (도파로) (400)은, 마이크로 렌즈 (462)와 개구부 (452A)의 사이에 형성된다.
- [0069] (10) 제 1 실시형태의 고체 촬상 소자 (100)의 수광부의 적어도 일부는, 수광한 광을 광전 변환하여 전하를 생성하는 광전 변환부를 갖는다.
- [0070] 제 1 실시형태의 고체 촬상 소자 (100)는 또한, 광전 변환부에서 생성된 전하를 축적하는 플로팅 디퓨전 (축적부) (8)과, 광전 변환부에서 생성된 전하를 플로팅 디퓨전 (축적부) (8)에 전송하는 전송 트랜지스터 (전송부) (4)를 구비한다. 전송 트랜지스터 (전송부) (4)는, 마이크로 렌즈 (462)의 광축 방향에 있어서, 광전 변환부와 플로팅 디퓨전 (축적부) (8)의 사이에 형성된다.
- [0071] 제 1 실시형태의 고체 촬상 소자 (100)는, 도 3에 나타내는 화살표 (4c)가, 광전 변환부에서 생성된 전하를 플로팅 디퓨전 (축적부) (8)으로 전송하는 전송로이다.
- [0072] 《제 2 실시형태》
- [0073] 도 4 ~ 도 8에 기초하여 제 2 실시형태의 고체 촬상 소자를 설명한다.
- [0074] 제 2 실시형태가 제 1 실시형태와 상이한 점은 다음과 같다.
- [0075] (1) 고체 촬상 소자 (100A)가 SOI 기판 (500)을 사용하여 형성되어 있는 점
- [0076] (2) PD (1)의 기판 표면측의 바로 아래에 FD (8)가 배치되어 있는 점
- [0077] (3) PD (1)와 FD (8)와 전송 회로와 리셋 회로가 일방의 기판에 형성되고, 증폭 트랜지스터 (11)이 타방의 기판에 형성되어 있는 점
- [0078] (4) FD (8)가 배선을 통하지 않고 증폭 트랜지스터 (11)의 백 게이트 전극에 직접 접속되어 있는 점
- [0079] (5) 증폭 트랜지스터 (11)의 탑 게이트 전극에 소정 전위 (예를 들어 기준 전위 (Vdd))가 인가되는 점
- [0080] (6) 광로 영역 저부의 차광막이 전송 트랜지스터 (4)의 전송 배선 (4H)으로 구성되는 점
- [0081] (7) 선택 트랜지스터 (12)를 다른 기판에 형성한 점
- [0082] (화소 (20)의 소자 패턴의 개략)
- [0083] 도 4(a)는, 고체 촬상 소자 (100A)에 있어서의 화소 (20A)의 소자 패턴의 일부를 나타내는 단면도이다. 도 3과 동일한 지점에는 동일한 부호를 부여하고 상세한 설명은 생략한다.
- [0084] 고체 촬상 소자 (100A)는 SOI 반도체 기판 (500)에 형성된다. 반도체 기판 (500)은, 제 1 반도체 기판 (501)과 제 2 반도체 기판 (502)을 매립 산화층 (503)에 의해 일체화하여 형성되어 있다.
- [0085] 제 1 반도체 기판 (501)에는, 기판 두께 방향 (광이 입사되는 방향)으로 긴, 세로로 긴 형상의 PD (1)와, 전송 트랜지스터 (4)를 포함하는 전송 회로와, FD (8)와, 리셋 트랜지스터 (13)를 포함하는 리셋 회로가 형성되어 있다.
- [0086] 제 2 반도체 기판 (502)에는, 증폭 트랜지스터 (11)를 포함하는 증폭 회로와, PD (1)의 애노드를 그라운드 전위에 접속하는 GND 단자의 스루홀 배선 (502H)과, 리셋 트랜지스터 (13)의 드레인과 증폭 트랜지스터 (11)의 드레인을 소정 전위 (예를 들어 기준 전위 (Vdd))에 접속하는 스루홀 배선 (502H)이 형성되어 있다. 제 2 반도체 기판 (502)은 STI (51)에 의해 소자 분리를 행하고 있다.

- [0087] 부호 4H 는, 전송 트랜지스터 (4) 의 게이트 전극 (4g) 에 게이트 전압을 인가하는 전송 배선이다. 부호 13g 는 리셋 트랜지스터 (13) 의 게이트 전극으로, 이 게이트 전극 (13g) 에 도시되지 않은 리셋 게이트 배선으로부터 리셋 전압이 공급된다.
- [0088] (화소 (20) 의 등가 회로)
- [0089] 도 4(b) 는 도 4(a) 에 대응하는 화소 (20) 의 등가 회로를 나타내는 도면이다.
- [0090] 도 2 에 나타내는 제 1 실시형태의 등가 회로와 상이한 점은 다음과 같다.
- [0091] FD (8) 가 증폭 트랜지스터 (11) 의 백 게이트 전극에 접속되는 점과, 탑 게이트 전극에 소정 전위 (예를 들어 기준 전위 (Vdd)) 가 인가되는 점과, 선택 트랜지스터 (12) 를 포함하는 선택 회로가 별도 기판에 형성되는 점이다.
- [0092] (고체 촬상 소자 (100A) 의 상세)
- [0093] 도 5 ~ 도 8 도 참조하여 제 2 실시형태의 고체 촬상 소자 (100A) 의 상세에 대해 설명한다.
- [0094] 도 5 는, 제 2 실시형태의 고체 촬상 소자 (100A) 의 화소 (20) 의 평면 구조를 나타내고, 도 6 은, 도 5 의 화살표 VI 방향에서 본 종단면도이다. 도 7 은, 도 5 의 화살표 VII 방향에서 본 종단면도이다. 도 8 은, 도 5 의 화살표 VIII 방향에서 본 종단면도이다.
- [0095] (제 1 반도체 기판 (501))
- [0096] 도 6 을 참조하여 제 1 반도체 기판 (501) 에 대해 설명한다.
- [0097] 제 1 반도체 기판 (501) 은, PD (1) 에 대응하는 지점이 수광면측으로 연장되는 반도체 영역 (501a) 을 포함한다. 반도체 영역 (501a) 은, 얇은 층 형상의 기부 영역 (501aK) 과, 기부 영역 (501aK) 으로부터 수광면측으로 PD (1) 가 연장되는 볼록 영역 (501aT) 을 갖는다. 볼록 영역 (501aT) 에는, p 형 반도체 영역 (501a) 의 소정 지점에 n 형 불순물이나 p 형 불순물을 선택적으로 주입함으로써, PD (1) 가 형성되어 있다. 기부 영역 (501aK) 에도 동일한 불순물 주입에 의해, 전송 트랜지스터 (4) 를 포함하는 전송 회로와, FD (8) 와, 리셋 트랜지스터 (13) 를 포함하는 리셋 회로가 형성되어 있다.
- [0098] (반도체 영역 (501a))
- [0099] 도 6 을 참조하면, 반도체 영역 (501a) 의 얇은 층 형상의 기부 영역 (501aK) 에는, 스루홀에 의해 GND 단자에 접속되는 p+ 컨택트 영역과, 스루홀에 의해 기준 전위 단자 (Vdd) 에 접속되는 n+ 컨택트 영역이 형성되어 있다. p+ 컨택트 영역에 의해 PD (1) 의 애노드와 p+ 표면 영역 (1b) 은 GND 전위로 고정된다. n+ 컨택트 영역에 의해, 리셋 트랜지스터 (13) 의 드레인과 증폭 트랜지스터 (13) 의 드레인이 기준 전위 단자 (Vdd) 에 접속된다.
- [0100] 제 1 반도체 기판 (501) 은, 반도체 영역 (501a) 의 수광면측에 형성된 산화막 (501b) 을 갖는다. 산화막 (501b) 은, 반도체 영역 (501a) 의 볼록 영역 (501aT) 과 PD (1) 의 외주에 형성한 광로 영역 (400A) 을 제외한 지점에 형성되어 있다.
- [0101] 산화막 (501b) 에는, 반도체 영역 (501a) 의 돌출부인 PD (1) 를 횡단하도록 전송 배선 (4H) 이 형성되어 있다. 산화막 (501b) 에는 또한, 전송 배선 (4H) 보다도 수광면측의 영역에 있어서, 볼록 형상의 PD (1) 의 외주를 둘러싸는 단면 사각형의 광로 영역 (400A) 이 형성되어 있다.
- [0102] 전송 배선 (4H) 은, 광로 영역 (400A) 에 입사된 광이 도 4 의 하방 (수광면과는 반대측) 에 입사되지 않도록, 광로 영역 (400A) 을 횡단하여 형성되어 있다. 따라서, 도 3 에서 설명한 차광막 (452) 과 동일한 기능을 갖게 되어, 전용의 차광막 (452) 은 필요하지 않다.
- [0103] PD (1) 는, 제 1 실시형태와 마찬가지로, 광전 변환 영역 (1a) 와 표면 영역 (1b) 를 갖는 매립형 포토다이오드이다. 표면 영역 (1b) 의 p+ 영역은, 광전 변환 영역 (1a) 의 공핍층이 표면에 도달하는 것을 방지한다. 이로써, 반도체 계면에서 발생하는 암전류가 광전 변환 영역 (1a) 으로 흐르는 것을 억제한다.
- [0104] (PD (1), FD (8) 의 상세)
- [0105] PD (1), FD (8) 의 구성에 대해 도 6 ~ 도 8 을 참조하여 상세하게 설명한다.
- [0106] 반도체 기판 (501a) 의 볼록 영역 (501aT) 의 상면측의 소정 영역, 즉, 전송 배선 (4H) 보다도 수광면측의 p 형

영역에 있어서, n 형 불순물을 적절한 농도로 주입하여 p-n 접합의 PD (1) 를 형성한다. 도 6 에서는, PD (1) 에는 n 영역과 n+ 영역이 형성되어 있다.

[0107] FD (8) 는, 반도체 기판 기부 영역 (501aK) 과 불록 영역 (501aT) 의 경계 영역에 있어서 n 형 불순물을 주입하여 형성되어 있다. 도 5 의 VI 방향에서 본 도 6 에 있어서, FD (8) 는 편의상 L 자 형상으로 나타내고 있다. PD (1) 는, 제 1 실시형태와 동일한 형상을 가지고 있다. PD (1) 는, 적어도 일부가 광의 입사되는 방향을 향해 불록부를 가지고 있다. 바꾸어 말하면, PD (1) 의 적어도 일부는, 전송 배선 (4H) 이 갖는 개구부 (4HA) 를 관통하여 광이 입사되는 방향을 향해 연장되어 있어, 전송 배선 (4H) 보다도 수광면측에 있다. 또한, PD (1) 의 적어도 일부는, 반사막 (450) 또는 개구 (401) 보다도 광이 입사되는 방향을 향해 연장되어 있어도 된다.

[0108] FD (8) 의 상단의 n 형 영역이 p 형 영역을 사이에 두고 PD (1) 의 n 영역과 대향하고 있다. 이 대향 영역에서, PD (1) 에 축적된 전하에 의한 검출 전류를 흐르게 하도록, 이 채널을 제어하는 전송 게이트 전극 (4g) 이 불록 영역 (501aT) 의 외주부의 산화막 (501b) 에 폴리실리콘에 의해 형성되어 있다. 전송 게이트 전극 (4g) 은 전송 배선 (4H) 과 접속되어 있다. 전송 배선 (4H) 은 도 8 에 나타내는 바와 같이 스트루홀로 관통하는 TG 단자 (4T) 에 접속되어 있다. 전송 게이트 신호가 TG 단자 (4T) 에 공급되면, 전송 트랜지스터 (4) 에 의해 PD (1) 의 전하가 FD (8) 로 전송된다.

[0109] 한편, FD (8) 의 하부 (수광면측의 반대측) 는, 매립 분리층 (503) 을 통하여 증폭 트랜지스터 (11) 의 채널부를 덮고 있고, 백 게이트 전극으로서 기능한다.

[0110] 전송 게이트 전극 (4g) 의 하방의 산화막 (501b) 에는 리셋 게이트 전극 (13g) 가 폴리실리콘에 의해 형성되어 있다. 리셋 게이트 전극 (13g) 은, 도 8 에 나타내는 바와 같이, 제 1 반도체 기판 (501) 과 제 2 반도체 기판 (502) 을 관통하는 스트루홀 배선 (502H) 에 의해 리셋 게이트 단자 (RST) 와 접속되어 있다.

[0111] 전송 트랜지스터 (4) 에 의해, PD (1) 에서 발생한 전하에 의한 검출 전류가, 반도체 기판의 표면의 두께 방향 성분을 가진 화살표 (4C) (도 6 참조) 와 같은 방향으로 흐른다. FD (8) 는, 증폭 트랜지스터 (11) 의 백 게이트 전극으로서 기능한다. 증폭 트랜지스터 (11) 의 탑 게이트 전극 (11g) 에는 소정 전위 (예를 들어 기준 전위 (Vdd)) 가 접속되어 있다. FD (8) 의 전위가 변동하고, 거기에 부응하여 증폭 트랜지스터 (11) 는 FD (8) 의 전압을 증폭시킨다. 증폭 트랜지스터 (11) 에 의해 증폭된 전압은, 기판 표면을 따른 횡전송 방식으로 도시되지 않은 선택 트랜지스터 (12) 에 공급되어 수직 신호선으로부터 화소 신호로서 출력된다.

[0112] 종래에는, PD (1) 에서 발생한 전하에 의한 검출 전류가 반도체 기판의 표면을 따른 방향으로 흐른다. 한편, 제 1 실시형태의 고체 촬상 소자 (1) 에서는, PD (1) 로부터 FD (8) 까지의 신호 경로는 기판 두께 방향의 성분을 가진 경로가 되어, 그 만큼, 전송 트랜지스터 (4) 의 기판 표면 방향의 크기를 작게 할 수 있다. 즉, 화소의 소형화를 도모할 수 있다.

[0113] 제 2 실시형태의 고체 촬상 소자 (100A) 는 제 1 실시형태와 동일한 작용 효과를 얻을 수 있다.

[0114] 즉, 제 2 실시형태의 고체 촬상 소자 (100A) 는, 마이크로 렌즈 (462) 를 투과하여 입사된 광을 수광하는 PD (1) (수광부) 를 갖는 반도체 기판 (500) 과, 마이크로 렌즈 (462) 를 투과하여 반도체 기판 (500) 에 입사되는 광의 일부를 차광하는 TG 배선 (4H) (차광부) 을 구비한다. PD (1) 는, 마이크로 렌즈 (462) 와 TG 배선 (4H) (차광부) 의 사이에서, 마이크로 렌즈 (462) 를 투과하여 입사된 광을 수광한다.

[0115] 제 2 실시형태의 고체 촬상 소자 (100A) 의 PD (1) (수광부) 의 적어도 일부는, 수광한 광을 광전 변환하여 전하를 생성하는 광전 변환부를 갖는다.

[0116] 제 2 실시형태의 고체 촬상 소자 (100A) 는 또한, 광전 변환부에서 생성된 전하를 축적하는 플로팅 디퓨전 (축적부) (8) 과, 광전 변환부에서 생성된 전하를 플로팅 디퓨전 (축적부) (8) 에 전송하는 전송 트랜지스터 (전송부) (4) 를 구비한다. 전송 트랜지스터 (전송부) (4) 는, 마이크로 렌즈 (462) 의 광축 방향에 있어서, 광전 변환부와 플로팅 디퓨전 (축적부) (8) 의 사이에 형성된다. 도 6 을 참조하면, 전송 트랜지스터 (4) 에 의해, PD (1) 에서 발생한 전하에 의한 검출 전류가, 반도체 기판의 표면의 두께 방향 성분을 가진 화살표 (4C) (도 6 참조) 와 같은 방향으로 흐른다.

[0117] 제 2 실시형태의 고체 촬상 소자 (100A) 는, 도 6 에 나타내는 화살표 (4c) 가, 광전 변환부에서 생성된 전하를 플로팅 디퓨전 (축적부) (8) 으로 전송하는 전송로이다.

- [0118] 이에 추가하여, 다음과 같은 작용 효과를 발휘할 수 있다.
- [0119] (1) FD (8) 를 PD (1) 의 바로 아래에 배치 형성하였으므로 화소를 고밀도로 실장할 수 있다.
- [0120] (2) PD (1) 의 바로 아래에 배치 형성한 FD (8) 가 배선을 통하지 않고, 증폭 트랜지스터 (11) 의 백 게이트 전극으로서 기능하도록 하였으므로, FD (8) 의 용량을 작게 할 수 있어, 변환 계인을 크게 할 수 있다.
- [0121] (3) 광로 영역 저부의 차광을 전송 배선 (4H) 에 의해 실시하도록 하였으므로, 제 1 실시형태에서 필요했던 전용의 차광막 (452) 이 필요없게 된다.
- [0122] 이상 설명한 제 2 실시형태를 다음과 같이 변형하여 실시할 수도 있다.
- [0123] 《제 2 실시형태의 변형예 1》
- [0124] 도 9 는, 제 2 실시형태의 변형예 1 의 고체 촬상 소자 (100B) 의 구성을 나타내는 도면으로, 제 2 실시형태의 도 6 에 대응한다. 도 10 은 도 9 의 고체 촬상 소자 (100B) 의 등가 회로를 나타내는 도면으로, 제 2 실시형태의 도 4(b) 에 대응한다. 도 6 및 도 4(b) 와 동일한 지점에는 동일한 부호를 부여하고 차이점만을 주로 설명한다.
- [0125] 도 6 의 고체 촬상 소자 (100A) 에서는, FD (8) 를 배선을 통하지 않고 증폭 트랜지스터 (11) 의 백 게이트 전극에 접속하고, 탑 게이트 전극 (11g) 에는 소정 전위 (예를 들어 기준 전위 (Vdd)) 를 인가하는 것으로 하였다. 이에 비하여, 도 9 의 고체 촬상 소자 (100B) 에서는, 증폭 트랜지스터 (11) 의 탑 게이트 전극 (11g) 에 배선 (601) 에 의해 FD (8) 를 접속한다. 따라서, 증폭 트랜지스터 (11) 의 백 게이트 전극과 탑 게이트 전극 (11g) 에 동전위의 게이트 구동 신호가 입력된다.
- [0126] 제 2 실시형태의 변형예 1 의 고체 촬상 소자 (100B) 도 제 2 실시형태와 동일한 작용 효과를 발휘할 수 있다.
- [0127] 제 2 실시형태의 변형예 1 의 고체 촬상 소자 (100B) 에서는, 증폭 트랜지스터 (11) 의 백 게이트 전극과 탑 게이트 전극의 쌍방에 FD (8) 유래의 동전위의 게이트 구동 신호가 입력되기 때문에, 다음과 같은 작용 효과도 얻을 수 있다.
- [0128] (1) 제 2 실시형태에서는 탑 게이트 전극에 인가하는 소정 전위 (예를 들어 기준 전위 (Vdd)) 를 전하 판독 출력 타이밍에 탑 게이트 전극에 인가할 필요가 있어, 회로 구성이 복잡하게 된다. FD (8) 유래의 게이트 구동 신호를 탑 게이트 전극과 백 게이트 전극에 입력함으로써, 그러한 타이밍 회로가 필요없게 되어 회로가 간소화된다.
- [0129] 《제 2 실시형태의 변형예 2》
- [0130] 도 11 은, 제 2 실시형태의 변형예 2 의 고체 촬상 소자 (100C) 의 구성을 나타내는 도면으로, 제 2 실시형태의 변형예 1 의 도 9 에 대응한다. 도 12 는 도 11 의 고체 촬상 소자 (100C) 의 등가 회로를 나타내는 도면으로, 제 2 실시형태의 도 4(b) 에 대응한다. 도 9 및 도 4(b) 와 동일한 지점에는 동일한 부호를 부여하고 차이점만을 주로 설명한다.
- [0131] 도 6 의 고체 촬상 소자 (100A) 에서는, FD (8) 를 배선을 통하지 않고 증폭 트랜지스터 (11) 의 백 게이트 전극에 접속하고, 탑 게이트 전극에는 소정 전위 (예를 들어 기준 전위 (Vdd)) 를 인가하는 것으로 하였다. 이에 비하여, 도 11 의 고체 촬상 소자 (100C) 에서는, 증폭 트랜지스터 (11) 의 백 게이트 전극의 전위를 p 영역의 GND 전위로 한다.
- [0132] 제 2 실시형태의 변형예 2 의 고체 촬상 소자 (100C) 도 제 2 실시형태와 동일한 작용 효과를 발휘할 수 있다.
- [0133] 《제 2 실시형태의 변형예 3》
- [0134] 도 13 은, 제 2 실시형태의 변형예 3 의 고체 촬상 소자 (100D) 의 구성을 나타내는 도면으로, 제 2 실시형태의 도 7 에 대응한다. 도 13 의 고체 촬상 소자 (100D) 의 등가 회로는 도 12 로 나타난다. 도 7 및 도 4(b) 와 동일한 지점에는 동일한 부호를 부여하고 차이점만을 주로 설명한다.
- [0135] 도 6 의 고체 촬상 소자 (100A) 에서는, FD (8) 를 배선을 통하지 않고 증폭 트랜지스터 (11) 의 백 게이트 전극에 접속하고, 탑 게이트 전극 (11g) 에는 소정 전위 (예를 들어 기준 전위 (Vdd)) 를 인가하는 것으로 하였다. 이에 비하여, 도 13 의 고체 촬상 소자 (100D) 에서는, 증폭 트랜지스터 (11) 의 탑 게이트 전극을 배선을 통하지 않고서 FD (8) 에 접속하고, 증폭 트랜지스터 (11) 의 백 게이트 전극은 GND 단자를 직접 p 영역

에 접속한다. 즉, 백 게이트 전극의 구조는 이른바 MOS 구조가 아니다.

[0136] 제 2 실시형태의 변형예 3 의 고체 촬상 소자 (100D) 도 제 2 실시형태와 동일한 작용 효과를 발휘할 수 있다.

[0137] 《제 3 실시형태》

[0138] 도 14 는, 제 3 실시형태의 고체 촬상 소자 (100E) 의 구성을 나타내는 도면으로, 제 1 실시형태의 도 2, 도 3 에 대응한다. 도 2, 도 3 과 동일한 지점에는 동일한 부호를 부여하고 차이점만을 주로 설명한다.

[0139] 제 3 실시형태의 고체 촬상 소자 (100E) 는, 이른바 글로벌 셔터를 가능하게 하는 소자로, 화소마다 화소 신호를 보존하는 메모리를 구비한다.

[0140] 고체 촬상 소자 (100E) 는, 1 장의 반도체 기판 (200) 내에 형성된다. 얇은 층의 반도체 기부 (202K) 내에, FD (8), 메모리 (81), 또한 오버플로팅 게이트 (82) 가 형성되어 있다. TG1, TG2 는, PD (1) 의 전하를 메모리 (81) 와 FD (8) 에 전송하는 전송 게이트의 게이트 전극이다. 전송 게이트 전극 (TG2) 를 게이트 전극 (TG1) 과 중복하여 형성함으로써, 판독 출력 회로로 광이 입사되는 것을 방지할 수 있다.

[0141] 또, 블록 형상 반도체 영역 (202T) 내에 형성한 PD (1) 의 외주의 광로 영역 (400B) 의 형상을 각기둥 형상이 아니라, 각뿔 형상으로 한 것이다. 광로 영역 (400B) 은, 수광면으로부터 우묵하게 패인 막자사발 형상의 광입사 영역을 형성한다. 광로 영역 (400B) 은 공동 (空洞) 이다.

[0142] 제 1 실시형태와 마찬가지로 광로 영역 (400B) 에 SiO₂ 등의 가시광의 투과율이 높은 재료를 퇴적시켜도 된다.

[0143] 흑백의 고체 촬상 소자이면, 컬러 필터는 불필요하다. 산화막 (201) 의 수광면의 차광막 (450) 과, 광로 영역 (400) 의 돌레면 반사막 (451) 과, 광로 영역 (400) 의 저면의 차광막 (452) 을 별개의 재료로 형성하지 않고, 동일한 재료로 형성해도 된다.

[0144] 제 3 실시형태의 고체 촬상 소자 (100E) 도 제 1 실시형태와 동일한 작용 효과를 발휘할 수 있다.

[0145] 《제 4 실시형태》

[0146] 도 15 는, 제 4 실시형태의 고체 촬상 소자 (100F) 의 구성을 나타내는 도면으로, 제 3 실시형태의 도 14 에 대응한다. 도 14 와 동일한 지점에는 동일한 부호를 부여하고 차이점만을 주로 설명한다.

[0147] 제 3 실시형태의 고체 촬상 소자 (100E) 는 이른바 이면 조사형의 소자이다. 제 4 실시형태의 고체 촬상 소자 (100F) 는 수광면측에 배선 영역을 배치한 표면 조사형의 소자이다. 광로 영역 (400) 의 더 외측의 영역, 즉 수광면측의 산화막 (201) 에 배선 (203H) 이 형성되어 있다. 그 밖의 구성은 제 3 실시형태와 동일하여 설명을 생략한다.

[0148] 제 4 실시형태의 고체 촬상 소자 (100F) 도 제 1 실시형태와 동일한 작용 효과를 발휘할 수 있다.

[0149] 《제 5 실시형태》

[0150] 도 16 은, 제 5 실시형태의 고체 촬상 소자 (100G) 의 구성을 나타내는 도면으로, 제 4 실시형태의 도 15 에 대응한다. 도 15 와 동일한 지점에는 동일한 부호를 부여하고 차이점만을 주로 설명한다.

[0151] 제 5 실시형태의 고체 촬상 소자 (100G) 도 수광측에 배선 영역을 배치한 표면 조사형의 소자이다. 제 4 실시형태의 고체 촬상 소자 (100F) 와의 차이점은, 세로로 긴 PD (1) 의 외주에 형성한 광로 영역의 형상이다.

[0152] 제 5 실시형태의 고체 촬상 소자 (100G) 는, 1 장의 반도체 기판 내에 형성된다. 얇은 층의 반도체 기부 (202K) 내에, FD (8), 메모리 (81), 또한 오버플로팅 게이트 (82) 가 형성되어 있다. 또, 블록 형상 반도체 영역 (202T) 내에 형성한 PD (1) 의 외주에는, 광로 영역 (400B) 을 대신하여, 단면 사각형의 각기둥 형상의 광도파로 (400C) 가 형성되어 있다.

[0153] 제 5 실시형태의 고체 촬상 소자 (100G) 도 제 1 실시형태와 동일한 작용 효과를 발휘할 수 있다.

[0154] 이상 설명한 각 실시형태를 다음과 같이 변형하여 실시할 수도 있다.

[0155] 이하에 설명하는 변형예는, 고체 촬상 소자의 색별의 고감도화와 분리 특성을 향상시키고자 한 것이다.

[0156] 일반적으로, 촬상 소자의 내부 양자 효율은 포토다이오드의 형성 위치와 광의 파장에 의해 정해지는 광흡수 깊이 의존한다. 실리콘 표면측에 포토다이오드가 형성되는 표면 조사형의 화소에서는, 내부 양자 효율은 단파장 광일수록 높고, 장파장 광일수록 낮다. 반대로, 이면 조사형의 화소에서는, 실리콘 기판의 깊숙한 영

역에 포토다이오드가 형성되므로, 내부 양자 효율은 장파장 광일수록 높고, 단파장 광일수록 낮아진다.

- [0157] 포토다이오드를 어느 고정된 깊이로 형성하는 것이 아니라, 파장마다 최적의 깊이로 포토다이오드를 형성할 수 있다면, 표면 조사형에서도 이면 조사형에서도 내부 양자 효율은 향상된다. 그러나, 실리콘 기판의 깊숙한 영역에 포토다이오드를 형성하면 완전 전송이 어려워지기 때문에, 종래에는 제작이 곤란하였다.
- [0158] 또, 이미지면 위상차 검출 기능을 갖는 촬상 소자는, 일반적으로 화소 내에 P 형 분리로 좌우로 분할된 2 개의 포토다이오드를 가진다. 상기와 같이 포토다이오드 깊이를 파장마다 변경하는 경우, P 형 분리 깊이도 동일 깊이로 형성할 필요가 있지만, 실리콘의 깊숙한 영역에서 양호한 P 형 분리 구조를 형성하는 것은 곤란하다. 실리콘의 깊숙한 영역에서 P 형 분리가 불충분하다면, 표면 조사형 소자에서는 장파장 광에서, 이면 조사형 소자에서는 반대로 단파장 광에서 분리 특성이 나빠진다.
- [0159] 이하의 변형예의 구성을 갖는 고체 촬상 소자는, 수직형 전송 게이트 구조를 사용하여 광 파장에 따른 깊이의 포토다이오드를 실현함으로써, 감도를 향상시키고, 또한, 광 파장에 따라 포토다이오드 개구율을 조정함으로써, 분리 특성을 향상시킬 수 있다.
- [0160] 《변형예 1》
- [0161] 제 1 실시형태 ~ 제 5 실시형태에서는, 수광면으로부터 PD 까지의 깊이 위치는 파장 선택한 광에 관계없이 고정되어 있다. 변형예 1 에서는, 입사면 (수광면) 으로부터 PD 까지의 깊이 위치를 파장 선택한 광에 따른 위치, 즉 RGB 화소에 따른 위치로 한다. 또한 변형예 1 에서는, 수직형 전송 게이트 구조를 채용하여 PD 로부터 FD 로 전하를 전송한다.
- [0162] 도 17 ~ 도 20 의 고체 촬상 소자 (100H ~ 100K) 는, 모두 PD (1) 를 RGB 의 파장에 따른 깊이로 배치하고, PD (1) 의 전하를 수직형 전송 게이트 FD (61R, 61G, 61B) 에 의해 FD (8) 로 전송하는 것이다.
- [0163] 도 17 의 고체 촬상 소자 (100H) 는, Si 층 (651) 과 배선 영역 (652) 으로 이루어지는 반도체 기판 (600) 상에 RGB 의 화소를 베이어 배열 등으로 형성한 것이다.
- [0164] 예를 들어, 컬러 필터가 베이어 배열의 표면 조사형 화소에서는, R 화소, G 화소, B 화소의 순으로 포토다이오드를 실리콘층의 깊숙한 위치에 형성하고, 수직형 전송 게이트 (61R, 61G, 61B) 의 게이트 길이도 거기에 따라 길이를 바꾼다. 이면 조사형 화소에서는 반대로 포토다이오드를 B 화소, G 화소, R 화소의 순으로 깊숙이 형성하고, 게이트 길이도 거기에 따른 길이로 한다.
- [0165] 구체적으로는, R 화소의 Si 층 (651) 내에는, Si 층 (651) 의 표면으로부터 제 1 깊이 위치에 PD (1) 가, Si 층 (651) 의 표면에는 FD (8) 가 형성되어 있다. G 화소의 Si 층 (651) 내에는, Si 층 (651) 의 표면으로부터 제 2 깊이 위치에 PD (1) 가, Si 층 (651) 의 표면에는 FD (8) 가 형성되어 있다. B 화소의 Si 층 (651) 내에는, Si 층 (651) 의 표면으로부터 제 3 깊이 위치에 PD (1) 가, Si 층 (651) 의 표면에는 FD (8) 가 형성되어 있다. 제 1 깊이 위치 < 제 2 깊이 위치 < 제 3 깊이 위치이다.
- [0166] RGB 의 각 화소에 있어서, PD (1) 와 FD (8) 의 사이에서 전하를 전송하는 수직형 전송 게이트 (61R, 61G, 61B) (이하, 대표하여 부호 61 로 한다) 가 Si 층 (651) 내에 형성되어 있다. 게이트 길이는, 전송 게이트 (61R) < 전송 게이트 (61G) < 전송 게이트 (61B) 이다.
- [0167] 배선 영역 (652) 에는, 수직형 전송 게이트 (61) 에 게이트 제어 신호를 입력하는 배선 (652H) 이 형성되어 있다. 배선 영역 (652) 에는 또한, FD (8) 의 전위를 도시를 생략한 증폭 트랜지스터에 전송하는 배선 (653H) 도 형성되어 있다. 또한, 배선 영역 (652) 의 배선 이외의 영역은 SiO₂ 등의 산화막 (652S) 이다.
- [0168] 도 18 의 고체 촬상 소자 (100I) 는, 도 17 의 고체 촬상 소자 (100H) 를 표면 조사형의 소자로 대신한 것이다.
- [0169] 구체적으로는, R 화소의 Si 층 (651) 내에는, Si 층 (651) 의 표면으로부터 제 4 깊이 위치에 PD (1) 가, Si 층 (651) 의 표면에는 FD (8) 가 형성되어 있다. G 화소의 Si 층 (651) 내에는, Si 층 (651) 의 표면으로부터 제 5 깊이 위치에 PD (1) 가, Si 층 (651) 의 표면에는 FD (8) 가 형성되어 있다. B 화소의 Si 층 (651) 내에는, Si 층 (651) 의 표면으로부터 제 6 깊이 위치에 PD (1) 가, Si 층 (651) 의 표면에는 FD (8) 가 형성되어 있다. 제 4 깊이 위치 > 제 5 깊이 위치 > 제 6 깊이 위치이다.
- [0170] RGB 의 각 화소에 있어서, PD (1) 와 FD (8) 의 사이에서 전하를 전송하는 수직형 전송 게이트 (61R, 61G, 61B) (이하, 대표하여 부호 61 로 한다) 가 Si 층 (651) 내에 형성되어 있다. 게이트 길이는, 전송 게이트 (61R) > 전송 게이트 (61G) > 전송 게이트 (61B) 이다.

- [0171] 도 17 과 동일한 지점에는 동일한 부호를 부여하고 상세한 설명은 생략한다.
- [0172] 도 17, 도 18 의 고체 촬상 소자 (100H, 100I) 는 다음과 같은 작용 효과를 발휘한다.
- [0173] (1) 도 17 및 도 18 에 나타난 변형예의 고체 촬상 소자 (100H 와 100I) 는, 화소 내의 포토다이오드의 형성 깊이와, 수직형 전송 게이트의 게이트 길이가, 컬러 필터 색마다 상이하도록 하였다. 색마다 PD (1) 가 상이한 깊이로 형성되어 있어도, 수직형 전송 게이트 길이를 최적화하고, 전송 게이트를 PD (1) 에 인접하여 배치시킴으로써, 전송 특성을 악화시키지 않고 내부 양자 효율을 향상할 수 있다.
- [0174] 《변형예 2》
- [0175] 화소 내에 2 개의 포토다이오드가 있는 경우에도 동일 구조를 적용해도 된다.
- [0176] 구체적으로는, 도 19 의 고체 촬상 소자 (100J) 는, 도 17 의 고체 촬상 소자 (100H) 의 하나의 화소에 1 쌍의 PD (1L), PD (1R) 를 형성한 이른바 2 PD 형의 소자이다. 1 쌍의 PD (1L), PD (1R) 에 대응하는 FD (8L, 8R) 가 형성되어 있다.
- [0177] 동일한 지점에는 동일한 부호를 부여하고 상세한 설명은 생략한다.
- [0178] 포토다이오드가 4 개, 8 개, ... 로 증가한 경우에도 동일하다.
- [0179] 도 20 의 고체 촬상 소자 (100K) 는, 도 18 의 고체 촬상 소자 (100I) 의 하나의 화소에 1 쌍의 PD (1L), PD (1R) 를 형성한 이른바 2 PD 형의 소자이다. 1 쌍의 PD (1L), PD (1R) 에 대응하는 FD (8L, 8R) 가 형성되어 있다. 1 쌍의 PD (1L) 와 PD (1R) 의 간격은 파장이 길수록 넓게 하고 있다.
- [0180] 동일한 지점에는 동일한 부호를 부여하고 상세한 설명은 생략한다.
- [0181] 포토다이오드가 4 개, 8 개, ... 로 증가한 경우에도 동일하다.
- [0182] 도 19, 도 20 의 고체 촬상 소자 (100H, 100I) 는 다음과 같은 작용 효과를 발휘한다.
- [0183] (1) 도 19, 도 20 의 고체 촬상 소자는, 화소 내에 2 개의 포토다이오드가 있는 구조로, 컬러 필터 색마다 포토다이오드 개구율이 상이하다. 도 18, 도 19 의 예에서는, 2 개의 포토다이오드간의 거리를 파장이 길수록 작게 하고 있다. 그와 같이 함으로써, 색마다 포토다이오드가 상이한 깊이에 형성되어 있어도, 색마다 2 개의 포토다이오드간의 거리를 조정함으로써, 포토다이오드 분리부의 전자의 수집 효율을 변화시킬 수 있으므로, 분리 특성의 최적화가 가능하다.
- [0184] 예를 들어, 베이어 배열의 표면 조사형 화소 구조에서는, 깊은 영역에서 흡수되는 R 파장일수록 분리가 나쁘기 때문에, 2 개의 포토다이오드간 거리를 R 화소, G 화소, B 화소의 순으로 넓게 만들면, R 화소에서도 분리가 양호해진다. 반대로, 이면 조사형 화소 구조에서는, 얇은 영역에서 흡수되는 B 파장일수록 분리가 나쁘기 때문에, 2 개의 포토다이오드간 거리를 B 화소, G 화소, R 화소의 순으로 넓게 만들면, B 화소에서도 분리가 양호해진다.
- [0185] 이상 설명한 도 17 ~ 도 20 의 고체 촬상 소자 (100H ~ 100K) 에 의하면, 색별 감도의 향상에 의한 고 SN 비를 실현할 수 있고, 분리 특성 향상에 의해 오토포커스 정밀도가 향상된다.
- [0186] 《제 3 실시형태의 변형예》
- [0187] 도 21 은, 제 3 실시형태의 변형예인 고체 촬상 소자 (100L) 를 나타내는 도면이다.
- [0188] 제 3 실시형태를 나타내는 도 14 와 동일한 지점에는 동일한 부호를 부여하고 차이점을 설명한다.
- [0189] 주된 차이점은 다음과 같다. 제 3 실시형태의 고체 촬상 소자 (100E) 의 반도체 기관 (202) 은, 반도체 기부 (202K) 와, 볼록 형상 반도체 영역 (202T) 을 포함한다. 볼록 형상 반도체 영역 (202T) 내에는 PD (1) 가 형성되고, 그 외주에 단면이 각뿔 형상의 광로 영역 (400B) 을 형성한 것이다.
- [0190] 제 3 실시형태의 변형예의 고체 촬상 소자 (100L) 는, 반도체 기관 (2000) 을 구비하고 있다. 반도체 기관 (2000) 은, 반도체 기부 (2000K) 와, 그 상면에 걸쳐 고정되어 있는 차광부 (2000S) 와, 차광부 (2000S) 를 사이에 개재시키고 상층에 형성된 산화층 (2001) 과, 반도체 기부 (2000K) 의 하면에 형성된 배선층 (2002) 을 구비하고 있다. 산화층 (2001) 에는 화소 단위를 구성하는 각뿔 형상의 오목부 (2001R) 가 형성되어 있다. 산화층 (2001) 의 상면에는, 오목부 (2001R) 의 개구를 제외한 영역에 차광부 (2001S) 가 형성되어 있다. 오목부 (2001R) 의 표면에는 차광부가 형성되지 않고, 기울어진 측벽면과 저면에 PD (광전 변환부) (2003) 가

형성되어 있다. 오목부 (2001R) 는 입사광을 수광하는 광로 영역 (400D) 이다.

- [0191] 반도체 기부 (2000K) 에는, 플로팅 디퓨전 (FD) (8) 과, PD (2003) 에서 광전 변환된 전하를 플로팅 디퓨전 (8) 으로 전송하기 위한 전송 트랜지스터 (4) 가 형성되어 있다. 전송 트랜지스터 (4) 는 게이트 전극 (TG1) 의 신호 제어에 의한 도통 비도통이 제어된다. 플로팅 디퓨전 (8) 에 축적된 전하는, 증폭 회로 (SFamp) 에서 증폭되어, 수직 신호선에 판독 출력된다.
- [0192] 이와 같이 구성된 제 3 실시형태의 변형예의 고체 촬상 소자 (100L) 는, 도시되지 않은 마이크로 렌즈를 투과하여 입사된 광을 수광하는 PD (2003) 와, PD (2003) 가 형성되는 반도체 기부 (2000K) 와, 마이크로 렌즈를 투과하여 반도체 기관 (2000K) 에 입사되는 광의 일부를 차광하는 차광부 (2000S) 를 구비하고 있다. PD (2003) 는, 도시되지 않은 마이크로 렌즈와 차광부 (2000S) 의 사이에서, 마이크로 렌즈를 투과하여 입사된 광을 수광한다.
- [0193] 본 발명에 의한 촬상 소자는 이상에서 설명한 실시형태나 변형예로 한정되지 않고, 다음과 같은 촬상 소자도 본 발명에 포함된다. 도면도 참조하여 설명한다.
- [0194] 도 1 ~ 도 3 을 참조하여 설명한다.
- [0195] (1) 고체 촬상 소자 (100) 는, 입사광을 광전 변환하는 광전 변환부 (1) 를 포함하는 광전 변환 영역, 및, 광전 변환된 전하를 판독 출력하는 회로 (300) 가 형성되는 반도체 영역 (202) 과, 개구부 (401) 를 갖고, 반도체 영역 (202) 의 적어도 일부를 차광하는 차광부 (450) 를 구비한다. 광전 변환부 (1) 의 적어도 일부는, 개구부 (401) 로부터 입사되는 광의 입사 방향을 따라 형성된다. 즉, 광전 변환부 (1) 의 적어도 일부는, 마이크로 렌즈 (462) 의 광축 방향으로 연장되어 있다.
- [0196] 광전 변환부 (1) 의 적어도 일부가 개구부 (401) 로부터 입사되는 광의 입사 방향을 따라 형성되어 있기 때문에, 기관 평면시에 있어서, 개구부 (401) 와 광전 변환부 (1) 가 중첩되어 배치되어, 화소의 소형화에 기여한다.
- [0197] (2) 상기 (1) 의 고체 촬상 소자 (100) 에 있어서, 광전 변환 영역의 적어도 일부는, 개구부 (401) 로부터 입사광이 입사되는 측으로 돌출되어 있다.
- [0198] 예를 들어, 광전 변환 영역은, 개구부 (401) 로부터 입사광이 입사되는 측에 볼록부를 갖는다.
- [0199] (4) 고체 촬상 소자 (100) 는, 입사광을 광전 변환하여 전하를 생성하는 광전 변환부 (1) 를 포함하는 광전 변환 영역과, 광전 변환 영역으로부터 전하가 전송되는 전하 전송부 (4) 를 포함하는 전하 전송 영역과, 광전 변환 영역과 전하 전송 영역이 형성되는 반도체 영역 (202) 을 구비한다. 반도체 영역 (202) 의 적어도 일부는, 입사광이 입사되는 측에 볼록 영역 (202T) 을 갖고, 광전 변환부 (1) 의 적어도 일부는 볼록 영역 (202T) 에 형성된다.
- [0200] 반도체 영역 (202) 의 적어도 일부가, 개구부 (401) 로부터 입사광이 입사되는 측에 볼록 영역 (202T) 을 갖고, 광전 변환부 (1) 의 적어도 일부가 볼록 영역 (202T) 에 형성되어 있다. 기관 평면시에 있어서, 개구부 (401) 와 광전 변환부 (1) 가 중첩되어 배치되어 있기 때문에, 화소를 소형화할 수 있다.
- [0201] (5) 상기 (4) 의 고체 촬상 소자 (100) 는 개구부 (401) 를 갖고, 고체 촬상 소자 (100) 는, 반도체 영역 (202) 의 적어도 일부를 차광하는 차광부 (450) 를 구비하고, 광전 변환 영역은, 개구부 (401) 로부터 입사되는 광의 입사 방향의 볼록 영역 (202T) 에 형성된다.
- [0202] (6) 고체 촬상 소자 (100) 는, 입사된 광을 광전 변환하여 전하를 생성하는 광전 변환부 (1) 를 포함하는 광전 변환 영역과, 광전 변환 영역으로부터 전하가 전송되는 전하 전송부 (4) 를 포함하는 전하 전송 영역과, 광전 변환 영역과 전하 전송 영역이 형성되는 반도체 영역 (202) 을 구비한다. 반도체 영역 (202) 의 적어도 일부는, 입사 영역 (400) 으로 돌출되어 형성되고, 광전 변환 영역의 적어도 일부는, 입사 영역 (400) 으로 돌출되어 형성된다.
- [0203] 반도체 영역 (202) 의 적어도 일부가 입사 영역 (400) 으로 돌출되어 형성되고, 광전 변환 영역의 적어도 일부가 입사 영역 (400) 으로 돌출되어 형성되어 있기 때문에, 화소를 소형화할 수 있다. 또, 입사 영역 (400) 에 광전 변환 영역의 적어도 일부가 돌출되어 형성되어 있기 때문에, 광전 변환 영역의 주위로부터도 광이 입사되므로, 소자의 변환 개인이 향상된다.
- [0204] (7) 상기 (6) 의 고체 촬상 소자 (100) 에 있어서, 반도체 영역 (202) 의 적어도 일부는, 입사 영역 (400) 에

입사광이 입사되는 방향으로 볼록한 영역 (202T) 을 갖고, 광전 변환 영역 (1) 의 적어도 일부는, 볼록 영역 (202T) 에 형성되어 있다.

- [0205] (8) 상기 (7) 의 고체 촬상 소자 (100) 는 개구부 (401) 를 갖고, 고체 촬상 소자 (100) 는 반도체 영역 (202) 의 적어도 일부를 차광하는 차광부 (450) 를 구비한다. 볼록 영역 (202T) 는, 개구부 (401) 로부터 입사되는 광의 입사 방향으로 연장되는 영역이다.
- [0206] (9) 상기 (6) ~ (8) 의 고체 촬상 소자 (100) 에 있어서, 입사 영역은, 입사광의 광로 영역 (400) 이다.
- [0207] (10) 상기 (1) ~ (9) 의 고체 촬상 소자 (100) 에 있어서, 차광부 (450) 는, 광전 변환 영역을 제외한 반도체 영역 (202) 을 차광하도록 형성되어 있다.
- [0208] (11) 상기 (1) ~ (10) 의 고체 촬상 소자에 있어서, 입사광을 수광하는 면과 대향하는 다른 면에 배선이 형성되어 배선 영역 (203) 이 형성되어 있다.
- [0209] 도 4 ~ 도 8 을 참조하여 설명한다.
- [0210] (12) 상기 (4) ~ (9) 의 고체 촬상 소자에 있어서, 고체 촬상 소자는, 맵핑 산화층 (503) 에 의해 하나의 반도체 영역 (501) 과 다른 반도체 영역 (502) 으로 분리된 SOI 기판 (500) 에 형성되고, 또, 고체 촬상 소자는, 전하 전송 영역의 전하 축적부 (8) 의 출력을 증폭시키는 증폭부 (11) 를 포함하는 증폭 영역을 포함하며, 광전 변환 영역과 전하 전송 영역은 하나의 반도체 영역 (501) 에 형성되고, 증폭 영역은 다른 반도체 영역 (502) 에 형성되어 있다.
- [0211] (13) 상기 (12) 의 고체 촬상 소자에 있어서, 전하 전송 영역에는, 광전 변환 영역에서 광전 변환된 전하를 전송하는 전송부 (4) 와, 전송된 전하를 축적하는 플로팅 디퓨전 (8) 이 형성되고, 플로팅 디퓨전 (8) 은 광전 변환부 (1) 의 하방에 형성되어 있다.
- [0212] (14) 상기 (13) 에 기재된 고체 촬상 소자에 있어서, 증폭부 (11) 는 플로팅 디퓨전 (8) 의 바로 아래에 배치되고, 맵핑 산화층 (503) 을 관통하는 배선에 의해 플로팅 디퓨전 (8) 과 접속되어 있다.
- [0213] (15) 상기 (12) ~ (14) 의 고체 촬상 소자에 있어서, 증폭부 (11) 에서 증폭시킨 출력을 선택하는 선택부 (12) 를 갖는 ISO 기판 (500) 과는 다른 반도체 기판이, IOS 기판 (500) 의 다른 반도체 영역 (502) 에 적층되어 있다.
- [0214] 본 발명은, 이상 설명한 실시형태, 변형예로 한정되지 않는다. 본 발명을 일탈하지 않는 범위에서 여러 가지 변형, 변경을 실시한 고체 촬상 소자도 본 발명의 범위 내이다.
- [0215] 또한 본 발명은, 도 22 에 나타내는 바와 같이, 상기 서술한 각 실시형태, 변형예의 촬상 소자 (100 ~ 100L) 와, 촬상 소자 (100 ~ 100L) 로부터 출력된 신호에 기초하여 화상 데이터를 생성하는 생성부 (1500) 를 구비하는 촬상 장치 (1600) 로서도 실시할 수 있다.
- [0216] 다음의 우선권 기초 출원의 개시 내용은 인용문으로서 여기에 도입된다.
- [0217] 일본 특허출원 2015년 제195347호 (2015년 9월 30일 출원)

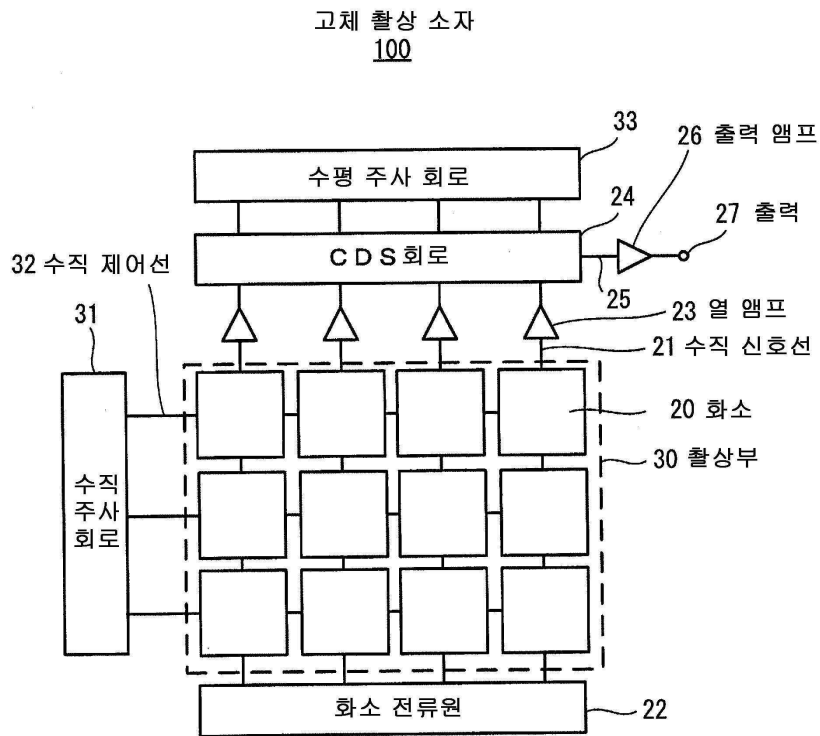
부호의 설명

- [0218] 1 : 포토다이오드
- 1a : 광전 변환 영역
- 1b : 표면 영역
- 1c : 면
- 1d : 둘레면
- 4 : 전송 트랜지스터
- 4g : 전송 게이트 전극
- 4H : 전송 배선

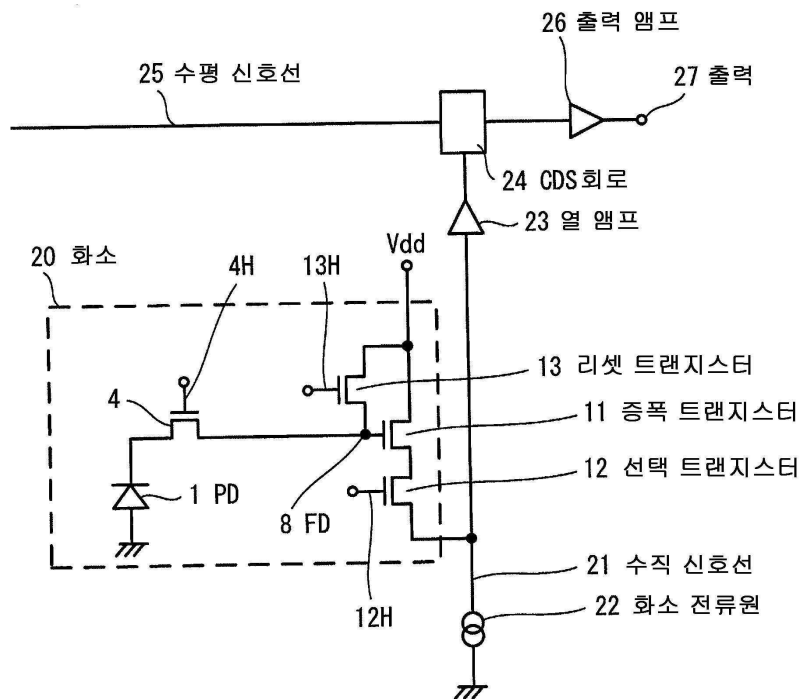
8 : 플로팅 디퓨전
11 : 증폭 트랜지스터
12 : 선택 트랜지스터
13 : 리셋 트랜지스터
20 : 화소
21 : 수직 신호선
100 ~ 100K : 고체 촬상 소자
200 : 반도체 기관
201 : 산화막
202 : 반도체 영역
203 : 배선 영역
202K, 501aK : 기부 영역
202T, 501aT : 불록 영역
400 : 광로 영역
401 : 개구
450, 452 : 차광막
451 : 반사막
500 : SOI 기관
501 : 제 1 반도체 기관
502 : 제 2 반도체 기관
503 : 매립 산화층

도면

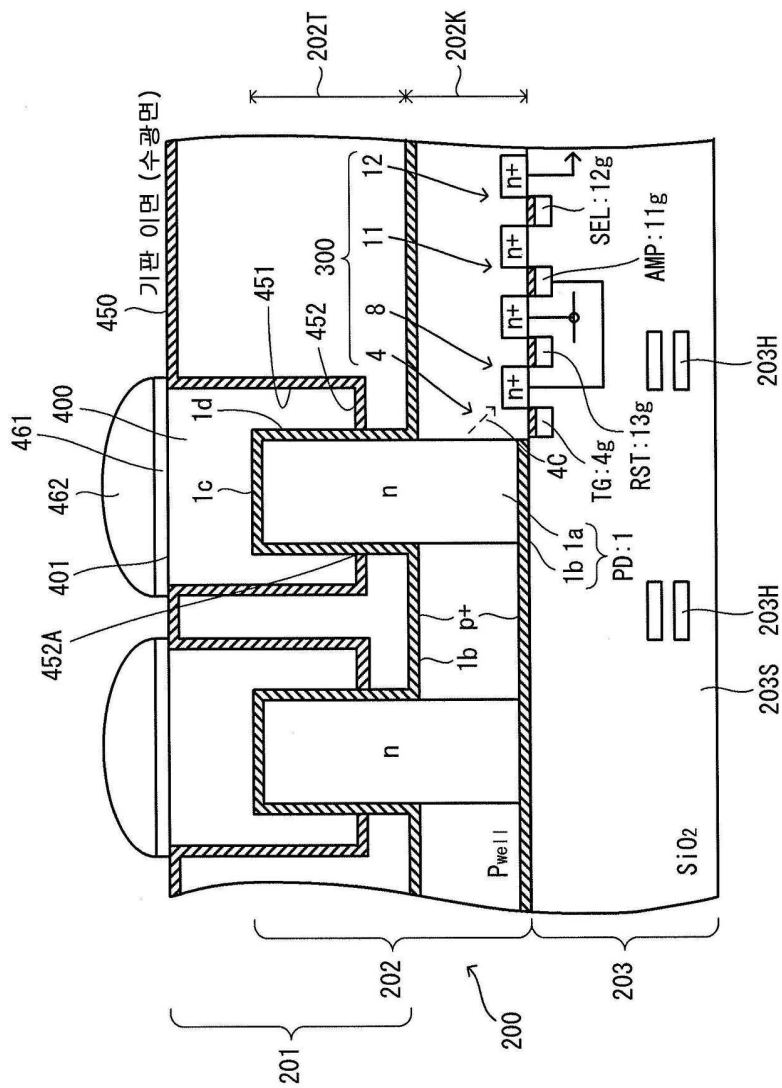
도면1



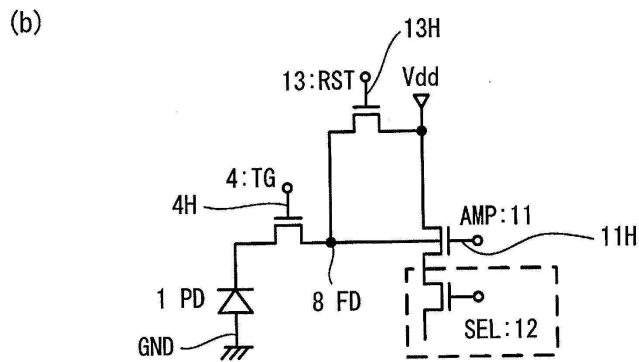
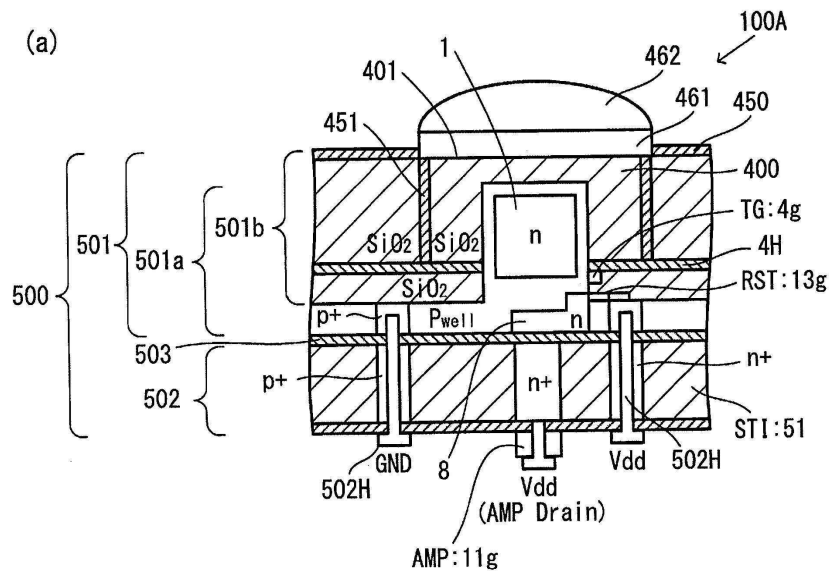
도면2



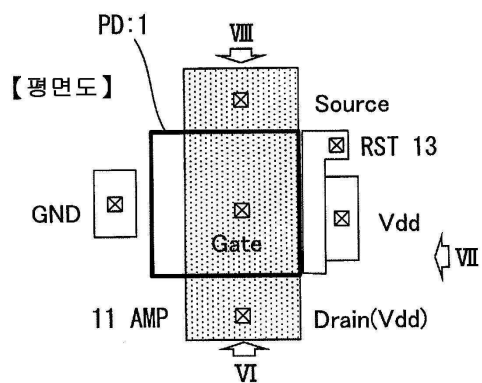
도면3



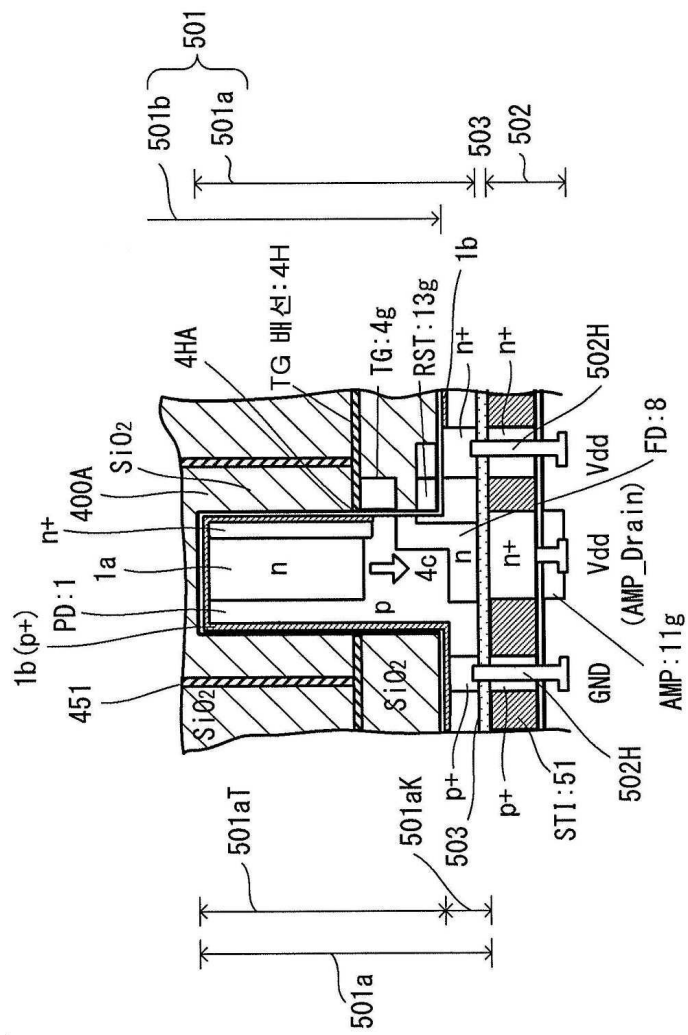
도면4



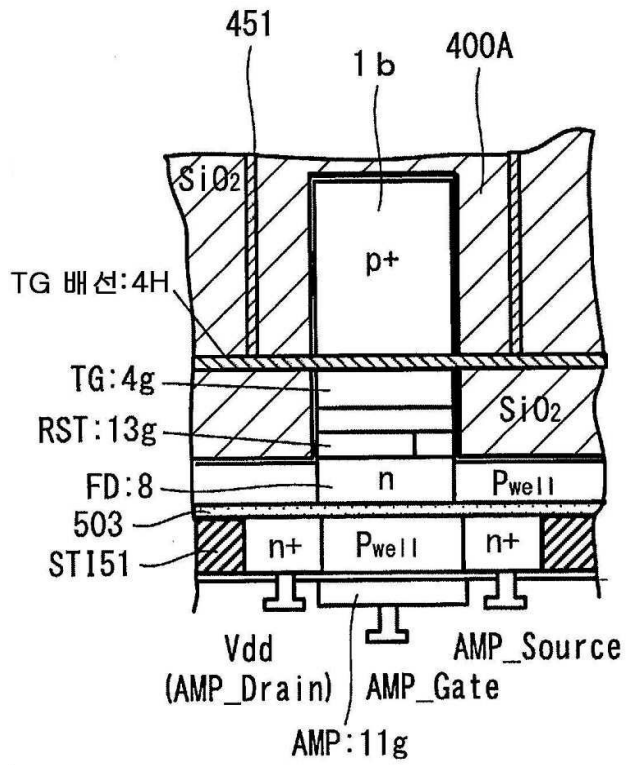
도면5



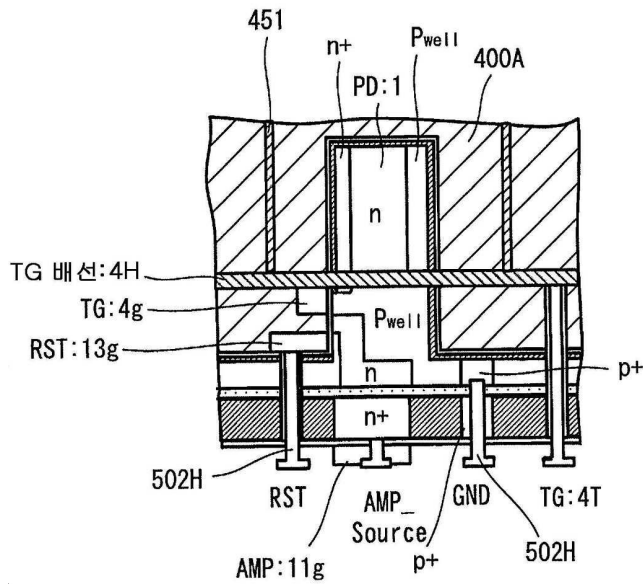
도면6



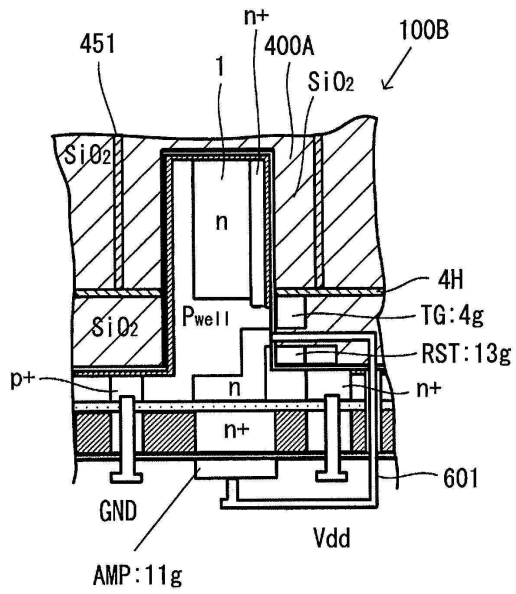
도면7



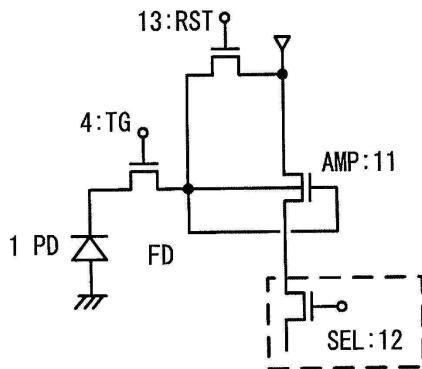
도면8



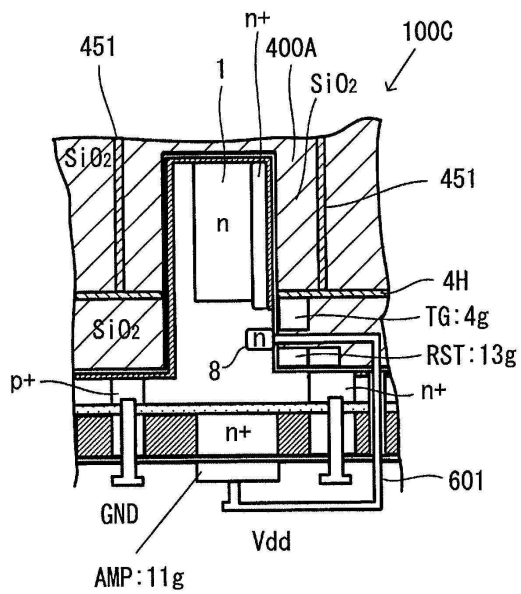
도면9



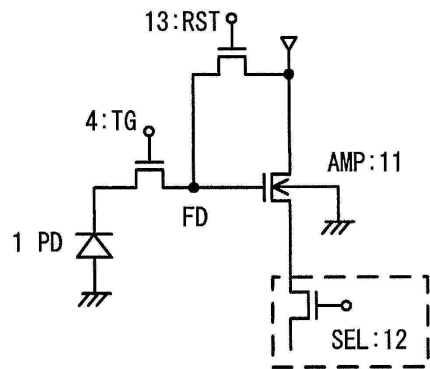
도면10



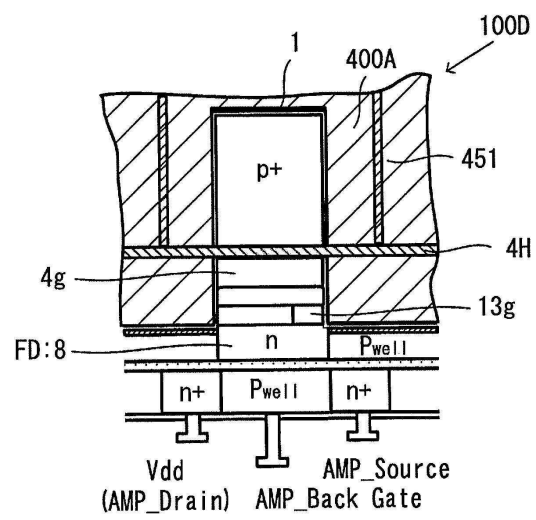
도면11



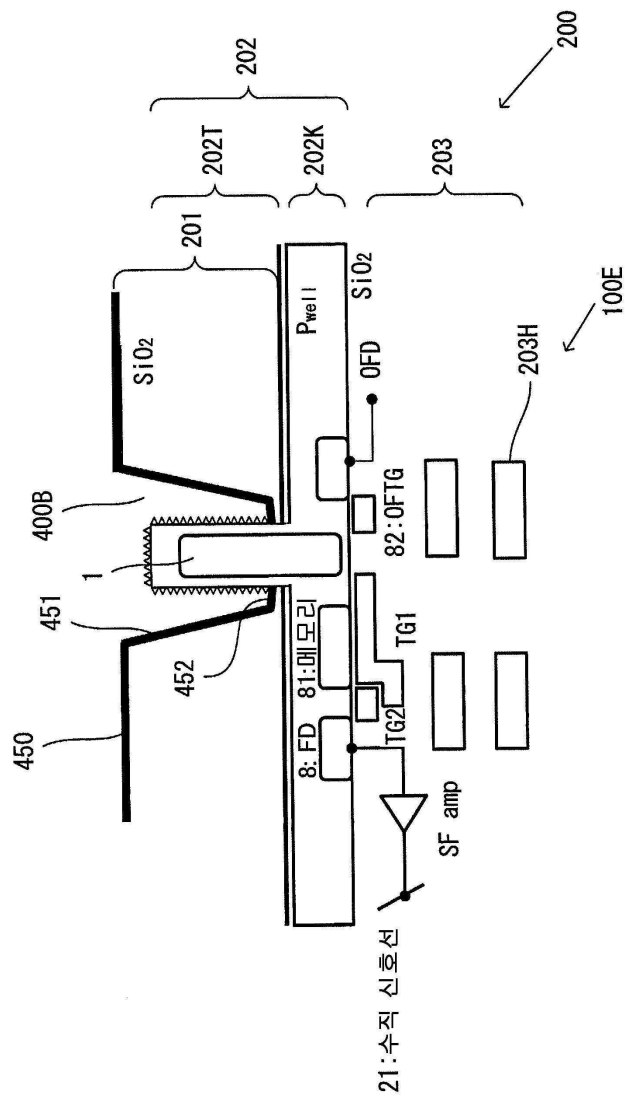
도면12



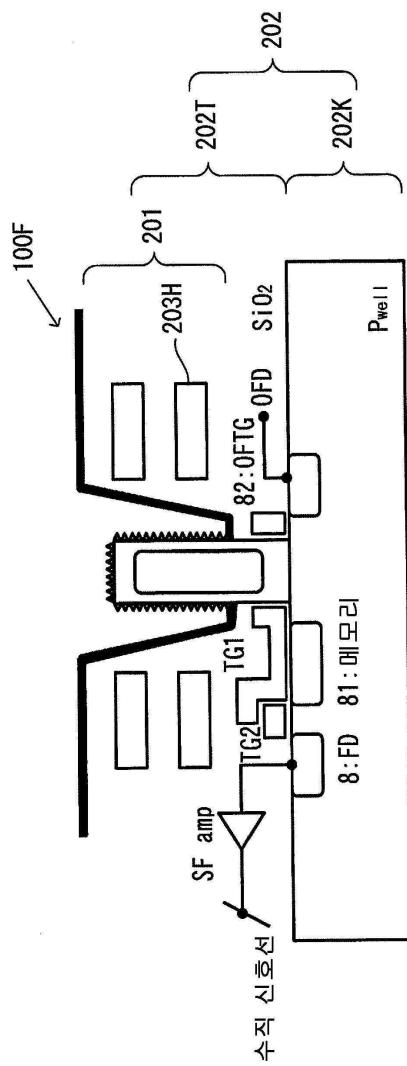
도면13



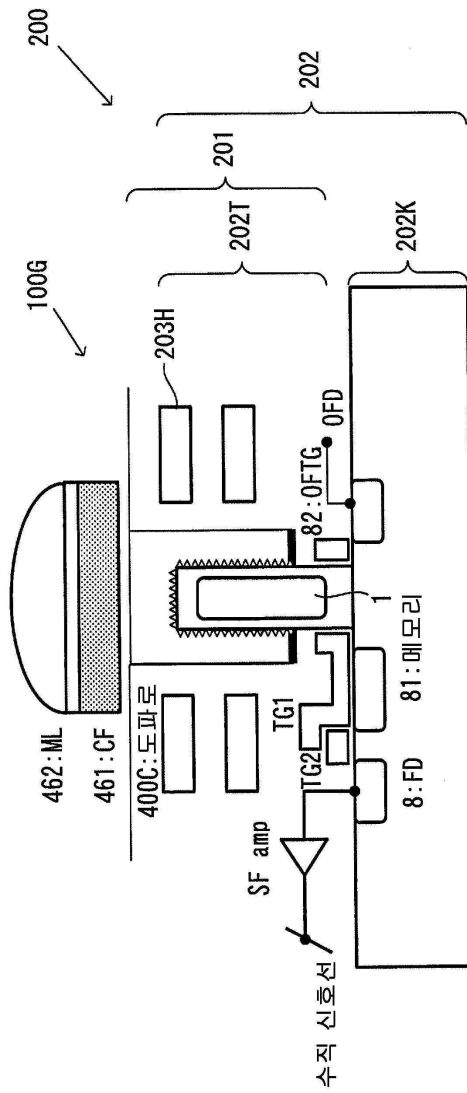
도면14



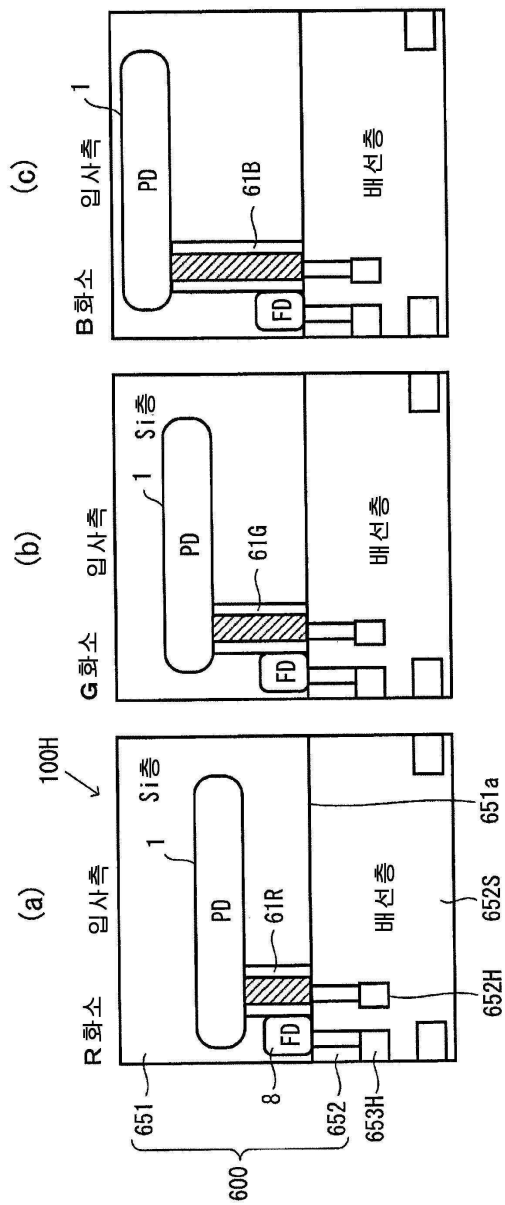
도면15



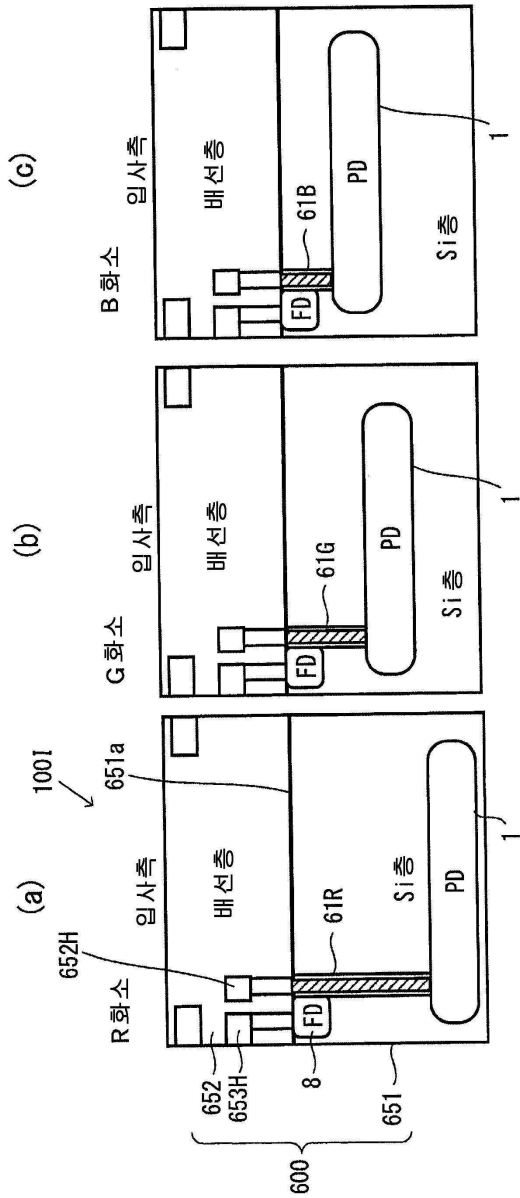
도면16



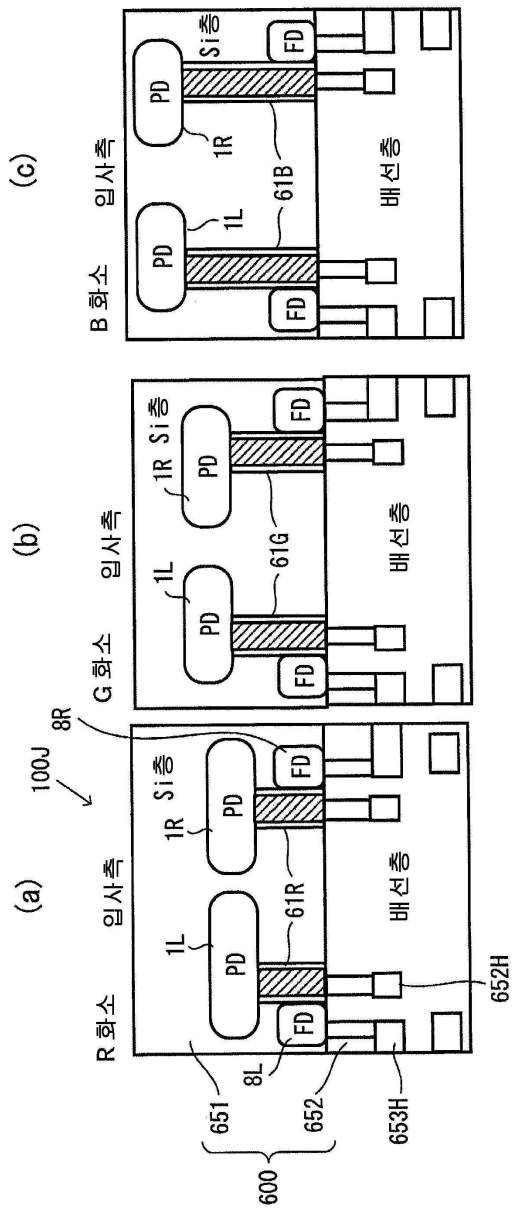
도면17



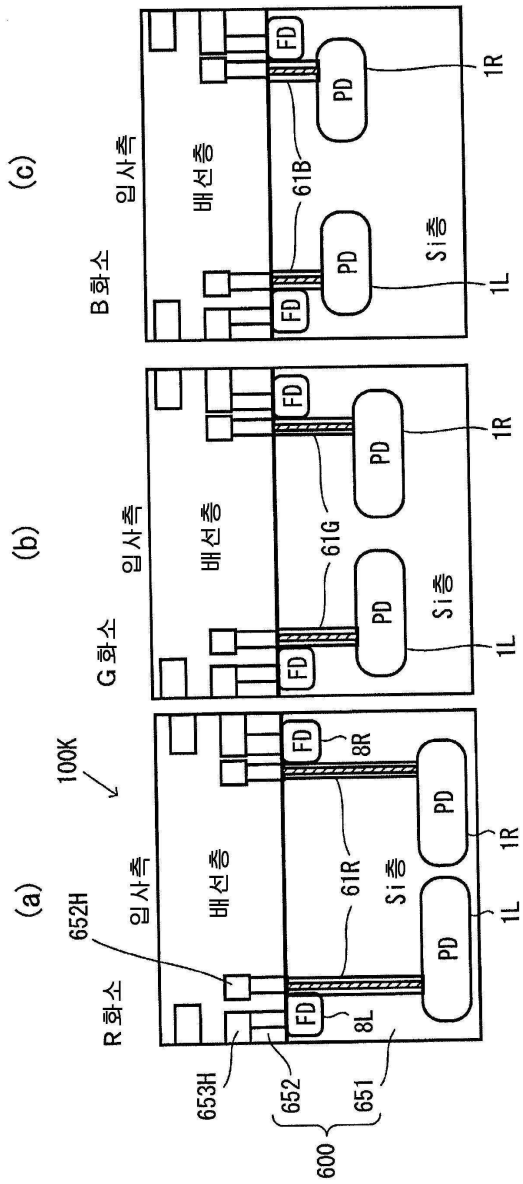
도면18



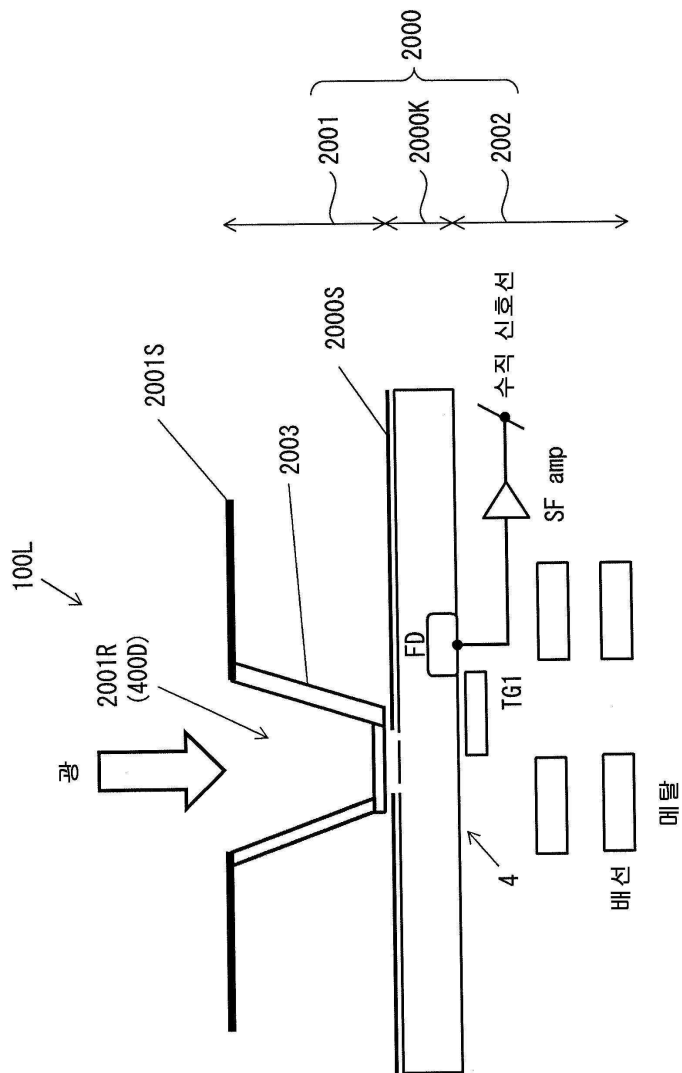
도면19



도면20



도면21



도면22

