

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95126249

※申請日期：95.7.18

※IPC 分類：G06F9/455, 12/00

一、發明名稱：(中文/英文)

唯讀記憶體模擬裝置及其方法

二、申請人：(共 1 人)

姓名或名稱：威盛電子股份有限公司

代表人：王雪紅

住居所或營業所地址：(中文/英文)

台北縣新店市中正路 535 號 8 樓

國籍：中華民國 TW

三、發明人：(共 2 人)

姓名：1. 王景容

2. 余嘉興

國籍：1. 中華民國 TW 2. 中華民國 TW

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種模擬裝置及其方法，特別是指一種唯讀記憶體模擬裝置及其方法，適用於具有不同傳輸介面規格之唯讀記憶體插座與插槽之主機板，以模擬主機板之唯讀記憶體。

【先前技術】

電腦系統技術日新月異，使用者不僅可利用電腦系統處理事務，亦可用於聽音樂及欣賞影片等影音娛樂，但仍無法滿足民眾所有的使用需求。現今電腦業者為了提昇電腦系統之工作效能以滿足民眾之各類需求，而陸續提出效能更高之周邊裝置及中央處理單元，以期可突破現有之電腦系統功能。然而當電腦系統之周邊裝置與中央處理單元有所改變時，主機板與基本輸入輸出系統（Basic Input Output System, BIOS）亦必須隨之更改。在主機板之研發設計過程中，需不斷修改與測試基本輸入輸出系統之程式碼，以使主機板可正常運作。一般而言，基本輸入輸出系統之程式碼係儲存於一唯讀記憶體（Read-Only Memory, ROM）並插置於主機板之唯讀記憶體插座，以供主機板開啟後讀取執行。

早期研發人員於開發基本輸入輸出系統時，必須重複修改程式碼並燒錄於唯讀記憶體中，之後再插置於主機板進行測試，如此甚費工時亦需更換不少之唯讀記憶體，故衍生出可模擬唯讀記憶體之唯讀記憶體模擬裝置（ROM Emulator），以便研發人員於修改程式碼時不需重複燒錄程式碼於唯讀記憶體，改而藉由一電腦系統傳輸程式碼至唯讀記憶體模擬裝置，再透過唯讀記憶體模擬裝置傳輸至主機板以供執行。

請參閱第一圖，其係習知唯讀記憶體模擬裝置實施例之方塊圖。由於現今主機板所使用之唯讀記憶體多半使用工業標準架構（Industry Standard Architecture, ISA）之傳輸介面，所以現今之唯讀記憶體模擬裝置亦多為 ISA 規格之唯讀記憶體模擬裝置。如圖所示，一 ISA 唯讀記憶

體模擬裝置 10 分別藉由兩傳輸線 11、12 連接至一電腦系統 13 與一 ISA 唯讀記憶體轉接器 (adapter) 14，而 ISA 唯讀記憶體轉接器 14 則藉由一傳輸線 15 連接於一主機板 16 之一 ISA 唯讀記憶體插座 17。藉由透過 ISA 唯讀記憶體模擬裝置 10 連接主機板 16 至電腦系統 13 之方式，研發人員可在電腦系統 13 修改程式碼後直接傳輸至 ISA 唯讀記憶體模擬裝置 10，並儲存於 ISA 唯讀記憶體模擬裝置 10 之一隨機存取記憶體，其傳輸介面相容於 ISA。當主機板 16 開啟時，主機板 16 即會透過 ISA 唯讀記憶體轉接器 14 讀取 ISA 唯讀記憶體模擬裝置 10 之程式碼加以執行。如此，研發人員即可依據主機板 16 執行程式碼之結果於電腦系統 13 上修改程式碼。

由上述可知，習用之 ISA 唯讀記憶體模擬裝置 10 於使用時，必須先透過傳輸線 12 與 ISA 唯讀記憶體轉接器 14 連接，再經由 ISA 唯讀記憶體轉接器 14 與主機板 16 連接；而 ISA 唯讀記憶體轉接器 14 亦必須透過插設於 ISA 唯讀記憶體插座 17 之傳輸線 15 才能與主機板 16 連接，使用上相當不便，且 ISA 唯讀記憶體轉接器 14 與 ISA 唯讀記憶體模擬裝置 10 各自佔用不少空間。

此外，近年來為了提升主機板之使用效能，陸續發展出多種匯流排之傳輸介面，例如低腳位數 (Low Pin Count, LPC) 傳輸介面，其接腳數僅為 7，相較於接腳數為 40 之 ISA 減少許多。使用 LPC 作為唯讀記憶體之傳輸介面可降低唯讀記憶體插座所佔用主機板之面積與成本，讓主機板有更多空間設置其他功能之處理晶片，以提昇主機板面積之使用效能，所以 LPC 傳輸介面之唯讀記憶體已逐漸取代 ISA 傳輸介面之唯讀記憶體。然而，現今唯讀記憶體模擬裝置僅支援 ISA 介面而未支援 LPC 介面或者其他規格之傳輸介面，因此無法針對設有 LPC 或其他規格之唯讀記憶體插座的主機板進行模擬，使研發人員無法透過現有之 ISA 唯讀記憶體模擬裝置測試程式碼，對 BIOS 研發人員來說實為一大困擾。

【發明內容】

有鑑於此，本發明提供一種唯讀記憶體模擬裝置，用於模擬一主機板之一唯讀記憶體，其包含至少一連接器用以連接主機板之唯讀記憶體插座或一插槽，一覆寫記憶體用以儲存程式碼，以及一控制器耦接於該等連接器與覆寫記憶體。當主機板發送一控制訊號時，控制器依據連接器與主機板之唯讀記憶體插座或插槽間之連接關係，以對應之讀取模式讀取程式碼至主機板。

本發明另提供一唯讀記憶體模擬方法，用於模擬一主機板之一唯讀記憶體。此唯讀記憶體模擬裝置包含一覆寫記憶體與至少一連接器，連接器用以連接主機板之至少一唯讀記憶體插座或一插槽以連接主機板。本發明之唯讀記憶體模擬方法先儲存一程式碼至覆寫記憶體；之後，當主機板發送一控制訊號時，依據唯讀記憶體模擬裝置之連接器與主機板之唯讀記憶體插座或插槽間之對應連接關係，而對應以一讀取模式讀取程式碼，並傳輸至主機板供其執行。如此即可解決習用之唯讀記憶體模擬裝置無法適用於各種傳輸介面之主機板的問題。其中，連接器可直接將唯讀記憶體模擬裝置插設於主機板之插槽，以提高使用唯讀記憶體模擬裝置之便利性與減少所佔用之空間。

【實施方式】

本發明提出一種唯讀記憶體模擬裝置及方法，其不需唯讀記憶體轉接器即可連接於主機板，且可連接不同傳輸介面之唯讀記憶體插座或插槽，可利於研發人員使用唯讀記憶體模擬裝置，以解決上述問題。

請參閱第二圖，其係本發明之一較佳實施例之方塊圖。如圖所示，本發明之唯讀記憶體模擬裝置 20 直接與一主機板 40 和一電腦系統 50 連接，基本輸入輸出系統程式碼可透過電腦系統 50 儲存至唯讀記憶體模擬裝置 20，以模擬主機板 40 之唯讀記憶體。現今主機板 40 所使用之唯讀記憶體可以是不同類型之唯讀記憶體，例如 ISA 唯讀記憶體或者 LPC 唯讀記憶體

其中任一者。因此主機板 40 相對設有至少一唯讀記憶體插座，例如一第一唯讀記憶體插座 42 或一第二唯讀記憶體插座 43，以對應插設 ISA 唯讀記憶體或者 LPC 唯讀記憶體，其中第一唯讀記憶體插座 42 為 ISA 唯讀記憶體插座，第二唯讀記憶體插座 43 為 LPC 唯讀記憶體插座。此外，一般主機板 40 亦會設置其他傳輸介面之插槽 44，例如周邊元件連接 (Peripheral Component Interconnect, PCI) 插槽，用於插設周邊介面卡，例如顯示卡、音效卡與網路卡等。本發明為了便於將唯讀記憶體模擬裝置 20 連接至主機板 40，在主機板 40 更設有一測試埠 46，其型態可為 LPC 公埠。

本發明之唯讀記憶體模擬裝置 20 包含一覆寫記憶體 25、一控制器 26 與至少一連接器，例如一第一連接器 21、一第二連接器 22、一第三連接器 23、一第四連接器 24。第一連接器 21 為一 ISA 唯讀記憶體連接器，第二連接器 22 為一 LPC 唯讀記憶體連接器。若主機板 40 可用之唯讀記憶體插座為 ISA 之第一唯讀記憶體插座 42 時，則唯讀記憶體模擬裝置 20 藉由第一連接器 21 與第一唯讀記憶體插座 42 連接至主機板 40；若主機板 40 可用之唯讀記憶體插座為 LPC 之第二唯讀記憶體插座 43 時，則唯讀記憶體模擬裝置 20 藉由第二連接器 22 與第二唯讀記憶體插座 43 連接至主機板 40。

上述之第一與第二連接器 21、22 係分別藉由一第一傳輸線 215 與一第二傳輸線 225 連接至第一與第二唯讀記憶體插座 42、43，第一傳輸線 215 與一第二傳輸線 225 分別為 ISA 傳輸線與 LPC 傳輸線。第三連接器 23 則為一 PCI 接腳，其可直接插設在主機板 40 之插槽 44，如此唯讀記憶體模擬裝置 20 即可直接插設在主機板 40 上，而不需傳輸線，且可以減少唯讀記憶體模擬裝置 20 所佔用之空間。第四連接器 24 用以連接主機板 40 之測試埠 46，於本實施例中測試埠 46 可為 LPC 公埠，因此第四連接器 24 可為 LPC 母埠以與測試埠 46 對應連接，使用第四連接器 24 時亦可不須傳輸線即可使唯讀記憶體模擬裝置 20 與主機板 40 相連接。

覆寫記憶體 25 用以儲存電腦系統 50 所傳輸之基本輸入輸出系統程式碼，覆寫記憶體 25 之訊號定義方式及傳輸時脈與 ISA 相容，於本實施例中

覆寫記憶體 25 可為一非同步靜態隨機存取記憶體 (Asynchronous Static Random Access Memory, ASRAM) 或者快閃記憶體 (Flash Memory) 等。控制器 26 連接第一連接器 21、第二連接器 22、第三連接器 23、第四連接器 24 與覆寫記憶體 25，用於轉換覆寫記憶體 25 與各連接器 21、22、23、24 間之傳輸介面，使主機板 40 可正確讀取覆寫記憶體 25 所儲存之程式碼。控制器 26 可為特殊應用積體電路 (Application Specific Integrated Circuit, ASIC) 或者複雜可程式化邏輯裝置 (Complex Programmable Logic Device, CPLD)。

此外，本發明之唯讀記憶體模擬裝置 20 更設有一傳輸埠 27 與一傳輸埠控制器 28，傳輸埠 27 可為一通用序列匯流排 (Universal Serial Bus, USB) 埠，電腦系統 50 藉由一第三傳輸線 55 與傳輸埠 27 相連接，以傳輸程式碼至唯讀記憶體模擬裝置 20。第三傳輸線 55 可為 USB 傳輸線，使電腦系統 50 可快速載入程式碼至覆寫記憶體 25，以減少載入時間。傳輸埠控制器 28 可為一 USB+8051 控制器，其連接於控制器 26 與傳輸埠 27 之間，用以控制傳輸埠 27 傳輸程式碼至控制器 26，之後再藉由控制器 26 載入程式碼至覆寫記憶體 25 中。控制器 26 於載入程式碼至覆寫記憶體 25 時，會將程式碼轉換為 ISA 規格以儲存於覆寫記憶體 25 中。

本發明之唯讀記憶體模擬裝置 20 之工作方式係依據主機板 40 可用之唯讀記憶體插座為何種介面，對應連接相同介面之連接器至主機板 40 之唯讀記憶體插座或者直接插設於插槽，控制器 26 則依據與主機板 40 連接之介面格式選擇讀取方式，以傳輸覆寫記憶體 25 儲存之程式碼至主機板 40。當主機板 40 與唯讀記憶體模擬裝置 20 係藉由 ISA 介面連接，意即與覆寫記憶體 25 之格式相同時，控制器 25 直接於主機板 40 與覆寫記憶體 25 間傳輸控制訊號與程式碼。當主機板 40 與唯讀記憶體模擬裝置 20 間之連接介面異於覆寫記憶體 25 之格式，亦即非 ISA 介面時，控制器 25 首先將主機板 40 之控制訊號轉換成 ISA 格式，以符合覆寫記憶體 25 之格式，再將覆寫記憶體 25 之程式碼轉換成主機板 40 之介面格式，如 LPC 或 PCI 格式，

使其可正確傳送至主機板 40。

控制器 26 需居中轉換格式之原因在於，若程式碼之格式與唯讀記憶體插座之格式相異，則程式碼無法正常經由連接器與唯讀記憶體插座傳輸至主機板 40，亦無法被主機板 40 解讀。同理，若控制訊號未轉換成 ISA 格式，則覆寫記憶體 25 無從得知需傳輸程式碼，而導致唯讀記憶體模擬裝置 20 形同無效。

於本發明之一實施例中，當主機板 40 可用之唯讀記憶體插座為 ISA 規格之第一唯讀記憶體插座 42 時，研發人員即可將第一傳輸線 215 插設至第一唯讀記憶體插座 42，使第一連接器 21 連接第一唯讀記憶體插座 42。主機板 40 開啟時會發送一控制訊號，以讀取原插置於第一唯讀記憶體插座 42 之唯讀記憶體的程式碼。然而本實施例之第一唯讀記憶體插座 42 未插設唯讀記憶體，而是與唯讀記憶體模擬裝置 20 相連接，所以控制訊號即會透過第一唯讀記憶體插座 42、第一傳輸線 215、第一連接器 21 傳輸至控制器 26。

由於覆寫記憶體 25 之傳輸介面相容於 ISA，所以覆寫記憶體 25 之訊號定義方式與 ISA 之第一唯讀記憶體插座 42 同為並列式 (parallel)，且前述兩者之存取時脈亦相容，因此控制器 26 接收到控制訊號後，會以一第一讀取模式讀取覆寫記憶體 25 所儲存之程式碼，亦即直接讀取覆寫記憶體 25 之程式碼，並且將程式碼自第一連接器 21 透過第一傳輸線 215 傳輸至第一唯讀記憶體插座 42，以供主機板 40 執行程式碼。此外，控制器 26 會調整從主機板 40 送來之訊號準位 (由 +5V 轉成 +3.3V)，使其符合覆寫記憶體 25 之訊號準位 (+3.3V)；相對的，控制器亦 26 亦會調整從覆寫記憶體 25 讀出之程式碼的訊號準位 (由 +3.3V 轉成 +5V)，使其符合主機板 40 之訊號準位 (+5V)。另外，控制器 26 會緩衝主機板 40 之控制訊號與電腦系統 50 傳輸之程式碼，避免產生衝突。

於本發明之另一實施例，若主機板 40 可用之唯讀記憶體插座為 LPC 規格之第二唯讀記憶體插座 43 時，則藉由插設第二傳輸線 225 至第二唯讀記憶體插座 43 以連接主機板 40 與唯讀記憶體模擬裝置 20。由於第二唯讀記

憶體插座 43 之傳輸介面不同於覆寫記憶體 25 之傳輸介面，第二唯讀記憶體插座 43 之傳輸介面為一 LPC 之序列式 (serial) 傳輸介面，而覆寫記憶體 25 為 ISA 之並列式傳輸介面，所以第二唯讀記憶體插座 43 與覆寫記憶體 25 之訊號定義方式與存取時脈皆不相同，控制器 26 將以一第二讀取模式讀取覆寫記憶體 25 之程式碼。

第二讀取模式係控制器 26 對主機板 40 與覆寫記憶體 25 間作 LPC 與 ISA 傳輸介面之相互轉換。控制器 26 首先對第二唯讀記憶體插座 43 傳輸之 LPC 規格的控制訊號進行介面轉換，由 LPC 轉換至 ISA (LPC/ISA)，也就是將主機板 40 之控制訊號由序列式轉換至並列式，且調整存取時脈 (由 33MHz 轉成 8MHz)，使控制訊號符合覆寫記憶體 25 之傳輸介面以讀取覆寫記憶體 25 之程式碼。之後，控制器 26 再對自覆寫記憶體 25 讀出之程式碼進行 ISA 至 LPC 轉換 (ISA/LPC)，亦即由並列式轉換為序列式，而存取時脈由 8MHz 轉成 33MHz，如此程式碼方能正確傳輸至主機板 40 之第二唯讀記憶體插座 43，以供主機板 40 執行。

由上述兩實施例可知，本發明之唯讀記憶體模擬裝置 20 係依據主機板 40 可用之唯讀記憶體插座為第一唯讀記憶體插座 42 或者第二唯讀記憶體插座 43，選擇對應之第一連接器 21 或第二連接器 22 連接至第一唯讀記憶體插座 42 或第二唯讀記憶體插座 43，使控制器 26 可接收主機板 40 在開啟時所發出之控制訊號，以得知主機板 40 欲讀取程式碼，隨後再轉換適當之讀取模式以讀取覆寫記憶體 25 之程式碼，並傳輸至對應之第一唯讀記憶體插座 42 或第二唯讀記憶體插座 43，供主機板 40 執行。

於本發明之又一實施例中，亦可將唯讀記憶體模擬裝置 20 之第三連接器 23 直接插設至主機板 40 之插槽 44，如此唯讀記憶體模擬裝置 20 不需使用傳輸線即可與主機板 40 相連接，且因唯讀記憶體模擬裝置 20 直接插設在主機板 40 上，所以可減少佔用空間。由上述之比較可得知使用第三連接器 23 連接主機板 40 比使用第一連接器 21 或第二連接器 22 連接主機板 40 更便利並節省空間。此實施例之插槽 44 為 PCI 插槽，而第三連接器 23 為

PCI 接腳。

當唯讀記憶體模擬裝置 20 係插置於主機板 40 之插槽 44，主機板 40 啟動時，唯讀記憶體模擬裝置 20 之控制器 26 會藉由插槽 44 之匯流排擷取主機板 40 欲發送至唯讀記憶體插座 42 之控制訊號，以得知主機板 40 欲讀取程式碼。此時，控制器 26 會以一第三讀取模式讀取覆寫記憶體 25 之程式碼，雖然 PCI 與 ISA 同為並列式傳輸，但是部分規格仍不相同，所以控制器 26 會先對 PCI 規格之控制訊號進行介面轉換，亦即從 PCI 轉換到 ISA (PCI/ISA)，存取時脈由 33MHz 轉成 8MHz 或由 66MHz 轉成 8MHz。隨後，控制器 26 即讀取覆寫記憶體 25 之程式碼並轉換程式碼之格式，由 ISA 轉換到 PCI (ISA/PC)，存取時脈由 8MHz 轉成 33MHz 或由 8MHz 轉成 66MHz，如此即可傳輸程式碼至插槽 44 以供主機板 40 執行。

另外，本發明之又一實施例亦可在主機板 40 增設一測試埠 46，並藉由第四連接器 24 直接連接於測試埠 46，如此唯讀記憶體模擬裝置 20 亦不需傳輸線即可與主機板 40 相連接。測試埠 46 設置之方式類似於第一與第二唯讀記憶體插槽 42、43，僅測試埠 46 之型式不同於兩唯讀記憶體插槽 42、43 之型式，而無法插設正常工作所用之唯讀記憶體。當唯讀記憶體模擬裝置 20 藉由第四連接器 24 連接主機板 40 時，控制器 26 即會依據測試埠 46 之傳輸介面規格，以適當之讀取模式讀取程式碼。此實施例中，測試埠 46 之傳輸介面為 LPC，所以控制器 26 會以第二讀取模式接收主機板 40 之控制訊號與讀取覆寫記憶體 25 之程式碼並傳輸至測試埠 46，以供主機板 40 執行程式碼。

於本發明之又一實施例，當主機板 40 開啟後執行程式碼時，將會依據程式碼進行自我測試 (Power On Self Test, POST)，主機板 40 在測試過程中會產生偵錯碼 (post/debug code) 並傳輸至主機板 40 之輸入/輸出埠，如位址 80h 與 84h 之輸入/輸出埠。本實施例之唯讀記憶體模擬裝置 20 的控制器 26 可在主機板 40 進行自我測試時，擷取主機板 40 所產生之偵錯碼並進行解碼，且傳送至控制器 26 所連接之一第一顯示器 30 或一第二顯示

器 35 以輸出顯示，供研發人員得知測試結果。如此研發人員在對主機板 40 進行除錯時，即不需如同習用技術般另行插設一除錯卡於插槽 44 中，以擷取偵錯碼並進行解碼而得知測試結果。本實施例之第一顯示器 30 與第二顯示器 35 可為七段顯示器。同上述，本實施例之控制器 26 係依據唯讀記憶體模擬裝置 20 與主機板 40 之連接方式為何，選擇對應之讀取模式以讀取除錯碼，如控制訊號與基本輸入輸出系統程式碼係藉由第一讀取模式傳輸，則除錯碼亦藉由第一讀取模式傳輸。

請參照第三圖，其係本發明之唯讀記憶體模擬方法之一實施例流程圖。此唯讀記憶體模擬方法適用於與一唯讀記憶體模擬裝置連接之一主機板，此唯讀記憶體模擬裝置可模擬主機板上用於儲存基本輸入輸出系統程式碼之唯讀記憶體。該主機板藉由插槽或原先插置唯讀記憶體之唯讀記憶體插座連接至唯讀記憶體模擬裝置之連接器，該唯讀記憶體模擬裝置則包含一覆寫記憶體用以儲存基本輸入輸出系統程式碼。於步驟 S01 中，自一電腦系統傳輸程式碼至唯讀記憶體模擬裝置之覆寫記憶體，該電腦系統乃藉由一傳輸線連接唯讀記憶體模擬裝置之一傳輸埠，如 USB 埠，以提高傳輸效率，研發人員可於電腦系統上更改程式碼後傳輸至覆寫記憶體。

於步驟 S02，依據連接器與唯讀記憶體插座或插槽間之對應連接關係，以一讀取模式讀取該程式碼。若覆寫記憶體之傳輸介面與唯讀記憶體插座或插槽之傳輸介面相異，則程式碼無法直接自覆寫記憶體傳輸至主機板，需先轉換程式碼之格式以符合唯讀記憶體插座或插槽之傳輸介面，始能成功傳輸程式碼至主機板。此外主機板發送之控制訊號同樣需轉換格式以符合覆寫記憶體之傳輸介面，否則覆寫記憶體無法得知主機板之命令。若覆寫記憶體之傳輸介面與唯讀記憶體插座或插槽之傳輸介面相同，則控制訊號與程式碼之格式不需轉換即可成功傳輸。

於步驟 S03，透過連接器與唯讀記憶體插座或插槽傳輸程式碼至主機板，連接器與唯讀記憶體插座間可藉由一傳輸線連接，或直接插設連接器於插槽。

於步驟 S04，主機板即依據程式碼執行開機自我測試，並於步驟 S05 輸出偵錯碼至顯示器。唯讀記憶體模擬裝置可擷取主機板執行結果之偵錯碼，加以解碼後透過顯示器輸出以供研發人員參考。

綜上所述，本發明之唯讀記憶體模擬裝置及其方法，係藉由提供至少一連接器，以與主機板之不同傳輸介面之唯讀記憶體插座或插槽相連接，並依據主機板之唯讀記憶體插座或插槽與連接器間之對應連接關係，由控制器對應選擇一讀取模式讀取儲存於覆寫記憶體之程式碼並傳送至主機板，供主機板於啟動時可執行程式碼。因此本發明之唯讀記憶體模擬裝置可適用於不同傳輸介面之唯讀記憶體插座，亦可利用連接器直接插設於主機板之插槽，使得唯讀記憶體模擬裝置直接插設於主機板上，而不需藉由傳輸線即可與主機板相連接，以減少唯讀記憶體模擬裝置佔用之空間。另外控制器更可擷取主機板進行自我測試所產生之偵錯碼，加以解碼後顯示於控制器所連接之顯示器，以便於研發人員得知檢測結果。

惟以上所述者，僅為本發明一較佳實施例而已，並非用來限定本發明實施之範圍，故舉凡依本發明申請專利範圍所述之形狀、構造、特徵及精神所為之均等變化與修飾，均應包括於本發明之申請專利範圍內。

【圖式簡單說明】

第一圖係習知唯讀記憶體模擬裝置實施例之方塊圖；

第二圖係本發明之一較佳實施例之方塊圖。

第三圖係本發明之一較佳實施例之流程圖。

【主要元件符號說明】

- 10 ISA 唯讀記憶體模擬裝置
- 11 傳輸線
- 12 傳輸線
- 13 電腦系統

- 14 ISA 唯讀記憶體轉接器
- 15 傳輸線
- 16 主機板
- 17 ISA 唯讀記憶體插座
- 20 唯讀記憶體模擬裝置
- 21 第一連接器
- 215 第一傳輸線
- 22 第二連接器
- 225 第二傳輸線
- 23 第三連接器
- 24 第四連接器
- 25 覆寫記憶體
- 26 控制器
- 27 傳輸埠
- 28 傳輸埠控制器
- 30 第一顯示器
- 35 第二顯示器
- 40 主機板
- 42 第一唯讀記憶體插座
- 43 第二唯讀記憶體插座
- 44 插槽
- 46 測試埠
- 50 電腦系統
- 55 第三傳輸線

五、中文發明摘要：

本發明唯讀記憶體模擬裝置及其方法，適用於設有至少一唯讀記憶體插座或者一插槽之一主機板。本發明包含至少一連接器用以對應連接唯讀記憶體插座或插槽，且包含一覆寫記憶體以及一控制器；當主機板開啟並發送一控制訊號時，控制器依據連接器與唯讀記憶體插座或者插槽間之對應連接關係，而以一讀取模式讀取儲存於覆寫記憶體之一程式碼並傳輸至主機板，以供主機板執行。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第(二)圖。

(二)本代表圖之元件符號簡單說明：

- 20 唯讀記憶體模擬裝置
- 21 第一連接器
- 215 第一傳輸線
- 22 第二連接器
- 225 第二傳輸線
- 23 第三連接器
- 24 第四連接器
- 25 覆寫記憶體
- 26 控制器
- 27 傳輸埠
- 28 傳輸埠控制器

十、申請專利範圍：

1. 一種唯讀記憶體模擬裝置，用以模擬一主機板之一唯讀記憶體，該主機板設有至少一唯讀記憶體插座，該唯讀記憶體模擬裝置包含：
至少一連接器，用以連接該唯讀記憶體插座或該主機板之一插槽；
一覆寫記憶體，儲存一程式碼；以及
一控制器，耦接該等連接器與該覆寫記憶體；
其中，當該主機板發送一控制訊號時，該控制器依據該連接器與該唯讀記憶體插座或該插槽間之對應連接關係，以一讀取模式讀取該程式碼並傳輸至該主機板。
2. 如申請專利範圍第 1 項所述之唯讀記憶體模擬裝置，其中該覆寫記憶體為一工業標準架構 (ISA) 記憶體。
3. 如申請專利範圍第 2 項所述之唯讀記憶體模擬裝置，其中該唯讀記憶體插座為一 ISA 唯讀記憶體插座時，該唯讀記憶體插座之傳輸介面相容於該覆寫記憶體之傳輸介面，該讀取模式係該控制器直接讀取該程式碼。
4. 如申請專利範圍第 2 項所述之唯讀記憶體模擬裝置，其中該唯讀記憶體插座為一低腳位數 (LPC) 唯讀記憶體插座時，該讀取模式係該控制器對該控制訊號作 LPC/ISA 轉換以及對該程式碼作 ISA/LPC 轉換。
5. 如申請專利範圍第 2 項所述之唯讀記憶體模擬裝置，其中該插槽為一周邊元件連接 (PCI) 插槽時，該讀取模式係該控制器對該控制訊號作 PCI/ISA 轉換以及對該程式碼作 ISA/PCI 轉換。
6. 如申請專利範圍第 5 項所述之唯讀記憶體模擬裝置，其中該連接器為一 PCI 接腳，可直接插設至該 PCI 插槽。
7. 如申請專利範圍第 1 項所述之唯讀記憶體模擬裝置，其中該控制器可為一特殊規格積體電路 (Application Specific Integrated Circuit)。
8. 如申請專利範圍第 1 項所述之唯讀記憶體模擬裝置，其中該控制器可為一複雜可程式化邏輯裝置 (Complex Programmable Logic Device)。
9. 一種唯讀記憶體模擬裝置，用以模擬一主機板之一唯讀記憶體，該主機

板設有一第一唯讀記憶體插座或一第二唯讀記憶體插座，該唯讀記憶體模擬裝置包含：

- 一第一連接器，用以連接該第一唯讀記憶體插座；
- 一第二連接器，用以連接該第二唯讀記憶體插座；
- 一第三連接器，用以連接該主機板之一插槽；
- 一覆寫記憶體，儲存一程式碼；以及
- 一控制器，耦接該第一連接器、該第二連接器、該第三連接器與該覆寫記憶體；

其中，當該主機板發送一控制訊號時，該控制器依據該第一連接器、該第二連接器或該第三連接器之其中何者連接該第一唯讀記憶體插座、該第二唯讀記憶體插座或該插槽，對應以一第一讀取模式、一第二讀取模式或一第三讀取模式讀取該程式碼並傳輸至該主機板。

10. 如申請專利範圍第 9 項所述之唯讀記憶體模擬裝置，其中該覆寫記憶體為一工業標準架構 (ISA) 記憶體。
11. 如申請專利範圍第 10 項所述之唯讀記憶體模擬裝置，其中該第一唯讀記憶體插座為一 ISA 唯讀記憶體插座時，該第一唯讀記憶體插座之傳輸介面相容於該覆寫記憶體之傳輸介面，該第一讀取模式係該控制器直接讀取該程式碼。
12. 如申請專利範圍第 10 項所述之唯讀記憶體模擬裝置，其中該第二唯讀記憶體插座為一低腳位數 (LPC) 唯讀記憶體插座時，該第二讀取模式係該控制器對該控制訊號作 LPC/ISA 轉換以及對該程式碼作 ISA/LPC 轉換。
13. 如申請專利範圍第 10 項所述之唯讀記憶體模擬裝置，其中該插槽為一周邊元件連接 (PCI) 插槽時，該第三讀取模式係該控制器對該控制訊號作 PCI/ISA 轉換以及對該程式碼作 ISA/PCI 轉換。
14. 如申請專利範圍第 13 項所述之唯讀記憶體模擬裝置，其中該第三連接器為一 PCI 接腳，可直接插設至該 PCI 插槽。

15. 如申請專利範圍第 9 項所述之唯讀記憶體模擬裝置，更包含一第四連接器，用以連接該主機板之一測試埠，該控制器依據該測試埠之傳輸介面，以該第一讀取模式、該第二讀取模式或該第三讀取模式讀取該程式碼並傳輸至該主機板。
16. 如申請專利範圍第 9 項所述之唯讀記憶體模擬裝置，其中該控制器更連接一顯示器，該主機板執行該程式碼進行開機自我測試時，該控制器擷取一偵錯碼並進行解碼後輸出至該顯示器。
17. 如申請專利範圍第 9 項所述之唯讀記憶體模擬裝置，更設有一傳輸埠，該傳輸埠連接一電腦系統，該電腦系統經該傳輸埠傳輸該程式碼至該控制器，以儲存於該覆寫記憶體。
18. 如申請專利範圍第 17 項所述之唯讀記憶體模擬裝置，其中該傳輸埠與該控制器之間更耦接一傳輸埠控制器，以控制該傳輸埠與該控制器之間的傳輸。
19. 如申請專利範圍第 17 項所述之唯讀記憶體模擬裝置，其中該傳輸埠為一通用序列匯流排 (USB) 埠。
20. 如申請專利範圍第 9 項所述之唯讀記憶體模擬裝置，其中該控制器可為一特殊規格積體電路 (Application Specific Integrated Circuit)。
21. 如申請專利範圍第 9 項所述之唯讀記憶體模擬裝置，其中該控制器可為一複雜可程式化邏輯裝置 (Complex Programmable Logic Device)。
22. 一種唯讀記憶體模擬方法，用以模擬一主機板之一唯讀記憶體，該主機板設有至少一唯讀記憶體插座或一插槽，以連接一唯讀記憶體模擬裝置，該唯讀記憶體模擬裝置藉由一連接器與該唯讀記憶體插座或該插槽連接，該唯讀記憶體模擬裝置包含一覆寫記憶體，該唯讀記憶體模擬方法包含有：
儲存一程式碼至該覆寫記憶體；
依據該連接器與該唯讀記憶體插座或該插槽間之對應連接關係，以一讀取模式讀取該程式碼；以及

傳輸該程式碼至該主機板；

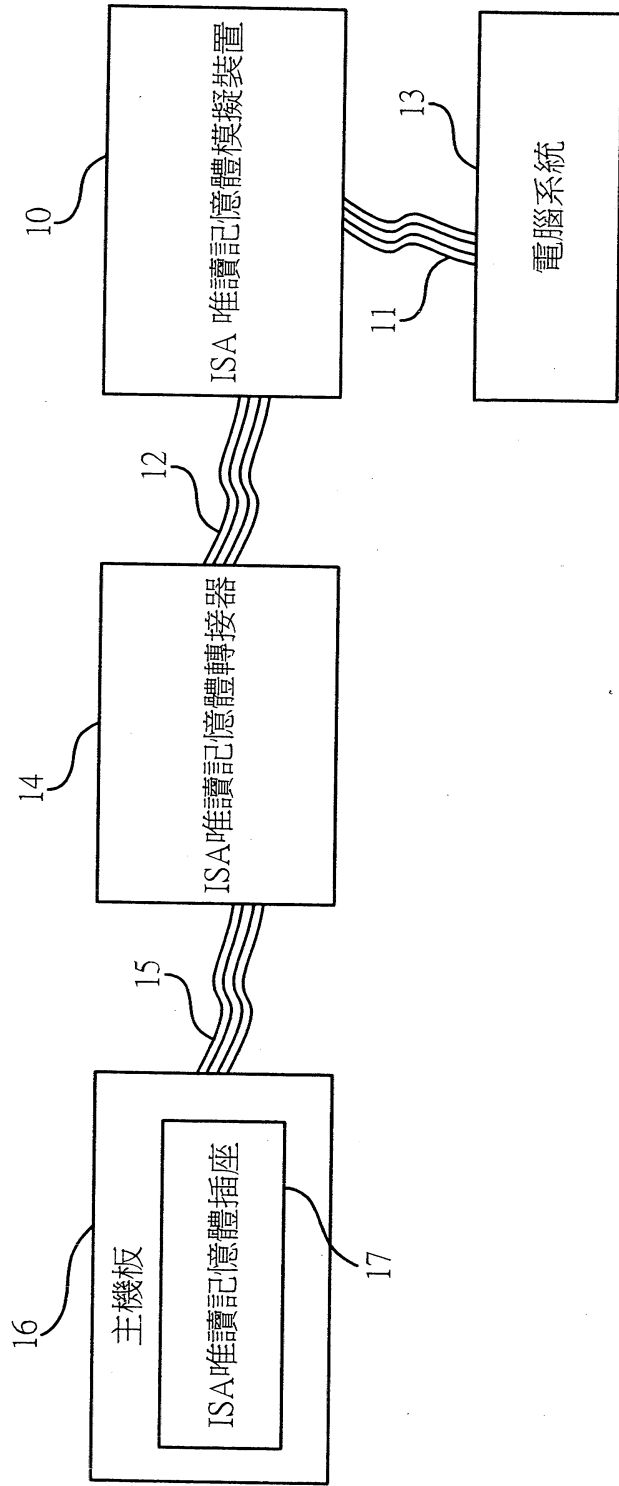
其中，該唯讀記憶體模擬裝置依據該主機板之一控制訊號作動。

23. 如申請專利範圍第 22 項所述之唯讀記憶體模擬方法，其中該唯讀記憶體插座與該覆寫記憶體之傳輸介面相同時，該讀取模式之操作方式為直接讀取該程式碼。
24. 如申請專利範圍第 23 項所述之唯讀記憶體模擬方法，其中該唯讀記憶體插座與該覆寫記憶體之傳輸介面皆為工業標準架構 (ISA)。
25. 如申請專利範圍第 22 項所述之唯讀記憶體模擬方法，其中該唯讀記憶體插座或該插槽與該覆寫記憶體之傳輸介面相異時，該讀取模式之操作方式為轉換該程式碼之格式，以與該唯讀記憶體插座或該插槽之傳輸介面相同。
26. 如申請專利範圍第 25 項所述之唯讀記憶體模擬方法，其中更包含轉換該控制訊號之格式，以與該覆寫記憶體之傳輸介面相同。
27. 如申請專利範圍第 26 項所述之唯讀記憶體模擬方法，其中該唯讀記憶體插座為一低腳位數 (LPC) 唯讀記憶體插座，該覆寫記憶體之傳輸介面為工業標準架構 (ISA) 時，該控制訊號經 LPC/ISA 轉換，該程式碼經 ISA/LPC 轉換。
28. 如申請專利範圍第 26 項所述之唯讀記憶體模擬方法，其中該插槽為一周邊元件連接 (PCI) 插槽，該覆寫記憶體之傳輸介面為工業標準架構 (ISA) 時，該控制訊號經 PCI/ISA 轉換，該程式碼經 ISA/PCI 轉換。
29. 如申請專利範圍第 28 項所述之唯讀記憶體模擬方法，其中該插槽為該 PCI 插槽，而該連接器為一 PCI 接腳時，可直接設置該 PCI 接腳於該 PCI 插槽。
30. 如申請專利範圍第 22 項所述之唯讀記憶體模擬方法，其中該連接器可藉由一傳輸線連接至該唯讀記憶體插座。
31. 如申請專利範圍第 22 項所述之唯讀記憶體模擬方法，其中傳輸該程式碼至該主機板之步驟更包括：

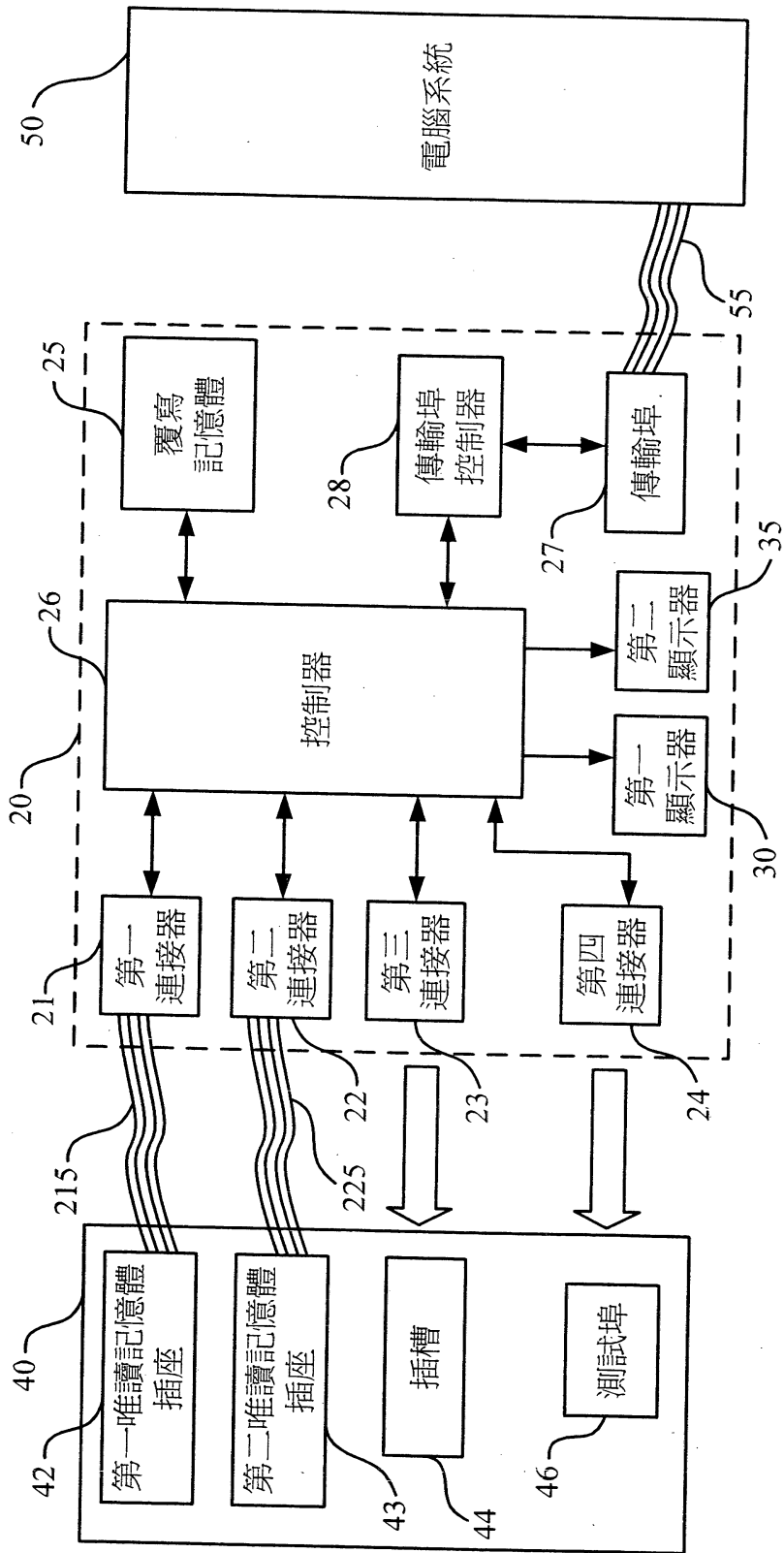
擷取該主機板執行該程式碼進行開機自我測試時產生之一偵錯碼，並行解碼而顯示。

32. 如申請專利範圍第 22 項所述之唯讀記憶體模擬方法，其中於儲存一程式碼至該覆寫記憶體之步驟中更包含透過一傳輸埠自一電腦系統傳輸該程式碼至該覆寫記憶體。
33. 如申請專利範圍第 32 項所述之唯讀記憶體模擬方法，其中該傳輸埠為一通用序列匯流排 (USB) 埠。

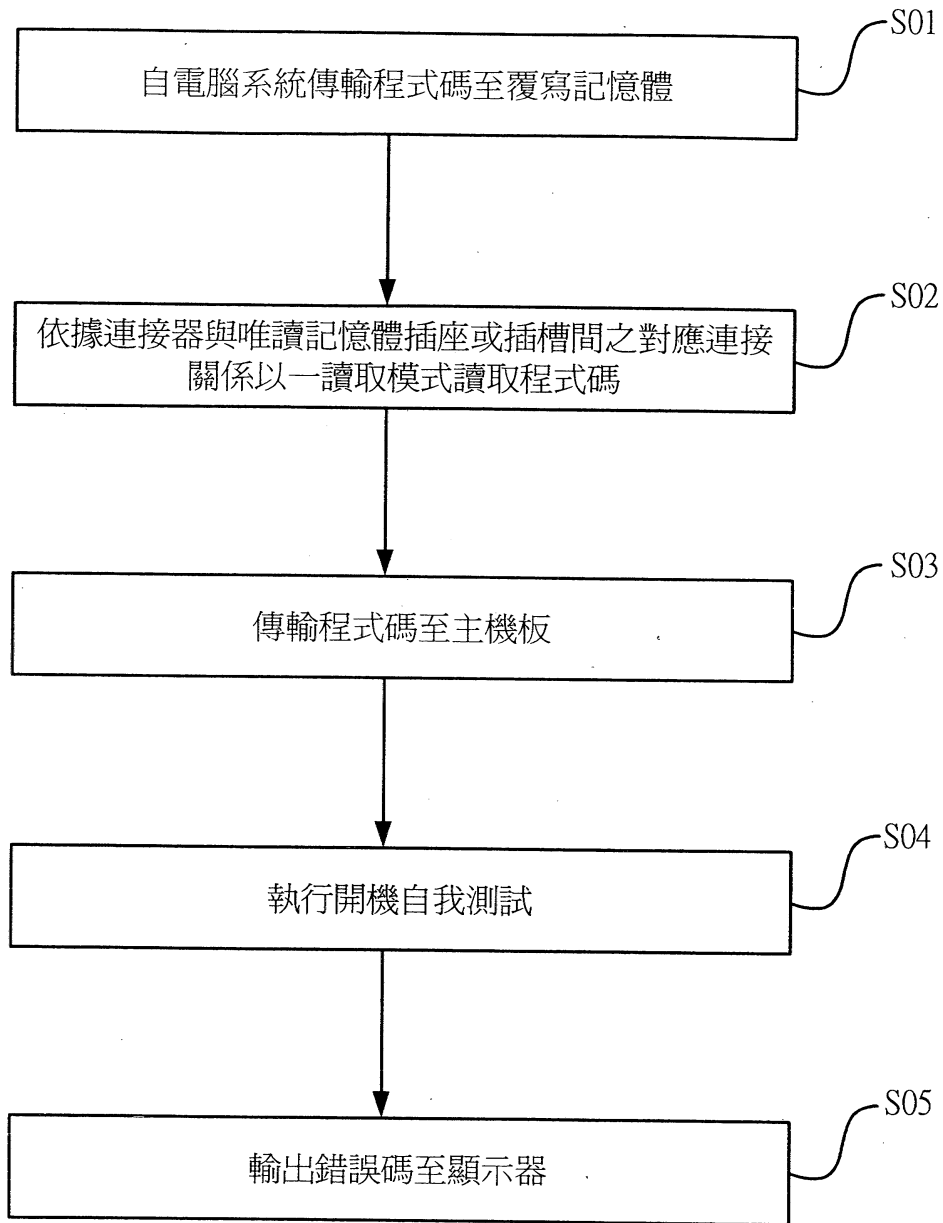
十一、圖式：



第一圖(習用技藝)



第二圖



第三圖

五、中文發明摘要：

本發明唯讀記憶體模擬裝置及其方法，適用於設有至少一唯讀記憶體插座或者一插槽之一主機板。本發明包含至少一連接器用以對應連接唯讀記憶體插座或插槽，且包含一覆寫記憶體以及一控制器；當主機板開啟並發送一控制訊號時，控制器依據連接器與唯讀記憶體插座或者插槽間之對應連接關係，而以一讀取模式讀取儲存於覆寫記憶體之一程式碼並傳輸至主機板，以供主機板執行。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第(二)圖。

(二)本代表圖之元件符號簡單說明：

- 20 唯讀記憶體模擬裝置
- 21 第一連接器
- 215 第一傳輸線
- 22 第二連接器
- 225 第二傳輸線
- 23 第三連接器
- 24 第四連接器
- 25 覆寫記憶體
- 26 控制器
- 27 傳輸埠
- 28 傳輸埠控制器

30	第一顯示器
35	第二顯示器
40	主機板
42	第一唯讀記憶體插座
43	第二唯讀記憶體插座
44	插槽
46	測試埠
50	電腦系統
55	第三傳輸線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：