

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5097076号
(P5097076)

(45) 発行日 平成24年12月12日(2012.12.12)

(24) 登録日 平成24年9月28日(2012.9.28)

(51) Int.Cl.	F I
G09G 3/28 (2006.01)	G09G 3/28 H
G09G 3/20 (2006.01)	G09G 3/20 641E
G09G 3/288 (2006.01)	G09G 3/20 642P
	G09G 3/20 624M
	G09G 3/20 641B
	請求項の数 4 (全 15 頁) 最終頁に続く

(21) 出願番号	特願2008-263609 (P2008-263609)	(73) 特許権者	000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号
(22) 出願日	平成20年10月10日(2008.10.10)	(74) 代理人	100080001 弁理士 筒井 大和
(62) 分割の表示	特願2002-209950 (P2002-209950) の分割	(72) 発明者	竹内 正憲 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立プラズマディスプレイ株式会社 社内
原出願日	平成14年7月18日(2002.7.18)	(72) 発明者	上田 壽男 神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立プラズマディスプレイ株式会社 社内
(65) 公開番号	特開2009-64027 (P2009-64027A)		
(43) 公開日	平成21年3月26日(2009.3.26)		
審査請求日	平成20年10月10日(2008.10.10)		
(31) 優先権主張番号	特願2002-66960 (P2002-66960)		
(32) 優先日	平成14年3月12日(2002.3.12)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 プラズマディスプレイの表示方法

(57) 【特許請求の範囲】

【請求項1】

同じ方向に伸び、互いに隣接して配置された複数の走査電極及び維持電極と、前記複数の走査電極及び維持電極に交差する方向に伸びる複数のアドレス電極とを備えるプラズマディスプレイパネルを、サブフィールド法を用いて階調表示を行うプラズマディスプレイの表示方法であって、

サブフィールド毎に表示負荷率を検出し、

前記サブフィールド毎の表示負荷率と各サブフィールドの輝度比に基づいて1表示フィールドの加重平均負荷率を算出し、

前記加重平均負荷率と所定値1とを比較し、

前記加重平均負荷率が前記所定値1以上の場合には、全てのサブフィールドのサスティンパルスとして周期がT1の第1のサスティンパルスとし、

前記加重平均負荷率が前記所定値1未満の場合には、前記サブフィールド毎に前記表示負荷率と所定値2とを比較して、前記所定値2以上のサブフィールドにおいては前記第1のサスティンパルスとし、前記所定値2未満のサブフィールドにおいては周期がT1より短い第2のサスティンパルスとすると共に、前記周期を短くしたことによる空き時間に応じて各サブフィールドのサスティンパルス数を増加させることを特徴とするプラズマディスプレイの表示方法。

【請求項2】

前記所定値1と前記所定値2は実質的に同じ値であることを特徴とする請求項1に記載

のプラズマディスプレイの表示方法。

【請求項3】

前記加重平均負荷率が前記所定値1未満の場合の処理は、最大輝度のサブフィールドを含む一部又は全てのサブフィールドに対して行うことを特徴とする請求項1に記載のプラズマディスプレイの表示方法。

【請求項4】

前記周期を短くしたことによる空き時間に応じて各サブフィールドのサスティンパルス数を増加させる際に、各サブフィールドのサスティンパルス数を各サブフィールドの輝度比を維持するように増加させることを特徴とする請求項1に記載のプラズマディスプレイの表示方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、サブフィールド法により階調表示を行うプラズマディスプレイ装置に関する。

【背景技術】

【0002】

平面ディスプレイとしてプラズマディスプレイ装置（PDP装置）が実用化されており、高輝度の薄型ディスプレイとして期待されている。PDP装置では、各表示セルを点灯するか点灯しないかの制御が行えるだけであるので、PDP装置で階調表示を行う場合には、1表示フィールドを複数のサブフィールドで構成し、各セル毎に点灯するサブフィールドを組み合わせて表示を行う。各サブフィールドは、少なくとも表示セルを選択するアドレス期間と、選択したセルを点灯するサスティン期間を有する。サスティン期間にはサスティンパルスが印加されてサスティン放電が発生し、サスティンパルスの個数で輝度が決定される。サスティンパルスの周期が同一であれば、サスティン期間の長さで輝度が決定されることになる。もっとも一般的で効率のよいサブフィールド構成は、各サブフィールドのサスティン期間の長さ、すなわち輝度比を2の累乗とするものであるが、近年は偽輪郭などを低減するために各種のサブフィールド構成が提案されている。本発明はどのようなサブフィールド構成で表示を行うPDP装置にも適用可能である。

【0003】

また、PDP装置には各種の方式が提案されており、本発明はどのような方式のPDP装置にも適用可能である。PDP装置の構成や駆動方法については広く知られているので、ここでは詳しい説明は省略する。

【0004】

PDP装置では、全画面中の点灯するセルの割合（表示負荷率）が大きいと大きなサスティン電流が流れることになりサスティンパルスの実効電圧が低下して輝度が低下する。サブフィールド法で階調表示を行う場合、サブフィールド毎の表示負荷率が異なるために各サブフィールドの輝度比が所定の関係からずれて正常な階調表示が行えないという問題を生じる。特開平9-185343号公報は、このような問題を解決するため、各サブフィールドの表示負荷率を検出して輝度比を維持するように各サブフィールドのサスティンパルス数を補正する構成を開示している。

【0005】

PDP装置の問題点として、ブラウン管に比べてピーク輝度が劣ることと、消費電力が大きいことが挙げられる。そのため、映像全体の輝度が高い時には各サブフィールドのサスティンパルス数を減少させて全体的に低輝度の映像を表示し、映像全体の輝度が低い時には各サブフィールドのサスティンパルス数を増加させて一部分は高輝度の映像を表示する電力制御が行われている。特開2000-322025号公報は、このような電力制御の1つの方法として、1画面全体の平均的な輝度レベルを検出して、輝度レベルが所定値未満の時にはサスティンパルス周期を短くすることを開示している。これにより、全体的に暗い映像の時にはピーク輝度が向上する。

10

20

30

40

50

【特許文献1】特開平9 - 185343号公報

【特許文献2】特開2000 - 322025号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

サスティンパルス周期を短くした場合、サスティンパルスの波形の鈍りの影響が相対的に大きくなり、所定のサスティン電圧が印加されない場合が起きる。特に、表示負荷率が大きくなるとサスティン電流が増加し、その分電圧降下が発生して実際に印加される実効電圧が低下する。図1は、サスティンパルス周期が6 μ S、8 μ S及び10 μ Sの場合に、表示負荷率に対する所定の電圧のサスティンパルスを印加した時の実効サスティン電圧の関係を示した図である。実効サスティン電圧が低下するとサスティン放電が発生しなかったり途中で停止して欠点が発生したり、正常な輝度での発光が行われないなどの問題を生じる。特開2000 - 322025号公報に開示された構成では、輝度レベルが低い時、すなわち表示負荷率が小さい時にはサスティンパルス周期を短くしており、図1の破線Aで示したような制御を行っていることになる。

10

【0007】

しかし、サブフィールド法により階調表現を行う場合に実際に問題になるのは各サブフィールドにおける表示負荷率である。例えば、輝度比の大きなサブフィールドの表示負荷率は非常に小さいが、輝度比の小さなサブフィールドの表示負荷率は大きい場合、1画面全体の平均的な輝度レベル(表示負荷率)は小さくなり、特開2000 - 322025号公報によればサスティンパルス周期を短くすることになる。従って、輝度比の小さな表示負荷率は大きなサブフィールドでもサスティンパルス周期を短くすることになり、欠点が発生するなどの問題を生じる。

20

【0008】

本発明は、このような問題を解決することを目的とし、ピーク輝度を高くしても表示欠点などの画質低下が発生しないPDP装置の実現を目的とする。

【課題を解決するための手段】

【0009】

上記目的を実現するため、本発明のプラズマディスプレイの表示方法は、サブフィールド毎に表示負荷率を検出し、サブフィールド毎の表示負荷率と各サブフィールドの輝度比に基づいて1表示フィールドの加重平均負荷率を算出し、加重平均負荷率と所定値1とを比較する。この結果、加重平均負荷率が所定値1以上の場合には、全てのサブフィールドのサスティンパルスとして周期がT1の第1のサスティンパルスとする。一方、加重平均負荷率が所定値1未満の場合には、サブフィールド毎に表示負荷率と所定値2とを比較して、所定値2未満のサブフィールドのサスティンパルスとして周期がT1より短い第2のサスティンパルスとすると共に、周期を短くしたことによる空き時間に応じて各サブフィールドのサスティンパルス数を増加させる。

30

【0010】

また、本発明のPDP装置は、サブフィールド毎の表示負荷率を検出し、各サブフィールドの表示負荷率に応じてサスティンパルス周期を変化させる。しかし、各サブフィールドのサスティン期間が一定の場合、一部のサブフィールドのサスティンパルス周期を変化させると、サブフィールドの輝度比が変化することになる。そこで、本発明では、適応的サスティンパルス数変更手段を設けて、サスティンパルス周期を変更することにより生じた変動時間を1表示フィールド内で合計した全変動時間合計値を算出し、全変動時間合計値に応じて各サブフィールドのサスティンパルス数を増減する。

40

【0011】

図2は、本発明の原理を説明する図である。図示のように、1表示フィールドは4個のサブフィールドSF1 - SF4で構成される。サスティンパルス周期を変更する前は、サスティンパルス周期はすべてのサブフィールドで8 μ Sであり、SF1 - SF4のサスティン期間は80 μ S、160 μ S、320 μ S及び640 μ Sであり、SF1 - SF4の

50

サスティンパルス数は10、20、40及び80である。

【0012】

S F 3とS F 4の表示負荷率が所定値未満の場合、S F 3とS F 4のサスティンパルス周期を6 μ Sに変更する。この場合、デューティ比が一定であれば、パルス幅も同様の比率で変化する。S F 3とS F 4のサスティンパルス数を40及び80に維持すると、S F 3とS F 4でそれぞれ80 μ Sと160 μ Sの空き時間が生じることになる。そこで、S F 1とS F 2のサスティンパルス周期を8 μ S、S F 3とS F 4のサスティンパルス周期を6 μ Sに維持した上で、S F 1 - S F 4のサスティンパルス数を、それぞれ12、24、48、96とする。これにより、総サスティンパルス数は150から180に増加してピーク輝度が向上し、しかも各サブフィールドの輝度比は所定の関係に維持される。各サブフィールドの輝度比を維持したまま各サブフィールドのサスティンパルス数を増加させるには、96 μ S以上の空き時間が必要であるが、図示の48 μ Sの空き時間はこれに満たないため、空き時間となる。また、表示負荷率の大きなS F 1とS F 2のサスティンパルス周期は8 μ Sのままであり欠点などは発生せず、S F 3とS F 4のサスティンパルス周期は6 μ Sになるが、表示負荷率が低いので同様に欠点などは発生しない。

10

【0013】

なお、表示負荷率が所定の値より大きい時には逆にそのサブフィールドのサスティンパルス周期を拡大してサスティン放電を安定化することも可能である。特に、PDP装置では一般に消費電力制御を行っており、総発光パルス数が増加すると消費電力が大きくなり過ぎるため、総サスティンパルス数を減少させている。このような場合には、1フレーム内に空き時間が生じることになる。このような場合には、サスティンパルス周期を拡大してサスティン放電を安定化することが望ましい。従って、サスティンパルス周期変更手段は、サブフィールド毎に表示負荷率が所定の値より小さい時にはそのサブフィールドのサスティンパルス周期を短縮し、所定の値より大きい時には拡大する。周波数の変更は、すべてのサブフィールドを対象としてもよいが、最大輝度のサブフィールドを含む一部のサブフィールドのみを対象としてもよい。

20

【0014】

適応的サスティンパルス数変更手段は、各サブフィールドの輝度比を維持するようにサスティンパルス数を増減する。

【0015】

更に、図1に示すように、サスティンパルス周期を変更すると実効サスティン電圧が変化して輝度が変化するので、適応的輝度補正手段を更に設けてサスティンパルス周期の変更に伴う輝度変化を補正し、適応的サスティンパルス数変更手段は、補正結果に応じて各サブフィールドのサスティンパルス数を増減することが望ましい。

30

【0016】

更に、各サブフィールドの表示負荷率に応じて実効サスティン電圧が変化するのでその分を補正することが望ましく、適応的サスティンパルス数変更手段は、各サブフィールドのサスティンパルス数を増減する。

【0017】

更に、サスティンパルス周期を変更する場合、大きく変化させると表示に大きな変化が生じるので、そのような変化が感知されないように、複数の表示フィールドに渡って段階的に変更することが望ましい。また、サスティンパルス周期の変更に伴いサスティンパルスを変更する場合も、複数の表示フィールドに渡って段階的に変更することが望ましい。

40

【0018】

更に、すべてのサブフィールド又は所定の輝度比以上のサブフィールドの表示負荷率が所定の値より小さい時には、すべてのサブフィールド又は最大輝度のサブフィールドを含む一部のサブフィールドのサスティンパルス周期を同一周期に変更するようにすれば、制御が容易である。

【発明の効果】

【0019】

50

本発明によれば、ピーク輝度を高くしても表示欠点などの画質低下が発生しないPDP装置が実現される。

【発明を実施するための最良の形態】

【0020】

図3は、本発明の第1実施例のPDP装置の概略構成を示すブロック図である。図示のように、このPDP装置は、プラズマディスプレイパネル11と、パネル11のアドレス電極を駆動する信号を出力するアドレス電極駆動回路12と、スキャン電極(Y電極)に順次印加するスキャンパルス及びリセットパルスとサスティンパルス出力するスキャン電極駆動回路13と、サスティン電極(X電極)に印加するリセットパルスとサスティンパルス出力するサスティン電極駆動回路14と、映像入力信号をデジタル信号に変換すると共にタイミング信号を発生するA/D変換回路21と、ディザや誤差拡散などの処理により映像信号の階調数を調整する表示階調調整回路22と、調整された映像デジタル信号を展開して各セルを階調表示するための点灯サブフィールドの組み合わせを決定する映像信号-SF対応付け回路23と、サブフィールド表示のための駆動信号を発生するSF処理回路24とを有し、SF処理回路24からアドレス電極駆動回路12とスキャン電極駆動回路13とサスティン電極駆動回路14に駆動信号が供給される。以上の構成は、従来技術のPDP装置と同じである。従って、駆動波形などの詳細についてはここでは説明を省略する。

10

【0021】

第1実施例のPDP装置は、各サブフィールドの表示負荷率を検出するSF負荷率検出回路25と、検出した各サブフィールドの表示負荷率に応じて各サブフィールドのサスティンパルス周期を変更するサスティン周期変更回路26と、サスティンパルス周期が変更された時の空き時間の変動を算出する空き時間算出回路27と、算出された空き時間を各サブフィールドの輝度比とサスティンパルス周期との積に比例させて配分する空き時間再配分回路28と、配分された時間へのサスティンパルスの割り当てを、輝度の連続性を維持するように複数のフィールドに渡って増加又は減少させることにより行なう表示階調補正回路29とを有する。空き時間算出回路27と空き時間再配分回路28が適応的サスティンパルス数変更手段に相当する。

20

【0022】

図4は、映像信号と第1実施例における処理の関係を説明する図である。図示のように、1表示フィールドの先頭には垂直同期信号VINがあり、各表示フィールドの開始を検出する。垂直同期信号VINに続いて映像信号が入力される。各フィールドの映像信号はすべて入力された後次のフィールドの映像信号の入力が開始されるまでの間に処理1が行われる。続いて各サブフィールドの開始に同期して処理2が行なわれ、各サブフィールドの駆動信号が生成されて表示が行なわれる。

30

【0023】

図5は処理1のフローチャートであり、図6は処理1で行なわれる処理Aを示すフローチャートである。

【0024】

ステップ101では、各サブフィールドSFの表示負荷率SFL[]を計測する。ステップ102では、各サブフィールドの表示負荷率SFL[]に各サブフィールドの輝度比SFw[]を乗じたものをすべてのサブフィールドについて加算して加重平均負荷を算出する。ステップ101と102の処理はSF負荷率検出回路25が行なう。

40

【0025】

ステップ103では、加重平均負荷が25%未満であるか判定し、25%以上の場合にはステップ105に進んで従来通りの処理を行い、25%未満の場合にはステップ104に進んで処理Aを行う。ステップ103と104の処理はサスティン周期変更回路26と空き時間算出回路27が行う。図6を参照して処理Aを説明する。

【0026】

ステップ121では、6 μ Sのサスティンパルス数SUS6、8 μ Sのサスティンパル

50

ス数 SUS_8 、空き時間 TIM に初期値ゼロを、サブフィールド数 n に初期値 1 を入れる。ステップ 122 では、ステップ 101 で計測した各サブフィールドの表示負荷率 $SFL[n]$ が 25% 未満の場合にはステップ 123 に進み、25% 以上の場合にはステップ 126 に進む。

【0027】

ステップ 123 では、サスティンパルス周期を示す $SFT[n]$ に $6\mu S$ であることを示す 1 を入れる。ステップ 124 では、 SUS_6 をそのサブフィールドのサスティンパルス数 $SFP[n]$ だけ増加させる。サスティンパルス周期の $8\mu S$ から $6\mu S$ への変更に伴い空き時間 $SFP[n] \times 2\mu S$ が生じるので、ステップ 125 で TIM をその分だけ増加させる。その後ステップ 128 に進む。

10

【0028】

一方、ステップ 126 では、サスティンパルス周期を示す $SFT[n]$ に $8\mu S$ であることを示す 0 を入れる。ステップ 127 では、 SUS_8 をそのサブフィールドのサスティンパルス数 $SFP[n]$ だけ増加させる。この場合は空き時間は生じないので、ステップ 128 に進む。

【0029】

ステップ 128 ではサブフィールド数 n を 1 だけ増加させ、ステップ 129 ですべてのサブフィールドについてステップ 122 から 128 の処理が終了したか判定し、終了していなければステップ 122 に戻り、終了していればステップ 130 に進む。

【0030】

ステップ 130 と 131 では、図の式に従って、空き時間 TIM を $8\mu S$ のサスティンパルス数 SUS_8 と $6\mu S$ のサスティンパルス数 SUS_6 の比率で割り振り、それから SUS_8 と SUS_6 の増加分を算出して最終的な $8\mu S$ のサスティンパルス数 SUS_8 と $6\mu S$ のサスティンパルス数 SUS_6 を求める。ステップ 132 では、 SUS_8 と SUS_6 を加算して総サスティンパルス数 SUS を求める。この後、図 5 のステップ 105 に戻る。

20

【0031】

ステップ 105 では、ステップ 132 で求めた SUS を総サスティンパルス数として決定する。ステップ 106 では、総サスティンパルス数 SUS を各サブフィールドに配分して各サブフィールドのサスティンパルス数 $SFP[\]$ を求める。ステップ 106 の処理は、空き時間再配分回路 28 が行う。

30

【0032】

そして、ステップ 107 では、各サブフィールドの表示負荷率に応じて電圧降下のために輝度が低下するので、その分の補正を行う。この際、サスティンパルス周期の変更に伴う実効電圧の変化による輝度変動も合わせて補正する。ステップ 108 では、サスティンパルス数を変更する場合、複数のフィールドに渡って段階的に変更するように調整する。例えば、総サスティンパルス数を 150 から 180 に増加させる場合、次のフィールドでは総サスティンパルス数を 160 に、その次のフィールドでは総サスティンパルス数を 170 に、そして次のフィールドでは総サスティンパルス数を 180 にするという具合に 3 フィールドに渡って段階的に変更する。ステップ 107 と 108 の処理は、表示階調補正回路 29 が行う。

40

【0033】

ステップ 109 では表示するサブフィールドを示す符号 m に初期値 1 を入れて処理 1 は終了する。

【0034】

図 7 は、処理 2 を示すフローチャートである。

【0035】

ステップ 151 では、サスティンパルス周期を示す $SFT[m]$ の値を判定し、1 であれば $6\mu S$ であるのでステップ 152 に進み、0 であれば $8\mu S$ であるのでステップ 153 に進む。ステップ 152 ではサスティンパルス周期を $6\mu S$ に設定し、ステップ 153

50

ではサスティンパルス周期を $8 \mu\text{S}$ に設定する。

【0036】

ステップ154では、ステップ106で求めてステップ107と108で調整したそのサブフィールドのサスティンパルスSFP[m]を読み出して、印加するサスティンパルス数を制御する部分に設定する。ステップ155では、mを1増加させて終了する。

【0037】

処理2は、前述のように各サブフィールドに同期して行なわれる。

【0038】

第1実施例では、サスティンパルス周期を $8 \mu\text{S}$ と $6 \mu\text{S}$ の2段階のみとしたが、それ以上の段階を設けることも可能であり、例えば、通常は $8 \mu\text{S}$ とし、表示負荷率が小さい場合には $6 \mu\text{S}$ に変更し、表示負荷率が大きい場合には $10 \mu\text{S}$ に変更するようにしてもよい。

【0039】

また、第1実施例では、サスティンパルス周期を $8 \mu\text{S}$ から $6 \mu\text{S}$ に変更させ、総サスティンパルス数の増加を段階的に行なうように調整したが、それまでの $8 \mu\text{S}$ から目標とする $6 \mu\text{S}$ に変更する場合、次のフィールドでは $7.5 \mu\text{S}$ に、その次のフィールドでは $7.0 \mu\text{S}$ に、更に次のフィールドでは $6.5 \mu\text{S}$ に、そして次のフィールドでは $6.0 \mu\text{S}$ にするという具合に複数のフィールドに渡って段階的にサスティンパルス周期を変更するようにしてもよい。

【0040】

更に、第1実施例では、全サブフィールドのサスティンパルス周期を表示負荷率に応じて変更する対象としたが、輝度比の高いサブフィールドでサスティンパルス周期を小さくする方が大きな空き時間が発生するので、サスティンパルス周期の変更対象を最大輝度のサブフィールドを含む所定の輝度比以上のサブフィールドに限定してもよい。この場合、空き時間によるサスティンパルス数の増加分は全サブフィールドに再配分しても、最大輝度のサブフィールドを含む所定の輝度比以上のサブフィールドに限定して再配分してもよい。サスティンパルス周期の変更対象をこのように限定することにより、演算量を低減できる。

【0041】

更に、第1実施例では、各サブフィールドの表示負荷率をそれぞれ判定して小さい場合に各サブフィールドのサスティンパルス周期とサスティンパルス数を算出した上で全体の総サスティンパルス数を算出したが、最初に全サブフィールドの表示負荷率を判定してすべて所定の値より小さければ、全サブフィールドのサスティンパルス周期を小さくするようにしてもよい。これであれば、単に各サブフィールドのサスティンパルス数に変更前後のサスティンパルス周期の比を乗ずればよいので演算が容易である。なお、この場合も、サスティンパルス周期の変更対象を最大輝度のサブフィールドを含む所定の輝度比以上のサブフィールドに限定すれば、演算量が更に削減できる。

【0042】

図8は、本発明の第2実施例のPDP装置の概略構成を示すブロック図である。図3と比較して明らかなように、第1実施例のPDP装置と異なるのは、パネル表面温度検出回路31とサスティンパルス数設定回路32が追加されている点である。サスティンパルス数を増加することにより、パネル11の点灯している領域の温度が上昇し、点灯領域と非点灯領域の温度差が大きくなるとパネル11が破損する場合は起こり得る。第2実施例では、これを防ぐために、パネル表面温度検出回路31が温度上昇を監視し、ある一定以上の上昇を検出した時には、サスティンパルス数設定回路32がサスティンパルス数の増加を抑制して温度上昇を小さくしている。

【0043】

図9は、本発明の第3実施例のPDP装置の概略構成を示すブロック図である。図8と比較して明らかなように、第2実施例のPDP装置と異なるのは、静止画検出回路33が追加されている点である。パネル温度上昇によるパネルの破損は、点灯部と非点灯部の温

10

20

30

40

50

度差が原因である。動画の時には点灯部と非点灯部が固定されないのので部分的な温度差は生じにくく、静止画の時に部分的な温度差が生じやすい。そこで、第3実施例のPDP装置では、静止画検出回路33が静止画であることを検出するとそれをサスティンパルス数設定回路32に通知する。サスティンパルス数設定回路32は、静止画で且つパネル表面温度が高い時にサスティンパルス数の増加を抑制する。

【0044】

以上説明した第1から第3実施例では、サスティンパルス周期を短縮してサスティンパルス数を増加させる例を説明したが、表示負荷率が大きい時には逆にサスティンパルス周期を拡大して安定的に放電を行わせるのが望ましい場合もある。次に説明する第4実施例は、あるサブフィールドではサスティンパルス周期を短縮し、あるサブフィールドではサスティンパルス周期を拡大する例である。

10

【0045】

本発明の第4実施例のPDP装置は、図3に示した第1実施例のPDP装置と同様の構成を有し、図4で示したのと同様に処理が行われ、その処理内容が異なる。

【0046】

図10は、第4実施例における処理1のフローチャートである。

【0047】

図10に示すように、第4実施例の処理1では、第1実施例の処理1のステップ102までと同じ処理が行われる。次に、ステップ201では、算出した加重平均負荷から、消費電力を考慮して総サスティンパルス数 $T S U S 0$ を一旦決定する。ステップ202では、総サスティンパルス数 $T S U S 0$ からサブフィールドの輝度比に従って各サブフィールドのサスティンパルス数 $S F P [\quad]$ を算出する。

20

【0048】

次に、ステップ203で、各サブフィールドのサスティン周期を変更する処理Bを行う。後のステップ204から208の処理は、第1実施例のステップ105から109の処理と同じである。

【0049】

図11は処理1内で行なわれる処理Bを示すフローチャートである。処理Bにおいては、ステップ211で、 n 、各SFのサスティン周期 $S F T [\quad]$ 、空き時間 $T I M$ を初期化してゼロにする。ステップ212で、図11に示したテーブルから各SFの負荷率 $S F L [n]$ に対応する各SFのサスティン周期 $S F T [n]$ を一旦決定する。なおこのテーブルはサスティン周期変更回路26に設けられている。更にステップ213と214を行うことにより、このような処理をすべてのSFについて行なうように繰り返す。

30

【0050】

ステップ215では、上記のようにして決定した各SFのサスティン周期 $S F T [\quad]$ に各SFのサスティンパルス数 $S F P [\quad]$ を乗じて1フィールド内のサスティン期間の合計時間 $S T I M 1$ を算出する。ステップ216では、 $S T I M 1$ が1フィールド内のサスティン期間の合計時間の最大値 $S T I M 0$ を越えているか判定する。越えていなければ総サスティンパルス数を増加させる余地があるので、ステップ217で総サスティンパルス数を増加させる処理Cを行い、越えていれば総サスティンパルス数を減少させる必要があるので、ステップ218で総サスティンパルス数を減少させる処理Dを行う。

40

【0051】

上記のテーブルには、負荷率に応じた望ましいサスティン周期が記載されており、負荷率が小さければサスティン周期は短く、負荷率が大きくなるに従ってサスティン周期を長くする。

【0052】

図12は、処理Cを示すフローチャートである。ステップ221で、空き時間 $T I M$ に上記の $S T I M 0$ と $S T I M 1$ の差 $S T M 0 - S T M 1$ を代入する。次に、ステップ222で、第1のサブフィールド $S F [1]$ を基準として、各SFの輝度比に各SFのサスティン周期 $S F T [\quad]$ を乗じて加算し、サスティン周波数を変更する場合の単位時間 $U N$

50

IT__Tを算出する。ステップ223では、各SFの輝度比SF_W[n]を第1のサブフィールドの輝度比SF_W[1]で除して加算し、サステイン周波数を変更する場合の単位サステインパルス数UNIT__Nを算出する。

【0053】

SF[1]で1個のサステインパルスを増加させる場合、輝度比を維持するにはSF[2]で2個のサステインパルスを増加させるという具合に、各SFで輝度比に対応するサステインパルス数を増加させる必要がある。従って、SF[1]で1個のサステインパルスを増加させる場合、輝度比を維持するには、フレーム全体ではUNIT__Nだけサステインパルス数を増加させる必要がある。すなわち、UNIT__Nはサステインパルス数を変更する場合の単位数である。また、その場合、フレーム全体ではUNIT__Tだけサステイン時間を増加させる必要がある。すなわち、UNIT__Tは、1フィールドで輝度比を維持しながらそれに対応してサステインパルスを増加させるのに必要な単位時間を示す。

10

【0054】

ステップ224では、空き時間TIMをUNIT__Tで除して、何単位時間増加可能であるかを算出する。この場合、小数点以下は切り捨てる。そして、算出結果にUNIT__Nを乗じて増加させるサステインパルス数SUSを算出する。ステップ225では、図10のステップ201で算出したTSUS0にSUSを加算して増加後のサステインパルス数TSUSを算出する。

【0055】

以上のようにして、総サステインパルス数が増加される。

20

【0056】

図13は、処理Dを示すフローチャートである。図12と比較して明らかなように、処理Cとは、ステップ225の代わりにステップ226が行われる点が異なるだけで、他は同じである。ステップ226では、サステインパルス数を減少させるので、TSUS0からSUSを減算する。

【0057】

図14は、第4実施例で行う処理2を示すフローチャートである。ステップ231では、各(m番目の)サブフィールド毎にサステインパルス駆動周期SFT[m]を設定する。ステップ232では、各サブフィールドの出力サステインパルス数SFP[m]を設定する。このようにして設定されたSFT[m]及びSFP[m]に従ってm番目のサブフィールドのサステイン動作を行う。そして、ステップ233でmの値を1だけ増加させて、ステップ231から232を繰り返して次のm+1番目のサブフィールドのサステイン動作を行う。

30

【0058】

図15は、第4実施例での処理の結果の例を示す図であり、図2に対応する。図示のように、サステイン周期を変更する前には、SF1-SF4のサステイン周期はすべて8μsであり、SF1-SF4のサステイン期間の合計は1200μsであり、総サステインパルス数は150である。ここで、SF1とSF2は負荷率が大きいためサステイン周期を長くする必要はあるが、SF3とSF4は負荷率が小さいためにサステイン周期を長くする必要はなく、逆に短くできるとする。

40

【0059】

このような場合に第4実施例の処理を適用した場合を説明する。SF1とSF2ではサステイン周期を10μsに拡大し、SF3とSF4はサステイン周期を6μsに短縮すると仮定する。このため、SF1のサステイン期間は80μsから100μsに20μs増加し、SF2のサステイン期間は160μsから200μsに40μs増加し、増加し、SF3のサステイン期間は80μs減少し、SF4のサステイン期間は160μs減少し、フレーム全体ではサステイン期間が180μs減少し、空き時間を生じる。

【0060】

SF1のサステイン数を1増加させるとそれに応じてSF2からSF4のサステイン数

50

を2、4、8増加させる必要があり、それに要する単位時間は $1 \times 10 \mu s + 2 \times 10 \mu s + 4 \times 6 \mu s + 8 \times 6 \mu s = 102 \mu s$ である。上記のように空き時間は $180 \mu s$ であるのでサステインパルスを1単位だけ増加させることが可能であり、SF1からSF4のサステインパルス数は11、22、44、88となり、空き時間は $78 \mu s$ である。従って、元の状態に比べてサステインパルス数を10%増加させて、しかも各サブフィールドのサステイン周期をより適切にできるので、表示欠点などの画質低下が発生しない。なお、この例ではサステイン周期を $8 \mu s$ から $6 \mu s$ 又は $10 \mu s$ に変更したが、図11に示すようなテーブルを使用してより適切な周期に変更することももちろん可能である。

【0061】

以上のように、第1実施例では一部のサブフィールドではサステイン周期を短縮し、他のサブフィールドではサステイン周期を維持する場合を、第4実施例では、一部のサブフィールドではサステイン周期を短縮し、他のサブフィールドではサステイン周期を拡大する場合を示したが、一部又はすべてのサブフィールドではサステイン周期を拡大し、他のサブフィールドではサステイン周期を維持することも可能である。これは、例えば電力制御により総サステインパルス数が減少するように制御されて空き時間が生じた場合などに有効である。

【図面の簡単な説明】

【0062】

【図1】サステインパルス周期に応じた表示負荷率と実効サステイン電圧の関係を説明する図である。

【図2】本発明の原理を説明する図である。

【図3】本発明の第1実施例のPDP装置の概略構成を示すブロック図である。

【図4】第1実施例における処理を説明する図である。

【図5】第1実施例における処理を示すフローチャートである。

【図6】第1実施例における処理を示すフローチャートである。

【図7】第1実施例における処理を示すフローチャートである。

【図8】本発明の第2実施例のPDP装置の概略構成を示すブロック図である。

【図9】本発明の第3実施例のPDP装置の概略構成を示すブロック図である。

【図10】第4実施例における処理を示すフローチャートである。

【図11】第4実施例における処理を示すフローチャートである。

【図12】第4実施例における処理を示すフローチャートである。

【図13】第4実施例における処理を示すフローチャートである。

【図14】第4実施例における処理を示すフローチャートである。

【図15】第4実施例の処理を適用した処理結果の例を示す図である。

【符号の説明】

【0063】

- 11 ... プラズマディスプレイパネル
- 12 ... アドレス電極駆動回路
- 13 ... スキャン電極駆動回路
- 14 ... サステイン電極駆動回路
- 24 ... SF処理回路
- 25 ... SF負荷率検出回路
- 26 ... サステイン周期変更回路
- 27 ... 空き時間算出回路
- 28 ... 空き時間再配分回路
- 29 ... 表示階調補正回路

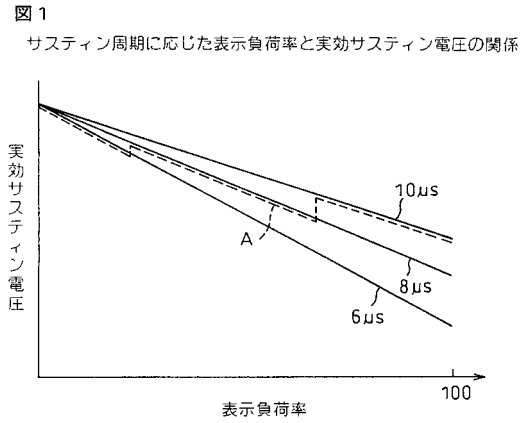
10

20

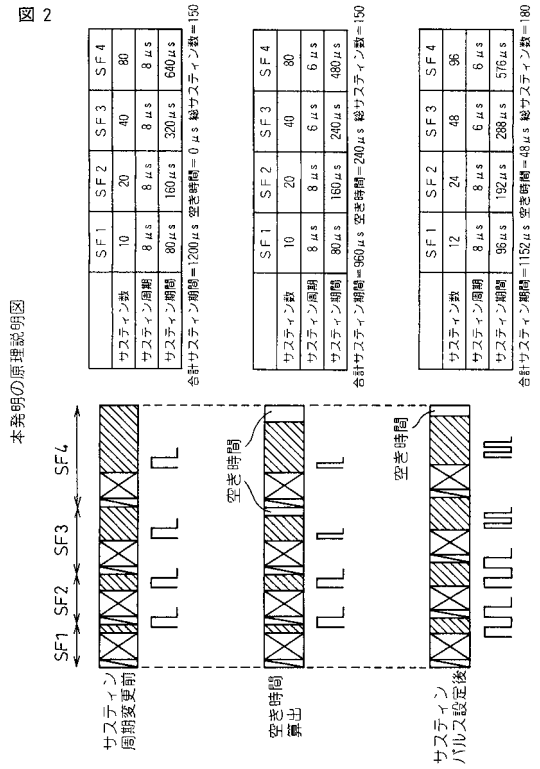
30

40

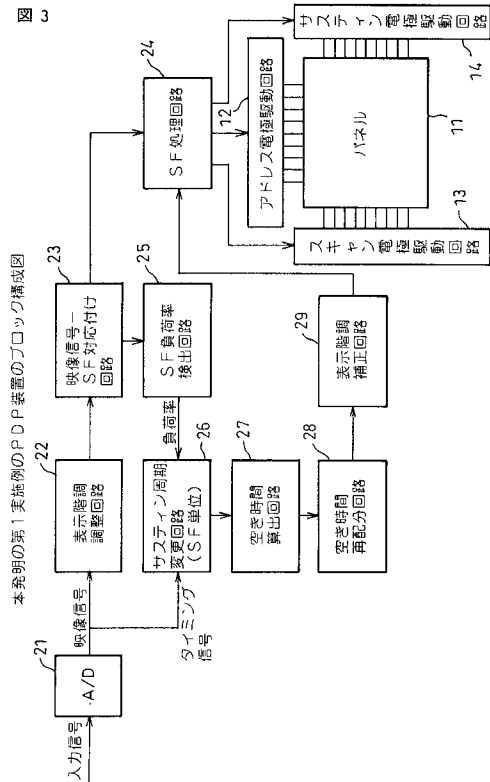
【図1】



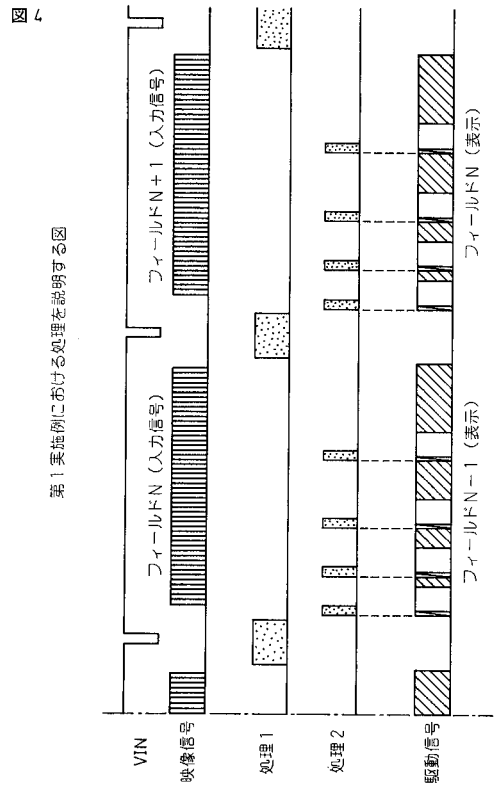
【図2】



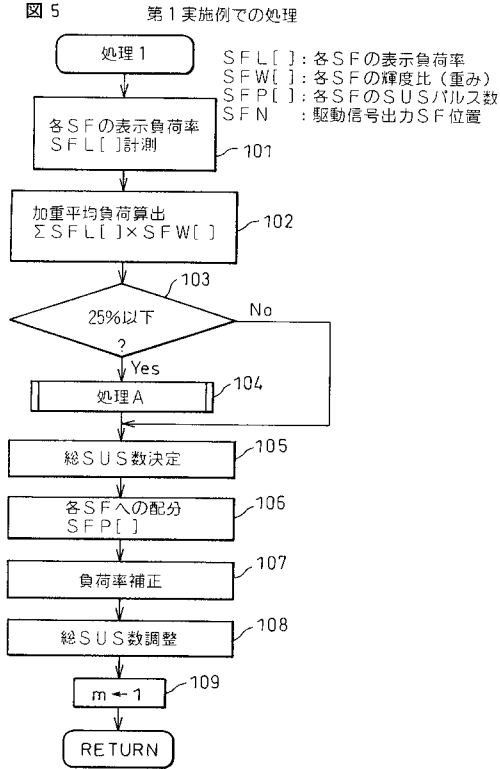
【図3】



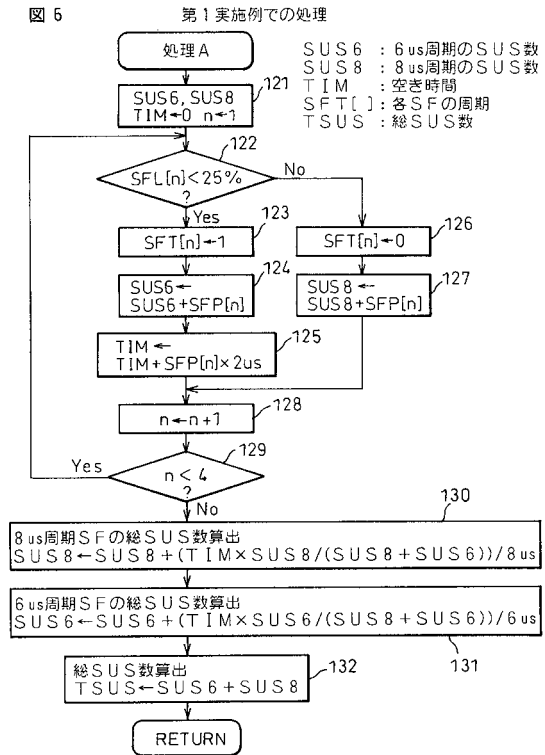
【図4】



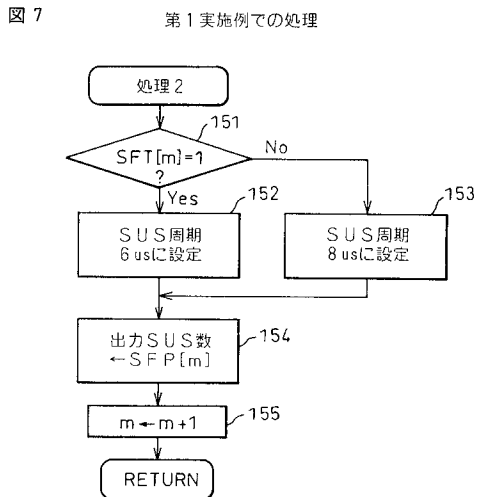
【図5】



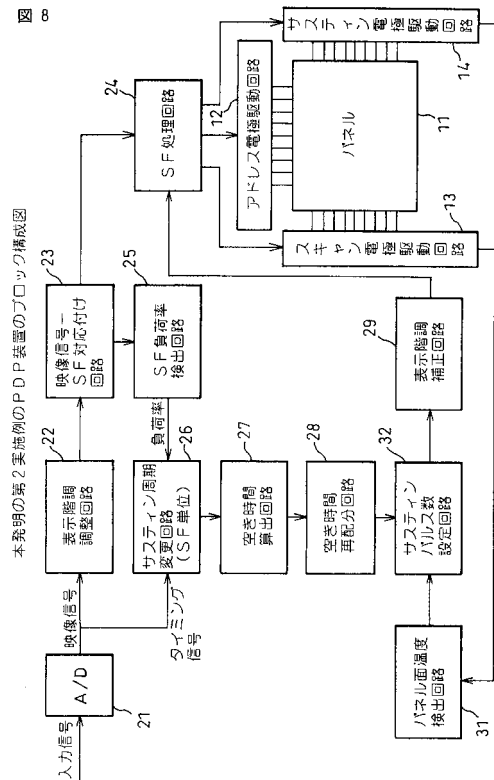
【図6】



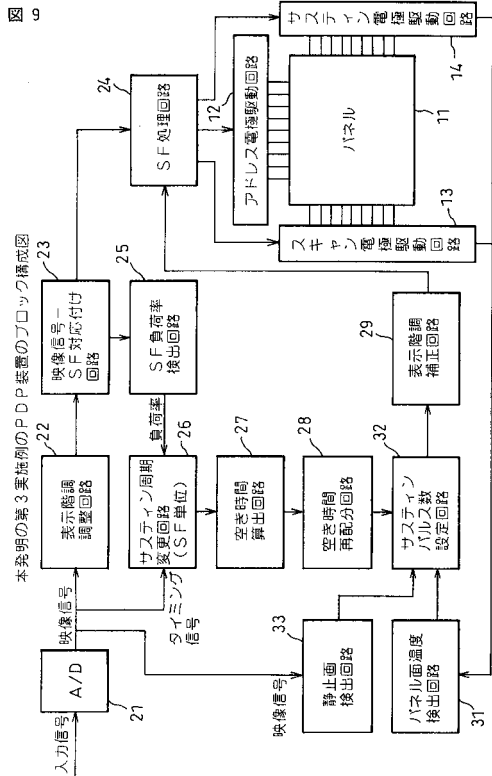
【図7】



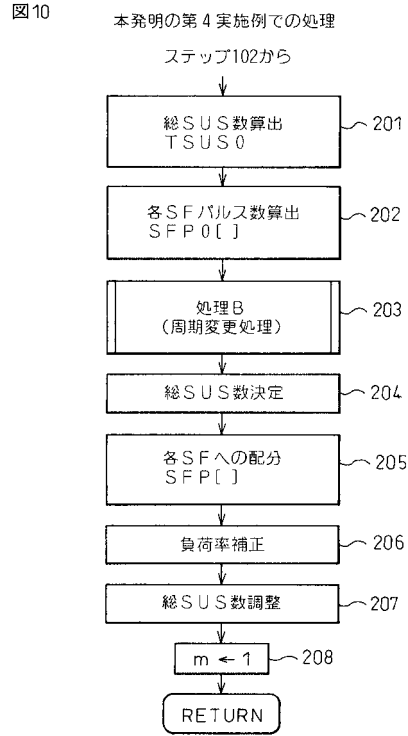
【図8】



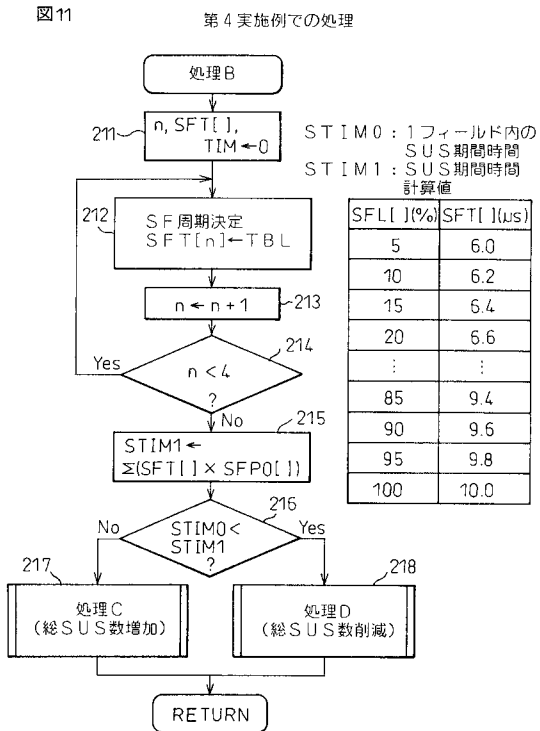
【図9】



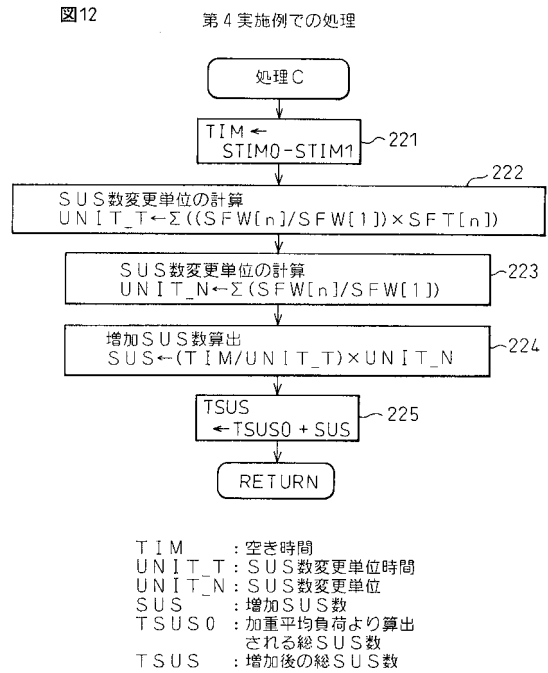
【図10】



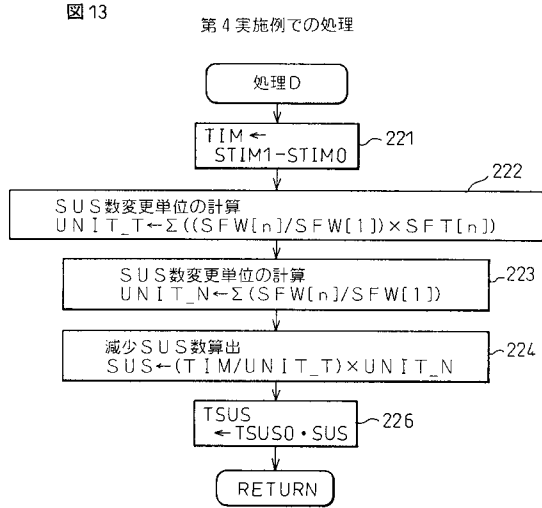
【図11】



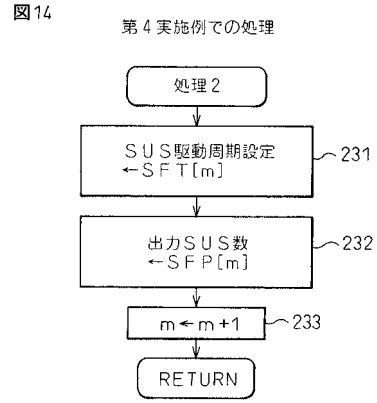
【図12】



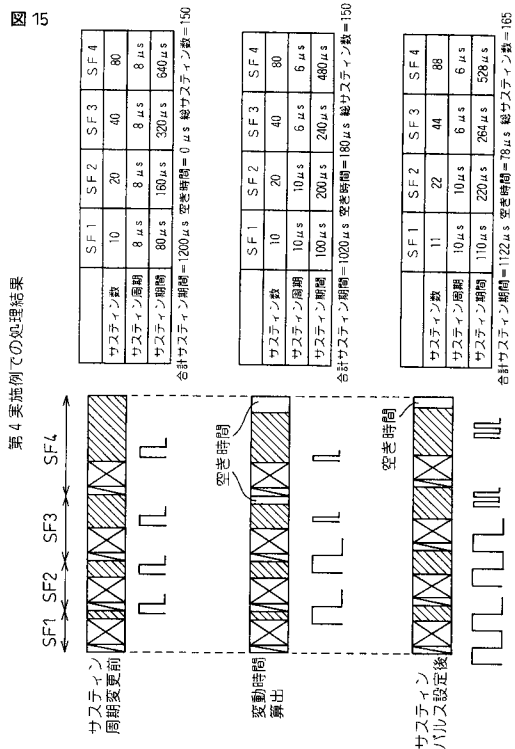
【 図 1 3 】



【 図 1 4 】



【 図 1 5 】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 4 2 C
G 0 9 G	3/28	E
G 0 9 G	3/28	B
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 6 0 U
G 0 9 G	3/20	6 7 0 K
G 0 9 G	3/20	6 7 0 L
G 0 9 G	3/28	K
G 0 9 G	3/20	6 7 0 E

(72)発明者 浅生 重晴

神奈川県川崎市高津区坂戸3丁目2番1号 富士通日立プラズマディスプレイ株式会社内

審査官 橋本 直明

(56)参考文献 特開2003-337568(JP,A)
特開2002-044681(JP,A)
特開2002-099242(JP,A)
特開2002-108280(JP,A)
特開2002-221934(JP,A)
特開平09-034403(JP,A)
特開2001-067041(JP,A)
特開2001-075530(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 2 8
G 0 9 G	3 / 2 0
G 0 9 G	3 / 2 8 8