

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3574708号

(P3574708)

(45) 発行日 平成16年10月6日(2004.10.6)

(24) 登録日 平成16年7月9日(2004.7.9)

(51) Int. Cl.⁷

F I

GO 1 R 31/02

GO 1 R 31/02

GO 1 R 31/00

GO 1 R 31/00

GO 1 R 31/26

GO 1 R 31/26

C

請求項の数 7 (全 11 頁)

(21) 出願番号	特願平7-353634	(73) 特許権者	399117121
(22) 出願日	平成7年12月29日(1995.12.29)		アジレント・テクノロジーズ・インク
(65) 公開番号	特開平8-233894		AGILENT TECHNOLOGIE
(43) 公開日	平成8年9月13日(1996.9.13)		S, INC.
審査請求日	平成14年10月10日(2002.10.10)		アメリカ合衆国カリフォルニア州パロアルト
(31) 優先権主張番号	372,619		ト ページ・ミル・ロード 395
(32) 優先日	平成7年1月11日(1995.1.11)		395 Page Mill Road
(33) 優先権主張国	米国(US)		Palo Alto, California
			U. S. A.
		(74) 代理人	100105913
			弁理士 加藤 公久
		(72) 発明者	フィリップ・エヌ・キング
			アメリカ合衆国コロラド州フォート コリンズ、サン レモ サークル 4413
			最終頁に続く

(54) 【発明の名称】 実装部品の極性判別方法

(57) 【特許請求の範囲】

【請求項1】

第1と第2の端子を備え、刺激により駆動されている、電子アセンブリ内のコンデンサが、所定の極性で実装されているか否かを判別するための方法において、

(a) プローブを前記第1、第2の端子の近くに、ただし電氣的に接触しないように配置するステップと、

(b) 前記プローブと前記第1の端子間の第1の電磁結合係数及び前記プローブと前記第2の端子間の第2の電磁結合係数とを測定するステップと、

(c) 前記第1の電磁結合係数が前記第2の電磁結合係数の大きさを超える場合、前記コンデンサが所定の極性であると決定するステップとを備える実装部品の極性判別方法。 10

【請求項2】

前記ステップ(b)が、さらに、

(b1) 刺激によって前記第1の端子を駆動するステップと、

(b2) 前記第2の端子を基準電圧に接続するステップと、

(b3) 前記第1の端子が前記刺激によって駆動されている間、及び、前記第2の端子が前記基準電圧に接続されている間に、

(b3a) 前記第1の端子における第1の電圧の測定、

(b3b) 前記第2の端子における第2の電圧の測定、及び

(b3c) 前記プローブを通る第1の電流の測定、

を実施するステップと、

(b 4) 前記刺激によって前記第 2 の端子を駆動するステップと、
 (b 5) 前記第 1 の端子を前記基準電圧に接続するステップと、
 (b 6) 第 2 の端子が前記刺激によって駆動されて且つ前記第 1 の端子が前記基準電圧に接続されている間に、

(b 6 a) 前記第 1 の端子における第 3 の電圧の測定、
 (b 6 b) 前記第 2 の端子における第 4 の電圧の測定、及び
 (b 6 c) 前記プローブを通る第 2 の電流の測定、

を実施するステップと、

(b 7) 前記測定により得られた前記第 1 ~ 第 4 の電圧及び前記第 1、第 2 の電流を利用して、前記第 1、第 2 の電磁結合係数を計算するステップ、
 とを備える請求項 1 に記載の実装部品の極性判別方法。

10

【請求項 3】

ステップ (b) が、さらに、

(b 1) 刺激によって前記プローブを駆動するステップと、

(b 2) 前記第 2 の端子を基準電圧に接続するステップと、

(b 3) 前記プローブが前記刺激によって駆動され前記第 2 の端子が前記基準電圧に接続されている間に、

(b 3 a) 前記第 1 の端子における第 1 の電圧の測定、

(b 3 b) 前記第 2 の端子における第 2 の電圧の測定、及び

(b 3 c) 前記第 1 の端子を通る第 1 の電流の測定、

20

を実施するステップと、

(b 4) 前記第 1 の端子を前記基準電圧に接続するステップと、

(b 5) 前記第 1 の端子が前記基準電圧に接続されている間に、

(b 5 a) 前記第 1 の端子における第 3 の電圧の測定、

(b 5 b) 前記第 2 の端子における第 4 の電圧の測定、及び

(b 5 c) 前記第 2 の端子を通る第 2 の電流の測定、

を実施するステップと、

(b 6) 前記測定により得られた前記第 1 ~ 第 4 の電圧及び前記第 1、第 2 の電流を利用して前記第 1、第 2 の電磁結合係数を計算するステップとを備える請求項 1 に記載の実装部品の極性判別方法。

30

【請求項 4】

前記刺激が電圧源であることを特徴とする請求項 2 あるいは請求項 3 のいずれかに記載の実装部品の極性判別方法。

【請求項 5】

前記刺激が電流源であることを特徴とする請求項 2 あるいは請求項 3 のいずれかに記載の実装部品の極性判別方法。

【請求項 6】

前記基準電圧が前記電子アセンブリのためのアースであることを特徴とする請求項 2 あるいは請求項 3 のいずれかに記載の実装部品の極性判別方法。

【請求項 7】

前記基準電圧が共通信号帰線であることを特徴とする請求項 2 あるいは請求項 3 のいずれかに記載の実装部品の極性判別方法。

40

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、一般に、電子アセンブリの判別に関するものであり、とりわけ、有極性部品が正しい極性あるいは所定の極性で実装されているか否かを判定するための極性判別に関するものである。

【0002】

【発明の背景】

50

電子製造試験及び故障試験では、有極性部品が適正な極性で実装されているか否かを自動判定することが目下の課題である。電解コンデンサ、ダイオード、集積回路、及び、その他のデバイスは、機械的に対称であるが、電気的には非対称であることが多い。すなわち、それらは、いくつかある向き中的任意の1つをなすように物理的に実装あるいは装着することが可能であるが、ある特定の向きをなすように実装あるいは装着された場合にしか適正に機能することができない。

【0003】

電解コンデンサは、端子を逆にして取り付けた場合、ある期間機能することができるので、特に問題である。結果として、電解コンデンサは、製造時点においては一般的な従来の回路試験にパスする可能性があるが、時間経過につれて容量値が劣化するか、漏洩電流が増大するか、あるいは後刻壊滅的な故障（爆発）を生じる可能性がある。製品の最終アセンブリ前の修理は、出荷した製品の修理に比べてはるかに低コストですむので、劣化するデバイスの検出の必要は経済的に重要である。爆発する可能性のあるデバイスの場合、安全とコストの両方の見地から、最初に全動作電圧が印加される前に実装極性を判別することがとりわけ重要である。コンデンサの極性に関する自動試験が必要であり、とりわけ、既に電子アセンブリの他の部品を試験するために設備されている装置を用いておこなう自動試験が要求されている。

10

【0004】

実装プリント回路基板のための市販のテストの多くは、電子刺激信号を加えて、電子応答を測定するための2種類のプローブを備えている。接触プローブは、電子アセンブリ内の導電性表面と物理的に接触する。一般に、先のとがった「ネイル」を利用して、保護コーティングを突き刺し、プリント回路基板上のトレースまたはパッドと接触する。非接触プローブは、試験を受ける電子デバイスの近くに電磁界を誘導するか、あるいは、測定する。例えば、非接触容量性プローブを利用して、実装されたプリント回路基板におけるハンダ接合の開放の検出が行われる。「ベッド・オブ・ネイル（剣山）」固定具及び非接触プローブを利用した市販のプリント回路基板テストの一例として、HP TestJetと称する非接触プローブを備えた米国ヒューレット・パカード社の3070シリーズI I試験システムがある。1993年10月19日にDavid T. Crook及びKevin W. Keirn (Crook他) に対して発行された米国特許第5,254,953号には、集積回路に利用される非接触試験の例が見受けられる。「ベッド・オブ・ネイル」プローブ及び非接触プローブのような既存の試験プローブ・ハードウェアを利用して、組立られた電子部品の極性を自動試験することが必要とされている。

20

30

【0005】

【発明の概要】

本発明の説明では、有極性部品は電解コンデンサで代表されるが、該電解コンデンサの極性は、コンデンサと非接触プローブとの間の電磁結合を測定することによって判別される。構成の1つでは、被試験デバイスは、能動的に刺激され、応答は被試験デバイスの本体近くに配置された非接触容量性プローブによって検出される。代替案として、被試験デバイスのリードに刺激を加えてプローブで測定するのは別に、プローブを刺激して被試験デバイスのリードにおいて測定することも可能である。

40

【0006】

第1の実施例の場合、単一電圧測定が実施される。第2の実施例の場合、単一電流測定が実施される。第3の実施例の場合、2つの異なる試験構成において、複数の電圧及び電流測定が実施される。第3の実施例の場合、2つの電磁結合係数は2つの線形方程式において未知の固定係数である。2つの線形方程式における可変パラメータは、被試験デバイスの各端子における電圧、及び、容量性プローブを流れる電流である。第3の実施例の第1の構成の場合、被試験デバイスの第1の端子が刺激され、第2の端子は基準電圧に保持される（または共通信号帰線に接続される）。第3の実施例の第2の構成の場合、第1の端子は基準電圧に保持され（または共通信号帰線に接続され）、第2の端子が刺激される。4個の端子電圧及び2個のプローブ電流の測定後、2つの式を解いて、未知の電磁結合係

50

数が求められる。電磁結合係数の相対関係によって、被試験デバイスの測定された極性が決まる。

【0007】

【実施例】

図1Aには、2つのリード(102、104)がプリント回路基板に取り付けられた軸方向リード型電解コンデンサ100の側面図が示されている。コンデンサ100は、被試験デバイス(DUT)である。試験の目的は、リード102及び104が適正に接続されているか否かを判別することにある。非接触容量性プローブ110(導電性プレート)が、コンデンサ100の外部ケースの近くに、ただし電氣的に接触しないように配置される。プローブ110とコンデンサ100の外部ケースの間には実効キャパシタンス C_p (112)が存在する。

10

【0008】

例示のため、コンデンサ100は導電性ケースを備えており、リード104はコンデンサ100のケースに接続され、リード104が例示のように接続される時、コンデンサ100は正しく実装されたものと仮定する。さらに、リード104が理想電圧源106によって駆動されており、コンデンサのリード102は、理想リード108によって理想共通信号帰線に接続され、電圧 V_p (114)が、理想電圧測定装置によって容量性プローブで測定されるものと仮定する。理想部品を用い、正しい極性にすれば、 V_p (114)は、電圧 V_s (106)と同じであり、コンデンサ100の導電性ケースからキャパシタンス112を介してプレート110に理想的に結合される。これとは対照的に、コンデンサ100が反転されて、コンデンサ100のケースがリード108によって共通信号帰線109に接続される場合、導電性ケースによって、電圧源106に接続されたコンデンサのリードまわりにファラデー・シールドが形成され、電圧はプレート110に結合されない。これが理想システムであると仮定すると、 V_p (114)が V_s (106)に等しい場合、コンデンサ100は正しく実装されており、 V_p (114)がゼロであれば、コンデンサ100は正しく実装されていないということになる。

20

【0009】

V_s (106)は、AC(正弦)電圧、即ち交番電圧である。 V_s (106)に適した値の例は、約1KHzの周波数において(これまた実装される可能性のある半導体デバイスのターン・オンを回避するため)0.6Vピーク・ピークである。一般に、大容量部品には低い周波数(例えば、数百ヘルツ)が適し、小容量部品には高い周波数(約10KHzまで)が適する。

30

【0010】

図1Bは、実部品による図1Aの回路モデルを示す等価回路図である。典型的な試験システムの場合、刺激電圧106及びリード108は、「ベッド・オブ・ネイル」固定具または他の一時的接続方法を用いて接続される。図1Bに示すように、実在のシステムにおける刺激電圧106は有限の電源及び相互接続インピーダンス116を備えている。コンデンサ100が実装されるシステムは、有限並列インピーダンスを備えている。リード108は、有限相互接続インピーダンス120を備えている。電圧測定装置(及びプローブ110と電圧測定装置の間の回路要素)は、有限キャパシタンス122及び抵抗124を備えている。図1Bの刺激側の有限インピーダンス(コンデンサ100のインピーダンスを含めて)の結果としてコンデンサ100のケースにおける電圧は、刺激電圧106の何分の1かである。コンデンサ100のケースが刺激によって駆動されるものと仮定すると、測定される電圧(114)がある所定のしきい値レベルを超えるか、または、 V_s (106)の所定の何分の1かを超越する場合、コンデンサ100は、正しく実装されている。

40

【0011】

電圧測定値 V_p は、キャパシタンス122によって固有の影響を受けることになる。キャパシタンス122に対するシステムの影響は、かなりのものである可能性があり、このシステムの影響は変動する可能性がある。例えば、システムの漂遊キャパシタンスは、相対湿度によって変動する可能性がある。従って、システムの漂遊キャパシタンスによって影

50

響されない測定値を利用することが望ましい。

【0012】

図1Cに示すシステムの等価回路図では、図1Cに示す演算増幅器を用いて、電圧の代わりに電流を測定することによって、システム・キャパシタンス122によって生じる容量性電圧分割の効果を低減する実施例である。キャパシタンス112を通る電流が、演算増幅器130によって間接的に測定される。コンデンサ100が正しく取り付けられていれば、コンデンサ100の導電性ケースは、キャパシタンス112を介して比較的大きい電流を結合し、コンデンサ100の取り付けが間違っていれば、コンデンサ100のケースは刺激電圧をシールドするので、比較的小さい電流がキャパシタンスを流れることになる。コンデンサ100のケースが刺激によって駆動されるものと仮定すると、測定電流が所定のしきい値を超えると、コンデンサ100が正しく実装されていることになる。演算増幅器130の反転入力と演算増幅器130の非反転入力との間の電圧が、極めて低い（ほぼゼロ）ので、漂遊キャパシタンス122の両端間における電圧及びキャパシタンス122を通る電流は、ほぼゼロにまで減少する。

10

【0013】

図1Cの場合、演算増幅器130のフィードバック抵抗器128の両端間で測定される電圧 V_{P2} (126)は、フィードバック抵抗器を通る電流の直接的測度であり、キャパシタンス112を通る電流の間接的測度である。代替案として、キャパシタンス112を流れる電流は、増幅器130の出力と共通信号帰線109との間の電圧から間接的に測定することが可能である。増幅器130に対する入力の両端間における電圧がゼロの場合、この代替測定値（図1Cにおいて V'_{P2} (132)として表示）が V_{P2} (126)と同じになる点に留意されたい。 V'_{P2} (132)は、一般的な基板試験システムにおいてより計測しやすい測定値である。演算増幅器の入力を利用して、外部回路インピーダンスの影響を軽減することは、接続試験用の容量性プローブを備える市販のテストにおいて用いられる技法である（例えば、前記C r o o k他の特許参照のこと）。

20

【0014】

図1Cの実施例は、図1Bの実施例に改良を加えたものである。しかし、それでも実用上の限界がある。コンデンサ100のインピーダンスが、電源インピーダンス116及び共通帰線インピーダンス120に対して極めて小さい（キャパシタンスが大きい）場合、コンデンサ100のケースにおける刺激電圧を分割すると、低くなりすぎて、上記測定が実施不能になる可能性がある。すなわち、コンデンサ100における刺激電圧の電圧 V_P (114)に対する影響と、ノイズまたは他の可能性のある結合経路による影響を直接的にかつ確実に区別することは不可能である。これは、刺激周波数を低下させて、コンデンサ100のインピーダンスを増すことによって改善することが可能である。しかし、一般的な基板試験環境において経験上観測されるように、上述の極性試験実施例は、10マイクロファラッドより小さいコンデンサに最もよく適しているが、10マイクロファラッドよりはるかに大きいコンデンサの場合、後述の図2A及び2Bの実施例のような回路インピーダンス及び交流結合経路に対していっそう適正な補償を可能にする極性試験が必要とされる。

30

【0015】

図2Aにおける容量性プローブ200が被試験デバイスの各リードに対する結合を保証するのに十分な大きさである点を除けば、図2Aは、図1Aと同様の構成の概略図である。図1Aのリード102は、図2A及び図2Bにおいて端子「A」として表示され、添え字「A」のついた値は、端子「A」に関連した刺激または測定値を表示している。図1Aのリード104は、図2A及び2Bにおいて端子「B」として表示され、添え字「B」のついた値は、端子「B」に関連した刺激または測定値を表示している。試験中、第2のリードが V_{REF} (202)に接続されている間に（図2Aに示されるように）、DUTの第1のリードが刺激され、第1のリードが V_{REF} (202)に接続されている間に（図2Bに示すように）、第2のリードが刺激される。

40

【0016】

50

図 2 A 及び図 2 B の電圧測定値は、全て、基準電圧 $V_{REF} (202)$ に対して計測されるが、一般には、 $V_{REF} (202)$ と既知の関係を有する他の低ノイズ基準電位に対して計測することが可能である。 $V_{REF} (202)$ は大地電位とすることもできるし、あるいは、大地電位以外の電圧とすることも可能である。例えば、DUT の端子の 1 つが、電子アセンブリのためのアースに接続される場合、基板試験システムは、電子アセンブリを絶縁するか電子アセンブリの電位以外のある電位に浮遊することが必要になる可能性がある。基板試験の分野において、接地電圧または基準電圧は、ガード電圧と呼ばれる場合もある。

【0017】

R_S は、刺激 106 の全電源インピーダンス（刺激と DUT におけるアクセス可能な測定ポイントとの間の任意の相互接続インピーダンスと組み合わせられる固有の出力電源インピーダンスを含む）である。図 1 C に関連して上述のように、コンデンサ 100 のインピーダンスは、 $R_S (116)$ に対して小さい場合、コンデンサ 100 の端子 102 または 104 には、 $V_S (106)$ のほんの一部だけしか生じない。図 2 A 及び 2 B に示す実施例の場合、電源インピーダンス及び測定インピーダンスの影響は、端子 102 及び 104 において電圧を直接測定することによって最小限に抑えられる。電圧 $V_{A1} (208)$ は、物理的に端子「A」の近くにある独立した接触プローブによって端子「A」において測定される。同様に、電圧 $V_{B1} (210)$ は、物理的に端子「B」の近くにある独立した接触プローブによって端子「B」において測定される。独立したワイヤによって、DUT のリードに実際に生じる電圧の出来る最も正確な測定が可能になる。

【0018】

第 3 の電圧測定値 $V_{P1} (212)$ が容量性プローブ 200 によって計測される。測定電圧 $V_{P1} (212)$ は、演算増幅回路 130 のフィードバック抵抗器 128 の両端間における電圧であり、DUT のリード及び本体からプローブ 200 を介して容量結合される電流の和によって決まる。代替案として、 $V_{REF} (202)$ に対する増幅器 130 の出力から第 3 の測定値を計測することも可能である。図 1 C に関して既述のように、この代替測定値（図 2 A における V'_{P1} 及び図 2 B における V'_{P2} ）は、典型的な基板試験システムにおいてより計測しやすい測定値である。

【0019】

電磁結合は、図 2 A 及び 2 B に 2 つのコンデンサとして示されているが、理解しておくべきは、「 $K_A (214)$ 及び $K_B (216)$ は、キャパシタンス値ではなく、下記の式によって定義されるように、導電性プレートの流れ、最終的には、演算増幅器に測定電圧を生じる電流に対する DUT リード（及びリードの 1 つに取り付けられたコンデンサの導電性ケース）における電圧の影響を表す式における無次元数（電磁結合係数）である」という点である：

$$\text{式 1: } K_A V_{A1} + K_B V_{B1} = V_{P1}$$

【0020】

式 1 においては、 V_{A1} 、 V_{B1} 、及び、 V_{P1} は、全て、測定値であるが、電磁結合係数 K_A 及び K_B は、両方とも未知であるという点に留意されたい。電磁結合係数 K_A 及び K_B を求めるためにはもう 1 つの式（及び測定の組）が必要がある。図 2 B には、DUT の端子「B」を駆動する刺激 $V_S (106)$ と基準電圧（202）に接続された端子「A」を備えた 1 組の測定が示されている。端子「A」における電圧（ $V_{A2} (218)$ ）、端子「B」における電圧（ $V_{B2} (220)$ ）、及び、プローブ電流（ $V_{P2} (222)$ ）として測定される）の 2 度目の測定が行われる。容量性プローブ 200 がこの 2 回の測定に関して同じ状態に保たれるので、電磁結合係数は不変である。電源インピーダンス（116、117）及び相互接続インピーダンス（206、207）は、該 2 回の測定に関して同じではない可能性があるという点に留意されたい。必須電圧は DUT の端子において直接測定されるので、これらのインピーダンスが電磁結合係数の式に影響することはない。第 2 の組をなす測定電圧及び電磁結合係数は、下記の式によって関連づけられる：

$$\text{式 2: } K_A V_{A2} + K_B V_{B2} = V_{P2}$$

10

20

30

40

50

【0021】

2組の測定の後、式1及び式2を解いて、2つの未知の電磁結合係数 K_A 及び K_B が求められる。一般的な基板試験システムがコンピュータ制御式であり(不図示)、該コンピュータを用いて、下記のように2つの未知の係数を持つ2つの線形方程式の周知の問題を解くことが可能である。

$$\text{式3: } K_A = (V_{B1} V_{P2} - V_{B2} V_{P1}) / (V_{B1} V_{A2} - \frac{V_{B2} V_{A1}}{V_{A1}})$$

$$\text{式4: } K_B = (V_{A1} V_{P2} - V_{A2} V_{P1}) / (V_{A1} V_{B2} - \frac{V_{A2} V_{B1}}{V_{B1}})$$

【0022】

例えば、端子A(102)が導電性ケースに接続される場合、 K_A の値は K_B の値より大きいことが望ましい。 K_A の値が K_B の値より大きいと判定された場合、コンデンサは正しく実装されている。 K_A の値が K_B の値より小さいと判定された場合、コンデンサは逆向きに実装されてる。上述の2ステップの試験が、回路インピーダンスを適切に取り扱い(電圧がDUTの端子において測定される)、非接触プローブに対する交流結合経路(K_A 及び K_B)が適切に取り扱われ、該試験が単一の絶対測定値ではなく2つの異なる刺激条件における電圧差に依存している点に留意されたい。この2ステップの極性測定は、どんなサイズのコンデンサにも適しており、従って、上記単一ステップの測定のどれよりも用途が広い。

10

【0023】

図1A~図1C及び図2A~図2Bに示す試験構成を逆にして、刺激によってプローブが駆動され、コンデンサのリードにおける電圧が、基準電圧に接続されるリードを交代して測定されるようにすることも可能である。例えば、図3の場合、電圧源106によってプローブ200が駆動され、最初の測定時に、リードBからの電流が共通信号帰線(または基準電圧)に接続されたリードAによって測定される。第2の実施例の場合、リードAからの電流が共通信号帰線(または基準電圧)に接続されたリードBによって測定される。さらに理解しておくべきは、図1A~1C、図2A~B、及び、図3に示す電圧刺激106の代わりにテブナン等価電流源を用いることも可能という点である。

20

【0024】

図4は、図1Bの等価回路に関連して既述の第1の実施例に関する構成の1つ(刺激によってDUTを駆動する)を説明するためのフローチャートである。図5は、図1Cの回路に関連して既述の第2の実施例に関する構成の1つ(刺激によってDUTを駆動する)を説明するためのフローチャートである。図6は、図2A及び図2Bの回路に関連して既述の第3の実施例に関する構成の1つ(刺激によってDUTを駆動する)を説明するためのフローチャートである。

30

【0025】

前記単一ステップ及び2ステップの極性試験では、いずれの場合も、試験システムにはDUTのどのリードがケースに接続されているかわかっている、と仮定している。これは、業者によって変わる可能性があるため、一般には、期待される極性は業者及び部品番号に固有のものならざるをえない。

【0026】

図1Aのコンデンサ100は、特に軸方向リード・コンデンサとして特定されている。上述の試験は、径方向リード電解コンデンサにも適している。一般的な要件は、リードの1つをファラデー・シールドに接続して、電磁結合を非対称にしなければならないということである。すなわち、径方向リード・コンデンサのリードの1つが導電性ケースに取り付けられる場合、あるいは、リードの1つが常にケースに対してより大きい容量で結合するように構成されている場合、上述の単一ステップと2ステップ試験のいずれかを適用することが可能になる。プローブ110または200は、導電性ケースの近くに配置される。両方のリードとも、径方向リード・デバイスにおけるケースによって包囲されているので、リードからの結合はほとんどなく、ケースだけからの結合によって、有効な試験が可能になる。

40

【0027】

50

さらに、コンデンサのタイプによっては、コンデンサのリードの1つが導電性ケースに取り付けられていなくても、あるいは、コンデンサ本体の外表面が導電性でなくても、上述の極性試験がおこなえる。例えば、表面実装タンタル・コンデンサが、技術的に独立した導電性ケースを備えることができなくても、上述の極性試験を表面実装タンタル・コンデンサに利用することが可能である。表面実装タンタル・コンデンサは、一般に固体電解質を包囲する多孔性金属外壁を備えている。一般に、この多孔性金属外壁によって、上述の極性試験を可能にするのに十分な非対称結合（ファラデー・シールド）が得られる。さらに、コンデンサが導体及び誘電体を円筒状に巻いた層から構成される場合、最も外側の層によって、導電性ケースと同じ非対称結合（ファラデー・シールド）が得られる。従って、特定のコンデンサ構造によって、必ず外側導電層と同じ導体が得られる場合、上述の極性試験を利用することが可能である。

10

【0028】

本発明の以上の説明は、例示及び解説を目的として提示されたものである。余すところなく述べようとしたり、あるいは、本発明を開示のそのままの形態に限定しようとしたりするものではなく、上述の教示に照らして他の修正及び変更を加えることも可能である。該実施例は、本発明の原理及びその実際の適用例について最も明確に説明し、当該技術の他の熟練者が、特定の企図する用途に適したさまざまな具現化及びさまざまな修正において本発明を最も有効に活用できるようにするため、選択され、解説されたものである。付属の請求項は、先行技術による制限のない限り、本発明の他の代替実施例を含むものと解釈されるものとする。

20

【図面の簡単な説明】

【図1A】プリント回路基板における軸方向リード電解コンデンサの極性を検出するための回路の側面概略図である。

【図1B】図1Aのシステムの等価回路図である。

【図1C】測定回路が改良された、図1Aのシステムの等価回路図である。

【図2A】被試験デバイス並びに関連する刺激及び応答回路要素、及び、最初の測定に関する変数の定義を示す、コンデンサの極性検出回路の回路図である。

【図2B】第2の測定に関する変数の定義と共に、図2Aの被試験デバイスを示す概略図である。

【図3】刺激がプローブに接続される代替試験構成を示すコンデンサ極性検出回路の側面部分概略図である。

30

【図4】第1の実施例の構成の1つに関する方法のフローチャートである。

【図5】第2の実施例の構成の1つに関する方法のフローチャートである。

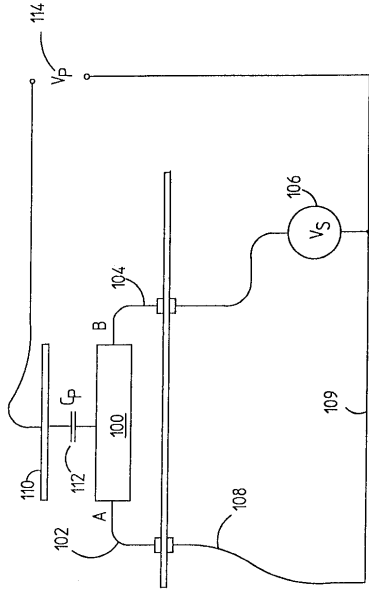
【図6】第3の実施例の構成の1つに関する方法のフローチャートである。

【符号の説明】

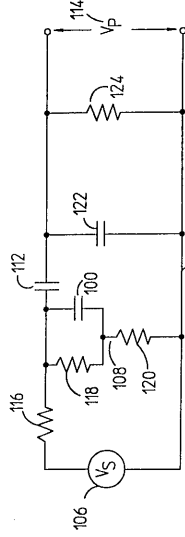
- 100 コンデンサ
- 102 リード
- 104 リード
- 106 電圧源
- 108 リード
- 109 共通信号帰線
- 110 プローブ
- 128 フィードバック抵抗器
- 130 演算増幅器
- 200 容量性プローブ

40

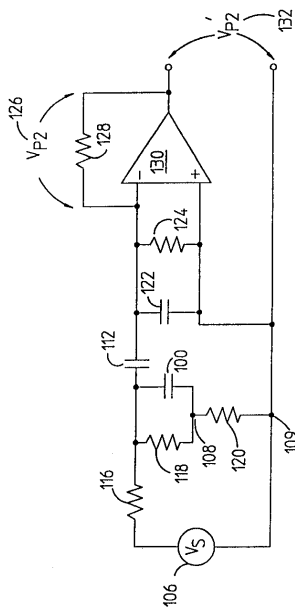
【 図 1 A 】



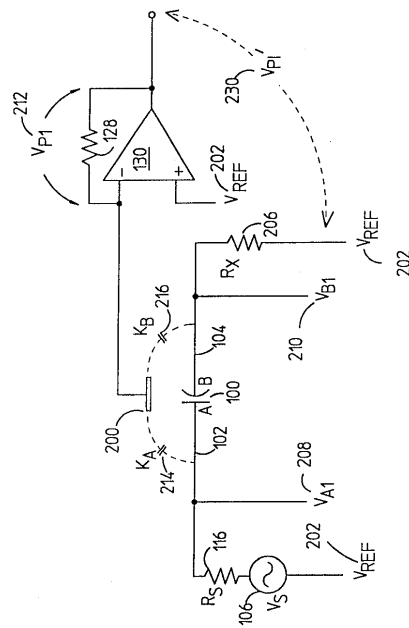
【 図 1 B 】



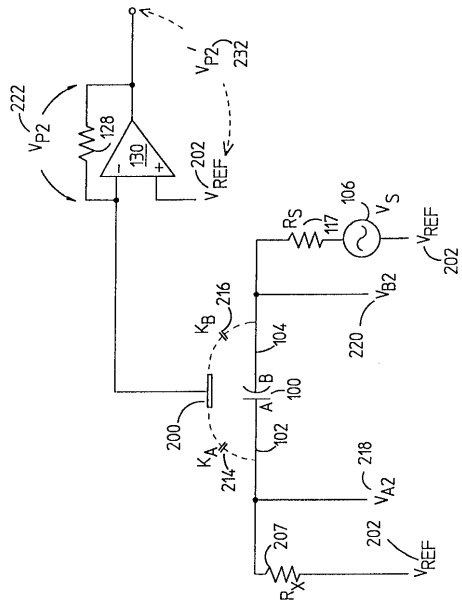
【 図 1 C 】



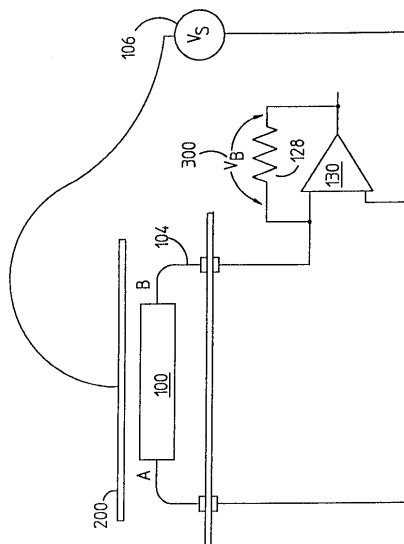
【 図 2 A 】



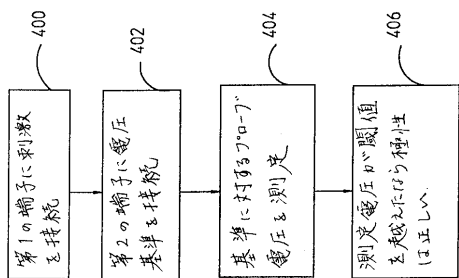
【 図 2 B 】



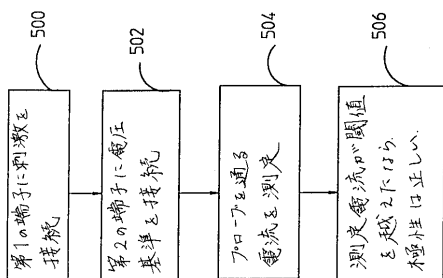
【 図 3 】



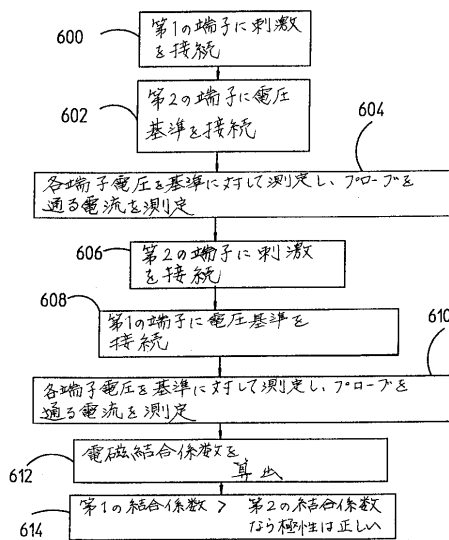
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

審査官 篠崎 正

(56)参考文献 特開昭61-144814(JP,A)
特開平04-098161(JP,A)
米国特許第05159526(US,A)

(58)調査した分野(Int.Cl.⁷, DB名)
G01R31/00-31/06
G01R31/26