



- (51) 국제특허분류:
H01L 33/30 (2010.01) H01L 33/04 (2010.01)
H01L 33/14 (2010.01)
- (21) 국제출원번호: PCT/KR2013/002320
- (22) 국제출원일: 2013년 3월 21일 (21.03.2013)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2012-0030790 2012년 3월 26일 (26.03.2012) KR
- (71) 출원인: 서울옵토디바이스주식회사 (SEOUL OPTO DEVICE CO., LTD.) [KR/KR]; 425-851 경기도 안산시 단원구 원시동 727-5 1B-36, Gyeonggi-do (KR).
- (72) 발명자: 최승규 (CHOI, Seung Kyu); 425-851 경기도 안산시 단원구 원시동 727-5 1B-36, Gyeonggi-do (KR). 김재현 (KIM, Chae Hon); 425-851 경기도 안산시 단원구 원시동 727-5 1B-36, Gyeonggi-do (KR). 정정환 (JUNG, Jung Whan); 425-851 경기도 안산시 단원구 원시동 727-5 1B-36, Gyeonggi-do (KR).
- (74) 대리인: 특허법인에이아이피 (AIP PATENT & LAW FIRM); 135-933 서울시 강남구 역삼동 823-14 신원빌딩 8층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

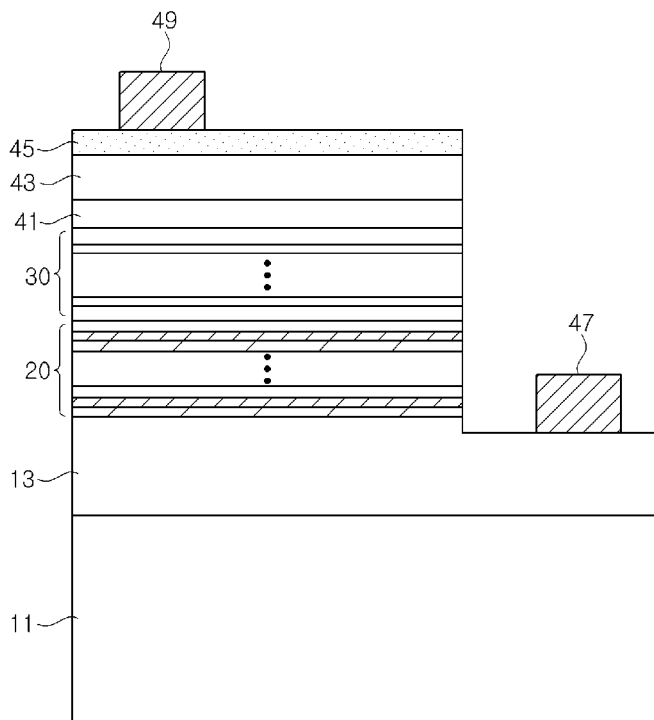
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: GALLIUM NITRIDE-BASED LIGHT-EMITTING DIODE

(54) 발명의 명칭 : 질화갈륨계 발광 다이오드



(57) Abstract: A gallium nitride-based light-emitting diode is disclosed. The light-emitting diode includes: a gallium nitride substrate; a first gallium nitride-based semiconductor layer that is located on the gallium nitride substrate; a second gallium nitride-based semiconductor layer that is located on the first semiconductor layer; an active layer having a multiple quantum well structure that is located between the first semiconductor layer and the second semiconductor layer; and a gallium nitride-based electron blocking layer that is located between the active layer and the second semiconductor layer. Furthermore, the first semiconductor layer has a thickness of 5 μ m to 15 μ m, and the electron blocking layer is a four-component gallium nitride-based semiconductor layer that contains aluminum and indium. It is possible to reduce forward voltage and improve light-emitting efficiency by increasing the relative thickness of the first semiconductor layer.

(57) 요약서: 질화갈륨계 발광 다이오드가 개시된다. 이 발광 다이오드는, 질화갈륨 기판; 질화갈륨 기판 상에 위치하는 질화갈륨계 제 1 반도체층; 제 1 반도체층 상부에 위치하는 질화갈륨계 제 2 반도체층; 제 1 반도체층과 상기 제 2 반도체층 사이에 위치하는 다중양자우물 구조의 활성층; 및 활성층과 제 2 반도체층 사이에 위치하는 질화갈륨계 전자 블록층을 포함한다. 나아가, 제 1 반도체층은 5 μ m 내지 15 μ m 범위 내의 두께를 갖고, 상기 전자 블록층은 알루미늄과 인듐을 함유하는 4 성분계 질화갈륨계 반도체층이다. 제 1 반도체층의 두께를 상대적으로 증가시킴으로써 순방향 전압을 낮출 수 있으며 발광 효율을 개선할 수 있다.

을 개선할 수 있다.

명세서

발명의 명칭: 질화갈륨계 발광 다이오드

기술분야

- [1] 본 발명은 질화갈륨계 발광 다이오드에 관한 것으로, 특히 질화갈륨 기판을 성장기관으로 사용한 질화갈륨계 발광 다이오드에 관한 것이다.

배경기술

- [2] 일반적으로 질화갈륨(GaN)과 같은 III족 원소의 질화물은 열적 안정성이 우수하고 직접 천이형의 에너지 밴드(band) 구조를 가지므로, 최근 가시광선 및 자외선 영역의 발광소자용 물질로 많은 각광을 받고 있다. 특히, 질화인듐갈륨(InGaN)을 이용한 청색 및 녹색 발광 소자는 대규모 천연색 평판 표시 장치, 신호등, 실내 조명, 고밀도광원, 고해상도 출력 시스템과 광통신 등 다양한 응용 분야에 활용되고 있다.
- [3] 이러한 III족 원소의 질화물 반도체층은 그것을 성장시킬 수 있는 동종의 기판을 제작하는 것이 어려워, 유사한 결정 구조를 갖는 이종 기판에서 금속유기화학기상증착법(MOCVD) 또는 분자선 증착법(molecular beam epitaxy; MBE) 등의 공정을 통해 성장되어 왔다. 이종기판으로는 육방 정계의 구조를 갖는 사파이어(Sapphire) 기판이 주로 사용된다.
- [4] 그러나, 이종 기판 상에 성장된 에피층은 성장 기관과의 격자 부정합 및 열팽창 계수 차이에 기인하여 전위 밀도가 상대적으로 높다. 사파이어 기판 상에 성장된 에피층은 일반적으로 $1\text{E}8/\text{cm}^2$ 이상의 전위밀도를 갖는 것으로 알려져 있다. 이러한 높은 전위밀도를 갖는 에피층으로는 발광 다이오드의 발광 효율을 개선하는데 한계가 있다. 나아가, 고전류에서 발광 다이오드를 동작시킬 경우, 전위를 통해 전류가 집중되기 때문에 저전류에서 동작하는 경우에 비해, 발광 효율이 더욱 감소된다.
- [5] 또한, 에피층과 성장 기관과의 격자 부정합 및 열팽창 계수 차이는 사파이어 기판 상에 성장되는 에피층의 두께를 제한한다. 에피층을 두껍게 형성할 경우, 에피층에 크랙이 발생되기 쉽다. 이에 따라, 상기 사파이어 기판 상에 성장되는 n형 콘택층의 두께는 일반적으로 1~2 μm 의 범위 내에 있다. n형 콘택층의 두께 제한은 발광 다이오드의 저항을 증가시키고 이에 따라 순방향 전압을 증가시킨다.

발명의 상세한 설명

기술적 과제

- [6] 본 발명이 해결하고자 하는 과제는, 개선된 발광 효율을 갖는 발광 다이오드를 제공하는 것이다.
- [7] 본 발명이 해결하고자 하는 또 다른 과제는, 고전류 하에서 구동할 수 있는 발광 다이오드를 제공하는 것이다.

- [8] 본 발명이 해결하고자 하는 또 다른 과제는, 순방향 전압을 낮출 수 있는 발광 다이오드를 제공하는 것이다.

과제 해결 수단

- [9] 본 발명의 일 실시예에 따른 발광 다이오드는, 질화갈륨 기판; 상기 질화갈륨 기판 상에 위치하는 질화갈륨계 제1 반도체층; 상기 제1 반도체층 상부에 위치하는 질화갈륨계 제2 반도체층; 상기 제1 반도체층과 상기 제2 반도체층 사이에 위치하는 다중양자우물 구조의 활성층; 및 상기 활성층과 상기 제2 반도체층 사이에 위치하는 질화갈륨계 전자 블록층을 포함한다. 나아가, 상기 제1 반도체층은 5 μ m 내지 15 μ m 범위 내의 두께를 갖고, 상기 전자 블록층은 알루미늄과 인듐을 함유하는 4성분계 질화갈륨계 반도체층이다.
- [10] 상기 제1 반도체층을 상대적으로 두껍게 형성함으로써 발광 다이오드의 저항을 감소시킬 수 있어 순방향 전압을 낮출 수 있다. 나아가, 상기 전자 블록층을 4성분계 질화갈륨계 반도체층으로 형성함으로써 상기 제1 반도체층의 두께를 더 두껍게 형성할 수 있다.
- [11] 여기서, 상기 제1 반도체층은 단일의 GaN층으로 형성된다. 상기 제1 반도체층은 n형 콘택층일 수 있다.
- [12] 상기 발광 다이오드는, 상기 제1 반도체층에 콘택하는 제1 전극, 및 상기 제2 반도체층에 전기적으로 접속된 제2 전극을 더 포함할 수 있다.
- [13] 몇몇 실시예들에 있어서, 상기 제1 반도체층과 상기 활성층 사이에 위치하는 다층 구조의 초격자층을 더 포함할 수 있다. 나아가, 상기 초격자층은 InGaN층, AlGaN층 및 GaN층을 복수 주기로 반복 적층한 구조를 가질 수 있다. 또한, 상기 다층 구조의 초격자층은 각 주기 내에서 InGaN층과 AlGaN층 사이에 GaN층을 더 포함할 수 있다.
- [14] 한편, 상기 활성층은 장벽층과 우물층을 포함하고, 상기 우물층은 InGaN으로 형성된다. 또한, 상기 활성층 내의 장벽층들은 GaN으로 형성될 수 있으나, 이에 한정되는 것은 아니며, AlGaN 또는 AlInGaN으로 형성될 수 있다.

발명의 효과

- [15] 본 발명에 따르면, 질화갈륨 기판을 채택함으로써 그 위에 성장된 반도체층들의 결정질을 개선하여 발광 다이오드의 발광 효율을 향상시킬 수 있다. 더욱이, 제1 반도체층을 두껍게 형성함으로써 반도체층들의 결정질을 더욱 향상시킬 수 있으며, 순방향 전압을 감소시킬 수 있다. 또한, 제1 반도체층과 활성층 사이에 초격자층을 배치함으로써 활성층 내에서 생성될 수 있는 결정 결함을 방지할 수 있다.
- [16] 더욱이, 에피층 내에 형성되는 전위 밀도를 낮추어 고전류 하에서 구동할 수 있는 발광 다이오드를 제공할 수 있다.

도면의 간단한 설명

- [17] 도 1은 본 발명의 일 실시예에 따른 발광 다이오드를 설명하기 위한

단면도이다.

- [18] 도 2는 본 발명의 일 실시예에 따른 초격자층을 설명하기 위한 단면도이다.
- [19] 도 3은 본 발명의 다른 실시예에 따른 초격자층을 설명하기 위한 단면도이다.
- [20] 도 4는 본 발명의 일 실시예에 따른 활성층을 설명하기 위한 단면도이다.
- [21] 도 5는 도 4의 활성층을 설명하기 위한 에너지 밴드를 나타낸다.
- [22] 도 6은 질화갈륨 기판 상에 성장되는 에피층들에 의해 발생하는 스트레스 변화를 설명하기 위한 단면도들이다.
- [23] 도 7은 질화갈륨 기판 사용에 따른 광 출력 증가를 설명하기 위한 그래프이다.
- [24] 도 8은 제1 반도체층의 두께에 따른 광 출력 증가를 설명하기 위한 그래프이다.

발명의 실시를 위한 형태

- [25] 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 상세히 설명하기로 한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 동일한 참조번호는 동일한 구성요소를 나타내며, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수 있다.
- [26] 도 1은 본 발명의 일 실시예에 따른 발광 다이오드를 설명하기 위한 단면도이다.
- [27] 도 1을 참조하면, 상기 발광 다이오드는, 질화갈륨 기판(11), 제1 반도체층(13), 활성층(30), 전자 블록층(41) 및 제2 반도체층(43)을 포함한다. 나아가, 상기 발광 다이오드는, 초격자층(20), 투명 전극층(45), 제1 전극(47) 및 제2 전극(49)을 포함할 수 있다.
- [28] 상기 질화갈륨 기판(11)은 c면 성장면을 가질 수 있다. 또한, 상기 질화갈륨 기판(11)의 성장면은 에피층의 성장을 돕기 위한 경사각을 가질 수 있다. 이러한 질화갈륨 기판(11)은 예컨대 HVPE 기술을 사용하여 제조될 수 있다. 상기 질화갈륨 기판(11)은 약 100um 내지 450um의 두께를 가질 수 있다.
- [29] 상기 제1 반도체층(13)은 Si이 도핑된 GaN으로 형성된다. 상기 제1 반도체층(13)은 질화갈륨 기판(11) 상에서 직접 성장될 수 있다. 도시한 바와 같이, 상기 제1 반도체층(13) 상에 제1 전극(47)이 오믹 콘택할 수 있다.
- [30] 상기 제1 반도체층(13)은 5um 내지 15um의 두께를 가질 수 있다. 바람직하게, 상기 제1 반도체층(13)은 7um 내지 10um의 두께를 가질 수 있다. 여기서, 상기 제1 반도체층(13)의 두께는 단일 GaN층의 두께를 의미한다. 즉, 동일한 조성으로 연속적으로 성장된 반도체층(13)이 5um 이상의 두께를 갖는 것이다. 종래, 사파이어 기판 상에 반도체층을 성장하는 경우, 기판과 반도체층 사이의 격자 부정합에 기인하여, 질화갈륨계 반도체층을 2um 이상 성장하기 어렵다. 이에 반해, 본 실시예에 있어서, 상기 기판(11)이 질화갈륨 기판이기 때문에, 그 위에 2um 이상의 단일 반도체층을 성장시킬 수 있다.

- [31] 한편, 상기 제1 반도체층(13) 상에 다층 구조의 초격자층(20)이 위치한다. 상기 초격자층(20)은 제1 반도체층(13)과 활성층(30) 사이에 위치하며, 따라서 전류 경로 상에 위치한다. 상기 초격자층(20)은 InGaN/GaN의 쌍을 복수 주기(예컨대, 15 내지 20 주기) 반복 적층하여 형성할 수 있으나, 이에 한정되지 않는다. 예컨대, 도 2에 도시한 바와 같이, 상기 초격자층(20)은 InGaN층(21)/AlGaIn층(22)/GaN층(23)의 3층 구조가 복수 주기(예컨대, 약 10 내지 20 주기) 반복 적층된 구조를 가질 수 있다. AlGaIn층(22)과 InGaN층(21)의 순서는 서로 바뀔 수도 있다. 여기서, 상기 InGaN층(21)은 활성층(30) 내의 우물층에 비해 넓은 밴드갭을 갖는다. 또한, 상기 AlGaIn층(22)은 활성층(30) 내의 장벽층에 비해 넓은 밴드갭을 갖는 것이 바람직하다. 나아가, 상기 InGaN층(21) 및 AlGaIn층(22)은 불순물을 의도적으로 도핑하지 않은 언도프트층으로 형성되고, 상기 GaN층(23)은 Si 도핑층으로 형성될 수 있다. 상기 초격자층(20)의 최상층은 불순물이 도핑된 GaN층(23)인 것이 바람직하다.
- [32] 초격자층(20) 내에 AlGaIn층(22)을 포함함으로써 활성층(30) 내의 정공이 제1 반도체층(13) 쪽으로 이동하는 것을 차단할 수 있어, 활성층(30)의 내의 발광 재결합율을 향상시킬 수 있다. 상기 AlGaIn층(22)은 1nm 미만의 두께로 형성될 수 있다.
- [33] 한편, 상기 초격자층(20)은 InGaIn층(21) 상에 AlGaIn층(22)을 형성하기 때문에, 이들 사이의 격자부정합이 커서 계면에 결정 결함이 형성되기 쉽다. 따라서, InGaIn층(21)과의 격자부정합을 감소시키기 위해 AlGaIn층(22) 대신에 AlInGaIn층이 사용될 수도 있다. 또는, 상기 InGaIn층(21)과 AlGaIn층(22) 사이에도 도 3에 도시한 바와 같이 GaN층(24)을 삽입할 수 있다. 상기 GaN층(24)은 언도프트층 또는 Si 도핑된 층으로 형성될 수 있다.
- [34] 상기 초격자층(20) 상에 다중양자우물 구조의 활성층(30)이 위치한다. 상기 활성층(30)은, 도 4에 잘 도시된 바와 같이, 장벽층(31a, 31b) 및 우물층(33n, 33, 33p)이 교대로 적층된 구조를 갖는다. 여기서, 33n은, 초격자층(20) 또는 제1 반도체층(13)에 가장 가까운 우물층(제1 우물층)을 나타내고, 33p는 전자 블록층(41) 또는 p형 콘택층(23)에 가장 가까운 우물층(제n 우물층)을 나타낸다. 한편, 도 5는 상기 활성층(30)의 에너지 밴드를 나타낸다.
- [35] 도 4 및 도 5를 참조하면, 상기 우물층(33n)과 우물층(33p) 사이에 (n-1)개의 복수의 장벽층들(31a, 31b) 및 (n-2)개의 복수의 우물층들(33)이 서로 교대로 적층되어 있다. 장벽층들(31a)은 이들 (n-1)개의 복수의 장벽층들(31a, 31b)의 평균 두께보다 더 두꺼운 두께를 가지며, 장벽층들(31b)은 상기 평균 두께보다 더 얇은 두께를 갖는다. 또한, 도시한 바와 같이, 장벽층들(31a)이 제1 우물층(33n)에 가깝게 배치되고, 장벽층들(31b)이 제n 우물층(33p)에 가깝게 배치된다. 일반적으로 5개의 우물층들(33n, 33, 33p)이 사용되나, 이에 한정되는 것은 아니며, 더 많은 수의 우물층들이 사용될 수 있다. 우물층들을 많이 형성할수록 전류 밀도 증가에 따라 발생하는 효율 감소, 즉 드롭(droop) 현상을 완화할 수

있다.

- [36] 나아가, 장벽층(31a)이 초격자층(20)의 최상부층에 접하여 위치할 수 있다. 즉, 초격자층(20)과 제1 우물층(33n) 사이에 장벽층(31a)이 위치할 수 있다. 또한, 제n 우물층(33p) 상에 장벽층(35)이 위치할 수 있다. 장벽층(35)은 장벽층(31a)에 비해 상대적으로 더 두꺼운 두께를 가질 수 있다.
- [37] 제n 우물층(33p)에 가까운 장벽층들(31b)의 두께를 상대적으로 얇게 함으로써 활성층(30)의 저항 성분을 감소시키고 또한 제2 반도체층(43)에서 주입된 정공을 활성층(30) 내의 우물층들(33)에 분산시킬 수 있으며, 이에 따라 발광 다이오드의 순방향 전압을 낮출 수 있다. 또한, 장벽층(35)의 두께를 상대적으로 두껍게 함으로써, 활성층(30), 특히 우물층들(33n, 33, 33p)을 성장시키는 동안 생성된 결정 결함을 치유하여 그 위에 형성되는 에피층들의 결정질을 개선할 수 있다. 다만, 상기 장벽층들(31a)의 개수보다 장벽층들(31b)의 개수를 더 많이 형성할 경우, 활성층(30) 내에 결함 밀도가 증가하여 발광 효율이 감소될 수 있다. 따라서, 상기 장벽층들(31a)의 개수를 장벽층들(31b)의 개수보다 더 많이 형성하는 것이 바람직하다.
- [38] 한편, 상기 우물층들(33n, 33, 33p)은 서로 거의 동일한 두께를 가질 수 있으며, 이에 따라 반치폭이 매우 작은 광을 방출할 수 있다. 이와 달리, 우물층들(33n, 33, 33p)의 두께를 서로 다르게 조절하여 상대적으로 넓은 반치폭을 갖는 광을 방출할 수도 있다. 나아가, 상기 장벽층들(31a) 사이에 위치하는 우물층(33)에 비해 장벽층들(31b) 사이에 위치하는 우물층(33)의 두께를 상대적으로 얇게 함으로써 결정 결함이 생성되는 것을 방지할 수 있다. 예컨대, 상기 우물층들(33n, 33, 33p)의 두께는 예컨대, 10 내지 30Å 범위 내이고, 상기 장벽층들(31a)의 두께는 50 내지 70Å 범위 내이고, 상기 장벽층들(31b)의 두께는 30 내지 50Å 범위 내일 수 있다.
- [39] 또한, 상기 우물층들(33n, 33, 33p)은 근자외선 또는 청색 영역의 광을 방출하는 질화갈륨계 층으로 형성될 수 있다. 예컨대, 상기 우물층들(33n, 33, 33p)은 InGaN으로 형성될 수 있으며, In 조성비는 요구되는 파장에 따라 조절된다.
- [40] 한편, 상기 장벽층들(31a, 31b)은 전자와 정공을 우물층들(33n, 33, 33p) 내에 가두기 위해 상기 우물층들(33n, 33, 33p)보다 넓은 밴드갭을 갖는 질화갈륨계 층으로 형성된다. 예컨대, 상기 장벽층들(31a, 31b)은 GaN, AlGaN 또는 AlInGaN으로 형성될 수 있다. 특히, 상기 장벽층들(31a, 31b)은 Al을 함유하는 질화갈륨계 층으로 형성되어 밴드갭을 더욱 증대시킬 수 있다. 상기 장벽층들(31a, 31b) 내의 Al의 조성비는 0보다 크고 0.1보다 작은 것이 바람직하며, 특히, 0.02 내지 0.05일 수 있다. Al 조성비를 상기 범위 내로 제한함으로써 광 출력을 증가시킬 수 있다.
- [41] 덧붙여, 상기 각 우물층(33n, 33, 33p)과 그 위에 위치하는 장벽층들(31a, 31b) 사이에는 도시하지는 않았지만, 캡층이 형성될 수 있다. 캡층은, 장벽층(31a, 31b)을 성장시키기 위해 챔버 온도를 올리는 동안 우물층이 손상되는 것을

방지하기 위해 형성된다. 예컨대, 상기 우물층들(33n, 33, 33p)은 약 780°C의 온도에서 성장될 수 있으며, 상기 장벽층들(31a, 31b)은 약 800°C의 온도에서 성장될 수 있다.

[42] 상기 전자 블록층(41)은 활성층(30) 상에 위치하며, AlInGaN으로 형성된다. 상기 전자 블록층(41)은 전자가 제2 반도체층(43)으로 이동하는 것을 차단하여 발광 효율을 개선한다. 상기 전자 블록층(41)의 두께는 활성층(30) 내 우물층들의 두께의 합과 동일하거나 그보다 작게 형성될 수 있다.

[43] 종래 전자 블록층(41)은 일반적으로 AlGaIn으로 형성되어 왔다. 그러나, AlGaIn은 InGaIn과 격자 상수 차이가 크기 때문에 활성층(30)에 더 많은 압축 스트레스를 인가한다. 또한, 제1 반도체층(13)의 두께가 증가함에 따라 활성층(30)에 추가의 압축 스트레스가 발생되며, 전자 블록층(41)에 의한 압축 스트레스가 더해진다.

[44] 본 실시예에 따르면, 상기 전자블록층(41)을 AlInGaIn으로 형성함으로써 AlGaIn에 비해 활성층(30)에 인가되는 압축 스트레스를 완화할 수 있다. 이에 따라, AlInGaIn 전자 블록층(41)을 채택함으로써, 종래 AlGaIn을 사용하는 경우에 비해 제1 반도체층(13)의 두께를 더 증가시킬 수 있다.

[45] 다시 도 1을 참조하면, 상기 제2 반도체층(43)은 Mg을 도핑한 GaN로 형성될 수 있다. 제2 반도체층(43)은 전자 블록층(41) 상에 위치한다. 한편, 제2 반도체층(43) 상에 ITO나 ZnO와 같은 투명 도전층(45)이 형성되어 제2 반도체층(43)에 오믹 콘택할 수 있다. 제2 전극(49)이 제2 반도체층(43)에 전기적으로 접속된다. 제2 전극(49)은 투명 도전층(45)을 통해 제2 반도체층(43)에 접속될 수 있다.

[46] 한편, 제2 반도체층(43), 전자 블록층(41), 활성층(30) 및 초격자층(20)의 일부를 식각 공정으로 제거하여 제1 반도체층(13)이 노출될 수 있다. 제1 전극(47)은 상기 노출된 제1 반도체층(13) 상에 형성된다.

[47] 본 실시예에 있어서, 상기 질화갈륨 기판(11) 상에 성장되는 에피층들(13 ~ 43)은 MOCVD 기술을 이용하여 형성될 수 있다. 이때, Al, Ga 및 In의 소스로는 TMAI, TMGa 및 TMIIn이 각각 사용될 수 있으며, N의 소스로는 NH₃가 사용될 수 있다. 또한, n형 불순물인 Si의 소스로는 SiH₄가 사용될 수 있고, p형 불순물인 Mg의 소스로는 Cp₂Mg가 사용될 수 있다.

[48] 도 6은 질화갈륨 기판 상에 성장되는 에피층들에 의해 발생하는 스트레스 변화를 설명하기 위한 개략적인 단면도들이다. 여기서, 도 6(a)는 질화갈륨 기판(11)의 초기 상태를 설명하기 위한 단면도이고, 도 6(b)는 질화갈륨 기판(11) 상에 제1 반도체층(13)으로서 GaN층 성장 후의 상태를 설명하기 위한 단면도이고, 도 6(c)는 제1 반도체층(13) 상에 초격자층(20) 및 활성층(30) 성장 후의 상태를 설명하기 위한 단면도이고, 도 6(d)는 전자 블록층(41) 성장 후의 상태를 설명하기 위한 단면도이다.

[49] 도 6(a)에 도시되듯이, 질화갈륨 기판(11)은 단일 층으로서 외부에서 인가되는

스트레스가 없다. 따라서, 질화갈륨 기판(11)은 기판 휨이 없는 것으로 도시하였다.

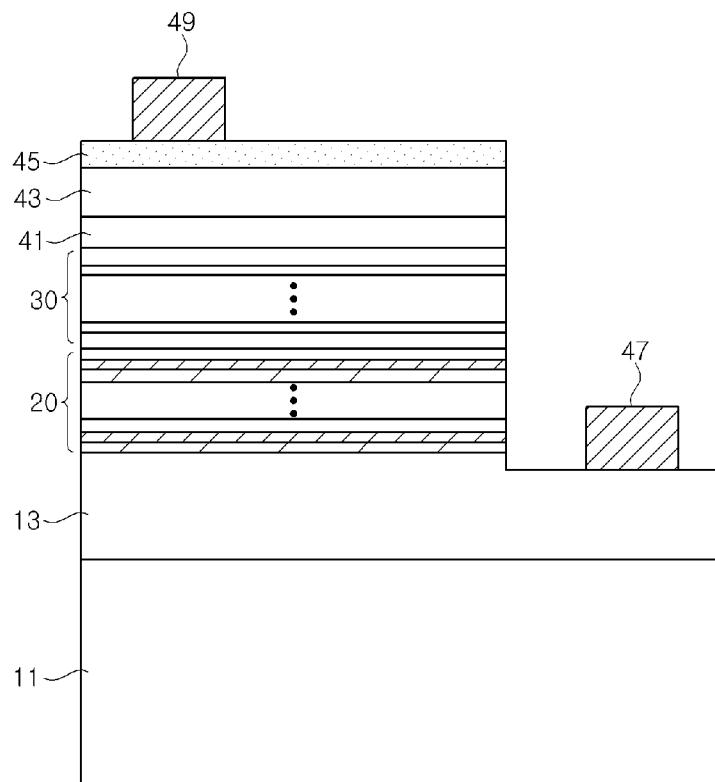
- [50] 도 6(b)에 도시되듯이, 상기 질화갈륨 기판(11) 상에 제1 반도체층(13)으로서 n형 GaN층이 성장될 경우, 동일한 GaN층으로 형성되어 있지만 상기 n형 GaN층은 n형 불순물 도핑 및 결정 결함 등에 기인하여 상기 질화갈륨 기판(11)에 의해 인장 스트레스를 받는다. 따라서, 상기 n형 GaN층(13)은 인장 스트레인 발생된다.
- [51] 도 6(c)에 도시되듯이, 초격자층(20) 및 활성층(30)은 GaN층(13)에 비해 상대적으로 큰 격자 상수를 갖기 때문에 상기 GaN층(13)에 의해 압축 스트레스를 받는다. 특히, 상기 초격자층(20) 및 활성층(30)은 InGaN을 포함하기 때문에 상기 GaN층(13) 및 질화갈륨 기판(11)에 비해 상대적으로 큰 격자 상수를 가지려는 경향을 갖는다. 이에 따라, 질화갈륨 기판(11) 및 GaN층(13)에 의해 활성층(30)에 더 큰 압축 스트레스가 인가된다.
- [52] 도 6(d)에 도시되듯이, 전자 블록층(41)은 일반적으로 Al을 함유하며, 따라서 GaN층(13)에 비해 더 작은 격자 상수를 갖는다. 따라서, 상기 전자 블록층(41)은 활성층(30)에 압축 스트레스를 인가한다.
- [53] 즉, 상기 활성층(30)에는 기판(11), 제1 반도체층(13) 및 전자 블록층(41)에 의해 압축 스트레스가 인가되어 압축 스트레인이 발생된다. 더욱이, 제1 반도체층(13) 두께를 증가시킴에 따라 압축 스트레인은 더욱 증가된다. 이러한 압축 스트레인은 우물층에 인가되는 압전 분극을 더 증가시켜 발광 효율을 감소시킬 수 있다.
- [54] 따라서, 상기 전자 블록층(41)을 AlGaN보다 격자 상수가 큰 AlInGaN으로 형성함으로써 활성층(30)에 인가되는 압축 스트레스를 완화할 수 있다.
- [55] (실험예 1)
- [56] 도 7은 질화갈륨 기판 사용에 따른 광 출력 증가를 설명하기 위한 그래프이다. 여기서, 본원 발명의 실시예로서, c면 질화갈륨 기판을 성장 기판으로 사용하고 그 위에 차례로 에피층들을 성장시켜 발광 다이오드를 형성하였다. 여기서 초격자층(20)은 InGaN/GaN을 20주기 반복 적층하여 형성하였으며, 우물층은 근자외선을 방출하는 InGaN층으로 형성하였고, 장벽층은 GaN으로 형성하였다. 제1 반도체층(13)은 2 μ m로 하였다. 비교예로서, 사파이어 기판을 성장 기판으로 사용하여 사파이어 기판 상에 근자외선을 방출하는 발광 다이오드를 형성하였다. 여기서는, 성장 기판의 차이에 따른 광 출력 변화를 확인하기 위해 장벽층들 및 우물층들의 두께는 비교예와 실시예에서 서로 동일하게 형성하였다.
- [57] 도 7을 참조하면, 질화갈륨 기판을 사용한 경우, 사파이어 기판을 사용한 경우에 비해 30% 이상의 광 출력이 증가되는 것을 확인할 수 있다. 성장 기판 차이에 따른 광 출력 변화는 에피층 특히 활성층(30) 내의 전위 밀도 차이에 의해 발생하는 것으로 판단된다.

- [58] (실험예 2)
- [59] 도 8은 제1 반도체층의 두께에 따른 광 출력 증가를 설명하기 위한 그래프이다. 여기서, c면 성장면을 갖는 질화갈륨 기판 상에 제1 반도체층(13)으로서 GaN층을 형성하되, 제1 반도체층의 두께를 2 μ m, 3.5 μ m, 5 μ m 및 10 μ m로 서로 다르게 하여 발광 다이오드를 제작하였다. 그리고, 2 μ m 두께의 제1 반도체층(13)을 갖는 발광 다이오드를 기준으로 상대 광 출력을 도 8에 나타내었다. 초격자층(20), 활성층(30), 전자 블록층(41) 및 제2 반도체층(43)은 모두 동일하게 형성하였다.
- [60] 도 8을 참조하면, 제1 반도체층(13)의 두께를 증가함에 따라 광 출력이 증가하는 것을 알 수 있다. 특히, 제1 반도체층(13)의 두께가 5 μ m를 초과함에 따라 광 출력이 더욱 증가하는 것을 확인할 수 있다.
- [61] 이상에서, 본 발명의 다양한 실시예들 및 특징들에 대해 설명하였지만, 본 발명은 위에서 설명한 실시예들 및 특징들에 한정되는 것은 아니며, 본 발명의 사상을 벗어나지 않는 범위 내에서 다양하게 변형될 수 있다.

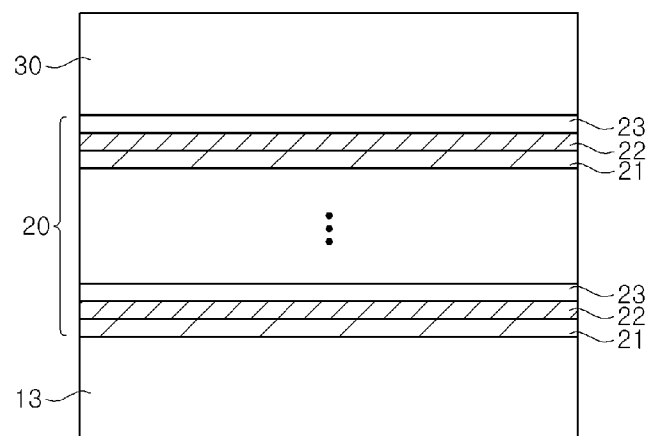
청구범위

- [청구항 1] 질화갈륨 기관;
 상기 질화갈륨 기관 상에 위치하는 질화갈륨계 제1 반도체층;
 상기 제1 반도체층 상부에 위치하는 질화갈륨계 제2 반도체층;
 상기 제1 반도체층과 상기 제2 반도체층 사이에 위치하는
 다중양자우물 구조의 활성층; 및
 상기 활성층과 상기 제2 반도체층 사이에 위치하는 질화갈륨계
 전자 블록층을 포함하고,
 상기 제1 반도체층은 5 μ m 내지 15 μ m 범위 내의 두께를 갖고,
 상기 전자 블록층은 알루미늄과 인듐을 함유하는 4성분계
 질화갈륨계 반도체층인 발광 다이오드.
- [청구항 2] 청구항 1에 있어서,
 상기 제1 반도체층은 단일의 GaN층인 발광 다이오드.
- [청구항 3] 청구항 1에 있어서,
 상기 제1 반도체층에 콘택하는 제1 전극; 및
 상기 제2 반도체층에 전기적으로 접속된 제2 전극을 더 포함하는
 발광 다이오드.
- [청구항 4] 청구항 1에 있어서,
 상기 제1 반도체층과 상기 활성층 사이에 위치하는 다층 구조의
 초격자층을 더 포함하는 발광 다이오드.
- [청구항 5] 청구항 4에 있어서,
 상기 초격자층은 InGa N 층, AlGa N 층 및 Ga N 층을 복수 주기로 반복
 적층한 구조를 갖는 발광 다이오드.
- [청구항 6] 청구항 5에 있어서, 상기 다층 구조의 초격자층은 각 주기 내에서
 InGa N 층과 AlGa N 층 사이에 Ga N 층을 더 포함하는 발광 다이오드.
- [청구항 7] 청구항 1에 있어서,
 상기 활성층은 장벽층과 우물층을 포함하고,
 상기 우물층은 InGa N 으로 형성된 발광 다이오드.
- [청구항 8] 청구항 7에 있어서,
 상기 활성층 내의 장벽층들은 AlGa N 또는 AlInGa N 으로 형성된
 발광 다이오드.
- [청구항 9] 청구항 7에 있어서,
 상기 전자블록층의 두께는 상기 활성층 내의 우물층들의 두께의
 전체 합과 동일하거나 그 보다 더 작은 발광 다이오드.

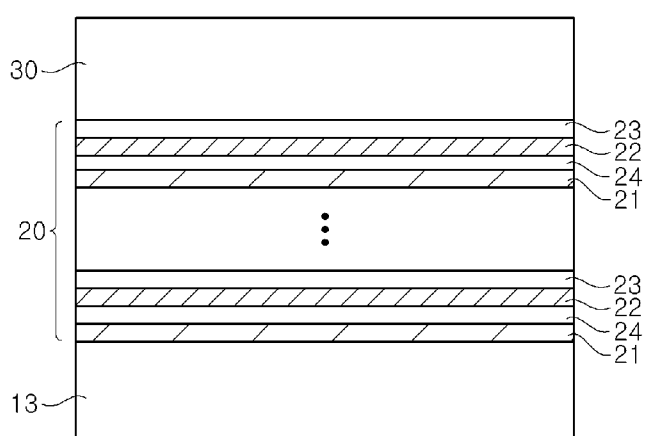
[Fig. 1]



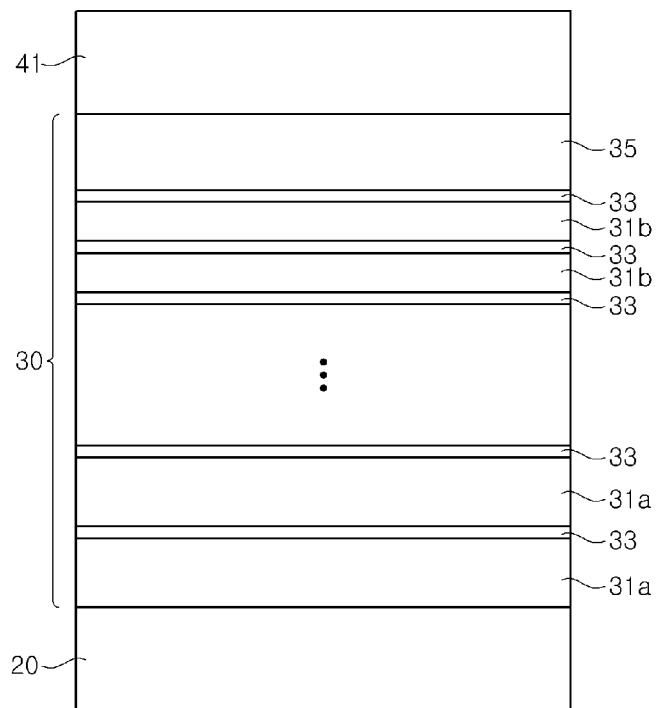
[Fig. 2]



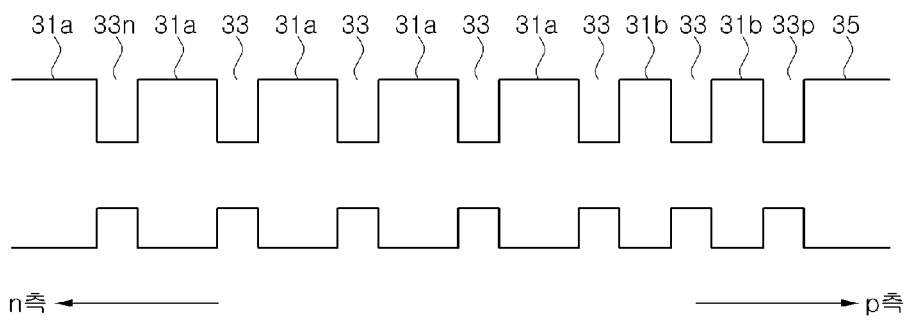
[Fig. 3]



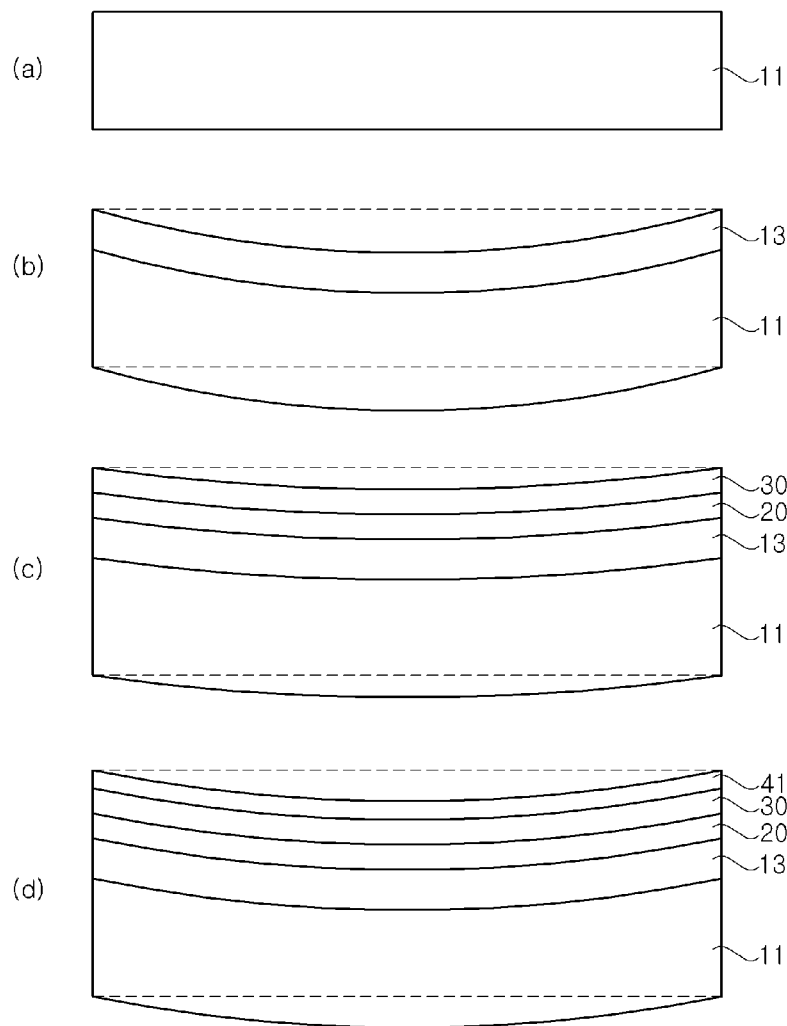
[Fig. 4]



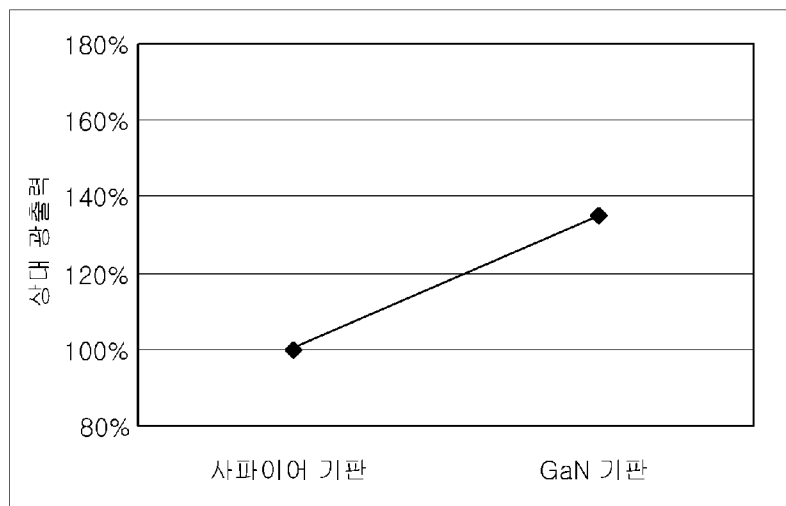
[Fig. 5]



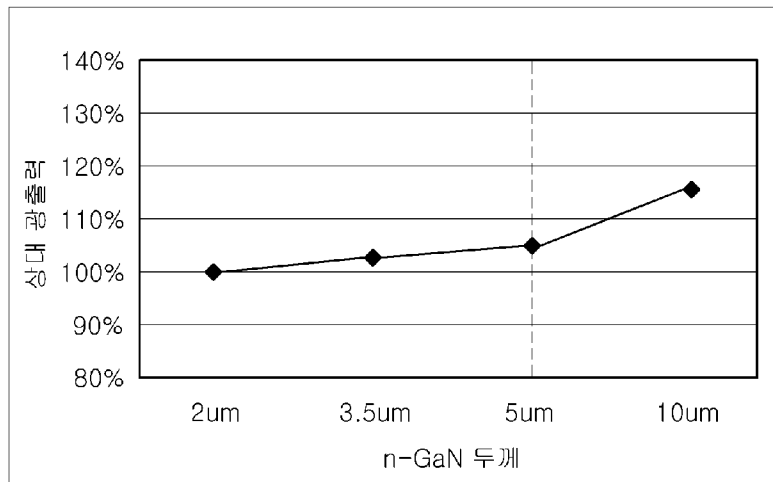
[Fig. 6]



[Fig. 7]



[Fig. 8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2013/002320**A. CLASSIFICATION OF SUBJECT MATTER*****H01L 33/30(2010.01)i, H01L 33/14(2010.01)i, H01L 33/04(2010.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/30; H01S 5/343; H01S 5/22; H01L 33/00; H01L 33/14; H01L 33/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: polymegallium nitride, light emitting diode, electron block layer, multiple quantum well, nitride semiconductor layer, thickness

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-0770441 B1 (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 26 October 2007 See paragraphs 20, 37, 40 and 44, claim 1, figure 2.	1-9
A	JP 2004-072044 A (SHARP CORP.) 04 March 2004 See paragraph 11, claim 1, figure 1.	1-9
A	KR 10-0541104 B1 (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 11 January 2006 See abstract, claim 1, figure 2.	1-9
A	KR 10-1039968 B1 (LG INNOTEK CO., LTD.) 09 June 2011 See abstract, claim 2, figure 2d.	1-9
A	JP 2000-277855 A (SANYO ELECTRIC CO., LTD.) 06 October 2000 See abstract, claim 1, figure 1.	1-9



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

26 JUNE 2013 (26.06.2013)

Date of mailing of the international search report

26 JUNE 2013 (26.06.2013)

Name and mailing address of the ISA/KR



Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2013/002320

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-0770441 B1	26.10.2007	JP 2008-047859 A US 2008-0042161 A1	28.02.2008 21.02.2008
JP 2004-072044 A	04.03.2004	NONE	
KR 10-0541104 B1	11.01.2006	KR 10-2005-0082183 A TW 1253766 B US 2005-0179027 A1 US 2008-0001138 A1 US 2011-0037086 A1 US 7893443 B2	23.08.2005 21.04.2006 18.08.2005 03.01.2008 17.02.2011 22.02.2011
KR 10-1039968 B1	09.06.2011	GB 2420013 A KR 10-1034055 B1 US 2006-0113550 A1 US 2007-0281378 A1 US 2008-0124184 A1 US 2010-0065816 A1 US 2010-0136732 A1 US 2011-0253978 A1 US 7531827 B2 US 7682849 B2 US 7884388 B2 US 7989235 B2 WO 2005-008794 A1	10.05.2006 12.05.2011 01.06.2006 06.12.2007 29.05.2008 18.03.2010 03.06.2010 20.10.2011 12.05.2009 23.03.2010 08.02.2011 02.08.2011 27.01.2005
JP 2000-277855 A	06.10.2000	JP 03754226 B2 US 6580736 B1	08.03.2006 17.06.2003

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/30(2010.01)i, H01L 33/14(2010.01)i, H01L 33/04(2010.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 33/30; H01S 5/343; H01S 5/22; H01L 33/00; H01L 33/14; H01L 33/04

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 질화갈륨, 발광 다이오드, 전자 블록층, 다중양자우물, 질화물 반도체층, 두께

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-0770441 B1 (삼성전기주식회사) 2007.10.26 단락 20, 37, 40, 44, 청구항 1, 도면 2 참조.	1-9
A	JP 2004-072044 A (SHARP CORP.) 2004.03.04 단락 11, 청구항 1, 도면 1 참조.	1-9
A	KR 10-0541104 B1 (삼성전기주식회사) 2006.01.11 요약, 청구항 1, 도면 2 참조.	1-9
A	KR 10-1039968 B1 (엘지이노텍 주식회사) 2011.06.09 요약, 청구항 2, 도면 2d 참조.	1-9
A	JP 2000-277855 A (SANYO ELECTRIC CO., LTD.) 2000.10.06 요약, 청구항 1, 도면 1 참조.	1-9

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일

2013년 06월 26일 (26.06.2013)

국제조사보고서 발송일

2013년 06월 26일 (26.06.2013)

ISA/KR의 명칭 및 우편주소



대한민국 특허청
(302-701) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 82-42-472-7140

심사관

박혜련

전화번호 82-42-481-3463



국제조사보고서
대응특허에 관한 정보

국제출원번호

PCT/KR2013/002320

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-0770441 B1	2007.10.26	JP 2008-047859 A US 2008-0042161 A1	2008.02.28 2008.02.21
JP 2004-072044 A	2004.03.04	없음	. .
KR 10-0541104 B1	2006.01.11	KR 10-2005-0082183 A TW I253766 B US 2005-0179027 A1 US 2008-0001138 A1 US 2011-0037086 A1 US 7893443 B2	2005.08.23 2006.04.21 2005.08.18 2008.01.03 2011.02.17 2011.02.22
KR 10-1039968 B1	2011.06.09	GB 2420013 A KR 10-1034055 B1 US 2006-0113550 A1 US 2007-0281378 A1 US 2008-0124184 A1 US 2010-0065816 A1 US 2010-0136732 A1 US 2011-0253978 A1 US 7531827 B2 US 7682849 B2 US 7884388 B2 US 7989235 B2 WO 2005-008794 A1	2006.05.10 2011.05.12 2006.06.01 2007.12.06 2008.05.29 2010.03.18 2010.06.03 2011.10.20 2009.05.12 2010.03.23 2011.02.08 2011.08.02 2005.01.27
JP 2000-277855 A	2000.10.06	JP 03754226 B2 US 6580736 B1	2006.03.08 2003.06.17