

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和7年2月6日(2025.2.6)

【国際公開番号】WO2024/142638

【出願番号】特願2024-567276(P2024-567276)

【国際特許分類】

H 1 0 D 3 0 / 6 6 ( 2 0 2 5 . 0 1 )

H 1 0 D 6 4 / 6 0 ( 2 0 2 5 . 0 1 )

H 1 0 D 6 4 / 2 3 ( 2 0 2 5 . 0 1 )

H 1 0 D 3 0 / 0 1 ( 2 0 2 5 . 0 1 )

H 0 1 L 2 1 / 3 2 2 ( 2 0 0 6 . 0 1 )

H 0 1 L 2 1 / 2 6 3 ( 2 0 0 6 . 0 1 )

H 0 1 L 2 1 / 7 6 8 ( 2 0 0 6 . 0 1 )

10

【 F I 】

H 0 1 L 2 9 / 7 8 6 5 2 M

H 0 1 L 2 9 / 7 8 6 5 3 C

H 0 1 L 2 9 / 7 8 6 5 2 D

H 0 1 L 2 1 / 2 8 3 0 1 S

H 0 1 L 2 9 / 5 0 M

H 0 1 L 2 9 / 7 8 6 5 8 F

H 0 1 L 2 9 / 7 8 6 5 8 G

H 0 1 L 2 9 / 7 8 6 5 8 H

H 0 1 L 2 1 / 3 2 2 L

H 0 1 L 2 1 / 2 6 3 E

H 0 1 L 2 1 / 9 0 D

20

【手続補正書】

【提出日】令和6年4月26日(2024.4.26)

【手続補正1】

30

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板の内部に設けられた第1導電型の第1半導体領域と、  
前記半導体基板のおもて面と前記第1半導体領域との間に設けられた第2導電型の第2半導体領域と、

前記半導体基板のおもて面側に設けられた、前記第2半導体領域と前記第1半導体領域とのpn接合を含む素子構造と、

40

前記半導体基板のおもて面に設けられ、前記素子構造を覆う層間絶縁膜と、  
深さ方向に前記層間絶縁膜を貫通して前記半導体基板に達するコンタクトホールと、  
前記コンタクトホールにおいて前記半導体基板に接するコンタクト構造と、  
前記コンタクト構造を介して前記第2半導体領域に電氣的に接続された第1電極と、  
前記半導体基板の裏面に設けられた第2電極と、  
を備え、

前記コンタクト構造は、

前記コンタクトホールにおいて前記半導体基板に接し、前記コンタクトホールの側壁に沿って前記層間絶縁膜の表面に延在するチタンシリサイド膜と、

50

前記チタンシリサイド膜の表面に沿って設けられた窒化チタン膜と、

前記コンタクトホール内部において前記窒化チタン膜の上に埋め込まれた金属プラグと、で構成されたことを特徴とする半導体装置。

【請求項 2】

前記コンタクトホールに連続して前記半導体基板のおもて面に設けられた所定深さのコンタクトトレンチを備え、

前記チタンシリサイド膜は、前記コンタクトホールの側壁および前記コンタクトトレンチの内壁に沿って設けられていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記チタンシリサイド膜の厚さは、前記コンタクトホールの側壁から前記コンタクトトレンチの側壁にわたって一様であることを特徴とする請求項 2 に記載の半導体装置。

10

【請求項 4】

前記層間絶縁膜は、前記半導体基板のおもて面に平行な方向に前記コンタクトトレンチから 10 nm 以下の距離だけ離れて位置することを特徴とする請求項 2 に記載の半導体装置。

【請求項 5】

前記チタンシリサイド膜は、前記層間絶縁膜の側面で終端し、

前記第 1 電極は、前記層間絶縁膜の上面に、前記層間絶縁膜に接して設けられていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 6】

20

前記チタンシリサイド膜は、前記層間絶縁膜の表面の全面を覆い、

前記第 1 電極は、前記チタンシリサイド膜および前記窒化チタン膜を介して前記層間絶縁膜の上面に設けられていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 7】

半導体基板のおもて面の表面領域に、前記半導体基板の内部の第 1 導電型の第 1 半導体領域に接する第 2 導電型の第 2 半導体領域を形成し、前記第 2 半導体領域と前記第 1 半導体領域との p n 接合を含む素子構造を形成する第 1 工程と、

前記半導体基板のおもて面に、前記素子構造を覆う層間絶縁膜を形成する第 2 工程と、深さ方向に前記層間絶縁膜を貫通して前記半導体基板に達するコンタクトホールを形成する第 3 工程と、

30

前記コンタクトホールにおいて前記半導体基板に接するコンタクト構造を形成する第 4 工程と、

前記コンタクト構造を介して前記第 2 半導体領域に電氣的に接続された第 1 電極を形成する第 5 工程と、

前記第 5 工程の後、水素雰囲気での熱処理により、前記半導体基板の結晶ダメージを回復させる第 1 アニール工程と、

を含み、

前記第 4 工程は、

スパッタリングにより、前記層間絶縁膜の表面の全面を覆い、前記コンタクトホールにおいて前記半導体基板に接するチタンシリサイド膜を堆積する第 1 堆積工程と、

40

スパッタリングにより、前記チタンシリサイド膜の表面に窒化チタン膜を堆積する第 2 堆積工程と、

前記コンタクトホール内部において前記窒化チタン膜の上に金属プラグを埋め込む第 3 堆積工程と、を含み、

前記チタンシリサイド膜、前記窒化チタン膜および前記金属プラグからなる前記コンタクト構造を形成することを特徴とする半導体装置の製造方法。

【請求項 8】

前記第 3 工程の後、前記第 4 工程の前に、前記半導体基板のおもて面に、前記コンタクトホールに連続する所定深さのコンタクトトレンチを形成する第 6 工程を含み、

前記第 1 堆積工程では、前記層間絶縁膜の表面および前記コンタクトトレンチの内壁に

50

沿って前記チタンシリサイド膜を形成することを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 9】

前記第 6 工程の後、前記第 4 工程の前に、前記層間絶縁膜を平坦化する第 7 工程を含むことを特徴とする請求項 8 に記載の半導体装置の製造方法。

【請求項 10】

前記第 1 堆積工程および前記第 2 堆積工程は、同一のスパッタリング装置を用いて連続して行うことを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 11】

前記第 4 工程は、前記金属プラグをマスクとして前記窒化チタン膜および前記チタンシリサイド膜をエッチバックして、前記層間絶縁膜の上面を露出させる除去工程をさらに含み、

10

前記第 5 工程では、前記層間絶縁膜の上面に、前記層間絶縁膜に接して前記第 1 電極を形成することを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 12】

300 以下の温度雰囲気中で前記第 1 堆積工程を行うことを特徴とする請求項 7 に記載の半導体装置の製造方法。

【請求項 13】

前記第 1 アニール工程の後、前記半導体基板に放射線を照射する照射工程と、前記照射工程の後、水素雰囲気での熱処理により、前記 p n 接合で形成される寄生ダイオードを所定の逆回復特性に調整する第 2 アニール工程と、をさらに含むことを特徴とする請求項 7 に記載の半導体装置の製造方法。

20

【請求項 14】

前記チタンシリサイド膜は、堆積膜であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 15】

300 以下の温度雰囲気中で前記第 2 堆積工程を行うことを特徴とする請求項 7 に記載の半導体装置の製造方法。

30

40

50